



1. 一种光检测器电路,其特征是,包括两个三极管、五个PMOS管、两个NMOS管和一个反相器;

第一三极管的基极接第一节点,集电极和发射极均接地;

第二三极管的基极接第二节点,集电极和发射极均接地;

第一PMOS管的栅极和漏极相连,源极接工作电压;

第二PMOS管的栅极连第一PMOS管的栅极,源极接工作电压,漏极接第二节点;

第三PMOS管的栅极和漏极相连,源极接第一节点;

第四PMOS管的栅极连第一PMOS管的栅极,衬底接工作电压,源极和漏极中的一个连第五PMOS管的漏极,另一个接第二节点;

第五PMOS管的栅极接输出端,源极接工作电压;

第一NMOS管的栅极和漏极相连并接输入端,源极接地;

第二NMOS管的栅极连第一NMOS管的栅极,漏极接第二节点,源极接地;

反相器的输入端连第二节点,输出端连整个光检测器电路的输出端。

2. 根据权利要求1所述的光检测器电路,其特征是,所述第一三极管的发射区完全未被金属覆盖,所述第二三极管的发射区完全被金属覆盖。

3. 根据权利要求1所述的光检测器电路,其特征是,所述第一PMOS管和第四PMOS管的长度相等。

4. 根据权利要求1所述的光检测器电路,其特征是,所述第一NMOS管和第二NMOS管的长度相等;并且第一NMOS管的宽度为第二NMOS管的宽度的1~32倍且为整数倍。

5. 根据权利要求1所述的光检测器电路,其特征是,所述第一PMOS管和第三PMOS管的宽度相等。

6. 根据权利要求1所述的光检测器电路,其特征是,所述第二PMOS管的宽度是第一PMOS管的宽度的4~16倍且为整数倍。

7. 根据权利要求1所述的光检测器电路,其特征是,所述第四PMOS管的宽度与第三PMOS管的宽度的比值为如下的一种:1、2、3、4、1/2、1/3、1/4。

8. 如权利要求1所述的光检测器电路的检测方法,其特征是:

第一三极管受到光照时输出的漏端电流称为光电流,该光电流经过第一PMOS管和第二PMOS管的传递和放大到达第二节点,成为第二PMOS管的漏端电流;其中第二PMOS管与第一PMOS管的宽度之比决定了光电流的放大倍数;

输入端的输入电流经过第一NMOS管和第二NMOS管的传递和缩小到达第二节点,成为第二NMOS管的漏端电流;其中第一NMOS管与第二NMOS管的宽度之比决定了输入电流的缩小倍数;

第二节点处,第二PMOS管的漏端电流和第二NMOS管的漏端电流的大小关系,决定了输出端的电平信号;

调节第一NMOS管与第二NMOS管的宽度之比、第二PMOS管与第一PMOS管的宽度之比、输入端的输入电流这三个参数,使输入电流 $\div$ 第一NMOS管与第二NMOS管的宽度之比=第一目标电流 $\times$ 第二PMOS管与第一PMOS管的宽度之比,根据输出端的电平信号得知第一三极管实际输出的光电流与第一目标电流的大小关系;重复这一步,将第一三极管实际输出的光电流限定在一个区间范围内;

根据第一三极管所受光信号的强度与所输出的光电流大小之间的关系将第一三极管实际检测的光信号强度限定在一个区间范围内。

9. 根据权利要求 8 所述的光检测器电路的检测方法,其特征是,当第二 PMOS 管的漏端电流 $>$ 第二 NMOS 管的漏端电流,则输出端输出低电平;

当第二 PMOS 管的漏端电流 $<$ 第二 NMOS 管的漏端电流,则输出端输出高电平。

## 光检测器电路及其检测方法

### 技术领域

[0001] 本发明涉及一种半导体集成电路中的光检测器电路。

### 背景技术

[0002] 传统的光检测器是采用光电二极管将光信号转换为电流信号,然后使用后续电路对该电流信号进行处理,例如以放大器放大电流信号,来进行检测和测量。

[0003] 光电二极管无法在半导体集成电路的内部实现,而只能采用独立的外接器件,因而容易受到外界干扰。这就要求光电二极管本身具有足够大的光电转换系数,还需要其后续电路具有放大倍数大、噪声小的放大器,这使得其整体成本很高。

[0004] 目前有一种可在半导体集成电路的内部实现、且兼容 CMOS 工艺的光检测器,是采用双极型晶体管(三极管)替代光电二极管。在受到光照时,三极管的漏端电流会上升 2 个数量级,这种对光的高度敏感性使其可用于检测光照强度。

[0005] 但是由于 CMOS 工艺的限制,三极管的光电转换系数很低。对于一个发射区面积为  $100 \mu\text{m}^2$  的三极管,其光电转换系数  $< 1\text{nA}/100\text{lux}$ 。在恶劣的工作环境中,现有的后续电路——例如电阻和电流检测电路——无法准确地检测光的照度。

### 发明内容

[0006] 本发明所要解决的技术问题是提供一种可在半导体集成电路内部实现、且兼容 CMOS 工艺的光检测器电路。为此,本发明还要提供所述光检测器电路检测光信号的方法。

[0007] 为解决上述技术问题,本发明光检测器电路包括两个三极管、五个 PMOS 管、两个 NMOS 管和一个反相器;

[0008] 第一三极管的基极接第一节点,集电极和发射极均接地;

[0009] 第二三极管的基极接第二节点,集电极和发射极均接地;

[0010] 第一 PMOS 管的栅极和漏极相连,源极接工作电压;

[0011] 第二 PMOS 管的栅极连第一 PMOS 管的栅极,源极接工作电压,漏极接第二节点;

[0012] 第三 PMOS 管的栅极和漏极相连,源极接第一节点;

[0013] 第四 PMOS 管的栅极连第一 PMOS 管的栅极,衬底接工作电压,源极和漏极中的一个连第五 PMOS 管的漏极,另一个接第二节点;

[0014] 第五 PMOS 管的栅极接输出端,源极接工作电压;

[0015] 第一 NMOS 管的栅极和漏极相连并接输入端,源极接地;

[0016] 第二 NMOS 管的栅极连第一 NMOS 管的栅极,漏极接第二节点,源极接地;

[0017] 反相器的输入端连第二节点,输出端连整个光检测器电路的输出端。

[0018] 所述光检测器电路的检测方法为:

[0019] 第一三极管受到光照时输出的漏端电流称为光电流,该光电流经过第一 PMOS 管和第二 PMOS 管的传递和放大到达第二节点,成为第二 PMOS 管的漏端电流;其中第二 PMOS 管与第一 PMOS 管的宽度之比决定了光电流的放大倍数;

[0020] 输入端的输入电流经过第一 NMOS 管和第二 NMOS 管的传递和缩小到达第二节点,成为第二 NMOS 管的漏端电流;其中第一 NMOS 管与第二 NMOS 管的宽度之比决定了输入电流的缩小倍数;

[0021] 第二节点处放大的光电流(即第二 PMOS 管的漏端电流)和缩小了的输入电流(即第二 NMOS 管的漏端电流)的大小关系,决定了输出端的电平信号;

[0022] 调节第一 NMOS 管与第二 NMOS 管的宽度之比、第二 PMOS 管与第一 PMOS 管的宽度之比、输入端的输入电流这三个参数,使输入电流/第一 NMOS 管与第二 NMOS 管的宽度之比=第一目标电流×第二 PMOS 管与第一 PMOS 管的宽度之比,根据输出端的电平信号得知第一三极管实际输出的光电流与第一目标电流的大小关系;

[0023] 重复这一步,将第一三极管实际输出的光电流限定在一个区间范围内;根据第一三极管所受光信号的强度与所输出的光电流大小之间的关系将第一三极管实际检测的光信号强度限定在一个区间范围内。

[0024] 本发明所述的光检测器电路中,通过调节第一 NMOS 管与第二 NMOS 管的宽度之比、第二 PMOS 管与第一 PMOS 管的宽度之比、输入端的输入电流这三个参数,可以实现光照度从 200~20000lux 的检测,并且反应灵敏、可靠稳定。所述 CMOS 工艺的光检测器电路中,所有器件都可由标准 CMOS 工艺制造,因而可完全于半导体集成电路中实现,具有面积小、功耗低(工作电流 $< 5\mu\text{A}$ )的特点。

#### 附图说明

[0025] 图 1 是本发明一种光检测器电路的一个实施例的电路图;

[0026] 图 2、图 3 是本发明所述光检测器电路的检测方法的流程图。

[0027] 图中附图标记说明:

[0028] Q1 为第一三极管;Q2 为第二三极管;P1 为第一 PMOS 管;P2 为第二 PMOS 管;P3 为第三 PMOS 管;P4 为第四 PMOS 管;P5 为第五 PMOS 管;N1 为第一 NMOS 管;N2 为第二 NMOS 管;A1 为电流传递电路;A2 为反相器。

#### 具体实施方式

[0029] 请参阅图 1,这是本发明光检测器电路的一个实施例,其具有输入端 IIN、输出端 OUT、工作电压 VDD、地 GND,具体的电路结构包括两个三极管、五个 PMOS 管、两个 NMOS 管和一个反相器;

[0030] 第一三极管 Q1 的基极接第一节点 PA,集电极和发射极均接地;

[0031] 第二三极管 Q2 的基极接第二节点 PB,集电极和发射极均接地;

[0032] 第一 PMOS 管 P1 的栅极和漏极相连,源极接工作电压 VDD;

[0033] 第二 PMOS 管 P2 的栅极连第一 PMOS 管 P1 的栅极,源极接工作电压 VDD,漏极接第二节点 PB;

[0034] 第三 PMOS 管 P3 的栅极和漏极相连,源极接第一节点 PA;

[0035] 第四 PMOS 管 P4 的栅极连第一 PMOS 管 P1 的栅极,衬底接工作电压 VDD,源极和漏极中的一个连第五 PMOS 管 P5 的漏极,另一个接第二节点 PB;

[0036] 第五 PMOS 管 P5 的栅极接输出端 OUT,源极接工作电压 VDD;

- [0037] 第一 NMOS 管 N1 的栅极和漏极相连并接输入端 IIN, 源极接地;
- [0038] 第二 NMOS 管 N2 的栅极连第一 NMOS 管 N1 的栅极, 漏极接第二节点 PB, 源极接地;
- [0039] 反相器 A2 的输入端连第二节点 PB, 输出端连整个光检测器电路的输出端 OUT。
- [0040] 所述第一三极管 Q1 和第二三极管 Q2 可以是 NPN 型双极晶体管, 也可以是 PNP 型双极晶体管。以 PNP 型双极晶体管为例, 其可以兼容 CMOS 工艺, 制造方法为: 在 p 型硅衬底上形成 n 阱, 在 n 阱之上再通过离子注入形成 p 型掺杂区, 这样便形成了一个纵向的 PNP 型双极晶体管。
- [0041] 所述第一三极管 Q1 的发射区完全未被金属覆盖, 其裸露区域能够充分地接受光的照射。第二三极管 Q2 的发射区完全被金属覆盖, 使得第二三极管 Q2 的 EB 结 (发射极与基极之间的 PN 结) 不会因光照而产生电流。优选地, 第二三极管 Q2 的发射区面积是第一三极管 Q1 的发射区面积的 1 ~ 10 倍。
- [0042] 所述第一 PMOS 管 P1 和第四 PMOS 管 P4 的长度相等, 优选地该长度  $> 2 \mu\text{m}$ 。
- [0043] 所述第一 NMOS 管 N1 和第二 NMOS 管 N2 的长度相等, 优选地该长度  $> 2 \mu\text{m}$ 。并且第一 NMOS 管 N1 的宽度为第二 NMOS 管 N2 的宽度的 1 ~ 32 倍且为整数倍。
- [0044] 所述第一 PMOS 管 P1 和第三 PMOS 管 P3 的宽度相等。
- [0045] 所述第二 PMOS 管 P2 的宽度是第一 PMOS 管 P1 的宽度的 4 ~ 16 倍且为整数倍。
- [0046] 所述第四 PMOS 管 P4 的宽度与第三 PMOS 管 P3 的宽度的比值为如下的一种: 1、2、3、4、1/2、1/3、1/4。
- [0047] 优选地, 第五 PMOS 管 P5 的长度  $< 1 \mu\text{m}$ 。
- [0048] 请参阅图 2, 这是本发明所述光检测器电路的检测方法的一个实施例。一方面, 第一三极管 Q1 受到光照时输出的漏端电流称为光电流, 光电流的大小与光信号的强度成正比。该光电流经过第一 PMOS 管 P1 和第二 PMOS 管 P2 的传递和放大到达第二节点 PB, 成为第二 PMOS 管 P2 的漏端电流。其中第二 PMOS 管 P2 与第一 PMOS 管 P1 的宽度之比决定了光电流的放大倍数。
- [0049] 另一方面, 输入端 IIN 的输入电流经过第一 NMOS 管 N1 和第二 NMOS 管 N2 的传递和缩小到达第二节点 PB, 成为第二 NMOS 管 N2 的漏端电流。其中第一 NMOS 管 N1 与第二 NMOS 管 N2 的宽度之比决定了输入电流的缩小倍数。
- [0050] 在第二节点 PB 处, 放大的光电流 (即第二 PMOS 管 P2 的漏端电流) 和缩小了的输入电流 (即第二 NMOS 管 N2 的漏端电流) 的大小关系, 决定了输出端 OUT 的电平信号。这种对应关系例如 (但不限于) 下面所示:
- [0051] 如果第二 PMOS 管 P2 的漏端电流  $>$  第二 NMOS 管 N2 的漏端电流, 则第二节点 PB 处的电位接近工作电压 VDD。经过反相器 A2 后, 输出端 OUT 输出低电平。
- [0052] 如果第二 PMOS 管 P2 的漏端电流  $<$  第二 NMOS 管 N2 的漏端电流, 则第二节点 PB 处的电位接近地 GND。经过反相器 A2 后, 输出端 OUT 输出高电平。
- [0053] 如果第二 PMOS 管 P2 的漏端电流 = 第二 NMOS 管 N2 的漏端电流, 则输出端 OUT 可能输出高电平, 也可能输出低电平。在实际电路中, 这种情况几乎不会发生。
- [0054] 请参阅图 3, 作为光检测器使用的第一三极管 Q1, 在受到何种程度的光照时会输出何种大小的光电流, 这是已知的, 甚至可以以很小的步进幅度列出一幅表格显示两者的具体数值与对应关系。假设第一三极管 Q1 在受到 1000lux 的光信号照射时, 输出  $0.5 \mu\text{A}$

的光电流,在受到 2000lux 的光信号照射时,输入  $1\mu\text{A}$  的光电流。

[0055] 现在第一三极管 Q1 实际受到 1500lux 的光信号照射,实际输出  $0.75\mu\text{A}$  的光电流。本发明是通过如下方法得到该光信号的强度的:

[0056] 首先通过设置输入电流大小、输入电流缩小倍数、光电流放大倍数,使缩小后的输入电流 =  $0.5\mu\text{A} \times$  光电流放大倍数,这样便可得知第一三极管 Q1 实际受到的光照强度  $> 1000\text{lux}$ 。

[0057] 其次通过设置使缩小后的输入电流 =  $1\mu\text{A} \times$  光电流放大倍数,这样便可得知第一三极管 Q1 实际受到的光照强度  $< 2000\text{lux}$ 。

[0058] 如此多次调节参数,本发明所述光检测器电路就可以将第一三极管 Q1 所检测的光信号限定在一个很小的范围内,从而最终得到实际检测的光信号的强度。

[0059] 为了尽量减少不利因素的影响,本发明所述光检测器电路还进行了如下设计:

[0060] 其一,由于 CMOS 制造工艺的偏差和工作条件的波动,会使第一三极管 Q1 在没有光的情况下也出现数量级上升的漏端电流。为了解决这个可能出现的缺陷,本发明在第二节点 PB 连接第二三极管 Q2 的基极,这便消除了第一三极管 Q1 的漏端电流,使得检测结果准确。

[0061] 其二,由于 CMOS 制造工艺的偏差和工作条件的波动,会使第一 PMOS 管 P1 出现数量级上升的漏端电流。为了解决这个可能出现的缺陷,本发明在第一节点 PA 连接第三 PMOS 管 P3,这便消除了第一 PMOS 管 P1 的漏端电流,使得检测结果准确。

[0062] 其三,输出端 OUT 连接第五 PMOS 管 P5 的栅极。当输出端 OUT 输出低电平时,第二 PMOS 管 P2 和第四 PMOS 管 P4 同时有由光电流镜像过来的电流,确保输出端 OUT 不会在光检测点反转阈值附近由于光强度的变化发生抖动。

[0063] 上述光检测器电路可以实现光照度从  $200 \sim 20000\text{lux}$  的检测,并且具有面积小、功耗低、反应灵敏等特点。该光检测器电路中的所有器件都可由标准 CMOS 工艺实现,因而可以实现光检测器电路完全在半导体集成电路中实现的要求。

[0064] 以上仅为本发明的优选实施例,并不用于限定本发明。对于本领域的技术人员来说,本发明可以有各种更改和变化。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

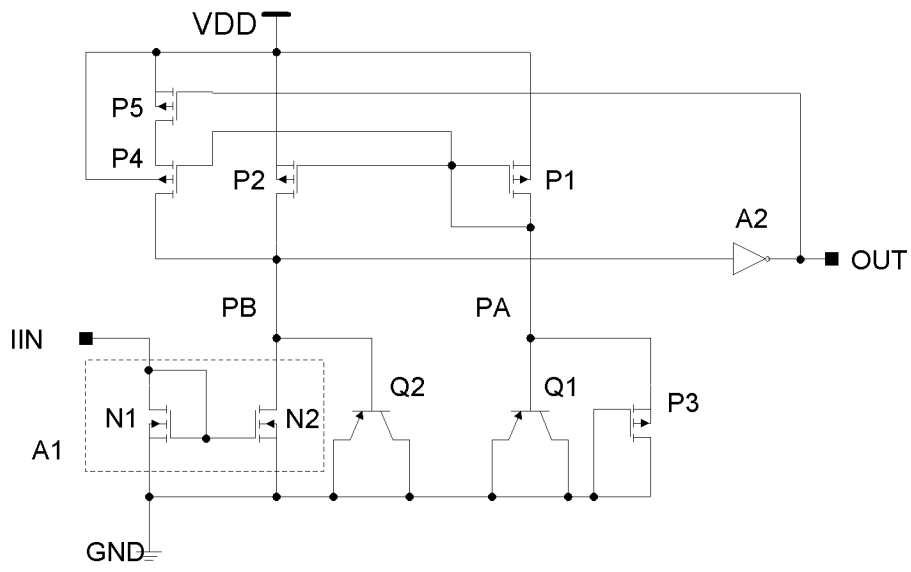


图 1



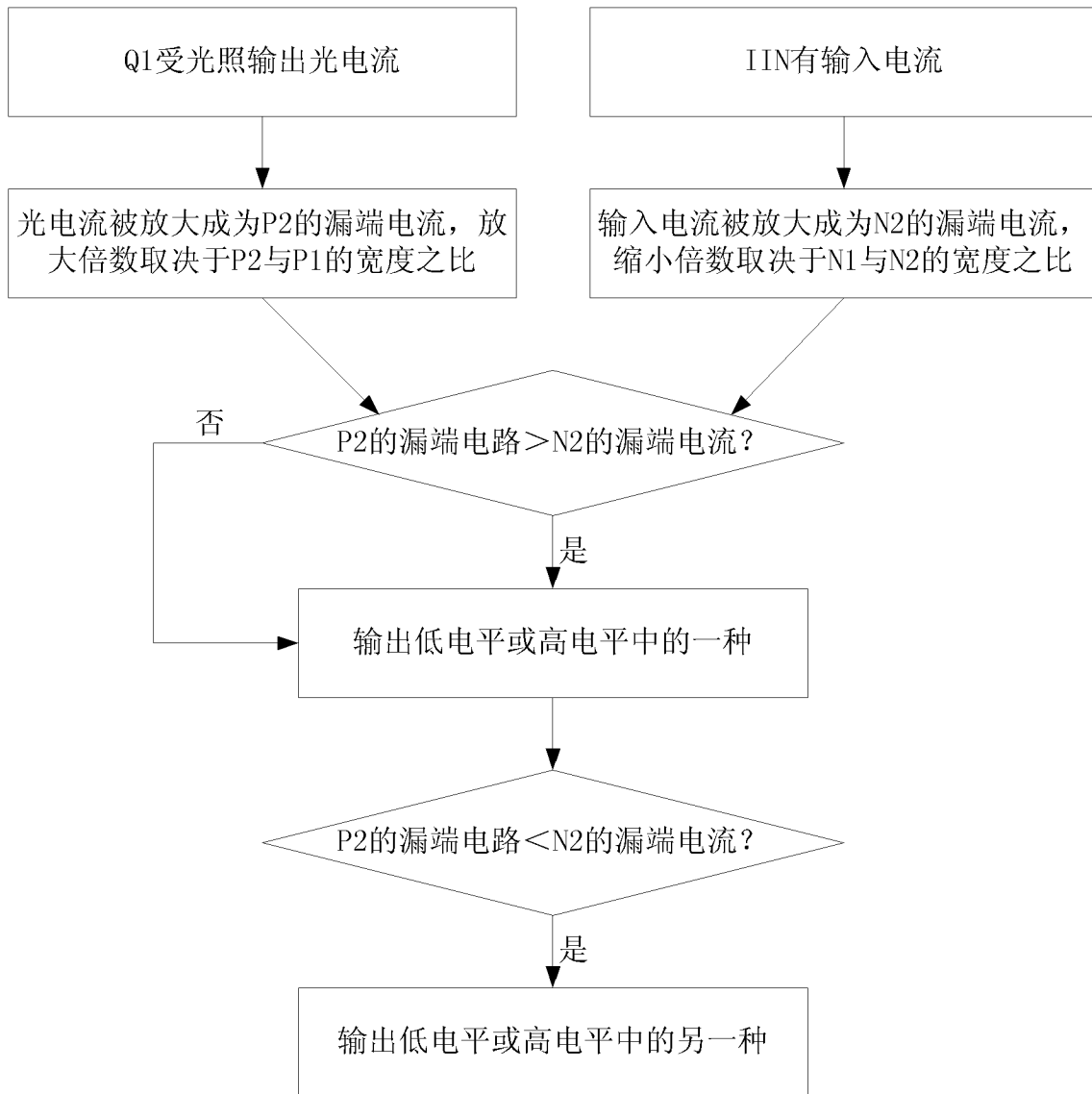


图 2

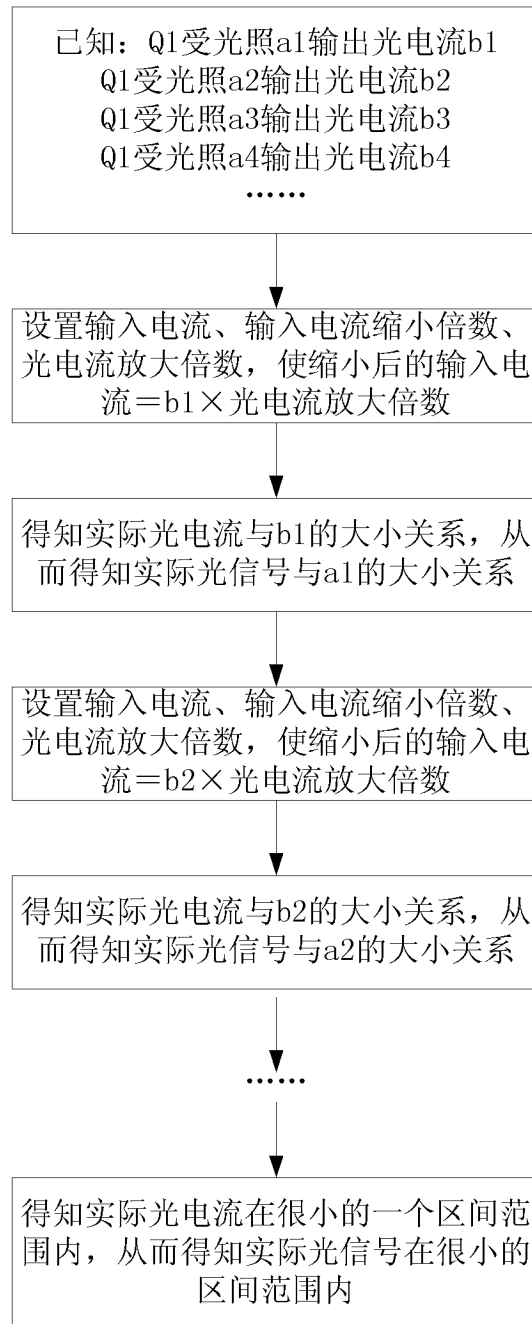


图 3