

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6479930号
(P6479930)

(45) 発行日 平成31年3月6日(2019.3.6)

(24) 登録日 平成31年2月15日(2019.2.15)

(51) Int. Cl. F I
GO2F 1/1368 (2006.01) GO2F 1/1368
HO1L 21/336 (2006.01) HO1L 29/78 612Z
HO1L 29/786 (2006.01) GO2F 1/1335 505
GO2F 1/1335 (2006.01)

請求項の数 7 (全 12 頁)

(21) 出願番号	特願2017-209150 (P2017-209150)	(73) 特許権者	501426046 エルジー ディ스플레이 カンパニー リ ミテッド 大韓民国 ソウル、ヨンドゥンポグ、ヨ ウィーテロ 128
(22) 出願日	平成29年10月30日(2017.10.30)	(74) 代理人	100094112 弁理士 岡部 譲
(65) 公開番号	特開2018-72838 (P2018-72838A)	(74) 代理人	100106183 弁理士 吉澤 弘司
(43) 公開日	平成30年5月10日(2018.5.10)	(72) 発明者	チャンスン・ウー 大韓民国、10845 キョンギード、パ ジュン、ウーロン・ミョン、エルジー ロ 245
審査請求日	平成29年10月30日(2017.10.30)		
(31) 優先権主張番号	10-2016-0144000		
(32) 優先日	平成28年10月31日(2016.10.31)		
(33) 優先権主張国	韓国 (KR)		

最終頁に続く

(54) 【発明の名称】 カラーフィルタ層を備えた平板表示装置用薄膜トランジスタ基板

(57) 【特許請求の範囲】

【請求項 1】

基板上にマトリックス方式で配置され、開口領域と非開口領域を備えた複数個の画素領域と、

前記基板上で、前記非開口領域に積層された第1カラーフィルタ及び第2カラーフィルタと、

前記第1カラーフィルタと前記第2カラーフィルタの上に積層されたオーバーコート層と、

前記オーバーコート層の上で、前記非開口領域に配置された半導体層と、

前記半導体層の中央部の上に積層されたゲート絶縁膜及びゲート電極と、

前記半導体層と前記ゲート電極の上で、前記非開口領域に配置された第3カラーフィルタと、

前記第3カラーフィルタ上で形成されたソース電極とドレイン電極と、

を含み、

前記第1カラーフィルタ、前記第2カラーフィルタ及び前記第3カラーフィルタは、赤色カラーフィルタ、緑色カラーフィルタ及び青色カラーフィルタのいずれか1つである、薄膜トランジスタ基板。

【請求項 2】

前記ソース電極及び前記ドレイン電極を覆う平坦化膜と、

前記平坦化膜の上に形成された共通電極と、

前記共通電極を覆う保護膜と、
前記保護膜上に形成され、前記ドレイン電極に接続された画素電極と、
をさらに含む、請求項 1 に記載の薄膜トランジスタ基板。

【請求項 3】

前記ゲート電極と接続され、前記基板の横方向に進行するゲート配線と、
前記ソース電極と接続され、前記基板の縦方向に進行するデータ配線と、
をさらに含み、
前記画素領域は、前記ゲート配線及び前記データ配線に囲まれて定義される、
請求項 1 に記載の薄膜トランジスタ基板。

【請求項 4】

前記共通電極は、前記画素領域の前記開口領域を覆い、すべての画素領域に接続された透明導電層であり、

前記画素電極は、前記画素領域の前記開口領域内で一定の間隔を有し平行に配置された線分形状を有する透明導電性物質を含む、

請求項 2 に記載の薄膜トランジスタ基板。

【請求項 5】

前記画素領域は、第 1 カラー画素領域、第 2 カラー画素領域及び第 3 カラー画素領域を含む、

請求項 1 に記載の薄膜トランジスタ基板。

【請求項 6】

前記第 1 カラーフィルタは、前記第 1 カラー画素領域の前記開口領域に、さらに配置され、

前記第 2 カラーフィルタは、前記第 2 カラー画素領域の前記開口領域に、さらに配置され、

前記第 3 カラーフィルタは、前記第 3 カラー画素領域の前記開口領域に、さらに配置される、

請求項 5 に記載の薄膜トランジスタ基板。

【請求項 7】

前記半導体層と前記ゲート電極上で前記第 3 カラーフィルタの下に積層された中間絶縁膜をさらに含む、

請求項 6 に記載の薄膜トランジスタ基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、カラーフィルタ層を備えた薄膜トランジスタ基板に関する。特に、本発明は、カラーフィルタ層を薄膜トランジスタに形成し、いずれか 1 つのカラーフィルタを中間絶縁膜で使用した薄膜トランジスタ基板に関する。

【背景技術】

【0002】

液晶表示装置は、電界を用いて、液晶の光透過率を調節することで画像を表示する。このような液晶表示装置は、液晶を駆動する電界の方向に沿って垂直電界型と水平電界型に大別される。

【0003】

垂直電界型液晶表示装置は、上部基板上に形成された共通電極と下部基板上に形成された画素電極が互いに対向するように配置され、これらの間に形成される垂直電界により TN (Twisted Nematic) モードの液晶を駆動する。このような垂直電界型液晶表示装置は、開口率が大きい利点を有する反面、視野角が 90 度程度狭いという欠点がある。

【0004】

水平電界型液晶表示装置は、下部基板に並行するように配置された画素電極と共通電極

10

20

30

40

50

間の水平電界によりインプレーンスイッチング(In Plane Switching : IPS)モードで液晶を駆動する。このような水平電界型液晶表示装置は、視野角が170度程度広い長所を有する。一方、水平電界型液晶表示装置は、垂直電界型液晶表示装置より開口率が落ちる短所がある。

【0005】

現在、量産中である液晶表示装置は、薄膜トランジスタがマトリクス配列をなす薄膜トランジスタ基板と、カラーフィルタが形成されるカラーフィルタ基板を合着した後、その間に液晶層を介在する構造を有する。または、カラーフィルタと薄膜トランジスタを同一基板上に形成し、上部基板を合着した後、その間に液晶層を介在する構造を有することもできる。

10

【0006】

カラーフィルタを薄膜トランジスタが形成された基板上に形成する構造を、カラーフィルタ-オン-薄膜トランジスタ(Color Filter On TFT: COT)構造とする。COT構造は、同一基板上に薄膜トランジスタとカラーフィルタを一度に形成するため、製造工程が単純になる。また、カラーフィルタ基板と薄膜トランジスタ基板を合着する時、画素領域を整列するにあたり、整列マージンを考慮しなくてもよいため、高開口率を確保することができるという長所がある。

【0007】

図1は、従来技術による水平電界型液晶表示装置の薄膜トランジスタ基板の構造を示す平面図である。図2は、図1に示した液晶表示装置を切り取り線I-I'に沿って切った断面図である。

20

【0008】

図1及び図2を参照すると、従来技術による水平電界型液晶表示装置用薄膜トランジスタ基板は、透明上部基板(USUB)と透明下部基板(DSUB)が液晶層(LC)を挟んで面合着した構造を有する。

【0009】

透明上部基板(USUB)の内側表面には、マトリクス方式でカラーフィルタ(CFR、CFG、CFB)が配列されている。また、カラーフィルタの間にはブラックマトリクス(BM)が配置されている。ブラックマトリクス(BM)は、画素領域を定義し、各画素領域内には、カラーフィルタが1つずつ割り当てられている。

30

【0010】

透明下部基板(DSUB)の上には横方向に進行するゲート配線(GL)と、縦方向に進行するデータ配線(DL)が配置されている。ゲート配線(GL)とデータ配線(DL)は、透明上部基板(USUB)のブラックマトリクス(BM)に対応して配置される。ゲート絶縁膜(GI)を間に置いて互いに直交するゲート配線(GL)とデータ配線(DL)によってマトリクス方式で配列の画素領域が定義される。

【0011】

画素領域の側の角部には、ゲート配線(GL)から分岐したゲート電極(G)、データ配線(DL)から分岐するソース電極(S)と、ソース電極(S)と一定間隔離隔して対向するドレイン電極(D)を含む薄膜トランジスタ(T)が形成される。特に、ゲート電極(G)を覆うゲート絶縁膜(GI)の上には、ゲート電極(G)と重畳するように半導体層(A)が形成されている。半導体層(A)の側面は、ソース電極(S)と接触し、他側面は、ドレイン電極(D)と接触する。

40

【0012】

薄膜トランジスタ(T)上には、素子を保護するための保護膜(PAS)が形成されている。保護膜(PAS)の上には、透明導電層で形成した画素電極(PXL)と共通電極(COM)が形成される。画素電極(PXL)は、保護膜(PAS)に形成されたドレインコンタクトホール(DH)を介してドレイン電極(D)と接触する。また、画素電極(PXL)は、画素領域内で複数個の線分形状が一定の間隔で平行に配列された櫛目構造を有する。共通電極(COM)も、また、画素領域内で複数個の線分形状が一定の間隔で平

50

行に配列された櫛目構造を有しながら、画素電極（PXL）と交互に配置される。

【0013】

一方、共通電極（COM）は、ゲート配線（GL）と平行に配列された共通配線（CL）に接続されている。これにより、画素電極（PXL）と共通電極（COM）の間には、下部基板（DSUB）の表面方向と水平の電界が形成され、この水平電界によって、下部基板（DSUB）と上部基板（USUB）との間に配置される液晶層（LC）を駆動する。

【0014】

一方、COT構造を有する液晶表示装置の場合、薄膜トランジスタとカラーフィルタが同じ基板上に形成される。図3は、従来技術によるカラーフィルタと薄膜トランジスタが同一基板上に配置された液晶表示装置用薄膜トランジスタの構造を示す断面図である。COT構造を有する液晶表示装置も、透明上部基板（USUB）と透明下部基板（DSUB）との間に液晶層（LC）が介在された構造を有する。ただし、透明下部基板（DSUB）に薄膜トランジスタ（T）とカラーフィルタ（CFR、CFG、CFB）がすべて形成された構造を有する。

【0015】

例えば、図3に示すように、ゲート絶縁膜（GI）と保護膜（PAS）の間にカラーフィルタ（CF）が介在された構造を有する。この場合には、上部基板は、スペーサーのようなその他の構成要素だけを備える。カラーフィルタ（CF）と薄膜トランジスタ（T）が形成された基板（DSUB）と上部基板（USUB）を、液晶層（LC）を挟んで合着して液晶表示装置を完成する。

【0016】

COT構造においては、多くの利点があるが、カラーフィルタをさらに形成しなければならないため、製造工程が複雑になる。例えば、カラーフィルタ（CF）は、赤色（R）、緑色（G）及び青色（B）のそれぞれを示す3つのカラーフィルタで構成される。したがって、少なくとも三度のマスク工程がさらに必要である。製造工程が複雑になるほど生産歩留まりが低下する。したがって、COT構造の利点を確保するためには、製造工程を単純化した製造方法と、この新規な製造方法によって形成された新しい構造のCOT方式の液晶表示装置が求められている。

【発明の概要】

【発明が解決しようとする課題】

【0017】

本発明の目的は、従来技術の問題点を解決しようと案出されたものであり、同一の基板上に薄膜トランジスタとカラーフィルタのすべてを形成した薄膜トランジスタ基板を提供することにある。本発明の他の目的は、基板合着構造で発生する工程マージンを除去して、高開口率を有する液晶表示装置用薄膜トランジスタ基板を提供することにある。本発明のもう一つの目的は、超高解像度を実現しながら、高開口率を有する液晶表示装置用薄膜トランジスタ基板を提供することにある。

【課題を解決するための手段】

【0018】

本発明の目的を達成するために、本発明に係る薄膜トランジスタ基板は、基板、画素領域、第1カラーフィルタ、第2カラーフィルタ、オーバーコート層、半導体層、ゲート絶縁膜、ゲート電極、第3カラーフィルタ、ソース電極、及びドレイン電極を含む。複数個の画素領域は、基板上にマトリックス方式で配置され、開口領域と非開口領域を備える。第1カラーフィルタと第2カラーフィルタは、基板上で非開口領域に積層される。オーバーコート層は、第1カラーフィルタと第2カラーフィルタの上に積層される。半導体層は、オーバーコート層の上で、非開口領域に配置される。ゲート絶縁膜とゲート電極は、半導体層の中央部の上に積層される。第3カラーフィルタは、半導体層とゲート電極の上で、非開口領域に配置される。ソース電極とドレイン電極は、第3カラーフィルタ上に形成される。

【0019】

一例として、平坦化膜、共通電極、保護膜、及び画素電極をさらに含む。平坦化膜は、ソース電極とドレイン電極を覆う。共通電極は、平坦化膜の上に形成される。保護膜は、共通電極を覆う。画素電極は、保護膜上に形成され、ドレイン電極に接続される。

【0020】

一例として、第1カラーフィルタ、第2カラーフィルタ及び第3カラーフィルタのそれぞれは、赤色カラーフィルタ、緑色カラーフィルタ及び青色カラーフィルタの内、いずれか一つである。

【0021】

一例として、ゲート配線とデータ配線をさらに含む。ゲート配線は、ゲート電極と接続され、基板の横方向に進行する。データ配線は、ソース電極と接続され、基板の縦方向に進行する。画素領域は、ゲート配線とデータ配線に囲まれて定義される。

10

【0022】

一例として、共通電極は、画素領域の開口領域を覆い、すべての画素領域に接続された透明導電層である。画素電極は、画素領域の開口領域内で一定の間隔を有し、平行に配置された線分形状を有する透明導電性物質を含む。

【0023】

一例として、画素領域は、第1カラー画素領域、第2カラー画素領域及び第3カラー画素領域を含む。

【0024】

一例として、第1カラーフィルタは、第1カラー画素領域の開口領域に、さらに配置される。第2カラーフィルタは、第2カラー画素領域の開口領域に、さらに配置される。第3カラーフィルタは、第3カラー画素領域の開口領域に、さらに配置される。

20

【0025】

一例として、半導体層とゲート電極の上で第3カラーフィルタの下に積層された中間絶縁膜をさらに含む。

【発明の効果】

【0026】

本発明に係る液晶表示装置用薄膜トランジスタ基板は、同一基板上に薄膜トランジスタとカラーフィルタを備える。したがって、基板合着工程において発生する合着マージンを除去することができ、高開口率を確保することができる。特に、画素領域の大きさが極端に小さくなるUHD級(4K級)以上の超高解像度を有する液晶表示装置において、高開口率を確保するために適合する構造を提供する。カラーフィルタを基板上に形成するにあたり、非開口領域に複数のカラーフィルタを積層することにより、ブラックマトリックスを別途形成する必要がない。また、中間絶縁膜をカラーフィルタの代わりにすることにより、製造工程を単純にすることができる。

30

【図面の簡単な説明】

【0027】

【図1】従来技術による水平電界型液晶表示装置の薄膜トランジスタ基板の構造を示す平面図である。

40

【図2】図1に示した液晶表示装置を切り取り線I-I'に沿って切った断面図である。

【図3】従来技術によるカラーフィルタと薄膜トランジスタが同一基板上に配置された液晶表示装置用薄膜トランジスタの構造を示す断面図である。

【図4】本発明の第1実施形態に係る液晶表示装置の構造を示す平面図である。

【図5】図4の切り取り線II-II'で切った、本発明の第1実施形態に係る液晶表示装置の構造を示す断面図である。

【図6】本発明の第1実施形態に係る液晶表示装置においてカラーフィルタのパターンを示す図である。

【図7】本発明の第1実施形態に係る液晶表示装置においてカラーフィルタのパターンを示す図である。

50

【図 8】本発明の第 1 実施形態に係る液晶表示装置においてカラーフィルタのパターンを示す図である。

【図 9】本発明の第 2 実施形態に係る液晶表示装置の構造を示す断面図である。

【発明を実施するための形態】

【 0 0 2 8 】

以下、添付した図面を参照して、本発明に係る好ましい実施形態を詳細に説明する。明細書の全体に亘って同一な参照番号は、実質的に同一な構成要素を意味する。以下の説明において、本発明と関連した公知機能または構成に対する具体的な説明が本発明の要旨を曖昧にすることがあると判断される場合、その詳細な説明を省略する。

【 0 0 2 9 】

< 第 1 実施形態 >

図 4 を参照して、本発明の第 1 実施形態について説明する。図 4 は、本発明の第 1 実施形態に係る液晶表示装置の構造を示す平面図である。図 5 は、図 4 において切り取り線 I - I ' で切った本発明の第 1 実施形態に係る液晶表示装置の構造を示す断面図である。図 6 ~ 図 8 は、本発明の第 1 実施形態に係る液晶表示装置においてカラーフィルタのパターンを示す図である。

【 0 0 3 0 】

図 6 ~ 図 8 は、本発明に係る液晶表示装置においてカラーフィルタのパターンを示す図である。

【 0 0 3 1 】

図 4 及び図 5 を参照すると、本発明の第 1 実施形態に係る液晶表示装置は、基板 (S U B) 上で横方向に進行するゲート配線 (G L) と縦方向に進行するデータ配線 (D L) を含む。ゲート配線 (G L) とデータ配線 (D L) が交差しながらマトリクス方式で配列された複数個の画素領域を定義する。画素領域ごとに薄膜トランジスタ (T) と、薄膜トランジスタ (T) に接続された画素電極 (P X L) が配置されている。

【 0 0 3 2 】

画素領域 (P A) は、映像を表す開口領域 (A P) と、光が透過しない非開口領域 (N P) を含む。非開口領域 (N P) には、ゲート配線 (G L) 、データ配線 (D L) 及び薄膜トランジスタ (T) が配置されている。開口領域 (A P) には、画素電極 (P X L) と共通電極 (C O M) が配置されている。

【 0 0 3 3 】

断面構造を見ると、基板 (S U B) 上に赤色カラーフィルタ (C F R) が先に蒸着されている。図 6 は、赤色カラーフィルタ (C F R) が配置される領域を示す概略図である。図 6 を参照すると、赤色カラーフィルタ (C F R) は、赤色画素領域 (P R) の開口領域 (A P) に配置される。それだけでなく、他の画素領域 (P B と P G) で開口領域 (A P) を除外した非開口領域 (N P) にすべて塗布されている。

【 0 0 3 4 】

赤色カラーフィルタ (C F R) の上には、青色カラーフィルタ (C F B) が積層されている。図 7 は、青色カラーフィルタ (C F B) が配置される領域を示す概略図である。図 7 を参照すると、青色カラーフィルタ (C F B) は、青画素領域 (P B) の開口領域 (A P) に配置される。それだけでなく、他の画素領域 (P R と P G) において開口領域 (A P) を除外した非開口領域 (N P) にすべて塗布されている。つまり、非開口領域 (N P) には、赤色カラーフィルタ (C F R) の上に青色カラーフィルタ (C F B) が直接接触しながら積層された構造を有する。

【 0 0 3 5 】

赤色カラーフィルタ (C F R) と青色カラーフィルタ (C F B) が塗布された基板 (S U B) 全体の上には、オーバーコート層 (O C) が塗布されている。オーバーコート層 (O C) は、赤色カラーフィルタ (C F R) と青色カラーフィルタ (C F B) が、基板 (S U B) の表面に不均一に塗布されて、不均一な表面を平坦にしている。

【 0 0 3 6 】

10

20

30

40

50

オーバーコート層（OC）の上には、バッファ層（BUF）が積層されている。オーバーコート層（OC）は、有機物質を含むが、その上に薄膜トランジスタが直接形成されると、界面で不良が発生することができる。これを防止するために、有機膜と無機膜のすべてに対して界面特性に優れた物質で、バッファ層（BUF）を塗布する。

【0037】

バッファ層（BUF）の上には、半導体層（A）が形成されている。半導体層（A）の中央部には、ゲート絶縁膜（GI）とゲート電極（G）が形成されている。ゲート絶縁膜（GI）とゲート電極（G）は、同じ形状を有する。その結果、半導体層（A）においてゲート電極（G）と、重畳する領域がチャンネル領域として定義される。チャンネル領域の一側部は、ソース領域として定義され、他側部は、ドレイン領域として定義される。

10

【0038】

半導体層（A）と、ゲート電極（G）が形成された基板（SUB）上に、緑色カラーフィルタ（CFG）が塗布されている。図8は、緑色カラーフィルタ（CFG）が配置される領域を示す概略図である。図8を参照すると、緑色カラーフィルタ（CFG）は、緑画素領域（PG）の開口領域（AP）に配置されている。それだけでなく、他の画素領域（PRとPB）で開口領域（AP）を除外した非開口領域（NP）にすべて塗布されている。

【0039】

半導体層（A）と、ゲート電極（G）は、非開口領域（NP）に形成されているので、半導体層（A）上には、緑色カラーフィルタ（CFG）が塗布されている。緑色カラーフィルタ（CFG）には、半導体層（A）の両側部である、ソース領域とドレイン領域を露出するコンタクトホールが形成されている。つまり、緑色カラーフィルタ（CFG）は、中間絶縁膜の機能を有する。

20

【0040】

緑色カラーフィルタ（CFG）上には、データ配線（DL）、ソース電極（S）及びドレイン電極（D）が形成されている。ソース電極（S）は、データ配線（DL）から分岐して半導体層（A）のソース領域に接触する。ドレイン電極（D）は、半導体層（A）のドレイン領域と接触する。これにより、薄膜トランジスタが完成される。

【0041】

薄膜トランジスタ（T）の上には、平坦化膜（PAC）が、基板（SUB）の全体を覆うように形成されている。平坦化膜（PAC）には、ドレイン電極（D）を露出する画素コンタクトホール（PH）が形成されている。平坦化膜（PAC）の上には、共通電極（COM）が形成されている。共通電極（COM）は、基板（SUB）の表面全体に亘って蒸着された透明導電層であることが望ましい。特に、画素コンタクトホール（PH）の部分には、覆わないように形成することが望ましい。

30

【0042】

共通電極（COM）の上には、基板（SUB）全体を覆う保護膜（PAS）が形成されている。保護膜（PAS）には、ドレイン電極（D）を露出する画素コンタクトホール（PH）が形成されている。保護膜（PAS）の上には、画素電極（PXL）が形成されている。画素電極（PXL）は、画素コンタクトホール（PH）を介してドレイン電極（D）と接続される。

40

【0043】

本発明に係るカラーフィルタ層（CFR、CFG、CFB）を備えた薄膜トランジスタ基板は、非開口領域（NP）には、赤色カラーフィルタ（CFR）、青カラーフィルタ（CFB）と緑色カラーフィルタ（CFG）が順次積層された構造を有する。したがって、別途のブラックマトリクスがなくても、カラーフィルタ（CFR、CFG、CFB）の積層構造でブラックマトリクスの機能を代替することができる。また、中間絶縁膜の代わりに緑色カラーフィルタ（CFG）を使用する。したがって、ブラックマトリクス及び中間絶縁膜パターンに必要なマスク工程を省略することができる。したがって、本発明に係る液晶表示装置を製造する工程は、少なくとも2つ以上のマスク工程を除去することがで

50

き、製造歩留まりが増加し、生産時間を短縮することができる。

【0044】

また、赤色カラーフィルタ(CFR)、緑色カラーフィルタ(CFG)及び青色カラーフィルタ(CFB)を薄膜トランジスタ(T)と画素電極(PXL)と一緒に同じ基板(SUB)上に形成する。また、カラーフィルタを積層してブラックマトリックスを形成することにより、整列誤差がほとんど発生しない。したがって、開口率を最大限に確保することができる。

【0045】

以上の説明において、カラーフィルタを積層する順序を赤色、青色、緑色の順として説明した。しかし、必ずしもこの順序でのみ積層しなければならないことを意味するわけではない。必要に応じて積層されるカラーフィルタの色の順番が異なるようにすることができる。ただし、中間絶縁膜として使用するカラーフィルタを緑色カラーフィルタとして使用した理由は、マスク工程で半導体層のソース領域とドレイン領域を露出するための微細パターンを形成するために、より適合しているからである。

【0046】

<第2実施形態>

以下、図9を参照して、本発明の第2実施形態について説明する。第1実施形態においては、緑色カラーフィルタを用いて、中間絶縁膜の代わりとした構造を有する液晶表示装置について説明した。第2実施形態においては、中間絶縁膜をさらに備えた構造を有する液晶表示装置について説明する。図9は、本発明の第2実施形態に係る液晶表示装置の構造を示す断面図である。

【0047】

第2実施形態に係る液晶表示装置の構造は、第1実施形態のものとはほぼ同じである。相違点としては、別の中間絶縁膜を緑色カラーフィルタの下部にさらに備えたことにある。

【0048】

図9を参照すると、基板(SUB)上に赤色カラーフィルタ(CFR)が先に蒸着されている。第2実施形態において赤色カラーフィルタ(CFR)は、第1実施形態のものと同じで有り得る。つまり、赤色カラーフィルタ(CFR)が配置される領域は、図6に示したのと同じで有り得る。例えば、赤色カラーフィルタ(CFR)は、赤色画素領域(PR)の開口領域(AP)に配置される。それだけでなく、他の画素領域(PBとPG)で開口領域(AP)を除外した非開口領域(NP)にすべて塗布されている。

【0049】

赤色カラーフィルタ(CFR)の上に青色カラーフィルタ(CFB)が積層されている。第2実施形態において、青色カラーフィルタ(CFB)は、第1実施形態のものと同じで有り得る。つまり、青色カラーフィルタ(CFB)が配置される領域は、図7に示すように同一で有り得る。例えば、青色カラーフィルタ(CFB)は、青色画素領域(PB)の開口領域(AP)に配置される。それだけでなく、他の画素領域(PRとPG)で開口領域(AP)を除外した非開口領域(NP)にすべて塗布されている。つまり、非開口領域(NP)には、赤色カラーフィルタ(CFR)の上に青色カラーフィルタ(CFB)が直接接触しながら積層された構造を有する。

【0050】

赤色カラーフィルタ(CFR)と青色カラーフィルタ(CFB)が塗布された基板(SUB)全体の上には、オーバーコート層(OC)が塗布されている。オーバーコート層(OC)は、赤色カラーフィルタ(CFR)と青色カラーフィルタ(CFB)が、基板(SUB)の表面に不均一に塗布されて不均一な表面を平坦にしている。

【0051】

オーバーコート層(OC)の上に、バッファ層(BUF)が積層されている。オーバーコート層(OC)は、有機物質を含むが、その上に薄膜トランジスタが直接形成されると、界面で不良が発生することができる。これを防止するために、有機膜と無機膜のすべてに対して界面特性に優れた物質でバッファ層(BUF)を塗布する。

【0052】

バッファ層（BUF）の上には、半導体層（A）が形成されている。半導体層（A）の中央部には、ゲート絶縁膜（GI）とゲート電極（G）が形成されている。ゲート絶縁膜（GI）とゲート電極（G）は、同じ形状を有する。その結果、半導体層（A）でゲート電極（G）と、重畳する領域がチャンネル領域として定義される。チャンネル領域の一侧部は、ソース領域として定義され、他側部は、ドレイン領域として定義される。

【0053】

半導体層（A）と、ゲート電極（G）が形成された基板（SUB）の表面全体の上には、中間絶縁膜（IN）が積層されている。中間絶縁膜（IN）の上には、緑色カラーフィルタ（CFG）が積層されている。第2実施形態においては、緑色カラーフィルタ（CFG）は、第1実施形態のものと同じで有り得る。図8は、緑色カラーフィルタ（CFG）が配置される領域を示す概略図である。図8を参照すると、緑色カラーフィルタ（CFG）は、緑色画素領域（PG）の開口領域（AP）に配置されている。それだけでなく、他の画素領域（PRとPB）で開口領域（AP）を除外した非開口領域（NP）にすべて塗布されている。中間絶縁膜（IN）も緑色カラーフィルタ（CFG）と同じ領域に同じ形状で塗布されている。

10

【0054】

中間絶縁膜（IN）の上には、データ配線（DL）、ソース電極（S）及びドレイン電極（D）が形成されている。中間絶縁膜（IN）と緑色カラーフィルタ（CFG）には、半導体層（A）の両側部である、ソース領域とドレイン領域を露出するコンタクトホールが形成されている。ソース電極（S）は、データ配線（DL）から分岐して半導体層（A）のソース領域に接触する。ドレイン電極（D）は、半導体層（A）のドレイン領域と接触する。これにより、薄膜トランジスタ（T）が完成される。

20

【0055】

薄膜トランジスタ（T）の上には、平坦化膜（PAC）が、基板（SUB）の全体を覆うように形成されている。平坦化膜（PAC）には、ドレイン電極（D）を露出する画素コンタクトホール（PH）が形成されている。平坦化膜（PAC）の上には、共通電極（COM）が形成されている。共通電極（COM）は、基板（SUB）の表面全体に亘って蒸着された透明導電層であることが望ましい。特に、画素コンタクトホール（PH）部分には、覆わないように形成することが望ましい。

30

【0056】

共通電極（COM）の上には、基板（SUB）全体を覆う保護膜（PAS）が形成されている。保護膜（PAS）には、ドレイン電極（D）を露出する画素コンタクトホール（PH）が形成されている。保護膜（PAS）の上には、画素電極（PXL）が形成されている。画素電極（PXL）は、画素コンタクトホール（PH）を介してドレイン電極（D）と接続される。

【0057】

本発明に係るカラーフィルタ層（CFR、CFG、CFB）を備えた薄膜トランジスタ基板は、非開口領域（NP）には、赤色カラーフィルタ（CFR）、青色カラーフィルタ（CFB）と緑色カラーフィルタ（CFG）が順次積層された構造を有する。したがって、別途のブラックマトリクスがなくとも、カラーフィルタ（CFR、CFG、CFB）の積層構造でブラックマトリクスの機能を代替することができる。また、中間絶縁膜（IN）が緑色カラーフィルタ（CFG）の下部に積層し、同時にパターンして、同じ形状を有する構造体を使用する。したがって、ブラックマトリクス及び中間絶縁膜を別に構成するためのマスク工程を省略することができる。したがって、本発明に係る液晶表示装置を製造する工程は、少なくとも2つ以上のマスク工程を削除することができ、製造歩留まりが増加し、生産時間を短縮することができる。

40

【0058】

また、赤色カラーフィルタ（CFR）、緑色カラーフィルタ（CFG）及び青色カラーフィルタ（CFB）を薄膜トランジスタ（T）と画素電極（PXL）と一緒に同じ基板（

50

SUB)上に形成する。また、カラーフィルタを積層してブラックマトリクスを形成することにより、整列誤差がほとんど発生しない。したがって、開口率を最大限に確保することができる。

【0059】

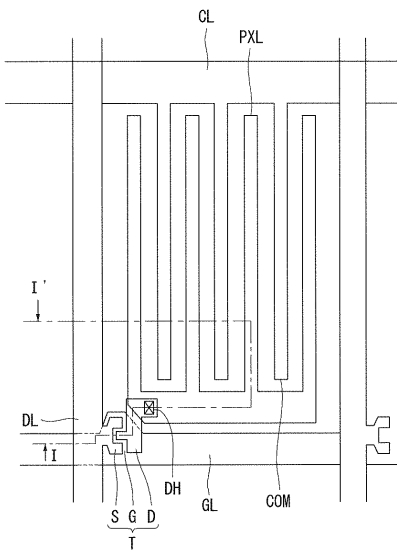
以上の説明において、カラーフィルタを積層する順序を赤色、青色、緑色の順として説明した。しかし、必ずしもこの順序でのみ積層しなければならないことを意味するわけではない。必要に応じて積層されるカラーフィルタの色の順番が異なるようにすることができる。ただし、中間絶縁膜として使用するカラーフィルタを緑色カラーフィルタとして使用した理由は、マスク工程で半導体層のソース領域とドレイン領域を露出するための微細パターンを形成するために、より適しているからである。

10

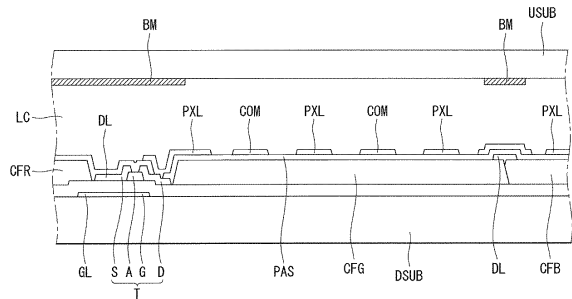
【0060】

以上説明した内容を通じて、当業者であれば本発明の技術思想を逸脱しない範囲で様々な変更及び修正が可能であることが分かる。したがって、本発明の技術的範囲は、明細書の詳細な説明に記載された内容に限定されるものではなく、特許請求の範囲によって定めるべきである。

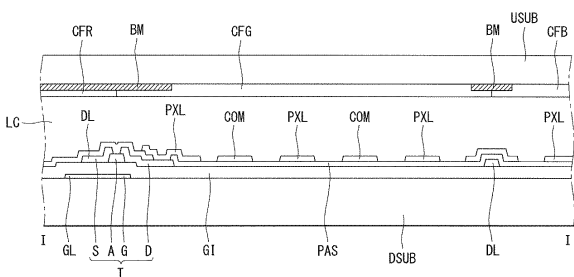
【図1】



【図3】



【図2】



フロントページの続き

- (72)発明者 ビュンギョン・リー
大韓民国、10845 キョンギ - ド、パジュ - シ、ウーロン - ミョン、エルジー - ロ 245
- (72)発明者 ソンファン・ホン
大韓民国、10845 キョンギ - ド、パジュ - シ、ウーロン - ミョン、エルジー - ロ 245
- (72)発明者 ギュシク・ウォン
大韓民国、10845 キョンギ - ド、パジュ - シ、ウーロン - ミョン、エルジー - ロ 245

審査官 磯崎 忠昭

- (56)参考文献 特開2008 - 116502 (JP, A)
特開2005 - 134904 (JP, A)
特開平09 - 113890 (JP, A)
特開2005 - 284291 (JP, A)
米国特許出願公開第2009 / 0174835 (US, A1)

(58)調査した分野(Int.Cl., DB名)

G02F 1 / 1368
G02F 1 / 1335
G02F 1 / 1343
G09F 9 / 30
H01L 29 / 786