



**(19) 대한민국특허청(KR)**  
**(12) 공개특허공보(A)**

(11) 공개번호 10-2011-0110323  
 (43) 공개일자 2011년10월06일

- |  |  |
|--|--|
| <p>(51) Int. Cl.<br/> <i>H04L 12/56</i> (2006.01) <i>H04L 29/10</i> (2006.01)</p> <p>(21) 출원번호 10-2011-7019207(분할)</p> <p>(22) 출원일자(국제출원일자) 2008년05월08일<br/>             심사청구일자 2011년08월18일</p> <p>(62) 원출원 특허 10-2009-7025522<br/>             원출원일자(국제출원일자) 2008년05월08일<br/>             심사청구일자 2009년12월07일</p> <p>(85) 번역문제출일자 2011년08월18일</p> <p>(86) 국제출원번호 PCT/US2008/063109</p> <p>(87) 국제공개번호 WO 2009/073250<br/>             국제공개일자 2009년06월11일</p> <p>(30) 우선권주장<br/>             12/116,018 2008년05월06일 미국(US)<br/>             60/928,488 2007년05월08일 미국(US)</p> | <p>(71) 출원인<br/> <b>칼콤 인코포레이티드</b><br/>             미국 캘리포니아 샌디에고 모어하우스<br/>             드라이브5775 (우 92121-1714)</p> <p>(72) 발명자<br/> <b>스틸르, 브라이언</b><br/>             미국 92121 캘리포니아 샌디에고 모어하우스 드라<br/>             이브 5775<br/> <b>윌리, 죠지, 알랜</b><br/>             미국 92121 캘리포니아 샌디에고 모어하우스 드라<br/>             이브 5775<br/> <b>쉬칼, 샤산크</b><br/>             미국 92121 캘리포니아 샌디에고 모어하우스 드라<br/>             이브 5775</p> <p>(74) 대리인<br/> <b>남상선</b></p> |
|--|--|

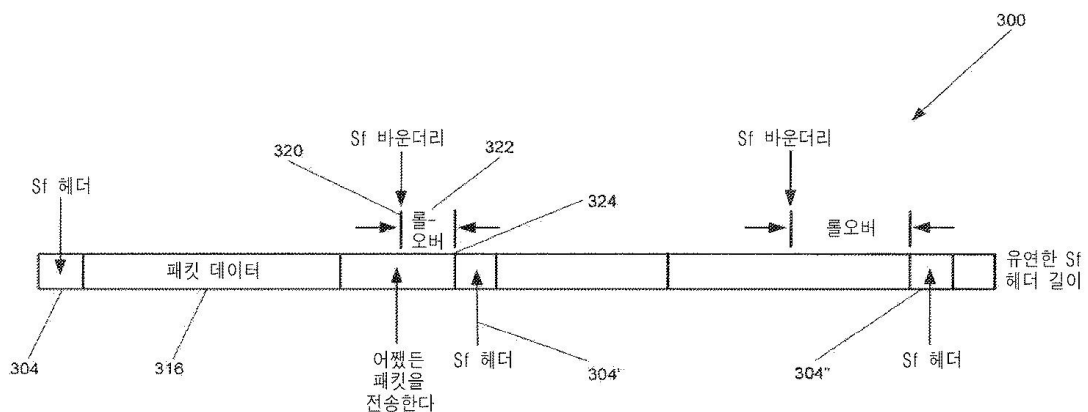
전체 청구항 수 : 총 24 항

**(54) 모바일 디스플레이 디지털 인터페이스를 위한 패킷 구조**

**(57) 요약**

모바일 디스플레이 디지털 인터페이스(MDDI)용 패킷 구조는 큰 패킷들을 효율적으로 전송하기 위한 유연한 서브-프레임 길이를 포함한다. 윈도우리스 비디오 스트림 패킷은 일부 파라미터들이 변경되지 않을 때 비디오 패킷들의 반복적 전송들을 회피하여, 대역폭을 절약한다. 개선된 역방향 캡슐화 패킷은 별도의 라운드 트립 지연 패킷의 특징을 별도의 역방향 캡슐화 패킷과 조합한다. 링크 프리즈가 이용되어 전송시 임의의 포인트에서 데이터 스트림의 전송을 중단시키고 호스트에 의한 전송을 재개한다.

**대표도**



## 특허청구의 범위

### 청구항 1

전자 장치 내부에서 클라이언트와 호스트를 접속시키는 전송 링크를 통해 개선된(enhanced) 역방향 링크 캡슐화(encapsulation) 패킷을 제공하는 방법으로서:

동기화 패턴이 클라이언트로부터 상기 호스트로 전송될 것을 요청하는 제 1 플래그를, 상기 호스트로부터 상기 클라이언트로 전송되는 상기 개선된 역방향 링크 캡슐화 패킷 내부에 세팅하는 단계;

상기 클라이언트로부터 상기 호스트로 전송될 바이트들의 개수의 바이트 카운트(count)를 요청하는 제 2 플래그를, 상기 호스트로부터 상기 클라이언트로 전송되는 상기 개선된 역방향 링크 캡슐화 패킷 내부에 세팅하는 단계;

상기 클라이언트의 상기 호스트로의 전송을 위해 상기 개선된 역방향 링크 캡슐화 패킷 내부에 고정된 시간 기간(period of time)을 제공하는 단계;

상기 클라이언트에 의해 전송되는 상기 개선된 역방향 링크 캡슐화 패킷의 역방향 데이터 부분에 상기 동기화 패턴을 제공하는 단계;

상기 호스트로부터 상기 클라이언트로 전송될 것으로 예상되는 총 바이트 수를 표시하는 바이트 카운트(byte count)를 제공하는 단계;

상기 동기화 패턴을 이용하여 라운드 트립(round trip) 지연을 측정하는 단계; 및

상기 호스트의 바이트 카운트를 상기 클라이언트와 정렬(align)시키는 단계를 포함하는,

개선된 역방향 링크 캡슐화 패킷 제공 방법.

### 청구항 2

제 1 항에 있어서,

데이터 패킷을 상기 클라이언트로부터 상기 호스트로 전송하는 단계를 더 포함하는, 개선된 역방향 링크 캡슐화 패킷 제공 방법.

### 청구항 3

제 1 항에 있어서,

상기 동기화 패턴을 제공하는 단계는 실제(actual) 패킷들이 역방향 링크 상으로 전송되기 전에 상기 호스트로 하여금 역방향 데이터와 싱크 업(sync up)하도록 하기 위해 상기 클라이언트로부터 특정한 바이트들의 시퀀스를 전송하는 단계를 포함하는, 개선된 역방향 링크 캡슐화 패킷 제공 방법.

### 청구항 4

제 1 항에 있어서,

상기 플래그를 세팅하지 않는 단계, 다음에 전송되는 개선된 역방향 링크 캡슐화 패킷에 대해 상기 동기화 패턴을 전송하지 않는 단계, 및 이전의 측정된 라운드 트립 지연을 이용하는 단계를 더 포함하는, 개선된 역방향 링크 캡슐화 패킷 제공 방법.

### 청구항 5

제 1 항에 있어서,

상기 클라이언트로부터 상기 호스트로 상기 클라이언트가 상기 개선된 역방향 링크 캡슐화 패킷의 역방향 데이터 부분에 현재 할당된 것보다 적은 바이트를 전송할 것임을 표시하는 바이트 카운트 값을 전송하는 단계를 더 포함하는, 개선된 역방향 링크 캡슐화 패킷 제공 방법.

### 청구항 6

제 5 항에 있어서,

상기 바이트 카운트 값은 상기 개선된 역방향 링크 캡슐화 패킷의 최대 바이트 필드 내에서 표시되는 값보다 크지 않은, 개선된 역방향 링크 캡슐화 패킷 제공 방법.

**청구항 7**

제 6 항에 있어서,

상기 클라이언트가 상기 바이트 값에서 표시되는 개수의 바이트들을 전송한 후 상기 개선된 역방향 링크 캡슐화 패킷의 다음 필드로 상기 호스트 및 클라이언트가 진행(advance)하는 단계를 포함하는, 개선된 역방향 링크 캡슐화 패킷 제공 방법.

**청구항 8**

제 1 항에 있어서,

상기 개선된 역방향 링크 캡슐화 패킷 상으로 전송될 바이트 카운트에 대한 플래그를 세팅하지 않는 단계, 및 전송되는 바이트들의 최대 개수까지에 대해 최대 바이트 필드의 값과 동일하도록 허용하는 단계를 더 포함하는, 개선된 역방향 링크 캡슐화 패킷 제공 방법.

**청구항 9**

전자 장치 내부에서 클라이언트와 호스트를 접속시키는 전송 링크를 통해 개선된 역방향 링크 캡슐화 패킷을 제공하기 위한 시스템으로서:

동기화 패턴이 클라이언트로부터 상기 호스트로 전송될 것을 요청하는 제 1 플래그를, 상기 호스트로부터 상기 클라이언트로 전송되는 상기 개선된 역방향 링크 캡슐화 패킷 내부에 세팅하기 위한 수단;

상기 클라이언트로부터 상기 호스트로 전송될 바이트들의 개수의 바이트 카운트를 요청하는 제 2 플래그를, 상기 호스트로부터 상기 클라이언트로 전송되는 상기 개선된 역방향 링크 캡슐화 패킷 내부에 세팅하기 위한 수단;

상기 클라이언트의 상기 호스트로의 전송을 위해 상기 개선된 역방향 링크 캡슐화 패킷 내부에 고정된 시간 기간을 제공하기 위한 수단;

상기 클라이언트에 의해 전송되는 상기 개선된 역방향 링크 캡슐화 패킷의 역방향 데이터 부분에 상기 동기화 패턴을 제공하기 위한 수단;

상기 호스트로부터 상기 클라이언트로 전송될 것으로 예상되는 총 바이트 수를 표시하는 바이트 카운트를 제공하기 위한 수단;

상기 동기화 패턴을 이용하여 라운드 트립 지연을 측정하기 위한 수단; 및

상기 호스트의 바이트 카운트를 상기 클라이언트와 정렬시키기 위한 수단을 포함하는,

개선된 역방향 링크 캡슐화 패킷을 제공하기 위한 시스템.

**청구항 10**

제 9 항에 있어서,

데이터 패킷을 상기 클라이언트로부터 상기 호스트로 전송하기 위한 수단을 더 포함하는, 개선된 역방향 링크 캡슐화 패킷을 제공하기 위한 시스템.

**청구항 11**

제 9 항에 있어서,

상기 동기화 패턴을 제공하기 위한 수단은 실제 패킷들이 역방향 링크 상으로 전송되기 전에 상기 호스트로 하여금 역방향 데이터와 싱크 업하도록 하기 위해 상기 클라이언트로부터 특정한 바이트들의 시퀀스를 전송하기 위한 수단을 포함하는, 개선된 역방향 링크 캡슐화 패킷을 제공하기 위한 시스템.

**청구항 12**

제 9 항에 있어서,

상기 플래그를 세팅하지 않기 위한 수단, 다음에 전송되는 개선된 역방향 링크 캡슐화 패킷에 대해 상기 동기화 패킷을 전송하지 않기 위한 수단, 및 이전의 측정된 라운드 트립 지연을 이용하기 위한 수단을 더 포함하는, 개선된 역방향 링크 캡슐화 패킷을 제공하기 위한 시스템.

**청구항 13**

제 9 항에 있어서,

상기 클라이언트로부터 상기 호스트로 상기 클라이언트가 상기 개선된 역방향 링크 캡슐화 패킷의 역방향 데이터 부분에 현재 할당된 것보다 적은 바이트를 전송할 것임을 표시하는 바이트 카운트 값을 전송하기 위한 수단을 더 포함하는, 개선된 역방향 링크 캡슐화 패킷을 제공하기 위한 시스템.

**청구항 14**

제 13 항에 있어서,

상기 바이트 카운트 값은 상기 개선된 역방향 링크 캡슐화 패킷의 최대 바이트 필드 내에서 표시되는 값보다 크지 않은, 개선된 역방향 링크 캡슐화 패킷을 제공하기 위한 시스템.

**청구항 15**

제 14 항에 있어서,

상기 클라이언트가 상기 바이트 값에서 표시되는 개수의 바이트들을 전송한 후 상기 개선된 역방향 링크 캡슐화 패킷의 다음 필드로 상기 호스트 및 클라이언트가 진행하기 위한 수단을 더 포함하는, 개선된 역방향 링크 캡슐화 패킷을 제공하기 위한 시스템.

**청구항 16**

제 9 항에 있어서,

상기 개선된 역방향 링크 캡슐화 패킷 상으로 전송될 바이트 카운트에 대한 플래그를 세팅하지 않기 위한 수단, 및 전송되는 바이트들의 최대 개수까지에 대해 최대 바이트 필드의 값과 동일하도록 허용하기 위한 수단을 더 포함하는, 개선된 역방향 링크 캡슐화 패킷을 제공하기 위한 시스템.

**청구항 17**

전자 장치 내부에서 클라이언트와 호스트를 접속시키는 전송 링크를 통해 개선된 역방향 링크 캡슐화 패킷이 제공되도록 하기 위한 코드를 포함하는 컴퓨터로 읽을 수 있는 매체를 포함하는 컴퓨터 프로그램 물건으로서, 상기 컴퓨터 코드는:

동기화 패킷이 클라이언트로부터 상기 호스트로 전송될 것을 요청하는 제 1 플래그가 상기 호스트로부터 상기 클라이언트로 전송되는 상기 개선된 역방향 링크 캡슐화 패킷 내부에서 세팅되도록 하기 위한 코드;

상기 클라이언트로부터 상기 호스트로 전송될 바이트들의 개수의 바이트 카운트를 요청하는 제 2 플래그가 상기 호스트로부터 상기 클라이언트로 전송되는 상기 개선된 역방향 링크 캡슐화 패킷 내부에서 세팅되도록 하기 위한 코드;

상기 클라이언트의 상기 호스트로의 전송을 위해 상기 개선된 역방향 링크 캡슐화 패킷 내부에서 고정된 시간 기간이 제공되도록 하기 위한 코드;

상기 클라이언트에 의해 전송되는 상기 개선된 역방향 링크 캡슐화 패킷의 역방향 데이터 부분에서 상기 동기화 패킷이 제공되도록 하기 위한 코드;

상기 호스트로부터 상기 클라이언트로 전송될 것으로 예상되는 총 바이트 수의 표시자와 함께 바이트 카운트가 제공되도록 하기 위한 코드;

상기 동기화 패킷을 이용하여 라운드 트립 지연이 측정되도록 하기 위한 코드; 및  
상기 클라이언트와 상기 호스트의 바이트 카운트가 정렬되도록 하기 위한 코드를 포함하는,  
컴퓨터 프로그램 물건.

**청구항 18**

제 17 항에 있어서,  
데이터 패킷이 상기 클라이언트로부터 상기 호스트로 전송되도록 하기 위한 코드를 더 포함하는 컴퓨터 프로그램 물건.

**청구항 19**

제 17 항에 있어서,  
상기 동기화 패킷이 제공되도록 하기 위한 코드는 실제 패킷들이 역방향 링크 상으로 전송되기 전에 상기 호스트로 하여금 역방향 데이터와 싱크 업하도록 하기 위해 상기 클라이언트로부터 특정한 바이트들의 시퀀스가 전송되도록 하기 위한 코드를 포함하는, 컴퓨터 프로그램 물건.

**청구항 20**

제 17 항에 있어서,  
다음에 전송되는 개선된 역방향 링크 캡슐화 패킷에 대해 상기 플래그가 세팅되지 않고, 상기 동기화 패킷이 전송되지 않으며 이전의 측정된 라운드 트립 지연이 이용되도록 하기 위한 코드를 더 포함하는, 컴퓨터 프로그램 물건.

**청구항 21**

제 17 항에 있어서,  
바이트 카운트 값이 상기 클라이언트로부터 상기 호스트로 전송되게 하기 위한 코드를 더 포함하며, 상기 바이트 카운트는 상기 클라이언트가 상기 개선된 역방향 링크 캡슐화 패킷의 역방향 데이터 부분에 현재 할당된 것보다 적은 바이트들을 전송할 것임을 표시하는, 컴퓨터 프로그램 물건.

**청구항 22**

제 21 항에 있어서,  
상기 바이트 카운트 값은 상기 개선된 역방향 링크 캡슐화 패킷의 최대 바이트 필드 내에서 표시되는 값보다 크지 않은, 컴퓨터 프로그램 물건.

**청구항 23**

제 22 항에 있어서,  
상기 클라이언트가 상기 바이트 값에서 표시되는 개수의 바이트들을 전송한 후 상기 개선된 역방향 링크 캡슐화 패킷의 다음 필드로 상기 호스트 및 클라이언트가 진행하게 하기 위한 코드를 더 포함하는, 컴퓨터 프로그램 물건.

**청구항 24**

제 17 항에 있어서,  
상기 개선된 역방향 링크 캡슐화 패킷 상으로 전송될 바이트 카운트에 대해 상기 플래그가 세팅되지 않도록 하고, 그리고 전송되는 바이트들의 최대 개수까지에 대해 최대 바이트 필드의 값과 동일하게 허용하도록 하기 위한 코드를 더 포함하는, 컴퓨터 프로그램 물건.

**명세서**

**기술분야**

[0001] 본 발명은 일반적으로 통신 링크들 그리고 더 특정하게는 모바일 디스플레이 디지털 인터페이스(Mobile Display Digital Interface, MDDI) 링크들을 위한 개선된 패킷 구조를 제공하기 위한 방법, 시스템, 및 컴퓨터 프로그램 제품에 관한 것이다.

**배경기술**

[0002] 상호접속 기술 분야에서, 특히 비디오 프리젠테이션들에 관련된, 계속 증가하는 데이터 레이트들에 대한 요구가 계속하여 증가한다.

[0003] 모바일 디스플레이 디지털 인터페이스(Mobile Display Digital Interface, MDDI)는 호스트와 클라이언트 간의 근-거리 통신 링크를 통한 초-고-속 데이터 전송을 가능하게 하는 비용-효율적, 저 전력 소모, 전송 매커니즘이다. MDDI는 단지 최소 4개의 와이어(wire)들과 최대 초당 3.2 기가비트(Gbit)의 최대 대역폭을 전달하는 양방향 데이터 전송을 위한 전력을 요구한다.

[0004] 하나의 응용례로, MDDI는 디지털 기저대역 제어기를 LCD 디스플레이 및/또는 카메라와 상호접속시키기 위한 핸드셋의 힌지(hinge)를 통해 연결되는 와이어들의 개수를 현저히 감소시킴으로써 클램셸(clamshell) 폰들에서의 전력 소모를 감소시키고 신뢰도를 증가시킨다. 또한 이러한 와이어의 감소는 핸드셋 제조자들로 하여금 클램셸 또는 슬라이딩 핸드셋 설계들을 간소화시킴으로써 개발 비용을 낮추도록 하여 준다. 또한, MDDI와 함께 채택되는 차분(differential) 시그널링은 종래의 병렬 접속들에서 발생할 수 있는 전-자기적 간섭을 감소시킨다.

[0005] 현재의 MDDI 시스템들에 일부 개선들이 요구된다. 현재의 서브-프레임들은 고정된 서브-프레임 길이 및 타이밍 인터벌들을 갖는다. 이는 상기 시스템을 각 서브-프레임에서 고정된 개수의 비트들로 제한하고 고정된 레이트로 동작한다. 이는 패킷들이 하나의 서브-프레임에서 다음것 사이에 스패닝(span)하지 못하게 한다. 큰 패킷들은 다음의 서브-프레임이 전송될 때까지 지연되어야 해서, 대역폭을 낭비하고 레이턴시(latency)를 증가시킨다. 유연한 서브-프레임 길이를 갖는 시스템이 이러한 큰 패킷들을 더 효율적으로 전송하기 위해 요구된다. 고정 서브-프레임 길이에 대한 다른 개선은 링크가 수면(hibernation)을 벗어날 때 무제한의 서브-프레임 길이를 이용할 수 있는 점이다. 또한 이는 대역폭을 절약하는데 이는 서브-프레임 헤더 패킷이 단 한 번 전송되어 클라이언트로 하여금 시작시에 동기화하게 하기 때문이다.

[0006] 기존 시스템들에 대해 필요한 다른 개선점은 일부 파라미터들이 변경되지 않을 때 어떠한 비디오 패킷 데이터의 반복적 재전송을 회피하는 방법이다. 다시 말해, 이는 대역폭을 절약할 것이다. 이는 윈도우리스(windowless) 비디오 스트림 패킷을 제공함으로써 달성된다. 추가적으로, 일부 값들이 변경되지 않을 때 어느 필드들이 비디오 스트림 패킷에 포함되는지를 규정하는 방법을 제공하기 위한 시스템이 요구된다. 이전 패킷들에서 전송된 것과 동일한 값들을 포함하는 필드들을 반복적으로 재전송하는 것은 대역폭을 낭비할 것이다. 이는 유연한 비디오 스트림 패킷의 패킷 콘텐츠 필드에서 제공된다.

[0007] 기존 시스템들은 먼저 라운드 트립(round trip) 지연 측정 패킷을 전송하고 나서 호스트가 클라이언트로부터 데이터를 수신하도록 하기 위해 별도의 역방향 캡슐화(encapsulation) 패킷을 전송한다. 본원의 청구되는 발명은 현존 시스템들에 대한 현저한 개선이며 두 패킷들의 기능성을 단일한 개선된 역방향 캡슐화 패킷으로 결합한다.

**발명의 내용**

[0008] 여기에 개시되는, 청구되는 발명의 양상들은, 유연한 서브-프레임 길이를 포함하는 프레임 구조를 이용하는 방법, 시스템, 및 컴퓨터 프로그램 제품을 제공함으로써 전술한 필요성들을 다룬다. 유연한 서브-프레임은 서브-프레임 길이의 표시와 함께 서브-프레임 바운더리에서 서브-프레임 헤더 패킷을 전송한다. 패킷이 MDDI 인터페이스를 통해 전송될 것이 요구될 때, 이는 현재의 서브-프레임에서의 불충분한 잔여 공간 때문에 전송되는 것이 봉쇄되지 않는다. 이는 패킷으로 하여금 하나 이상의 서브-프레임 바운더리들을 가로질러(cross) 할 수 있다. 서브-프레임 바운더리가 가로질러지면, 다른 서브-프레임 헤더 패킷은 상기 패킷이 바운더리를 가로지른 후에 전송되는 제 1 패킷이다. 본 제 2 서브-프레임은 이전 서브-프레임이 서브-프레임 길이를 넘어간 양만큼 축소된다. 이는 고정 서브-프레임 길이를 이용하는 서브-프레임 타이밍과 유사하도록 평균되는 타이밍을 유지하지만, 임의의 길이의 패킷의 전송을 방지하지 않는다. 또한, 이는 클라이언트가 동기를 상실하는 경우에 서브-프레임 헤더 패킷들이 준 주기적으로 전송되도록 하여 준다. 또한 무제한의 서브-프레임 길이가 구현될 수도 있으며, 여기서는 링크가 수면으로부터 벗어날 때 단 하나의 서브-프레임 헤더 패킷이 전송되고 패킷 데이터

를 포함하는 서브-프레임은 무제한의 길이를 포함한다.

- [0009] 소개되는 다른 고유한 양상은 윈도우리스(windowless) 비디오 데이터 패킷이다. 본 양상은 처음에 한정되는 윈도우 크기가 상기 윈도우를 제한정할 필요없이 단지 재-사용되도록 하여 준다. 이는 상기 비디오 데이터 패킷으로부터 X-좌측, X-우측, Y-상단, Y-하단, X-시작, 및 Y-시작 필드 좌표들을 제거함으로써 이뤄진다. 기존 필드 내의 비트는 수직 동기를 나타내고 데이터 스크린의 제 1 라인을 식별한다.
- [0010] 또한 유연한 서브-프레임이 큰 패킷들을 효율적으로 전송하기 위해 도입된다. 추가적으로, 상기 유연한 비디오 패킷의 어느 선택적 필드들이 송신되는 패킷에 존재할 것인지를 표시하는 필드를 포함하는 유연한 비디오 데이터 패킷이 개시된다.
- [0011] 개시되는 또 다른 새로운 양상은 개선된 역방향 링크 캡슐화 패킷이다. 상기 개선된 역방향 링크 캡슐화 패킷은 라운드 트립 지연 패킷의 특징을 단일 패킷의 역방향 캡슐화 패킷과 결합한다. 역방향 전송의 제 1 부분은 역방향 데이터를 정확하게 샘플링할 수 있도록 호스트로 하여금 역방향 링크 데이터까지 동기화하도록 하여주는 프리앰블이다. 상기 역방향 데이터의 제 2 부분은 바이트 카운트(count)이다. 이는 역방향 링크 대역폭이 클라이언트의 필요에 기초하여 할당되게 하여 준다. 호스트는 최대 바이트 필드으로써 본 역방향 데이터의 상한 임계치를 세팅할 수 있다.
- [0012] 여기에 제시되는 다른 양상은 링크 프리즈(freeze)이다. 이는 호스트에 의해 데이터 스트림 내의 임의의 포인트에서 상기 데이터 스트림의 전송을 정지 또는 프리징(freeze)시킨다. 클라이언트는 인입 MDDI 데이터 스트림을 통해 클럭 오프(clock off)되어, MDDI 링크를 정지시킨 결과가 클럭 사이클들이 클라이언트 내에 더 이상 존재하지 않게 된다. 호스트는 이 모드에 진입할 때 최종 전송된 데이터 비트에 대응하는 차분 레벨들을 유지한다. 그리고 나서 상기 데이터 스트림이 호스트에 의해 재개될 수 있다.
- [0013] 청구되는 발명의 추가적인 양상들, 특징들, 및 이점들은, 청구되는 본 발명의 다양한 양상들의 구조 및 동작과 더불어, 첨부된 도면들을 참조로 하여 이하에 상세히 기재된다.

**도면의 간단한 설명**

- [0014] 도 1은 MDDI 인터페이스를 이용한 예시 환경을 나타내는 블록도이다;
- 도 2a는 전형적인 MDDI 패킷 구조를 도시한다;
- 도 2b는 전형적인 순방향 링크 구조를 도시한다;
- 도 3은 고정 길이를 갖는 종래 기술인 서브-프레임을 도시한다;
- 도 4는 유연한 길이의 서브-프레임을 나타낸다;
- 도 5는 무제한 길이 서브-프레임을 나타낸다;
- 도 6은 윈도우리스 비디오 스트림 패킷을 도시한다;
- 도 7은 유연한 비디오 스트림 패킷을 도시한다;
- 도 8은 개선된 역방향 링크 캡슐화 패킷을 도시한다; 그리고
- 도 9는 링크 프리즈를 나타낸다.

**발명을 실시하기 위한 구체적인 내용**

- [0015] 용어 "예시적인"은 여기서 "예, 보기, 또는 예시로서 기능하는" 것을 의미하는 것으로 이용된다. "예시적인" 것으로서 여기 기재되는 임의의 실시예 또는 설계가 반드시 다른 실시예들 또는 설계들에 비해 바람직하거나 유리한 것으로 해석되는 것은 아니다.
- [0016] 여기 기재되는 양상들, 및 본 명세서에서의 "일 양상", "하나의 양상", "예시 양상" 등에 대한 참조들은 기재된 양상들이 특정한 특징, 구조, 또는 특성을 포함할 수 있음을 표시하지만, 모든 양상이 반드시 상기 특정한 특징, 구조, 또는 특성을 포함하지는 않을 수 있다. 또한, 그러한 어구들이 반드시 동일한 양상을 지칭하는 것은 아니다. 또한, 특정한 특징, 구조, 또는 특성이 일 양상에 관련하여 기재될 때, 이는 명시적으로 기재되든 아니든, 당해 기술분야에서 통상의 지식을 가진 자가 그러한 특징, 구조, 또는 특성을 이용하는 지식의 범위 내인 것으로 제시된다.



- [0017] 모바일 디스플레이 디지털 인터페이스(MDDI)는 호스트와 클라이언트 간의 근-거리 통신 링크를 통한 초-고-속 직렬 데이터 전송을 가능하게 하는 비용-효율적, 저 전력 소모, 전송 매커니즘이다. 여기 개시되는 새로운 특징들을 완전히 이해하기 위해, MDDI 시스템의 간략한 논의가 제공된다.
- [0018] 이하에서, MDDI의 예들이 이동 전화의 상위 클램셀에 포함되는 카메라 모듈에 관련하여 제시될 것이다. 그러나, 상기 카메라 모듈과 기능적으로 균등한 특징들을 구비하는 임의의 모듈이 용이하게 치환되고 본 발명의 양상들에서 이용될 수 있음은 당해 기술분야(들)에서 통상의 지식을 가진 자에게는 명백할 것이다.
- [0019] 또한, 본 발명의 양상들에 따라, MDDI 호스트는 청구되는 본 발명을 이용함으로써 유익할 수 있는 몇가지 종류의 장치들 중 하나를 포함할 수 있다. 예를 들어, 호스트는 휴대용, 랩톱, 또는 유사한 모바일 컴퓨팅 장치의 형태의 휴대용 컴퓨터일 수 있다. 또한 이는 개인 휴대 정보 단말(PDA), 무선호출 장치, 또는 많은 무선 전화들이나 모델들 중 하나일 수 있다.
- [0020] 대안적으로, 호스트는 휴대용 DVD나 CD 플레이어, 또는 게임 플레이 장치와 같은 휴대용 엔터테인먼트 또는 프리젠테이션 장치일 수 있다. 또한, 호스트는 고속 통신 링크가 클라이언트에게 요구되는 다양한 다른 널리 이용되거나 계획되는 상업용 제품들에서의 호스트 장치 또는 제어 엘리먼트로서 상주할 수 있다. 예를 들어, 호스트는 개선된 응답을 위해 비디오 레코딩 장치로부터 스토리지 기반 클라이언트로, 또는 프리젠테이션을 위해 고 해상도 대형 스크린으로 고속 레이트들로 데이터를 전송하는데 이용될 수 있다. 내장 목록(onboard inventory) 또는 컴퓨팅 시스템 및/또는 블루투스 접속들을 다른 가정용 장치들에 통합하는, 냉장고와 같은, 가전제품은 인터넷이나 블루투스 접속 모드에서 동작할 때 개선된 디스플레이 기능들을 가지거나, 상기 전자 컴퓨터나 제어 시스템들(호스트)가 캐비닛 내 다른 곳에 상주하는 한편 문-내(in-the-door) 디스플레이들(클라이언트) 및 키패드들이나 스캐너들(클라이언트)에 대한 감소된 배선 필요성을 가질 수 있다. 일반적으로, 당해 기술분야에서 통상의 지식을 가진 자는 본 인터페이스의 이용을 통해 이점을 얻을 수 있는 다양한 현대 전자 장치들 및 가전제품들과, 새로이 추가 또는 기존 커넥터들이나 케이블들에서 이용가능한 제한된 개수의 도체들을 활용한 정보의 고속 데이터 레이트 전송으로써 구 장치들을 개장(retrofit)하기 위한 능력을 알 것이다. 동시에, MDDI 클라이언트는 정보를 최종 사용자에게 제시하거나, 정보를 사용자로부터 호스트로 제시하는데 유용한 다양한 장치들을 포함할 수 있다. 예를 들어, 고글이나 안경에 통합되는 마이크로-디스플레이, 모자나 헬멧에 장착되는 프로젝션 장치, 창이나 창틀로와 같이, 차량에 장착되는 소형 스크린이나 홀로그래픽 엘리먼트, 또는 고품질 사운드나 음악을 표현하기 위한 다양한 사운드 시스템들, 헤드폰, 또는 스피커. 다른 프리젠테이션 장치들은 회의를 위해, 또는 영화나 텔레비전 이미지들용의 정보를 표시하는데 이용되는 프로젝터들이나 프로젝션 장치들을 포함한다. 다른 예는 사용자로부터의 접촉 또는 사운드 외에 실제 "입력" 없이 장치나 시스템 사용자로부터의 상당량의 정보를 전송하기 위해 요구될 수 있는 터치 패드들이나 감광성 장치들, 음성 인식 입력 장치들, 보안 스캐너들 등을 이용할 것이다. 추가로, 컴퓨터용 도킹 스테이션 및 무선 전화용 홀더들 및 데스크-톱 키트들 또는 차량 키트들이 최종 사용자에게 인터페이스 장치들로서 기능할 수 있으며, 클라이언트들(마우스들과 같은 입력 또는 출력 장치들) 또는 호스트들을 채택하여 특히 고속 네트워크들이 수반되는, 데이터의 전송에서 지원할 수 있다. 그러나, 당해 기술분야에서 통상의 지식을 가진 자는 청구되는 발명이 이러한 장치들에 한정되는 것이 아니라, 최종 사용자들에게 저장 및 전송의 관점에서 또는 재생시 프리젠테이션의 관점에서, 고품질 이미지들 및 음향을 제공하고자 하는, 많은 다른 장치들이 존재함을(그리고 이용이 제한됨을) 잘 알 것이다. 청구되는 발명은 다양한 구성요소들 또는 장치들 간의 데이터 스트루움을 증가시켜 요구되는 사용자 경험을 실현하는데 필요한 높은 데이터 레이트들을 수용하는데 유용하다.
- [0021] 도 1은 MDDI 인터페이스를 이용한 예시 환경을 나타내는 블록도이다. 도 1의 예시에서, MDDI는 클램셀 전화(100)의 힌지에 걸쳐 모듈들을 상호접속시키는데 이용된다. 여기서 본원의 발명의 어떠한 양상들이 클램셀 전화에서의 MDDI 상호접속들과 같은, 특정 예시들의 관점에서 기재되는 반면, 이는 설명 목적만을 위해 이루어지는 것이며 본 발명을 그러한 양상들로 한정하는데 이용되는 것이 아님에 유념하여야 한다. 여기의 제시사항들에 기초하여 당해 기술 분야(들)에서 통상의 지식을 가진 자가 이해할 바와 같이, 본원 발명의 양상들은 MDDI 상호접속들을 구비함으로써 이점을 누릴 수 있는 임의의 것을 포함하는 다른 장치들에 이용될 수 있다.
- [0022] 도 1을 참조하면, 클램셀 폰(100)의 하위 클램셀 섹션(104)은 이동국 모듈(mobile station modem, MSM) 기저대역 칩(102)을 포함한다. MSM(102)은 디지털 기저대역 제어기이다. 클램셀 폰(100)의 상위 클램셀 섹션(114)은 액정 디스플레이(LCD) 모듈(116) 및 카메라 모듈(118)을 포함한다.
- [0023] 계속 도 1을 참조하면, MDDI 링크(110)는 카메라 모듈(118)을 MSM(102)에 접속시킨다. 일반적으로, MDDI 링크 제어기는 MSM(102) 및 카메라 모듈(118) 각각에 통합된다. 도 1의 예시에서, MDDI 호스트(122)는 카메라 모듈



(118)에 통합되는 한편, MDDI 클라이언트(106)는 MDDI 링크(110)의 MSM 측 상에 상주한다. 일반적으로, MDDI 호스트는 MDDI 링크의 마스터 제어기이다. 도 1의 예시에서, 카메라 모듈(118)로부터의 픽셀 데이터가 수신되고 MDDI 링크(110) 상으로 전송되기 전에 MDDI 호스트(122)에 의해 MDDI 패킷들로 포맷된다. MDDI 클라이언트(106)는 MDDI 패킷들을 수신하여 이들을 카메라 모듈(118)에 의해 생성되는 것과 동일한 포맷의 픽셀 데이터로 재-변환한다. 그리고 나서 상기 픽셀 데이터가 처리를 위해 MSM(102)의 적절한 블록으로 전송된다.

[0024] 계속 도 1을 참조하면, MDDI 링크(112)는 LCD 모듈(116)을 MSM(102)에 접속시킨다. 도 1의 예시에서, MDDI 링크(112)는 MSM(102)에 통합되는, MDDI 호스트(108), 및 LCD 모듈(116)에 통합되는 MDDI 클라이언트(120)를 상호접속시킨다. 도 1의 예시에서, MSM(102)의 그래픽 제어기에 의해 생성되는 디스플레이 데이터가 수신되고 MDDI 링크(112) 상으로 전송되기 전에 MDDI 호스트(108)에 의해 MDDI 패킷들로 포맷된다. MDDI 클라이언트(120)는 상기 MDDI 패킷들을 수신하여 이들을 LCD 모듈(116)에 의한 이용을 위해 디스플레이 데이터로 재-변환한다.

[0025] **프레임 구조**

[0026] 본래의 프레임 구조는 2004년 7월 6일 허여된, "Generating and Implementing a Communication Protocol and Interface for High Data Rate Signal Transfer"로 명명된, 미국 특허 번호. 6,760,772 B2 ('772 특허)에 기재된다. 본 본래의 패킷 구조(200)가 도 2a에 도시된다. 도 2a에 도시되는 필드들은, 패킷 길이(202)(이는 패킷 길이 필드(202)를 포함하지 않는, 패킷에서의 바이트들의 총 개수를 규정하는 전형적으로 16-비트 값임), 패킷 타입(204)(이는 패킷(20)에 포함된 정보의 타입을 규정하는 16-비트 무부호(unsigned) 정수임), 데이터 바이트(206)(이는 호스트와 클라이언트 간에 전송되는 데이터임), 및 CRC(208)(이는, 데이터 바이트(206), 패킷 타입(204), 및 패킷 길이 필드들(202)에 걸쳐 계산되는 16-비트 순환 중복 검사(cyclic redundancy check)임)를 포함한다.

[0027] 도 2b에 도시된 바와 같이, MDDI 링크를 통해 전송되는 정보는 패킷들로 그룹화된다. 다수의 패킷들이 서브-프레임(210)으로 그룹화되며, 다수의 서브-프레임들이 미디어 프레임(212)을 구성한다. 매 서브-프레임(210)은 서브-프레임 헤더 패킷(214)으로 시작된다.

[0028] 도 3은 고정 길이를 갖는 종래 기술인 서브-프레임을 도시한다. 서브-프레임 헤더 패킷(214), 필드 패킷들(218)이 뒤따르는 패킷 데이터(216) 및 서브-프레임 바운더리(220)가 도시된다. 문제는 계류중인 인출(outgoing) 패킷(222)이 너무 커서, 도시된 바와 같이, 서브-프레임(218)의 나머지 부분 내에 맞지 않을 때 발생한다. 따라서, 계류 중인 패킷(222)은 전송될 다음 서브-프레임까지 대기하여야 한다. 대신, 필드 패킷들이 현재의 서브-프레임의 듀레이션(duration) 동안 전송된다. 이는 대역폭을 낭비하고 추가적인 전력을 불필요하게 소모한다. 이하에 기재되는 새로운 프레임 구조들은 '772 특허에 개시된 것과 동일한 모드에서 동작할 수 있다; 그러나, 타이밍과 서브-프레임 길이의 정의를 수정하여, 성능을 개선하는 두 개의 새로운 동작 모드들이 제공된다. 이하에 열거되는 두 개의 동작 모드들은 서브-프레임 헤더 패킷 내부에 포함되는 프로토콜 버전 필드로써 식별될 것이다. 호스트에 내장되지 않는 클라이언트 장치들에 대해, 호환성을 담보하기 위해, 클라이언트가 이하에 도입되는 새로운 프레임 구조를 지원할 수 있음을 확인하기 위해 먼저 종래 기술 프레임 구조를 고수하는, MDDI 링크가 제기될 수 있다. 일단 확인되면, 호스트는 새로운 프레임 구조로 이동할 수 있다. 이는 모두 제 1 서브-프레임에서 이루어져 이하에 기재되는 두 가지 포맷들 중 임의의 포맷들로의 신속한 전이를 제공할 수 있다.

[0029] **유연한(flexible) 서브-프레임 길이**

[0030] 제 1 동작 모드는 도 4에 도시된 바와 같이, "유연한" 서브-프레임 길이를 제공한다. 유연한 길이 서브-프레임(300)은 서브-프레임 헤더 패킷(304), 패킷 데이터(316), 및 식별된 서브-프레임 바운더리(320)를 포함한다. 유연한 길이 서브-프레임(300)은 서브-프레임 헤더 패킷(304)을 서브-프레임 바운더리(320)에서 전송한다. 패킷이 전송될 것이 요청될 때, 상기 패킷이 하나 이상의 서브-프레임 바운더리들을 가로지르더라도(cross), 이는 봉쇄(block)되지 않는다. 본 동작 모드는 MDDI 호스트로 하여금 롤오버(rollover) 데이터(322)를 포함하여, 서브-프레임 길이 필드에서 전송되는 바이트의 개수가 완료된 후에 다음 기회에 다음 서브-프레임 헤더 패킷(304')을 전송하게 한다. 본 동작 모드의 이점은 데이터가 전송을 위해 제 1 서브-프레임에 대해 마지막에 이용가능해진다면 두 개의 서브-프레임들 간에 패킷이 더 이상 분리될 필요가 없다는 점이다. 또한 유사하게 이는 다음 서브-프레임이 현재의 서브-프레임에 대한 나머지 바이트들에 맞지 않을 패킷에 대해 전송될 때까지 지연을 방지한다. 서브 프레임 헤더 패킷들(304')은 현재의 패킷이 패킷 중단(324)까지 규정되는 서브-프레임 길이에 걸쳐(over) 현재의 서브-프레임에서 전송될 총 바이트 수를 완료한 후에 전송되는 제 1 패킷이어야 한다. 여전히 본 방법은 완전히 신뢰할 수는 없는 전송 링크들에 대한 재동기화 포인트들을 제공하는 서브-프레임 해

더 패킷들(304)을 제공한다. 긴 서브-프레임 후의 서브-프레임으로 전송되는 텍스트는 이전의 긴 서브-프레임이 초과한 양만큼 축약되어 평균 서브-프레임 길이를 생성한다. 유연한 서브-프레임 길이 개념은 평균화(average out)하여야 할 타이밍을 도 3의 고정 서브-프레임 길이 시스템의 서브-프레임 타이밍과 유사하게 유지하지만, 패킷의 전송을 방지하지 않으며 대역폭을 낭비하지 않는다.

**[0031] 무제한 서브-프레임 길이**

**[0032]** 본 제 2 동작 모드는 호스트로 하여금 도 5에 도시된 바와 같이, 활성 MDDI 링크의 듀레이션 동안 단 하나의 서브-프레임만을 이용하도록 한다. 이는 상기 링크가 수면(hibernation)에서 벗어남에 따라 MDDI 호스트가 단 하나의 서브-프레임 헤더 패킷(404)을 전송할 것이며 더 이상 전송하지 않을 것임을 의미한다. 본 동작 모드에 대한 이점은 다른 서브-프레임 헤더 패킷들을 전송하는데 이용되는 추가적인 대역폭이 없다는 점이다. 본 동작 모드에서 재동기화를 허용하면서 서브-프레임 헤더 패킷들을 전송하는 것이 여전히 허용가능하지만, 이러한 패킷들 간의 바이트 수는 임의적이며 MDDI 호스트의 재량에 따라 전송된다.

**[0033] 윈도우리스(Windowless) 비디오 스트림 패킷**

**[0034]** 윈도우리스 비디오 스트림 패킷은 윈도우링(windowing) 정보가 비디오 패킷에서 제외되도록 하여 준다. 상기 윈도우링 정보는 X 좌측 에지(edge), Y 상단(top) 에지, X 우측 에지, Y 하단(bottom) 에지, X 시작(start) 및 Y 시작을 포함하는 비디오 스트림 패킷의 종래 기술 버전이다. 도 6은 윈도우리스 비디오 스트림 패킷을 나타낸다. 보이는 바와 같이, 속성들 중 일부가 종래 기술 비디오 스트림 패킷과 유사하다. 윈도우리스 비디오 스트림 패킷(500)은 패킷 길이(502)를 포함하며, 이는 윈도우리스 비디오 스트림 패킷(500)에서의 총 바이트 수, 빼기 2 바이트를 규정하는 16-비트 정수를 포함하는 2 바이트를 포함한다. 패킷 타입(504)은 패킷의 타입을 두 개의 바이트에서 식별하는 16-비트 정수를 포함하는 2 바이트로 구성된다. 본 예시에서 패킷 타입은, 윈도우리스 비디오 스트림 패킷(500) 동작에 대해, 22로서 식별된다. 다음에, bClient ID(506) 필드가 도시된다. 이들은 클라이언트 ID를 식별하기 위한 16-비트 무부호 정수를 포함하는 두 개의 바이트들이다. 다음은, 비디오 데이터 포맷 기술자(descriptor)(508)이다. 비디오 데이터 포맷 기술자(508)는 새로운 프레임의 시작에 대한 정보를 제공하며 또한 2-바이트, 16-비트 무부호 정수이다. 다음은 픽셀 데이터 속성들(510)이며, 이들도 2-바이트의, 픽셀 데이터의 다양한 속성들을 식별하는 16-비트 무부호 정수이다. 픽셀 카운트(512)는 픽셀 데이터(516) 필드의 픽셀들의 개수를 규정하는 2-바이트, 16-비트 무부호 정수를 포함한다. 파라미터 CRC(514)는 패킷 길이(502)로부터 픽셀 카운트(512)까지의 모든 바이트들의 16-비트 CRC를 포함하는 두 개의 바이트들을 포함한다. 픽셀 데이터(516)는 디스플레이될 로(raw) 비디오 정보를 포함한다. 픽셀 데이터 CRC(518)는 단지 픽셀 데이터(516)의 16-비트 CRC를 포함하는 두 바이트를 포함한다. 본 패킷은 전체 디스플레이 영역이 지속적으로 리프레싱(refresh)되는 동작 모드들에 이용된다.

**[0035] 유연한(flexible) 비디오 스트림 패킷**

**[0036]** 도 7에 도시되는 바와 같은, 유연한 비디오 스트림 패킷은, 필드 존재(field present) 비트들의 포함과 더불어 어느 필드들이 비디오 스트림 패킷 내부에 포함되는 지를 규정하는 방법을 제공한다. 본 필드의 각 비트는 상기 패킷이 대응하는 필드를 포함하는지를 표시한다. 필드가 상기 패킷에 포함되지 않는다면 상기 값은 필드가 비디오 패킷으로 전송된 최종 시간과 동일한 것으로 남아있어야 한다고 가정한다. 상기 필드가 이전에 전송되지 않았다면, 상기 값은 영(zero)인 것으로 가정될 수 있다.

**[0037]** 유연한 비디오 스트림 패킷(600)은 다음의 패킷 내용을 갖는다:

**[0038]** 패킷 길이(602)는 패킷 길이 필드를 포함하지 않는 상기 패킷에서의 총 바이트 수를 규정하는 16-비트 무부호 정수를 포함하는 2 바이트를 포함한다. 이 값은 어느 패킷들이 포함될 것인지와 더불어 픽셀 데이터 크기에 의존할 것이다.

**[0039]** 패킷 타입(604)은 16-비트 무부호 정수를 포함하는 2 바이트를 포함한다. 본 예시에서 17인 패킷 타입은 상기 패킷을 유연한 비디오 스트림 패킷(600)으로서 식별한다.

**[0040]** 다음 필드는 클라이언트 ID를 위해 유보되는 16-비트 무부호 정수를 포함하는 2 바이트를 포함하는 bClient ID(606)이다.

**[0041]** 각 비트에 대해 '1'의 값인, 필드 존재 비트(608)는 상기 필드가 상기 패킷에 존재함을 표시한다. 상기 비트에 대해 '0'인 값은 상기 필드가 존재하지 않음을 표시한다. 상기 필드들의 오더링(ordering)은 도 7에 제시된다.

**[0042]** 비디오 데이터 포맷 기술자(610)는 새로운 프레임의 시작에 대한 정보를 제공하며 또한 2 바이트, 16-비트 무부

호 정수이다. 다음은 픽셀 데이터 속성들(612)이며, 이들 또한 픽셀 데이터의 다양한 속성들을 식별하는 2-바이트, 16-비트 무부호 정수이다. X- 좌측 에지(614)는 픽셀 데이터(632) 필드에 의해 채워지는 스크린 윈도우의 좌측 에지의 X 좌표를 규정하는 16-비트 무부호 정수를 포함하는 2 바이트를 포함한다. Y 상단 에지(616)는 픽셀 데이터(632) 필드에 의해 채워지는 스크린 윈도우의 상단 에지의 Y 좌표를 규정하는 16-비트 무부호 정수를 포함하는 2 바이트를 포함한다. X 우측 에지(618)는 픽셀 데이터(632) 필드에 의해 채워지는 스크린 윈도우의 우측 에지의 X 좌표를 규정하는 16-비트 무부호 정수를 포함하는 2 바이트를 포함한다. Y 하단 에지(620)는 픽셀 데이터(632) 필드에 의해 채워지는 스크린 윈도우의 하단 에지의 Y 좌표를 규정하는 16-비트 무부호 정수를 포함하는 2 바이트를 포함한다. X 시작(622)은 절대(absolute) X 좌표를 규정하는 16-비트 무부호 정수를 포함하는 2 바이트를 포함하며, 여기서 상기 포인트(X 시작(622) 및 Y 시작(624))는 픽셀 데이터(632) 필드에서 제 1 픽셀이다. Y 시작(624)은 절대 Y 좌표를 규정하는 16-비트 무부호 정수를 포함하는 2 바이트를 포함하며, 여기서 상기 포인트(X 시작(622) 및 Y 시작(624))는 픽셀 데이터(632) 필드에서 제 1 픽셀이다.

[0043] 픽셀 카운트(628)는 픽셀 데이터(632) 필드의 픽셀들의 개수를 규정하는 2-바이트, 16-비트 무부호 정수를 포함한다. 파라미터 CRC(630)는 패킷 길이(602)로부터 본 파라미터 CRC(630) 바로 전에 전송되는 바이트 까지의 모든 바이트들의 16-비트 CRC를 포함하는 2-바이트를 포함한다. 픽셀 데이터(632)는 디스플레이될 로(raw) 비디오 정보를 포함한다. 본 예시에서, 픽셀 속성들(612) 필드의 비트 5가 1로 세팅되면 픽셀 데이터(632) 필드는 정확히 픽셀들의 하나의 행(row)을 포함하며, 여기서 전송되는 제 1 픽셀은 최-좌측(left-most) 픽셀에 대응하고 전송되는 최종 픽셀은 최-우측(right-most) 픽셀에 대응한다. 픽셀 데이터 CRC(634)는 단지 픽셀 데이터(632)만의 16-비트 CRC를 포함하는 2 바이트를 포함한다.

[0044] **개선된 역방향 링크 캡슐화 패킷(Enhanced Reverse Link Encapsulation Packet)**

[0045] 개선된 역방향 링크 캡슐화 패킷이 도 8에 도시된다. 본 패킷은, MDDI 시스템의 이전 버전에 기재된 바와 같이, 인입(incoming) 데이터 스트림으로 호스트를 정렬(align)시키는 것을 돕는 라운드 트립 지연 측정 패킷의 기능을 클라이언트로부터 호스트로 데이터를 전송하는데 이용되는 역방향 링크 캡슐화 패킷과 결합한다. 본 패킷은 동기화 패턴을 이용하여 인입 바이트 데이터의 정렬(alignment)을 찾는다. 동기화 패턴이 인입 데이터 스트림에서 발견되면, 호스트는 신뢰할 수 있게 나머지 역방향 링크 데이터를 샘플링하여 역방향 링크 데이터 및 패킷 스트림을 종합할 수 있다.

[0046] 개선된 역방향 링크 캡슐화 패킷(700)의 패킷 콘텐츠는 다음과 같다:

[0047] 패킷 길이(702)는 패킷 길이(702) 필드를 포함하지 않는 패킷의 총 바이트 수를 규정하는 16-비트 무부호 정수를 포함하는 2 바이트를 포함한다.

[0048] 패킷 타입(704)은 16-비트 무부호 정수를 포함하는 2 바이트를 포함한다. 본 예시에서, 84인 패킷 타입(704)은 상기 패킷을 개선된 역방향 링크 캡슐화 패킷(700)으로서 식별한다.

[0049] 다음 필드는 클라이언트 ID를 위해 유보되는 16-비트 무부호 정수를 포함하는 2 바이트를 포함하는 hClient ID 이다.

[0050] 역방향 링크 플래그들(708)은 클라이언트로부터의 정보를 요청하고 역방향 링크 인터페이스 타입을 규정하는 플래그들의 세트를 포함하는 8-비트 무부호 정수를 포함하는 1 바이트를 포함한다. 본 예시에서, 비트가 일(one)로 세팅되면, 호스트는 클라이언트로부터의 규정된 정보를 요청한다. 상기 비트가 영으로 세팅되면 호스트는 상기 정보를 클라이언트로부터 요청할 필요가 없다. 예를 들어, 비트 0은 호스트가 클라이언트 기능(capability) 패킷을 필요로 함을 표시할 수 있다. 이는 역방향 데이터 패킷들(724) 필드에서 상기 클라이언트에 의해 호스트로 전송될 것이다. 비트 1은 호스트가 클라이언트 요청 및 상태 패킷을 필요로 함을 표시할 수 있다. 이는 클라이언트에 의해 호스트로 역방향 데이터 패킷들(724) 필드에서 전송될 것이다. 비트 2는 역방향 링크 패킷(724)의 제 1 데이터 바이트를 전송하기 전에 클라이언트가 동기화 바이트를 전송할 것을 호스트가 필요로 함을 표시할 수 있다. 비트 3은 역방향 링크 전송을 시작하기 전에 클라이언트에게 예상할 역방향 바이트들의 양을 전송하도록 요구함을 표시할 수 있다. 이는 현재 역방향 링크 데이터 갱신까지 클라이언트의 요구 사항들을 정확하게 충족할 동적(dynamic) 크기의 역방향 링크 패킷들을 허용하기 위함이다.

[0051] 역방향 레이트 제수(divisor)(710)는 역방향 링크 데이터 클록별로 발생하는 MDDI\_Stb 사이클들의 개수를 규정하는 8-비트 무부호 정수를 포함하는 1 바이트를 포함한다. 역방향 링크 데이터 클록은 상기 양(quantity)으로 나눈 순방향 링크 데이터 클록과 같다: 역방향 레이트 제수(710) 두배. 역방향 링크 데이터 레이트는 다음 예시에서의 역방향 링크 상의 인터페이스 타입 및 역방향 링크 데이터 클록에 관련된다:

- [0052] 역방향 데이터 레이트가 역방향 링크 데이터 클럭과 같음을 표시하는 인터페이스 타입 1;
- [0053] 역방향 데이터 레이트가 역방향 링크 데이터 클럭의 두배와 같음을 표시하는 인터페이스 타입 2;
- [0054] 역방향 데이터 레이트가 역방향 링크 데이터 클럭의 네배와 같음을 표시하는 인터페이스 타입 3; 및
- [0055] 역방향 데이터 레이트가 역방향 링크 데이터 클럭의 8배와 같음을 표시하는 인터페이스 타입 4.
- [0056] 턴-어라운드(turn-around) 1 길이(712)는 턴-어라운드 1에 할당되는 총 바이트 수를 규정하는 8-비트 무부호 정수를 포함하는 1 바이트를 포함한다. 턴-어라운드 1의 권장 길이는 호스트의 MDDI\_Data 드라이버들이 이들의 출력들을 불능화하는데 요구되는 바이트 수이다. 이는 출력 디스에이블(disable) 시간, 순방향 링크 데이터 레이트, 및 이용되는 순방향 링크 인터페이스 타입 선택에 기초한다. 턴-어라운드 2 길이(714)는 턴-어라운드 2에 할당되는 총 바이트 수를 규정하는 8-비트 무부호 정수를 포함하는 1 바이트를 포함한다. 턴-어라운드 2의 권장 길이는 라운드-트립 지연 더하기 호스트가 그 MDDI-Data 드라이버들을 이네이블하는데 요구되는 시간에 요구되는 바이트 수이다. 또한 턴-어라운드 2 길이는 호스트에서 역방향 링크 패킷들을 처리하는데 충분한 시간을 허용하도록 계산된 최소 요구 값보다 큰 임의의 값일 수도 있다. 최대 역방향 바이트(716)는 얼마나 많은 역방향 바이트들이 클라이언트로부터 호스트로 역송될 수 있는지를 표시하는 2 바이트를 포함한다. 이는 동기화 패턴과 같은 임의의 요구되는 바이트, 또는 역방향 링크 플래그들(708) 필드의 비트들에 의해 요청될 때 역방향 링크 데이터에 선행할 수 있는 클라이언트 송신 바이트 길이 필드들을 포함하지 않는다. 비트 3이 세팅될 때 클라이언트는 최대 역방향 바이트(716) 필드의 값보다 적은 데이터를 전송하도록 요청할 수 있다. 클라이언트가 최대 역방향 바이트(716) 필드보다 적은 수를 전송할 때, MDDI는 역방향 데이터 및 동기화(724) 필드의 예상 기간(period)를 추약하여 클라이언트 요청을 최대화시킬 것이다. 파라미터 CRC(718)는 패킷 길이(702)로부터 턴-어라운드 길이(712) 및 최대 역방향 바이트(716) 필드까지의 모든 바이트들의 16-비트 CRC를 포함하는 2 바이트를 포함한다. 본 CRC가 체크하는데 실패한다면 전체 패킷이 폐기되어야 한다. 올 제로(All zero) 1(720)은 각각 영인 8-비트 무부호 정수를 포함하는 8바이트를 포함한다. 이 필드는 모든 MDDI-Data 신호들이 충분한 시간 동안 논리-영(logic-zero) 레벨이 되어 클라이언트로 하여금 턴-어라운드 1(722) 필드 동안 호스트의 라인 드라이버(line driver)들을 불능화하기 전에 단지 MDDI\_Stb만을 이용하여 클럭 복구를 시작하게 하여주는 것을 보장한다. 턴-어라운드 1(722)은 제 1 턴-어라운드 기간을 포함한다. 턴-어라운드 1 길이(712) 파라미터에 의해 규정되는 바이트 수는 호스트의 라인 드라이버들이 불능화되기 전에 클라이언트의 MDDI\_Data 라인 드라이버들로 하여금 이네이블하도록 허용하도록 할당된다. 클라이언트는 턴-어라운드 1(722)의 비트 0 동안 그 MDDI\_Data 라인 드라이버들을 이네이블할 것이며 호스트는 그 출력들을 디스에이블하고 턴-어라운드 1(722)의 최종 비트 전에 완전히 불능화될 것이다. MDDI\_Stb 신호는 MDDI\_Data0이 전체 턴-어라운드 1(722) 기간 동안 논리-영 레벨인 것처럼 행동한다.
- [0057] 역방향 동기화, 바이트 카운트, 및 데이터 패킷들(724)이 도 8의 단일 필드로서 도시된다. 본 필드의 제 1 바이트는 비트 2(two)에 의해 역방향 링크 플래그들(708) 필드에서 논리 1(one)로 세팅될 것이 요청된다면 동기화 패턴(0x053F)이어야 한다. 비트 3(bit three)이 세팅되면 다음 전송되는 역방향 링크 필드는 클라이언트가 역방향 링크 상으로 전송할 바이트의 개수이어야 한다. 이 데이터가 요청되지 않는다면, 클라이언트는 최대 역방향 바이트(716) 필드에 규정되는 최대 바이트 개수까지 역방향 링크 데이터를 전송할 수 있다. 이 필드에 상기 제 1 역방향 링크 패킷의 패킷 길이 필드가 이어져야 한다. 충분한 공간이 있다면 둘 이상의 패킷이 역방향 데이터 기간에서 전송될 수 있다. 클라이언트는 호스트로 전송할 데이터가 없을 때 필러(filler) 패킷들을 전송하거나 MDDI\_Data 라인들을 논리-영 레벨로 구동할 수 있다. MDDI\_Data 라인들이 영으로 구동되면 호스트는 이를 영 길이(zero length)(유효한 길이가 아님)로서 해석할 것이고 호스트는 현재의 개선된 역방향 링크 캡슐화 패킷(700)의 듀레이션 동안 클라이언트로부터의 추가적인 패킷들을 수락하지 않을 것이다. 턴-어라운드 2(726)는 제 2 턴-어라운드 기간을 포함한다. 턴-어라운드 2 길이(714) 파라미터에 의해 바이트의 수가 규정된다. 호스트는 그 MDDI\_Data 라인 드라이버들을 이네이블 시켜 턴-어라운드 2(726)의 최종 비트에 앞서 완전히 이네이블될 것이며 클라이언트는 그 출력들을 불능화시키고 턴-어라운드 2(726)의 최종 비트 전에 완전히 불능화될 것이다. 턴-어라운드 2(726)의 목적은 역방향 데이터 패킷들(724)로부터의 데이터 잔량이 클라이언트로부터 전송되게 하여주는 것이다. 상이한 시스템들 및 할당된 안전 마진(safety margin)의 양 때문에 호스트나 클라이언트 모두 호스트의 라인 수신기들에 의해 보여지는 바와 같이 턴-어라운드 2(726)의 일부분 동안 MDDI\_Data 신호들을 논리-영 레벨로 구동하지 못할 수 있다. MDDI\_Stb 신호는 MDDI\_Data0이 완전한 턴-어라운드 2(726) 기간 동안 논리-영 레벨인 것처럼 행동한다. 올 제로 2(728)는 각각 영인 8-비트 무부호 정수를 포함하는 8 바이트를 포함한다. 이 필드는 모든 MDDI\_Data 신호들이 충분한 시간 동안 논리-영 레벨이도록 하여 클라이언트로 하여금 턴-어라운드 2(726) 필드에 이어지는 호스트의 라인 드라이버들을 이네이블 시킨 후 MDDI\_Data0과



MDDI\_Stb 모두를 이용한 클록의 복구를 시작하도록 하여준다.

**[0058] MDDI 링크 프리즈(freeze)**

**[0059]** MDDI 호스트는 MDDI 데이터 링크를 중단, 또는 상기 링크의 동작을 정지시킬 필요가 있는 시간들을 발견할 수 있다. 도 9는 본원 발명의 링크 프리즈 양상을 도시한다. 도 9는 MDDI 데이터(900), 스트로브(STB)(902), 및 복구된 클록(904)을 도시한다. 이 양상은 MDDI 데이터(900)로 하여금 짧은 시간 기간(906) 동안 정지되고 MDDI 클라이언트의 현재 상태를 프리즈(freeze)시키도록 하여 준다. 도시된 바와 같이, 클라이언트에서의 복구된 클록(904)은 인입 MDDI 데이터 스트림(900) 및 MDDI 스트로브(902)로부터 유도되며, 그 결과 MDDI 링크를 중단시키는 것은 클라이언트 내에서 어떠한 더 이상의 클록 사이클들(906)이 보여지는 것을 중단시킬 것이다. 호스트는 이 모드에 진입할 때 최종 전송된 데이터에 대응하는 차분(differential) 레벨들을 유지하여야 한다. MDDI 호스트는 이 모드에 진입 중임을 표시하는 임의의 특별한 패킷을 전송할 것이 요구되지 않으며, 필요하다면 인출 패킷 중간에서 상기 링크를 프리즈시킬 수 있다. 이는 다른 데이터 소스들이 인출 MDDI 데이터 스트림을 간단히 유지할 수 없는 경우 MDDI 호스트 설계 내에서 언더플로우(underflow)들을 방지하는데 이용될 수 있다.

**[0060]** MDDI 데이터(900)와 스트로브(902) 신호들이 구동되도록 유지하는 추가적인 전력 소모 때문에, 본 상태는 짧은 듀레이션 상황들에서만 이용되어야 한다. 오랜 시간 기간 동안 전송될 의미있는 콘텐츠가 없다면, 수면(hibernation) 모드가 이용되어 전력 소모를 최소로 유지하여야 한다.

**[0061]** 많은 클라이언트들에서 인입 패킷들을 디코딩하기 위한 프로세싱 파이프라인 지연이 존재할 것이다. 패킷이 호스트로부터 전송된 직후 MDDI를 지연(stall)시키는 것은 클라이언트의 요구조건들을 충족하지 않으며, 클라이언트는 최종 패킷 내에 포함되는 데이터를 처리할 기회를 가져야 한다.

**[0062]** 또한 MDDI 클라이언트로부터 나오는 신호들이 클록의 부재 때문에 특정 상태에서 프리즈(freeze)될 것이다. MDDI 클라이언트를 이용하는 임의의 설계들은 이 상태의 가능성을 알아야 한다.

**[0063]** 본 명세서는 본원 발명의 특징들을 통합하는 하나 이상의 양상들을 개시한다. 개시되는 양상들은 단지 본원 발명을 예시하는 것이다. 본원 발명의 범위는 개시되는 양상들로 한정되지 않는다. 본 발명은 여기에 첨부되는 청구의 범위에 의해 한정된다.

**[0064]** 당업자는 정보 및 신호들이 다양한 타입의 상이한 기술들을 사용하여 표현될 수 있음을 잘 이해할 것이다. 예를 들어, 본 명세서상에 제시된 데이터, 지령, 명령, 정보, 신호, 비트, 심벌, 및 칩은 전압, 전류, 전자기파, 자기장 또는 입자, 광 필드 또는 입자, 또는 이들의 임의의 조합으로 표현될 수 있다.

**[0065]** 당업자는 상술한 다양한 예시적인 논리블록, 모듈, 회로, 및 알고리즘 단계들이 전자 하드웨어, 컴퓨터 소프트웨어, 또는 이들의 조합으로서 구현될 수 있음을 잘 이해할 것이다. 하드웨어 및 소프트웨어의 상호 호환성을 명확히 하기 위해, 다양한 예시적인 소자들, 블록, 모듈, 회로, 및 단계들이 그들의 기능적 관점에서 기술되었다. 이러한 기능이 하드웨어로 구현되는지, 또는 소프트웨어로 구현되는지는 특정 애플리케이션 및 전체 시스템에 대해 부가된 설계 제한들에 의존한다. 당업자는 이러한 기능들을 각각의 특정 애플리케이션에 대해 다양한 방식으로 구현할 수 있지만, 이러한 구현 결정이 본 발명의 영역을 벗어나는 것은 아니다.

**[0066]** 다양한 예시적인 논리 블록들, 모듈들, 및 회로들이 범용 프로세서; 디지털 신호 처리기, DSP; 주문형 집적회로, ASIC; 필드 프로그램어블 게이트 어레이, FPGA; 또는 다른 프로그램어블 논리 장치; 이산 게이트 또는 트랜지스터 논리; 이산 하드웨어 컴포넌트들; 또는 이러한 기능들을 구현하도록 설계된 것들의 조합을 통해 구현 또는 수행될 수 있다. 범용 프로세서는 마이크로 프로세서 일 수 있지만; 대안적 실시예에서, 이러한 프로세서는 기존 프로세서, 제어기, 마이크로 제어기, 또는 상태 머신일 수 있다. 프로세서는 예를 들어, DSP 및 마이크로프로세서, 복수의 마이크로프로세서들, DSP 코어와 결합된 하나 이상의 마이크로 프로세서, 또는 이러한 구성들의 조합과 같이 계산 장치들의 조합으로서 구현될 수 있다.

**[0067]** 상술한 방법의 단계들 및 알고리즘은 하드웨어에서, 프로세서에 의해 실행되는 소프트웨어 모듈에서, 또는 이들의 조합에 의해 직접 구현될 수 있다. 소프트웨어 모듈들은 랜덤 액세스 메모리(RAM); 플래시 메모리; 판독 전용 메모리(ROM); 전기적 프로그램어블 ROM(EPROM); 전기적 삭제가능한 프로그램어블 ROM(EEPROM); 레지스터; 하드디스크; 휴대용 디스크; 콤팩트 디스크 ROM(CD-ROM); 또는 공지된 저장 매체의 임의의 형태로서 존재한다. 예시적인 저장매체는 프로세서와 결합되어, 프로세서는 저장매체로부터 정보를 판독하여 저장매체에 정보를 기록한다. 대안적으로, 저장 매체는 프로세서의 구성요소일 수 있다. 이러한 프로세서 및 저장매체는 ASIC 에 위치한다. ASIC 는 사용자 단말에 위치할 수 있다. 대안적으로, 프로세서 및 저장 매체는 사용자 단말에서 이

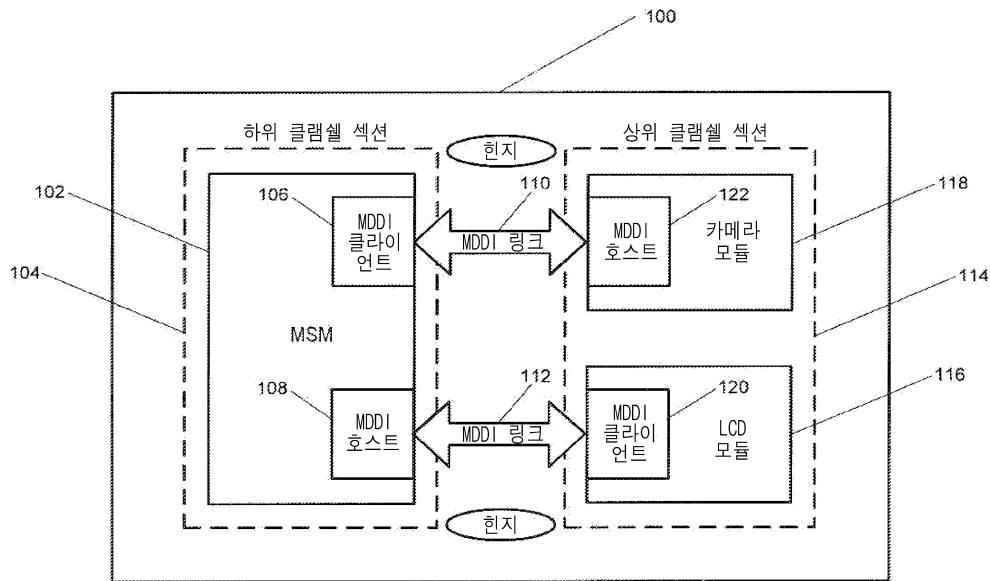
산 컴포넌트로서 존재할 수 있다.

[0068]

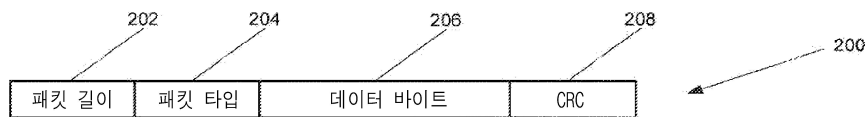
제시된 실시예들에 대한 설명은 임의의 본 발명의 기술 분야에서 통상의 지식을 가진 자가 본 발명을 이용하거나 또는 실시할 수 있도록 제공된다. 이러한 실시예들에 대한 다양한 변형들은 본 발명의 기술 분야에서 통상의 지식을 가진 자에게 명백할 것이며, 여기에 정의된 일반적인 원리들은 본 발명의 범위를 벗어남이 없이 다른 실시예들에 적용될 수 있다. 그리하여, 본 발명은 여기에 제시된 실시예들로 한정되는 것이 아니라, 여기에 제시된 원리들 및 신규한 특징들과 일관되는 최광의의 범위에서 해석되어야 할 것이다.

도면

도면1

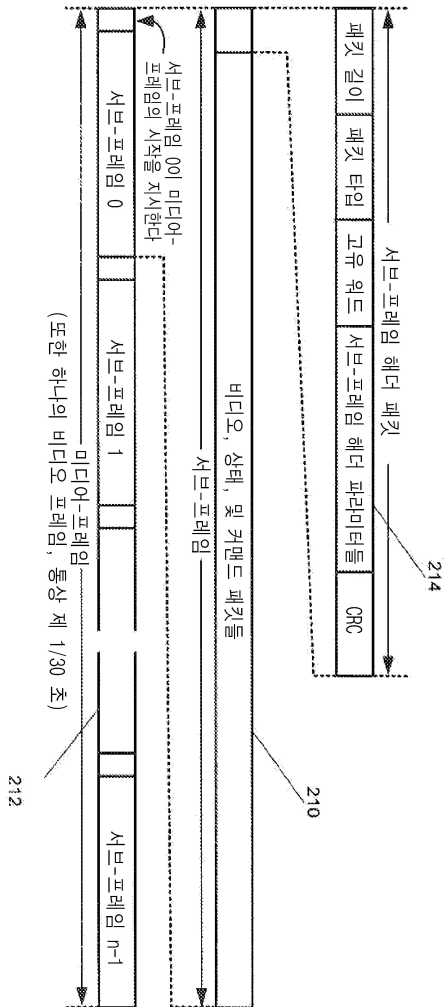


도면2a

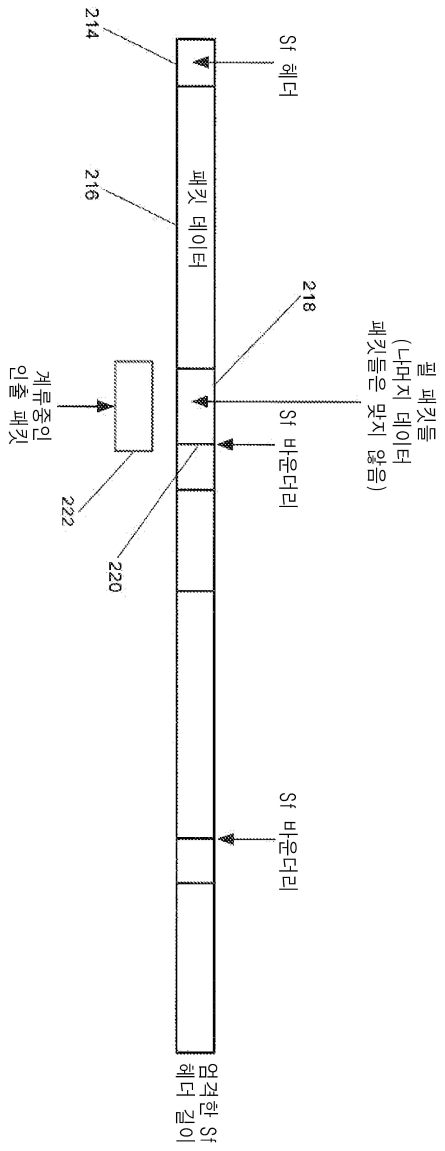




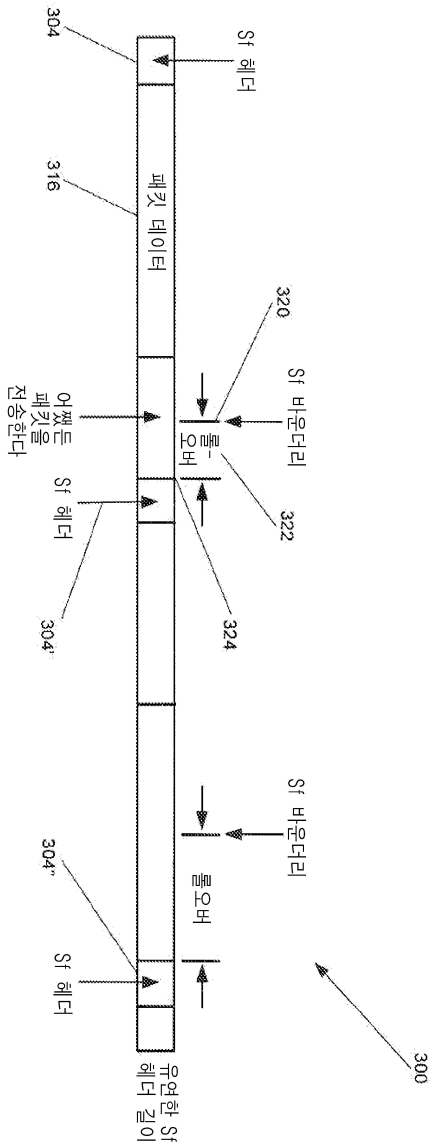
도면2b



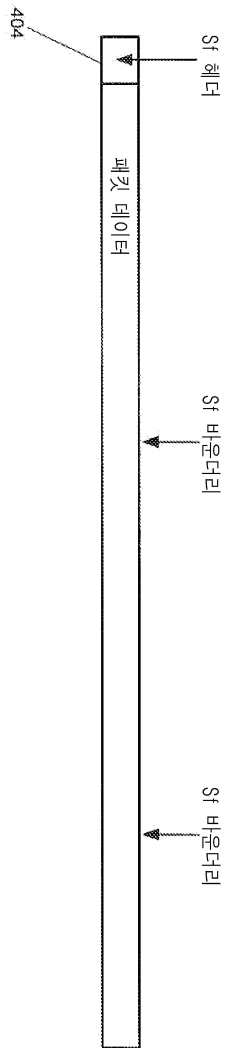
도면3



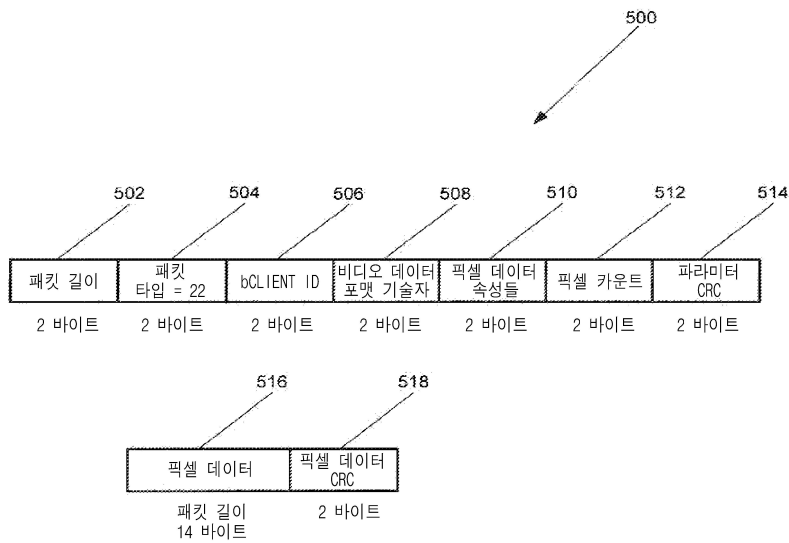
도면4



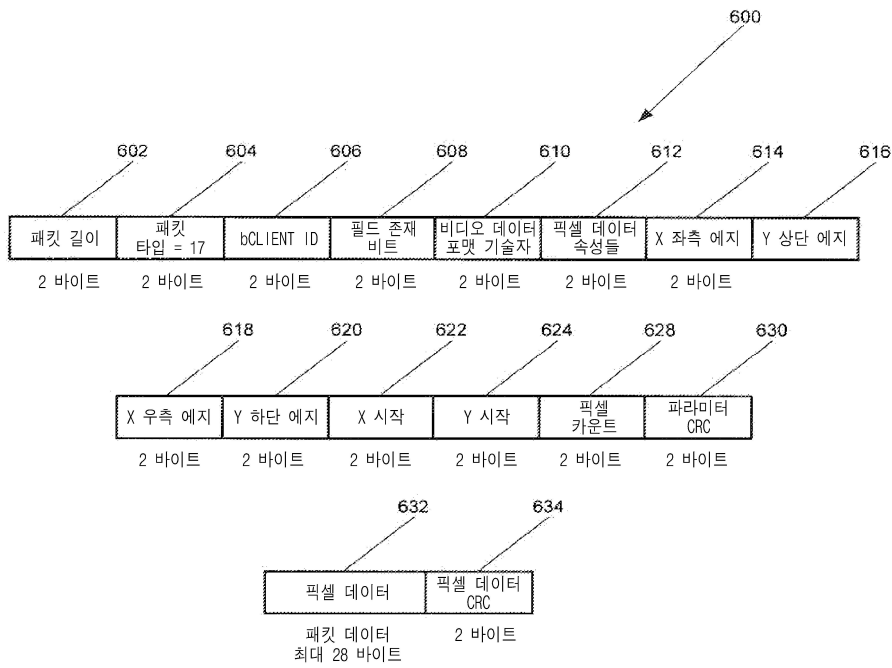
도면5



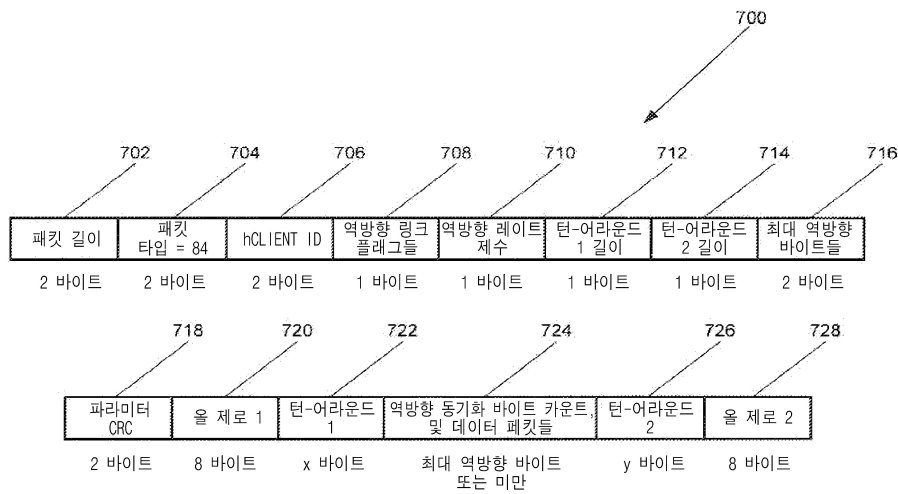
도면6



도면7



도면8



도면9

