



(12) 发明专利

(10) 授权公告号 CN 102906881 B

(45) 授权公告日 2016. 02. 10

(21) 申请号 201180025311. 8

H01L 21/336(2006. 01)

(22) 申请日 2011. 04. 27

H01L 51/50(2006. 01)

H05B 33/14(2006. 01)

(30) 优先权数据

2010-116952 2010. 05. 21 JP

(56) 对比文件

JP 2009065012 A, 2009. 03. 26,

CN 1806322 A, 2006. 07. 19,

CN 1806322 A, 2006. 07. 19,

JP 2009141002 A, 2009. 06. 25,

US 2009068773 A1, 2009. 03. 12,

CN 101673770 A, 2010. 03. 17,

US 2007272922 A1, 2007. 11. 29,

US 2007264761 A1, 2007. 11. 15,

CN 101548389 A, 2009. 09. 30,

JP 2009065012 A, 2009. 03. 26,

(85) PCT国际申请进入国家阶段日

2012. 11. 21

(86) PCT国际申请的申请数据

PCT/JP2011/060682 2011. 04. 27

(87) PCT国际申请的公布数据

W02011/145467 EN 2011. 11. 24

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

审查员 张雄娥

(72) 发明人 远藤佑太 佐佐木俊成 野田耕生

佐藤瑞穗

(74) 专利代理机构 中国专利代理(香港)有限公司
72001

代理人 叶晓勇 卢江

(51) Int. Cl.

H01L 29/786(2006. 01)

G02F 1/1368(2006. 01)

G09F 9/30(2006. 01)

H01L 21/316(2006. 01)

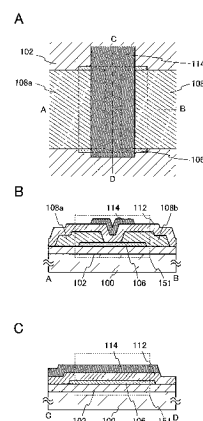
权利要求书2页 说明书19页 附图12页

(54) 发明名称

半导体装置

(57) 摘要

本发明的目的是制造一种半导体装置,其中在使用氧化物半导体的晶体管中,电特性的变动小且可靠性高。作为形成沟道的氧化物半导体层的基底绝缘层,使用通过加热从其放出氧的绝缘层。从该基底绝缘层放出氧,由此可以降低该氧化物半导体层中的氧缺乏及该基底绝缘层与该氧化物半导体层之间的界面态。从而,可以制造电特性的变动小且可靠性高的半导体装置。



1. 一种半导体装置的制造方法,包括如下步骤:

在衬底上形成绝缘层;

形成在所述绝缘层上并且与所述绝缘层接触的氧化物半导体层;

对所述氧化物半导体层进行加热处理,使得氧从所述绝缘层放出;

在所述氧化物半导体层上形成源电极及漏电极;

在所述源电极及所述漏电极上形成栅极绝缘层;以及

在所述栅极绝缘层上形成栅电极,

其中在热脱附谱中,所述绝缘层的氧分子的放出量为 1×10^{18} 个 / cm^3 以上,

其中所述源电极和所述漏电极电连接到所述氧化物半导体层,并且

其中所述栅极绝缘层的一部分与所述氧化物半导体层接触。

2. 一种半导体装置的制造方法,包括如下步骤:

在衬底上形成绝缘层;

在所述绝缘层上形成源电极及漏电极;

在所述源电极及所述漏电极上形成氧化物半导体层;

对所述氧化物半导体层进行加热处理,使得氧从所述绝缘层放出;

在所述氧化物半导体层上形成栅极绝缘层;以及

在所述栅极绝缘层上形成栅电极,

其中在热脱附谱中,所述绝缘层的氧分子的放出量为 1×10^{18} 个 / cm^3 以上,

其中所述源电极和所述漏电极电连接到所述氧化物半导体层,并且

其中所述绝缘层的一部分与所述氧化物半导体层接触。

3. 根据权利要求 1 或 2 所述的半导体装置的制造方法,其中通过将所述栅电极用作掩模进行处理用于降低所述氧化物半导体层的一部分的电阻来形成源区及漏区。

4. 根据权利要求 1 或 2 所述的半导体装置的制造方法,其中通过溅射法或等离子体 CVD 法形成所述绝缘层。

5. 根据权利要求 1 或 2 所述的半导体装置的制造方法,其中通过溅射法使用氧气或氧和氩的混合气体来形成所述绝缘层。

6. 根据权利要求 1 或 2 所述的半导体装置的制造方法,其中通过溅射法形成所述氧化物半导体层。

7. 根据权利要求 1 或 2 所述的半导体装置的制造方法,其中当形成所述氧化物半导体层时,衬底温度为 100°C 以上且 450°C 以下。

8. 根据权利要求 1 或 2 所述的半导体装置的制造方法,其中在形成所述氧化物半导体层之后,以 100°C 以上且 450°C 以下的温度进行所述热处理。

9. 根据权利要求 1 或 2 所述的半导体装置的制造方法,其中所述绝缘层包含氧化硅、氮化硅、氧化铝和氧化铅中的任一种。

10. 根据权利要求 1 或 2 所述的半导体装置的制造方法,还包括对所述氧化物半导体层进行热处理以便所述绝缘层中所含的氧供应到所述氧化物半导体层的步骤。

11. 根据权利要求 1 或 2 所述的半导体装置的制造方法,还包括如下步骤:

在所述栅电极上形成保护绝缘层;以及

对所述保护绝缘层进行热处理以便所述栅极绝缘层中所含的氧供应到所述氧化物半

导体层。

12. 根据权利要求 11 所述的半导体装置的制造方法,其中所述保护绝缘层配置为通过所述热处理而放出氧。

13. 根据权利要求 11 所述的半导体装置的制造方法,其中所述保护绝缘层包含氧化铝。

半导体装置

技术领域

[0001] 本发明涉及半导体装置以及半导体装置的制造方法。

[0002] 在本说明书中,半导体装置指的是能通过利用半导体特性而起作用的一般装置,并且电光装置、半导体电路及电子设备都是半导体装置。

背景技术

[0003] 通过利用形成在具有绝缘表面的衬底上的半导体薄膜来形成晶体管的技术受到瞩目。这样的晶体管被广泛地应用于如集成电路(IC)和图像显示装置(显示装置)等电子设备。作为可应用于晶体管的半导体薄膜,广泛使用硅类半导体材料,但是,作为备选材料,氧化物半导体受到瞩目。

[0004] 例如,已经公开了使用其电子载流子浓度低于 $10^{18}/\text{cm}^3$ 的包含铟(In)、镓(Ga)、锌(Zn)的非晶氧化物形成其活性层的晶体管(参照专利文献1)。

[0005] 虽然包含氧化物半导体的晶体管可以以比使用非晶硅的晶体管更高的速度操作,并且比包含多晶硅的晶体管更容易制造,但是,由于电特性变动的高可能性,所以已知包含氧化物半导体的晶体管具有可靠性低的问题。例如,在偏压-温度应力试验(BT 试验)之前和之后,晶体管的阈值电压变动。注意,在本说明书中,“阈值电压”是指打开晶体管所需要的栅电压。“栅电压”是指当源电极的电位用作参考电位时源电极与栅电极之间的电位差。

[0006] [参考]

[0007] [专利文献1] 日本专利申请公开 2006-165528 号公报。

发明内容

[0008] 包括氧化物半导体的晶体管的由于 BT 试验的阈值电压的变动导致包含氧化物半导体的晶体管的可靠性下降。因此,本发明的一个实施方式的目的之一是提高包括氧化物半导体的半导体装置的可靠性。

[0009] 本发明的一个实施方式是基于以下技术思想的一种半导体装置或半导体装置的方法:形成通过加热从其放出氧的绝缘层作为氧化物半导体层的基底层的绝缘层(也称为基底绝缘层)。

[0010] “通过加热能够放出氧”是指在 TDS (Thermal Desorption Spectroscopy:热脱附谱)中所放出的氧分子(也称为 O_2) 的量为 1×10^{18} 个 $/\text{cm}^3$ 以上,优选为 3×10^{20} 个 $/\text{cm}^3$ 以上。

[0011] 通过从基底绝缘层向氧化物半导体层供给氧,可以降低氧化物半导体层与基底绝缘层之间的界面态。其结果,可以充分地抑制因半导体装置的操作等生成的电荷等被基底绝缘层与氧化物半导体层之间的界面捕捉。

[0012] 再者,有时由于氧化物半导体层的氧缺乏而生成电荷。一般来说,氧化物半导体层中的氧缺乏成为施主,而生成作为载流子的电子。其结果,晶体管的阈值电压偏移到负方向。从基底绝缘层放出足够的氧,由此可以利用从基底绝缘层供给的氧补偿导致阈值电压

漂移到负方向的氧化物半导体层中的氧缺乏。

[0013] 换言之,当氧化物半导体层中产生氧缺乏时,难以抑制基底绝缘层与氧化物半导体层之间的界面上的电荷捕捉;然而通过设置通过加热从其放出氧的绝缘层作为基底绝缘层,可以降低氧化物半导体层的界面态及氧缺乏,并且能够减小氧化物半导体层与基底绝缘层之间的界面上的电荷捕捉的不利影响。

[0014] 因此,本发明的一个实施方式的有利效果归因于通过加热从其放出氧的基底绝缘层。

[0015] 由于以上作为有利效果描述的能够抑制基底绝缘层与氧化物半导体层之间的界面上的电荷捕捉,所以可以抑制包含氧化物半导体的晶体管的截止状态电流可以增加及例如阈值电压的变动等故障,并另外可以提高半导体装置的可靠性。

[0016] 注意,优选通过加热从其放出氧的绝缘层与氧化物半导体层相比具有足够的厚度。这是由于以下原因:当通过加热从其放出氧的绝缘层的厚度小于氧化物半导体层的厚度时,有时不能充分地氧化物半导体层供给氧。

[0017] 本发明的另一实施方式是一种半导体装置,包括:基底绝缘层;基底绝缘层上的氧化物半导体层;电连接到氧化物半导体层的源电极及漏电极;一部分与氧化物半导体层接触的栅极绝缘层;以及栅极绝缘层上的栅电极。基底绝缘层是通过加热从其放出氧的绝缘层。更优选作为栅极绝缘层使用通过加热从其放出氧的绝缘层。

[0018] 另外,在上述结构中,基底绝缘层可以是使用氧化硅、氧氮化硅、氮氧化硅以及氧化铝形成的单层或叠层。栅极绝缘层可以是使用氧化硅、氧氮化硅、氧化铝以及氧化钪形成的单层或叠层。

[0019] 在本说明书中,氧氮化硅是指氧含量多于氮含量的物质,并且例如氧氮化硅分别以 50 原子%以上且 70 原子%以下、0.5 原子%以上且 15 原子%以下、25 原子%以上且 35 原子%以下、以及 0 原子%以上且 10 原子%以下的范围的浓度包含氧、氮、硅以及氢。另外,氮氧化硅是指氮含量多于氧含量的物质,并且例如,氮氧化硅分别以 5 原子%以上且 30 原子%以下、20 原子%以上且 55 原子%以下、25 原子%以上且 35 原子%以下、以及 10 原子%以上且 25 原子%以下的范围的浓度包含氧、氮、硅、以及氢。注意,当使用卢瑟福背散射光谱法(RBS)或氢前向散射光谱法(HFS)来进行测量时,氧、氮、硅以及氢的比率落在上述范围内。此外,构成元素的百分比的总计不超过 100 原子%。

[0020] 在上述结构中,可以设置覆盖栅极绝缘层及栅电极的绝缘层(也称为保护绝缘层)。优选该保护绝缘层为通过加热从其放出氧的绝缘层。可以在氧化物半导体层的下方设置导电层。

[0021] 在上述结构中,取决于源电极与漏电极之间的距离的晶体管的沟道长度 L 可以为 10nm 以上且 10 μm 以下,例如为 0.1 μm 至 0.5 μm 。当然,沟道长度 L 也可以为 1 μm 以上。沟道宽度 W 可以为 10 μm 以上。

[0022] 根据本发明的一个实施方式,通过设置通过加热从其放出氧的绝缘层作为氧化物半导体层的基底绝缘层,可以提供具有小的截止电流、小的阈值电压变化以及稳定的电特性的晶体管。

[0023] 备选地,根据本发明的一个实施方式,可以提供包含具有优异的电特性以及高可靠性的晶体管的半导体装置。

附图说明

[0024] 图 1A 至图 1C 是示出根据本发明的一个实施方式的半导体装置的一个例子的俯视图及截面图。

[0025] 图 2A 和图 2B 是每个示出根据本发明的一个实施方式的半导体装置的一个例子的截面图。

[0026] 图 3A 至图 3E 是示出根据本发明的一个实施方式的半导体装置的制造工序的一个例子的截面图。

[0027] 图 4A 至图 4E 是示出根据本发明的一个实施方式的半导体装置的制造工序的一个例子的截面图。

[0028] 图 5A 至图 5E 是示出根据本发明的一个实施方式的半导体装置的制造工序的一个例子的截面图。

[0029] 图 6A 至图 6C 是每个示出根据本发明的一个实施方式的半导体装置的一个方式的图。

[0030] 图 7 是示出根据本发明的一个实施方式的半导体装置的一个方式的截面图。

[0031] 图 8 是示出根据本发明的一个实施方式的半导体装置的一个方式的截面图。

[0032] 图 9 是示出根据本发明的一个实施方式的半导体装置的一个方式的截面图。

[0033] 图 10A 至图 10F 是每个示出作为根据本发明的一个实施方式的半导体装置的设备图。

[0034] 图 11A 和图 11B 是每个示出使用本发明的一个实施方式形成的氧化硅层的 TDS 光谱的图表。

[0035] 图 12 是示出根据本发明的一个实施方式的半导体装置的一个方式的截面图。

[0036] 图 13 是示出使用本发明的一个实施方式制造的半导体装置的漏电流(I_{ds})-栅电压(V_{gs})测量结果的图表。

[0037] 图 14A 和图 14B 是每个示出使用本发明的一个实施方式制造的半导体装置的 BT 试验之前和之后的 I_{ds} - V_{gs} 测量结果的图表。

具体实施方式

[0038] 下面,将参照附图详细描述本发明的实施方式。注意,本发明不局限于以下描述,所属技术领域的普通技术人员将很容易地理解的是本文所公开的方式和细节可以按照各种方式修改而不脱离本发明的精神和范围。因此,本发明不应该解释为仅限于实施方式的以下描述。当参照附图描述本发明的结构时,对于不同的附图中的相同部分共同使用相同的附图标记。注意,有时相同的阴影线应用于相同的部分,而不通过附图标记特别指代相似部分。

[0039] 注意,为方便起见,在本说明书中使用了例如“第一”、“第二”等序数,而其并不表示工序顺序或层的层叠顺序。此外,该序数在本说明书中不表示用来规定本发明的特定名称。

[0040] (实施方式 1)

[0041] 在本实施方式中,将参照图 1A 至图 1C、图 2A 和图 2B、图 3A 至图 3E、图 4A 至图 4E、

图 5A 至图 5E 对半导体装置及半导体装置的制造方法的一个实施方式进行描述。

[0042] 图 1A 至图 1C 是作为根据本发明的一个实施方式的半导体装置的例子的顶栅顶接触型晶体管 151 的俯视图及截面图。这里,图 1A 是俯视图,图 1B 是沿着图 1A 的 A-B 的截面图,以及图 1C 是沿着图 1A 的 C-D 的截面图。注意,在图 1A 中,为了简洁起见,省略晶体管 151 的一些部件(例如,栅极绝缘层 112)。

[0043] 图 1A 至图 1C 中的晶体管 151 包括衬底 100 上的绝缘层 102、氧化物半导体层 106、源电极 108a、漏电极 108b、栅极绝缘层 112、以及栅电极 114。

[0044] 作为绝缘层 102 的材料,可以使用氧化硅、氧氮化硅、氧化铝或它们的混合材料等。备选地,可以使用上述材料与氧化硅、氮化硅、氧氮化硅、氮氧化硅、氧化铝、氮化铝或它们的混合材料等的叠层形成绝缘层 102。例如,当绝缘层 102 具有氮化硅层、氮氧化硅层、氧化铝层或氮化铝层与氧化硅层的叠层结构时,可以防止从衬底 100 等向晶体管 151 的水分及氢的进入。在绝缘层 102 形成为具有叠层结构的情况下,优选氧化硅、氧氮化硅、氧化铝或它们的任何混合材料等的氧化物层形成于绝缘层 102 与氧化物半导体层 106 接触的一侧。注意,绝缘层 102 用作晶体管 151 的基底层。绝缘层 102 是通过加热从其放出氧的绝缘层。“通过加热放出氧”是指在 TDS 分析中, O_2 的放出量为 1×10^{18} 个/cm³ 以上,优选为 3×10^{20} 个/cm³ 以上。

[0045] 作为用于氧化物半导体层的材料,可以使用四成分金属氧化物例如 In-Sn-Ga-Zn-O 类材料;三成分金属氧化物例如 In-Ga-Zn-O 类材料、In-Sn-Zn-O 类材料、In-Al-Zn-O 类材料、Sn-Ga-Zn-O 类材料、Al-Ga-Zn-O 类材料、Sn-Al-Zn-O 类材料;二成分金属氧化物例如 In-Zn-O 类材料、Sn-Zn-O 类材料、Al-Zn-O 类材料、Zn-Mg-O 类材料、Sn-Mg-O 类材料、In-Mg-O 类材料、In-Ga-O 类材料;In-O 类材料、Sn-O 类材料、Zn-O 类材料等。另外,任何上述材料可以含有氧化硅。在此,例如,In-Ga-Zn-O 类材料是指含有铟(In)、镓(Ga)、锌(Zn)的氧化物层,并且对其组成比没有特别的限制。另外,In-Ga-Zn-O 类材料可以包含 In、Ga、Zn 以外的元素。作为一个例子,在使用 In-Zn-O 类材料的情况下,采用下列的任一个:In/Zn 在原子数比上为 0.5 以上且 50 以下,优选 In/Zn 在原子数比上为 1 以上且 20 以下,或更优选 In/Zn 在原子数比上为 1.5 以上且 15 以下。当 Zn 的原子数比处于上述范围内时,可以提高晶体管的场效应迁移率。这里,当化合物的原子数比为 In:Zn:O=X:Y:Z 时,优选满足 $Z > 1.5X + Y$ 的关系。

[0046] 对于氧化物半导体层,可以采用使用由化学式 $InMO_3 (ZnO)_m (m > 0)$ 表示的材料的薄膜。这里,M 表示选自 Ga、Al、Mn 及 Co 中的一种或多种金属元素。例如,M 可以为 Ga、Ga 及 Al、Ga 及 Mn、或 Ga 及 Co 等。

[0047] 可以降低绝缘层 102 与氧化物半导体层 106 之间的界面态及氧化物半导体层 106 中的氧缺乏。通过上述界面态的降低,可以减小 BT 试验之前和之后的阈值电压的变动。

[0048] 栅极绝缘层 112 可以具有与绝缘层 102 类似的结构,并优选为通过加热从其放出氧的绝缘层。注意,考虑到晶体管的栅极绝缘层的功能,对于栅极绝缘层 112 可以采用例如氧化铪或氧化铝等具有高介电常数的材料。备选地,考虑到栅极耐压以及氧化物半导体层的界面的状态,可以使用氧化硅、氧氮化硅或氮化硅与例如氧化铪或氧化铝等具有高介电常数的材料的叠层。

[0049] 也可以在晶体管 151 上进一步设置保护绝缘层。保护绝缘层可以具有与绝缘层

102 相似的结构。另外,为了使源电极 108a 或漏电极 108b 与布线电连接,可以在绝缘层 102、栅极绝缘层 112 等中形成开口。在氧化物半导体层 106 下方还可以设置第二栅电极。注意,虽然不总是必需将氧化物半导体层 106 加工为岛状,但优选将氧化物半导体层 106 加工为岛状。

[0050] 图 2A 及图 2B 示出具有与晶体管 151 不同的结构的晶体管的截面结构。

[0051] 图 2A 中的晶体管 152 与晶体管 151 的相同之处在于其包括绝缘层 102、氧化物半导体层 106、源电极 108a、漏电极 108b、栅极绝缘层 112 及栅电极 114。晶体管 152 与晶体管 151 之间的不同之处在于氧化物半导体层 106 与源电极 108a 及漏电极 108b 连接的位置。即,在晶体管 152 中,源电极 108a 及漏电极 108b 与氧化物半导体层 106 的下部接触。其他部件与图 1A 至图 1C 的晶体管 151 的部件类似。

[0052] 图 2B 中的晶体管 153 与晶体管 151 及晶体管 152 的相同之处在于其包括绝缘层 102、栅极绝缘层 112、栅电极 114、源电极 108a 及漏电极 108b。晶体管 153 与晶体管 151 及晶体管 152 的不同之处在于,晶体管 153 在同一平面上在氧化物半导体层中形成有沟道区 126、源区 122a 及漏区 122b。源区 122a 及漏区 122b 隔着保护绝缘层 124 分别与源电极 108a 及漏电极 108b 连接。注意,在图 2B 中,栅极绝缘层 112 只设置在栅电极 114 的下部,然而本发明的一个实施方式并不局限于此。例如,也可以设置栅极绝缘层 112 以覆盖包括沟道区 126、源区 122a 及漏区 122b 的氧化物半导体层。

[0053] 下面,将参照图 3A 至图 3E 以及图 4A 至图 4E 描述图 1A 至图 1C 中的晶体管的制造过程的例子。

[0054] 首先,将参照图 3A 至图 3E 描述图 1A 至图 1C 中的晶体管 151 的制造过程的一个例子。

[0055] 首先,在衬底 100 上形成绝缘层 102 (参照图 3A)。绝缘层 102 是通过加热从其放出氧的绝缘层。

[0056] 只要衬底的材料具有至少能够承受后面要执行的热处理的耐热性,则对衬底 100 的材质等的性质没有特别的限制。例如,可以使用玻璃衬底、陶瓷衬底、石英衬底、蓝宝石衬底等作为衬底 100。备选地,也可以使用由硅或碳化硅等制成的单晶半导体衬底或多晶半导体衬底、由硅锗等制成的化合物半导体衬底、SOI 衬底等作为衬底 100。另外备选地,可以将这些衬底上设置有半导体元件的任一个衬底用作衬底 100。

[0057] 作为衬底 100,也可以使用柔性衬底。在那样的情况下,直接在柔性衬底上形成晶体管。注意,作为在柔性衬底上形成晶体管的方法,还有如下方法:其中作为衬底 100 使用不具有柔性的衬底,并且在其上形成晶体管之后,将晶体管从衬底剥离并将该晶体管转置到柔性衬底上。在那样的情况下,可以在衬底 100 与晶体管之间设置剥离层。

[0058] 作为绝缘层 102 的形成方法,例如可以采用等离子体 CVD 法或溅射法。优选通过溅射法形成通过加热从其放出氧的绝缘层。作为绝缘层 102 的材料,可以使用氧化硅、氧氮化硅、氧化铝或它们中的任何混合材料等。备选地,可以使用上述材料与氧化硅、氮化硅、氧氮化硅、氮氧化硅、氧化铝、氮化铝或它们中的任何混合材料等的叠层形成绝缘层 102。在绝缘层 102 形成为具有叠层结构的情况下,优选氧化硅、氧氮化硅、氧化铝或它们中的任何的混合材料等的氧化物层在氧化物半导体层 106 与绝缘层 102 接触的一侧上形成。绝缘层 102 的总厚度优选为 20nm 以上,更优选为 100nm 以上。当形成厚的绝缘层 102 时,可以增加

从该绝缘层 102 放出的氧的量。

[0059] 为了利用溅射法形成通过加热从其放出氧的绝缘层,在作为成膜气体采用氧或氧与稀有气体(例如氦、氖、氩、氪、氙)的混合气体时,优选将氧的比例设定的较高。例如,优选将整个气体中的氧浓度设定为 6% 以上且低于 100%。

[0060] 例如,在如下条件下利用 RF 溅射法形成氧化硅膜:使用石英(优选为合成石英)作为靶材;衬底温度为 30℃ 以上且 450℃ 以下(优选为 70℃ 以上且 200℃ 以下);衬底与靶材之间的距离(T-S 距离)为 20mm 以上且 400mm 以下(优选为 40mm 以上且 200mm 以下);压力为 0.1Pa 以上且 4Pa 以下(优选为 0.2Pa 以上且 1.2Pa 以下);高频电源为 0.5kW 以上且 12kW 以下(优选为 1kW 以上且 5kW 以下);以及成膜气体中的 $O_2/(O_2+Ar)$ 的比例设定为 1% 以上且 100% 以下(优选为 6% 以上且 100% 以下)。注意,可以使用硅靶材代替石英(优选为合成石英)靶材作为靶材。作为成膜气体使用氧或氧及氩的混合气体。

[0061] 接着,在绝缘层 102 上形成氧化物半导体层,然后对该氧化物半导体层进行加工来形成具有岛状的氧化物半导体层 106(参照图 3B)。

[0062] 氧化物半导体层例如可以通过溅射法、真空蒸镀法、脉冲激光堆积法、CVD 法等来形成。氧化物半导体层的厚度优选为 3nm 以上且 50nm 以下。这是因为如下缘故:当氧化物半导体层太厚(例如,100nm 以上)时,存在着短沟道效应的影响变大并且尺寸小的晶体管成为常开启型的可能性。在此,“常开启型”是指在不对栅电极施加电压的情况下也有沟道而电流流过晶体管的状态。注意,优选不暴露于空气且连续地形成绝缘层 102 及氧化物半导体层。

[0063] 例如,使用 In-Ga-Zn-O 类氧化物靶材通过溅射法形成氧化物半导体层。

[0064] 作为 In-Ga-Zn-O 类氧化物靶材,例如可以使用具有 $In_2O_3:Ga_2O_3:ZnO=1:1:1$ [摩尔数比] 的组成比的氧化物靶材。注意,靶材的材料及组成不必局限于上述记载。例如可以使用具有 $In_2O_3:Ga_2O_3:ZnO=1:1:2$ [摩尔数比] 的组成比的氧化物靶材。

[0065] 氧化物靶材的相对密度为 90% 以上且 100% 以下,优选为 95% 以上且 99.9% 以下。这是因为通过使用相对密度高的氧化物靶材,可以形成致密的氧化物半导体层的缘故。

[0066] 可以在稀有气体气氛下、氧气气氛下或含有稀有气体和氧的混合气氛下进行成膜。另外,优选使用充分去除了例如氢、水、羟基以及氢化物等的杂质的高纯度气体的气氛,以便可以防止在氧化物半导体层中的氢、水、羟基以及氢化物的进入。

[0067] 例如,可以采用如下方法形成氧化物半导体层。

[0068] 作为成膜条件的一个例子,可以采用如下条件:衬底与靶材之间的距离为 60mm;压力为 0.4Pa;直流(DC)电源为 0.5kW;以及成膜气氛为含有氩和氧的混合气氛(氧流量比率为 33%)。注意,优选脉冲 DC 溅射法,这是因为可以减少成膜时产生的粉状物质(也称为微粒或尘屑)并且膜厚度可以均匀。

[0069] 在这种情况下,当衬底温度为 100℃ 以上且 450℃ 以下,优选为 150℃ 以上且 250℃ 以下时,氧从绝缘层 102 放出,从而可以降低氧化物半导体层中的氧缺乏以及绝缘层 102 与氧化物半导体层之间的界面态。

[0070] 注意,在利用溅射法形成氧化物半导体层 106 之前,也可以通过引入稀有气体并产生等离子体的反溅射来去除要形成氧化物半导体层的表面(例如,绝缘层 102 的表面)上的附着物。这里,反溅射是指以下方法:通常的溅射是使离子碰撞溅射靶材,而反溅射与其

相反,其通过使离子碰撞要处理的表面来改变该表面。使离子碰撞要处理的表面的方法的一个例子是:在氩气氛下对该表面一侧施加高频电压来在被处理物附近生成等离子体的方法。注意,也可以使用氮、氦、氧等气氛代替氩气氛。

[0071] 可以通过在氧化物半导体层上形成具有所希望的形状的掩模之后进行蚀刻来进行氧化物半导体层 106 的加工。该掩模可以利用例如光刻等的方法形成。备选地,可以利用喷墨法等形成掩模。

[0072] 对于氧化物半导体层的蚀刻,可以采用干蚀刻或湿蚀刻。当然,可以组合上述蚀刻使用。

[0073] 然后,优选对氧化物半导体层进行热处理(第一热处理)。通过该第一热处理,可以去除氧化物半导体层中的过量的氢(包括水及羟基)且可以改善氧化物半导体层的结构。第一热处理的温度为 100℃ 以上且 650℃ 以下或低于衬底的应变点,优选为 250℃ 以上且 600℃ 以下。第一热处理的气氛为氧化性气体气氛或惰性气体气氛。

[0074] 注意,惰性气体气氛优选为包含氮或稀有气体作为主要成分并且不包含水、氢等的气氛。例如,将引入热处理装置中的氮或例如氦、氖、氙等的稀有气体的纯度设定为 6N (99.9999%) 以上,优选为 7N (99.99999%) 以上(即,杂质浓度为 1ppm 以下,优选为 0.1ppm 以下)。惰性气体气氛是指含有惰性气体作为主要成分并且包含 10ppm 以下的反应性气体的气氛。

[0075] 注意,氧化性气体是指氧、臭氧或一氧化二氮等,并且优选该氧化性气体不包含水、氢等。例如,引入热处理装置中的氧、臭氧或一氧化二氮的纯度设定为 6N (99.9999%) 以上,优选为 7N (99.99999%) 以上(即,杂质浓度为 1ppm 以下,优选为 0.1ppm 以下)。作为氧化性气体气氛,可以使用氧化性气体和惰性气体混合的气氛,并且至少包含 10ppm 的氧化性气体。

[0076] 通过该第一热处理,氧从绝缘层 102 放出,从而可以降低绝缘层 102 与氧化物半导体层 106 之间的界面态以及氧化物半导体层 106 中的氧缺乏。通过上述界面态的降低,可以使 BT 试验之前和之后的阈值电压变动小。另外,通常,已知氧化物半导体层中的氧缺乏成为施主,并且是用于生成作为载流子的电子的源。通过在氧化物半导体层 106 中产生电子,晶体管 151 的阈值电压向负方向偏移,使得晶体管 151 容易成为常开启型。通过填氧化物半导体层 106 中的氧缺乏,可以抑制阈值电压向负方向偏移。

[0077] 可以按照这样的方式进行热处理,例如,将要处理的对象放入使用电阻发热元件等的电炉中,并在氮气氛下以 350℃ 加热 1 个小时。在热处理期间,不使氧化物半导体层暴露于空气以防止水和氢的进入。

[0078] 注意,热处理装置不限于电炉,还可以包括利用来自例如被加热的气体等介质的热传导或热辐射来加热被处理对象的装置。例如,可以使用例如 GRTA (Gas Rapid Thermal Anneal : 气体快速热退火) 装置、LRTA (Lamp Rapid Thermal Anneal : 灯快速热退火) 装置等的 RTA (Rapid Thermal Anneal : 快速热退火) 装置。LRTA 装置是通过从例如卤素灯、金卤灯、氙弧灯、碳弧灯、高压钠灯或高压汞灯等的灯发射的光(电磁波)辐射来加热被处理对象的装置。GRTA 装置是利用高温气体进行热处理的装置。作为高温气体,使用例如氩等稀有气体或氮等的在热处理中不与被处理对象起反应的惰性气体。

[0079] 例如,作为第一热处理,可以进行如下 GRTA 处理。即将被处理对象放入到被加热

的惰性气体气氛中,进行加热几分钟,然后从该惰性气体气氛中取出。GRTA 处理使能短时间内的高温热处理。另外,即使当温度超过对象的温度上限,也可以采用 GRTA 处理。注意,在处理期间,可以将惰性气体气氛换为含有氧化性气体的气氛。这是因为如下缘故:通过在含有氧化性气体的气氛中进行第一热处理,可以填氧化物半导体层 106 中的氧缺乏并可以降低由于氧缺乏而引起的能隙中的缺陷能级。

[0080] 此外,由于上述热处理(第一热处理)的去除氢、水等的有利效果,所以可以将该热处理称为脱水化处理、脱氢化处理等。另外,由于上述热处理的从绝缘层或热处理气氛等供应氧的有利效果,所以可以将该热处理称为氧供应处理。该脱水化处理、脱氢化处理及氧供应处理例如可以在将氧化物半导体层加工为具有岛状之后等的定时进行。这样的脱水化处理、脱氢化处理或氧供应处理可以进行一次或多次。

[0081] 注意,在此,对将氧化物半导体层 106 加工为具有岛状之后进行第一热处理的情况进行描述,然而,本发明的一个实施方式不局限于此。可以在第一热处理之后加工氧化物半导体层 106。

[0082] 接着,在绝缘层 102 及氧化物半导体层 106 上形成用来形成源电极及漏电极(包括在与该源电极及漏电极相同的层形成的布线)的导电层,并加工该导电层以形成源电极 108a 及漏电极 108b(参照图 3C)。晶体管的沟道长度 L 取决于在此形成的源电极 108a 的端部与漏电极 108b 的端部之间的最小间隔。

[0083] 作为用于源电极 108a 及漏电极 108b 的导电层,例如可以使用包含 Al、Cr、Cu、Ta、Ti、Mo、W 中的元素的金属层或者包含任何上述元素作为其成分的金属氮化物层(例如氮化钛层、氮化钼层或氮化钨层)。也可以在 Al、Cu 等的低熔点且低电阻的金属层的下侧和上侧中的一方或双方上层叠 Ti、Mo、W 等的高熔点金属层或者任何这些元素的金属氮化物层(氮化钛层、氮化钼层或氮化钨层)。

[0084] 备选地,用于源电极 108a 及漏电极 108b 的导电层可以使用导电金属氧化物形成。作为导电金属氧化物,可以使用氧化铟(In_2O_3 等)、氧化锡(SnO_2 等)、氧化锌(ZnO 等)、氧化铟氧化锡合金($\text{In}_2\text{O}_3\text{-SnO}_2$ 等,其缩写为 ITO)、氧化铟氧化锌合金($\text{In}_2\text{O}_3\text{-ZnO}$ 等)或在任何这些金属氧化物材料中包含氧化硅的材料。

[0085] 可以通过使用抗蚀剂掩模的蚀刻来进行导电层的加工。对于形成用于该蚀刻的抗蚀剂掩模的曝光,优选使用紫外线、KrF 激光或 ArF 激光等。

[0086] 在进行曝光以使沟道长度 L 短于 25nm 的情况下,例如,优选使用波长极短即几 nm 至几十 nm 的超紫外线(Extreme Ultraviolet)进行形成抗蚀剂掩模时的曝光。利用超紫外线进行的曝光中,分辨率高且景深(focus depth)大。从而,可以减小后面形成的晶体管的沟道长度 L,从而可以提高电路的操作速度。

[0087] 此外,也可以使用利用所谓多级灰度掩模形成的抗蚀剂掩模进行蚀刻。由于使用多级灰度掩模形成的抗蚀剂掩模具有多个厚度,并且可以通过灰化进一步改变其形状,因此,可以将这样的抗蚀剂掩模用于加工为不同图案的多个蚀刻工序。由此,可以使用一个多级灰度掩模形成至少两种图案的抗蚀剂掩模,从而实现处理的简化。

[0088] 注意,在导电膜的蚀刻时,在一些情况下氧化物半导体层 106 的一部分被蚀刻,从而形成具有槽部(凹部)的氧化物半导体层。

[0089] 然后,使用例如氧、臭氧或一氧化二氮等的气体的等离子体处理,也可以对氧化物

半导体层 106 的露出的表面氧化,并且填氧缺乏。在进行等离子体处理的情况下,优选与该等离子体处理连续不接触大气地形成与氧化物半导体层 106 的一部分接触的栅极绝缘层 112。

[0090] 接着,覆盖源电极 108a 及漏电极 108b 且与氧化物半导体层 106 的一部分接触地形成栅极绝缘层 112 (参照图 3D)。

[0091] 栅极绝缘层 112 可以具有与绝缘层 102 类似的结构。注意,考虑到晶体管的栅极绝缘层的功能,也可以将例如氧化铪或氧化铝等具有高的介电常数的材料用于栅极绝缘层 112。备选地,考虑到栅极耐压以及氧化物半导体层与栅极绝缘层 112 之间的界面状态,也可以使用氧化硅、氧氮化硅或氮化硅与例如氧化铪或氧化铝等的具有高的介电常数的材料的叠层。栅极绝缘层 112 的总厚度优选为 1nm 以上且 300nm 以下,更优选为 5nm 以上且 50nm 以下。栅极绝缘层的厚度越大,短沟道效应越容易发生,因此阈值电压容易向负方向偏移。另外,发现当栅极绝缘层的厚度为 5nm 以下时由于隧道电流的泄漏电流增大。

[0092] 在形成栅极绝缘层 112 之后,优选进行第二热处理。第二热处理在 250℃ 以上且 700℃ 以下进行,优选在 350℃ 以上且 600℃ 以下或低于衬底的应变点进行。

[0093] 第二热处理可以在氧化性气氛下或惰性气氛下进行。注意,优选在氧化性气氛或惰性气氛中不包含水、氢等。另外,优选引入到热处理装置中的气体的纯度为 6N (99.9999%) 以上,更优选为 7N (99.99999%) 以上(即,杂质浓度为 1ppm 以下,优选为 0.1ppm 以下)。

[0094] 在氧化物半导体层 106 与栅极绝缘层 112 彼此接触的状态下进行第二热处理。因此,可以将作为氧化物半导体的主要成分之一的氧从包含氧的栅极绝缘层 112 供应到氧化物半导体层 106。由此,可以降低氧化物半导体层 106 的氧缺乏及氧化物半导体层与栅极绝缘层 112 之间的界面态。同时,也可以减少栅极绝缘层 112 中的缺陷。

[0095] 注意,第二热处理的定时只要在形成栅极绝缘层 112 之后就没有特别的限制。例如,可以在形成栅电极 114 之后进行第二热处理。

[0096] 然后,形成栅电极 114 (参照图 3E)。栅电极 114 可以使用例如钼、钛、钽、钨、铝、铜、钕、钐等的金属材料、任何这些金属材料的氮化物或包含任何这些材料作为其主要成分的合金材料形成。注意,栅电极 114 可以具有单层结构或叠层结构。

[0097] 通过上述过程形成晶体管 151。

[0098] 接着,将参照图 4A 至图 4E 对图 2A 中的晶体管 152 的制造过程的一个例子进行描述。

[0099] 首先,在衬底 100 上形成绝缘层 102 (参照图 4A)。作为晶体管 151 的绝缘层 102,绝缘层 102 是通过加热从其放出氧的绝缘层。

[0100] 接着,在绝缘层 102 上形成用来形成源电极及漏电极(包括在与该源电极及漏电极相同的层形成的布线)的导电层,并加工该导电层以形成源电极 108a 及漏电极 108b (参照图 4B)。

[0101] 接着,在绝缘层 102 上形成与源电极 108a 及漏电极 108b 连接的氧化物半导体层,然后加工该氧化物半导体层来形成具有岛状的氧化物半导体层 106 (参照图 4C)。然后,可以进行与对晶体管 151 进行的第一热处理类似的第一热处理。

[0102] 接着,覆盖源电极 108a、漏电极 108b 以及氧化物半导体层 106 且与氧化物半导体

层 106 以及源电极 108a 和漏电极 108b 的一部分接触地形成栅极绝缘层 112 (参照图 4D)。然后,可以进行与对晶体管 151 进行的第二热处理类似的第二热处理。

[0103] 然后,形成栅电极 114 (参照图 4E)。

[0104] 通过上述过程形成晶体管 152。

[0105] 当电荷被捕捉到氧化物半导体层的界面时,晶体管的阈值电压偏移。例如,当正电荷被捕捉到背沟道一侧时,晶体管的阈值电压向负方向偏移。作为这样的电荷捕捉的原因之一,可以假设阳离子(或作为阳离子的来源的原子)行进及捕捉的模型。在本发明的一个实施方式中,由通过加热从其放出氧的绝缘层来降低氧化物半导体层与绝缘层 102 之间的界面态及氧化物半导体层与栅极绝缘层 112 之间的界面态,以便有可能降低在上述模型中可能发生的电荷捕捉,因此可以抑制晶体管的阈值电压的偏移。

[0106] 参照图 5A 至图 5E 对图 2B 中的晶体管 153 的制造过程的一个例子进行描述。

[0107] 首先,在衬底 100 上形成绝缘层 102 (参照图 5A)。绝缘层 102 是通过加热从其放出氧的绝缘层。

[0108] 接着,在绝缘层 102 上形成氧化物半导体层,并加工该氧化物半导体层来形成具有岛状的氧化物半导体层 106 (参照图 5B)。然后,可以进行与对晶体管 151 进行的第一热处理类似的第一热处理。

[0109] 接着,形成栅极绝缘层 112 及栅电极 114,并且通过光刻将其加工为具有类似的图案(参照图 5C)。此时,也可以加工栅电极 114,然后可以使用栅电极 114 作为掩模加工栅极绝缘层 112。然后,可以进行与对晶体管 151 进行的第二热处理类似的第二热处理。

[0110] 接着,将栅电极 114 用作掩模使氧化物半导体层 106 的电阻降低,从而形成源区 122a 及漏区 122b。电阻不降低的栅电极下的区域成为沟道区 126 (参照图 5D)。作为由于降低电阻的方法,可以举出氩等离子体处理、氢等离子体处理或氨等离子体处理等。此时,由栅电极的宽度决定晶体管的沟道长度 L。通过以此方式将栅电极用作掩模进行构图,源区和漏区不与栅电极重叠,并且不产生寄生电容,从而可以提高晶体管的制造速度。

[0111] 接着,形成保护绝缘层 124,并且在与源区 122a 及漏区 122b 重叠的保护绝缘层 124 的区域中设置开口。形成用来形成源电极及漏电极(包括在与该源电极及漏电极相同的层形成的布线)的导电层,并加工该导电层以形成源电极 108a 及漏电极 108b (参照图 5E)。

[0112] 通过上述过程形成晶体管 153。

[0113] 因此,可以提供一种半导体装置,该半导体装置包括氧化物半导体并具有稳定的电特性。因此,可以提供具有高的可靠性的半导体装置。

[0114] 本实施方式中所描述的结构、方法等可以与其他实施方式中所描述的结构、方法等适当地组合。

[0115] (实施方式 2)

[0116] 可以使用在实施方式 1 中作为一个例子所描述的晶体管制造具有显示功能的半导体装置(也称为显示装置)。此外,可以在形成有像素部的衬底上形成包括晶体管的驱动电路的一部分或全部,由此可以获得系统整合型面板(system-on-panel)。

[0117] 在图 6A 中,以围绕设置在第一基板 201 上的像素部 202 的方式设置密封剂 205,并且使用密封剂 205 和第二基板 206 密封像素部 202。在图 6A 中,使用单晶半导体层或多晶半导体层在单独准备的基板上形成扫描线驱动电路 204 和信号线驱动电路 203 中的每个,

并且将其安装在第一基板 201 上的与由密封剂 205 围绕的区域不同的区域中。供给到每个单独形成的信号线驱动电路 203 和扫描线驱动电路 204 以及像素部 202 的各种信号及电位来自于 FPC (Flexible printed circuit :柔性印刷电路) 218a 和 218b。

[0118] 在图 6B 和图 6C 中,以围绕设置在第一基板 201 上的像素部 202 和扫描线驱动电路 204 的方式设置密封剂 205。在像素部 202 和扫描线驱动电路 204 上设置有第二基板 206。因此,像素部 202 和扫描线驱动电路 204 与显示元件一起由第一基板 201、密封剂 205 以及第二基板 206 密封。在图 6B 和图 6C 中,使用单晶半导体层或多晶半导体层在单独准备的基板上形成信号线驱动电路 203,并且安装在第一基板 201 上的与由密封剂 205 围绕的区域不同的区域中。在图 6B 和图 6C 中,供给到单独形成的信号线驱动电路 203、扫描线驱动电路 204 以及像素部 202 的各种信号及电位来自于 FPC218。

[0119] 尽管图 6B 和图 6C 每个示出单独形成信号线驱动电路 203 并且将该信号线驱动电路 203 安装到第一基板 201 的例子,但是本发明不局限于该结构。可以单独形成扫描线驱动电路然后进行安装,或者可以仅单独形成信号线驱动电路的一部分或者扫描线驱动电路的一部分然后进行安装。

[0120] 注意,对单独形成的驱动电路的连接方法没有特别的限制,而可以采用 COG (Chip On Glass ;玻璃覆晶封装) 方法、引线键合方法或者 TAB (Tape Automated Bonding ;卷带式自动接合) 方法等。图 6A 示出通过 COG 方法安装信号线驱动电路 203 和扫描线驱动电路 204 的例子。图 6B 示出通过 COG 方法安装信号线驱动电路 203 的例子。图 6C 示出通过 TAB 方法安装信号线驱动电路 203 的例子。

[0121] 此外,显示装置在其类别中包括密封有显示元件的面板和在该面板中安装有包括例如控制器的 IC 等的模块。

[0122] 注意,本说明书中的显示装置是指图像显示装置、显示装置或光源(包括照明装置)。显示装置在其类别中还包括以下模块:附连有连接器诸如 FPC、TAB 胶带或 TCP 的模块;在 TAB 胶带或 TCP 的端部上设置有印刷线路板的模块;以及通过 COG 方法将 IC 直接安装到显示元件的模块。

[0123] 此外,设置在第一基板上的像素部及扫描线驱动电路包括多个晶体管,并且可以应用在实施方式 1 中所描述的任何晶体管。

[0124] 作为设置在显示装置中的显示元件,可以使用液晶元件(也称为液晶显示元件)或发光元件(也称为发光显示元件)。发光元件在其类别中包括由电流或电压控制其亮度的元件,并且具体而言,在其类别中包括无机 EL (电致发光,Electro Luminescence) 元件、有机 EL 元件等。此外,可以使用例如电子墨水等由电效应改变其对比度的显示介质。

[0125] 参照图 7、图 8 以及图 9 描述半导体装置的一个实施方式。图 7、图 8 以及图 9 对应于沿着图 6B 中的线 M-N 所取的截面图。

[0126] 如图 7、图 8 以及图 9 所示,半导体装置包括连接端子电极 215 及端子电极 216。连接端子电极 215 及端子电极 216 通过各向异性导电层 219 电连接到 FPC218 所包括的端子。

[0127] 连接端子电极 215 由与第一电极层 230 相同的导电层形成。端子电极 216 由与晶体管 210 和晶体管 211 的源电极及漏电极相同的导电层形成。

[0128] 设置在第一基板 201 上的像素部 202 和扫描线驱动电路 204 的每个包括多个晶体管。在图 7、图 8 以及图 9 中作为一个例子示出像素部 202 所包括的晶体管 210 以及扫描线

驱动电路 204 所包括的晶体管 211。

[0129] 在本实施方式中,在实施方式 1 中描述的任何晶体管可以应用于晶体管 210 和晶体管 211。晶体管 210 及晶体管 211 的电特性的变动被抑制,并且晶体管 210 及晶体管 211 在电性上是稳定的。如上所述,作为图 7、图 8 以及图 9 中的本实施方式的半导体装置,可以获得具有高的可靠性的半导体装置。

[0130] 设置在像素部 202 中的晶体管 210 电连接到显示元件以形成显示面板。只要可以进行显示就可以使用各种显示元件作为该显示元件。

[0131] 图 7 中示出作为显示元件使用液晶元件的液晶显示装置的例子。在图 7 中,作为显示元件的液晶元件 213 包括第一电极层 230、第二电极层 231 以及液晶层 208。注意,以夹着液晶层 208 的方式设置有用取向层的绝缘层 232 和 233。第二电极层 231 形成在第二基板 206 一侧。第一电极层 230 和第二电极层 231 夹着液晶层 208 而层叠。

[0132] 此外,间隔物 235 为通过对绝缘层选择性地蚀刻而获得的柱状间隔物,并且它是为控制液晶层 208 的厚度(单元间隙)而设置的。备选地,可以使用球状间隔物。

[0133] 在作为显示元件使用液晶元件的情况下,可以使用热致液晶、低分子液晶、高分子液晶、聚合物分散型液晶、铁电液晶、反铁电液晶等。这样的液晶材料根据条件而呈现胆甾相、近晶相、立方相、手征向列相、均质相等。

[0134] 备选地,可以使用不需要取向层的呈现蓝相的液晶。蓝相是液晶相的一种,是指当使胆甾相液晶的温度上升时即将从胆甾相转变到均质相之前出现的相。由于蓝相只出现在较窄的温度范围内,所以为了改善温度范围而将混合有手性材料的液晶组成物用于液晶层。由于包含呈现蓝相的液晶和手性试剂的液晶组成物具有 1msec 以下的短的响应时间,并且具有光学各向同性,所以不需要取向处理,从而具有小的视角依赖性。另外,由于不需要设置取向层而不需要摩擦处理,因此可以防止由于摩擦处理而引起的静电放电损坏,并可以降低制造过程中的液晶显示装置的缺陷和损坏。从而,可以提高液晶显示装置的生产率。

[0135] 此外,液晶材料的特定电阻率为 $1 \times 10^9 \Omega \cdot \text{cm}$ 以上,优选为 $1 \times 10^{11} \Omega \cdot \text{cm}$ 以上,更优选为 $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上。注意,本说明书中的特定电阻率是在 20℃ 测量的。

[0136] 考虑到设置在像素部中的晶体管的泄漏电流等而以能够在预定期间保持电荷的方式设定设置在液晶显示装置中的存储电容器的大小。由于使用了包含高纯度的氧化物半导体层的晶体管,所以设置具有各像素中的液晶电容的三分之一以下,优选为五分之一以下的电容的大小的存储电容器是足够的。

[0137] 在本实施方式中使用的使用了高纯度化的氧化物半导体层的晶体管可以降低截止状态电流。因此,可以延长例如图像信号等电信号的保持时间,并且,还可以延长电源导通状态下的写入间隔。因此,可以降低刷新操作的频度,这得到抑制耗电量的效果。

[0138] 在本实施方式中使用的包含高纯度化的氧化物半导体层的晶体管可以得到高的场效应迁移率,所以可以进行高速操作。因此,通过将该晶体管用于液晶显示装置的像素部,可以提供高质量的图像。此外,因为可以将该晶体管单独提供在同一基板上的驱动电路部与像素部,所以可以减小液晶显示装置的部件数。

[0139] 对于液晶显示装置,可以使用 TN (Twisted Nematic, 扭曲向列) 模式、IPS (In-Plane-Switching, 平面内转换) 模式、FFS (Fringe Field Switching, 边缘电场转换) 模

式、ASM(Axially Symmetric aligned Micro-cell,轴对称排列微单元)模式、OCB(Optical Compensated Birefringence,光学补偿弯曲)模式、FLC(Ferroelectric Liquid Crystal,铁电性液晶)模式、以及 AFLC(AntiFerroelectric Liquid Crystal,反铁电性液晶)模式等。

[0140] 此外,优选常黑型液晶显示装置,例如采用垂直取向(VA)模式的透射型液晶显示装置。垂直取向模式是控制液晶显示面板的液晶分子的取向的方法的一种。垂直取向模式是当不施加电压时液晶分子垂直于面板表面取向的模式。作为垂直取向模式,给出一些例子。例如可以给出 MVA(Multi-Domain Vertical Alignment:多象限垂直取向)模式、PVA(Patterned Vertical Alignment:垂直取向构型)模式、ASV 模式等。此外,有可能使用将像素(pixel)分成几个区域(子像素),并且使分子在它们的相应区域的不同方向上取向的所谓的多畴化或者多畴设计的方法。

[0141] 在显示装置中,适当地设置黑矩阵(阻光层)、例如偏振构件、相位差构件或抗反射构件等光学构件(光学衬底)等。例如,也可以通过利用偏振衬底以及相位差衬底而采用圆偏振。此外,作为光源,可以使用背光灯、侧光灯等。

[0142] 此外,通过作为背光灯利用多个发光二极管(LED),可以采用分时显示方法(场序制驱动方法)。通过场序制驱动方法,可以不使用滤光片地进行彩色显示。

[0143] 作为像素部中的显示方法,可以采用逐行扫描方法或隔行扫描方式等。当进行彩色显示时在像素中受到控制的颜色要素不局限于 RGB(R、G、B 分别对应于红色、绿色、蓝色)三种颜色。例如,可以采用 RGBW(W 对应于白色)、或者对 RGB 追加黄色、青色、品红色等中的一种或多种。颜色要素的相应点之间的显示区域的大小可以不同。注意,本发明不局限于用于彩色显示的显示装置的应用,而也可以应用于单色显示的显示装置。

[0144] 备选地,作为显示装置所包括的显示元件,可以使用利用了 EL 元件的发光元件。

[0145] 在有机 EL 元件中,通过对发光元件施加电压,电子及空穴单独从一对电极注入到包括发光有机化合物的层中,并且流过电流。这些载流子(电子及空穴)复合,并且由此激发发光有机化合物。发光有机化合物从该激发态回到基态,由此发光。由于这种机理,这种发光元件被称为电流激发型发光元件。

[0146] 无机 EL 元件根据其元件结构而分类为分散型无机 EL 元件和薄膜型无机 EL 元件。分散型无机 EL 元件具有发光层,其中发光材料的微粒分散在粘合剂中,并且其发光机理是利用施主能级和受主能级的施主-受主复合型发光。薄膜型无机 EL 元件具有这样的结构,其中发光层夹在介电层之间,并且进一步夹在电极之间,其发光机理是利用金属离子的内壳层电子跃迁的定域类型发光。注意,这里对有机 EL 元件作为发光元件的一个例子进行描述。

[0147] 为了取出由发光元件所发射的光,只要使一对电极中的至少一个为透明就是可接收的。然后,在衬底上形成晶体管及发光元件。发光元件可以具有下列结构中的任一个:通过与衬底相反的表面取出光的顶部发射结构;通过此衬底一侧上的表面取出光的底部发射结构;或者通过衬底一侧上的表面及与衬底相反的表面取出光的双面发射结构。

[0148] 图 8 示出作为显示元件使用发光元件的发光装置的例子。作为显示元件的发光元件 243 电连接到设置在像素部 202 中的晶体管 210。发光元件 243 的结构不限于在图 8 中所示的包括第一电极层 230、场致发光层 241 以及第二电极层 231 的叠层结构。取决于从发

光元件 243 取出的光的方向等,可以适当地改变发光元件 243 的结构。

[0149] 分隔壁 240 可以使用有机绝缘材料或者无机绝缘材料形成。尤其优选的是,使用感光树脂材料将分隔壁 240 形成为在第一电极层 230 上具有开口部,以便将该开口部的侧壁形成为具有连续曲率的倾斜面。

[0150] 场致发光层 241 可以使用单层或多个层的叠层形成。

[0151] 为了防止氧、氢、水分、二氧化碳等进入到发光元件 243 中,可以在第二电极层 231 及分隔壁 240 上形成保护层。作为保护层,可以形成氮化硅层、氮氧化硅层、DLC 层(Diamond Like Carbon,类金刚石的碳层)、氧化铝层以及氮化铝层等。此外,在由第一基板 201、第二基板 206 以及密封剂 205 所密封的空间中设置有填料 244 并被紧密密封。如此,优选使用气密性高且脱气少的保护膜(例如层压膜或紫外线固化树脂膜)或覆盖材料封装(密封)发光元件,以便发光元件以此方式不暴露于外部空气。

[0152] 作为填料 244,除了氮或氩等惰性气体以外,还可以使用紫外线固化树脂或热固化树脂,并且,可以使用 PVC(聚氯乙烯)、丙烯酸、聚酰亚胺、环氧树脂、硅酮树脂、PVB(聚乙烯醇缩丁醛)或者 EVA(乙烯-醋酸乙烯酯)等。例如,作为填料使用氮。

[0153] 如果需要,则可以在发光元件的发光表面上适当地设置诸如偏振片、圆偏振片(包括椭圆偏振片)、相位差板(四分之一波片,二分之一波片)或滤色片等的光学膜。此外,也可以在偏振片或圆偏振片上设置防反射层。例如,可以进行抗眩光处理,该处理利用表面上的凹凸来扩散反射光而可以降低眩光。

[0154] 作为显示装置,可以提供驱动电子墨水的电子纸。电子纸也称为电泳显示装置(电泳显示器),并且具有如下优点:与常规纸具有同样级别的易读性;其耗电量比其他显示装置低;并且其能够设定为具有薄且轻的形式。

[0155] 电泳显示装置可以具有各种模式。电泳显示装置包括多个分散在溶剂或溶质中的微胶囊,每个微胶囊包括带正电荷的第一微粒和带负电荷的第二微粒的微胶囊。通过对微胶囊施加电场,使微胶囊中的微粒彼此在相反方向上移动,并且只显示集合在一侧的微粒的颜色。注意,第一微粒和第二微粒的每个包括色素,并且,当没有电场时不移动。此外,第一微粒和第二微粒具有的颜色不同(其可以是无色的)。

[0156] 如此,电泳显示装置是利用介电常数高的物质移动到高电场区域,即所谓的介电泳效应(dielectrophoretic effect)的显示器。

[0157] 溶剂中分散有上述微胶囊的溶液被称为电子墨水。此电子墨水可以印刷到玻璃、塑料、布、纸等的表面上。另外,还可以通过使用滤色片或具有色素的微粒来实现彩色显示。

[0158] 注意,微胶囊中的第一微粒及第二微粒的每个可以由选自导电材料、绝缘材料、半导体材料、磁性材料、液晶材料、铁电性材料、电致发光材料、电致变色材料及磁泳材料中的单个材料形成或由任何这些的复合材料形成。

[0159] 作为电子纸,可以应用使用旋转球显示方法的显示装置。旋转球显示方法是指如下方法,即将分别涂为白色和黑色的球形微粒配置在作为用于显示元件的电极层的第一电极层与第二电极层之间,并且在第一电极层与第二电极层之间产生电位差来控制球形微粒的取向,以进行显示。

[0160] 图 9 示出作为半导体装置的一个实施方式的有源矩阵型电子纸。图 9 中的电子纸是使用旋转球显示方法的显示装置的例子。

[0161] 在连接到晶体管 210 的第一电极层 230 与设置在第二基板 206 上的第二电极层 231 之间设置有每个包括黑色区域 255a、白色区域 255b 以及该区域的周围填充有液体的空腔 252 的球形粒子 253。球形粒子 253 的周围的空间填充有例如树脂等填料 254。第二电极层 231 对应于公共电极(对置电极)。第二电极层 231 电连接到公共电位线。

[0162] 注意,在图 7、图 8 和图 9 中,作为第一基板 201 和第二基板 206,除了玻璃基板以外,还可以使用柔性基板。例如,可以使用具有透光性的塑料基板。对于塑料基板,可以使用 FRP (Fiberglass-Reinforced Plastics ;纤维增强塑料)板、PVF (聚氟乙烯)膜、聚酯膜或丙烯酸树脂膜。也可以使用具有由 PVF 膜或聚酯膜夹住铝箔的结构的一片。

[0163] 绝缘层 221 可以使用无机绝缘材料或者有机绝缘材料来形成。注意,优选使用例如丙烯酸树脂、聚酰亚胺、苯并环丁烯类树脂、聚酰胺或环氧树脂等具有耐热性的有机绝缘材料作为平坦化绝缘层。除了这样的有机绝缘材料以外,还可以使用低介电常数材料(low-k 材料)、硅氧烷类树脂、PSG (磷硅玻璃)、BPSG (硼磷硅玻璃)等。可以通过层叠多个由这些材料形成的绝缘层来形成绝缘层 221。

[0164] 对绝缘层 221 的形成方法没有特别的限制,并且可以取决于其材料利用溅射法、旋涂法、浸渍法、喷涂法、液滴喷射法(例如喷墨法、丝网印刷法或胶版印刷法)、辊涂法、幕式涂布法、刮刀式涂布法等而形成。

[0165] 显示装置通过透射来自光源或显示元件的光来进行显示。因此,设置在透射光的像素部中的基板以及例如绝缘层和导电层等薄膜对可见光的波长范围的光具有透光性。

[0166] 用于对显示元件施加电压的第一电极层 230 及第二电极层 231 (其每个也被称为像素电极层、公共电极层、对置电极层等)可以具有透光性或反光性,这取决于取出光的方向、设置电极层的位置以及电极层的图案结构。

[0167] 对于第一电极层 230 和第二电极层 231,可以使用例如包括氧化钨的氧化铟、包括氧化钨的氧化铟锌、包括氧化钛的氧化铟、包括氧化钛的氧化铟锡、氧化铟锡(以下简称为 ITO)、氧化铟锌或添加有氧化硅的氧化铟锡等透光导电材料。

[0168] 第一电极层 230 和第二电极层 231 可以使用选自例如钨(W)、钼(Mo)、锆(Zr)、铪(Hf)、钒(V)、铌(Nb)、钽(Ta)、铬(Cr)、钴(Co)、镍(Ni)、钛(Ti)、铂(Pt)、铝(Al)、铜(Cu)或银(Ag)等的金属、其合金以及其氮化物中的一种或多种来形成。

[0169] 对于第一电极层 230 和第二电极层 231 可以使用包括导电高分子(也称为导电聚合物)的导电组成物来形成。作为导电高分子,可以使用所谓的 π 电子共轭类导电聚合物。例如,可以举出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、以及苯胺、吡咯和噻吩中的两种以上的共聚物或其衍生物。

[0170] 由于晶体管容易被静电等破坏,所以优选设置用于保护驱动电路的保护电路。保护电路优选使用非线性元件形成。

[0171] 如上所述,通过使用实施方式 1 中的任何晶体管,可以提供可靠性高的半导体装置。注意,实施方式 1 中描述的晶体管不但可以应用于上述具有显示功能的半导体装置,而且可以应用于具有各种功能的半导体装置,诸如安装在电源电路中的功率器件、例如 LSI 等的半导体集成电路以及具有读取对象的信息的图像传感器功能的半导体装置。

[0172] 在本实施方式中所描述的结构、方法等可以与在其他实施方式中所描述的结构、方法等适当地组合。

[0173] (实施方式 3)

[0174] 作为本发明的一个实施方式的半导体装置可以应用于各种电子设备(包括游戏机)。电子设备的例子是电视机(也称为电视或电视接收机)、计算机等的监视器、例如数码相机、数码摄像机等相机、数码相框、移动电话机(也称为移动电话或移动电话装置)、便携式游戏机、便携式信息终端、声音再现装置、例如弹子机等大型游戏机等。对每个包括在上述实施方式中描述的半导体装置的电子设备的例子进行描述。

[0175] 图 10A 示出笔记本个人计算机,其包括主体 301、壳体 302、显示部 303 以及键盘 304 等。通过应用在实施方式 1 或 2 中所描述的半导体装置,笔记本个人计算机可以具有高可靠性。

[0176] 图 10B 示出便携式信息终端(PDA),在主体 311 中其包括显示部 313、外部接口 315 以及操作按钮 314 等。作为操作附属部件,包括有触屏笔 312。通过应用在实施方式 1 或 2 中所描述的半导体装置,便携式信息终端(PDA)可以具有高可靠性。

[0177] 图 10C 示出电子书阅读器的一个例子。例如,电子书阅读器 320 包括两个壳体,即壳体 321 及壳体 322。壳体 321 及壳体 322 通过铰链 325 进行组合,以便电子书阅读器 320 可以以该铰链 325 为轴进行开闭。采用这种结构,电子书阅读器 320 可以如纸质书籍那样操作。

[0178] 壳体 321 和壳体 322 中分别并入有显示部 323 和显示部 324。显示部 323 及显示部 324 可以显示一幅图像或不同的图像。当显示部 323 和显示部 324 显示不同的图像时,例如在右边的显示部(图 10C 中的显示部 323)中可以显示文本,而在左边的显示部(图 10C 中的显示部 324)中可以显示图形。通过应用实施方式 1 或 2 所描述的半导体装置,电子书阅读器 320 可以具有高可靠性。

[0179] 图 10C 示出壳体 321 配备有操作部等的例子。例如,壳体 321 配备有电源开关 326、操作键 327、扬声器 328 等。利用操作键 327 可以翻页。注意,也可以在设置有显示部的壳体表面上设置键盘、定位装置等。另外,可以在壳体的背面或侧面上设置外部连接端子(耳机端子、USB 端子等)、记录介质插入部等。再者,电子书阅读器 320 可以具有电子词典的功能。

[0180] 电子书阅读器 320 可以具有能够以无线的方式收发数据的配置。可以通过无线通信,从电子书服务器购买所希望的书籍数据等并下载。

[0181] 图 10D 示出移动电话,其包括壳体 330 及壳体 331 这两个壳体。壳体 331 包括显示面板 332、扬声器 333、麦克风 334、定位装置 336、相机透镜 337、外部连接端子 338 等。此外,壳体 330 包括具有对便携式信息终端进行充电的功能的太阳能电池 340、外部存储器槽 341 等。另外,在壳体 331 内并入有天线。通过应用实施方式 1 或 2 所描述的半导体装置,移动电话可以具有高可靠性。

[0182] 另外,显示面板 332 配备有触摸面板。图 10D 中使用虚线示出作为图像显示的多个操作键 335。注意,还包括有用来将由太阳能电池 340 输出的电压升高到用于每个电路的充分高的电压的升压电路。

[0183] 在显示面板 332 中,根据使用方式适当地改变显示的取向。另外,移动电话在与显示面板 332 同一表面上设置相机透镜 337,因此其可以用作视频电话。扬声器 333 及麦克风 334 除了音频呼叫以外,还可以用于视频电话呼叫、记录和播放声音等。再者,处于如图

10D 那样的展开状态的壳体 330 和壳体 331 可以滑动以便彼此重叠 ; 因此, 可以减小移动电话的尺寸, 这使得移动电话适于携带。

[0184] 外部连接端子 338 可以与 AC 适配器及各种电缆如 USB 电缆等连接, 并可以进行充电及与个人计算机数据通信。另外, 通过将记录媒体插入外部存储器槽 341 中, 可以保存及移动更大量的数据。

[0185] 另外, 除了上述功能以外还可以提供红外线通信功能、电视接收功能等。

[0186] 图 10E 示出数码摄像机, 其包括主体 351、显示部(A)357、目镜 353、操作开关 354、显示部(B)355 以及电池 356 等。通过应用实施方式 1 或 2 所描述的半导体装置, 数码摄像机可以具有高可靠性。

[0187] 图 10F 示出电视机的一个例子。在电视机 360 中, 壳体 361 并入有显示部 363。显示部 363 可以显示图像。在此利用支架 365 支撑壳体 361。通过应用实施方式 1 或 2 所描述的半导体装置, 电视机 360 可以具有高可靠性。

[0188] 可以通过壳体 361 的操作开关或单独的遥控器进行电视机 360 的操作。另外, 遥控器中也可以配备显示部, 用于显示从该遥控器输出的数据。

[0189] 注意, 电视机 360 配备有接收机、调制解调器等。可以通过利用接收机接收一般的电视广播。再者, 当电视机通过调制解调器有线或无线地连接到通信网络时, 可以进行单向(从发送者到接收者)或双向(在发送者和接收者之间或在接收者之间)的信息通信。

[0190] 本实施方式所描述的结构、方法等可以与其他实施方式所描述的结构、方法等适当地组合。

[0191] [例子 1]

[0192] 在本例子中, 对使用本发明的一个实施方式形成的氧化硅层进行描述。

[0193] 首先, 使用实施方式 1 所描述的方法, 在玻璃衬底上形成氧化硅层作为样品。在本例子中, 在厚度为 0.7mm 的玻璃衬底上形成厚度为 100nm 的氧化硅层。

[0194] 以下是氧化硅层的其他形成条件。

- [0195] • 成膜法 : RF 溅射法
- [0196] • 靶材 : 合成石英靶材
- [0197] • 成膜气体 : Ar (40sccm)、O₂ (10sccm)
- [0198] • 电功率 : 1.5kW (13.56MHz)
- [0199] • 压力 : 0.4Pa
- [0200] • T-S 距离 : 60mm
- [0201] • 衬底温度 : 100℃。

[0202] 在形成氧化硅层之后, 将衬底分割成 1cm 平方, 并且通过 TDS 分析检查脱气量。在 TDS 分析中, 使用电子科学株式会社制造的热脱附谱装置 EMD-WA1000S/W。注意, TDS 分析是如下分析方法, 即在真空容器中对样品进行加热, 并且通过四极质量分析器检测出当样本的温度升高时从样品产生的气体成分。检测出的气体成分根据 m/z (质量 / 电荷) 的值彼此区别。

[0203] 在图 11A 及图 11B 中示出所制造的样品的 TDS 分析的结果。

[0204] 图 11A 示出当 m/z 的值为 16 时的 TDS 光谱。这里, 粗线 401 表示刚进行成膜之后的样品(as-depo sample : 刚被沉积后的样品)的光谱, 并且细线 403 表示在进行成膜后在

氮气氛中以 250℃进行了 1 小时的热处理的样品的光谱。作为 m/z 的值为 16 的成分的例子,可以举出 O 、 CH_4 等。as-depo 的样品在衬底温度为 200℃至 350℃时具有峰值,然而在氮气氛中以 250℃进行了 1 小时的热处理的样品中没有观察到类似的峰值。另外,图 11B 示出当 m/z 的值为 32 时的 TDS 光谱。这里,粗线 405 表示 as-depo 的样品中的光谱,以及细线 407 表示进行成膜后在氮气氛中以 250℃进行了 1 小时的热处理的样品的光谱。作为 m/z 的值为 32 的成分的例子,可以举出 O_2 、 CH_3OH 等。as-depo 的样品在衬底表面温度为 200℃至 350℃时具有峰值,然而,以 250℃进行了 1 小时的热处理的样品中没有观察到类似的峰值。根据上述结果,从 as-depo 的样品放出氧。

[0205] 通过使用在本例子中制造的样品的 TDS 光谱,在假设 m/z 的值为 16 的成分都为 0 且 m/z 的值为 32 的成分都为 O_2 的情况下,将换算为 O_2 的氧的放出量为 3×10^{20} 个/cm³。虽然在图表中未示出,但当成膜时的 $O_2/(O_2+Ar)$ 百分比为 50% 时,换算为 O_2 的氧的放出量为 5×10^{20} 个/cm³。

[0206] [例子 2]

[0207] 在本例子中,对使用本发明的一个实施方式形成的晶体管进行描述。

[0208] 图 12 示出本例子中的晶体管的结构。

[0209] 图 12 中的晶体管包括:设置在衬底 500 上的绝缘层 502;氧化物半导体层 506;源电极 508a 及漏电极 508b;设置在源电极 508a 及漏电极 508b 上的栅极绝缘层 512;设置在栅极绝缘层 512 上的栅电极 514;设置在栅电极 514 上的保护绝缘层 516;以及隔着保护绝缘层 516 分别连接到源电极 508a 及漏电极 508b 的源极布线 518a 及漏极布线 518b。

[0210] 在本例子中,作为衬底 500 使用厚度为 0.7mm 的玻璃衬底,作为绝缘层 502 形成厚度为 300nm 的氧化硅层,作为氧化物半导体层 506 形成厚度为 30nm 的 In-Ga-Zn-O 类非单晶层,作为源电极 508a 及漏电极 508b 形成厚度为 100nm 的钨层,作为栅极绝缘层 512 形成厚度为 20nm 的氧氮化硅层,作为栅电极 514 形成厚度为 30nm 的氮化钽层及厚度为 370nm 的钨层的层叠,作为保护绝缘层 516 形成厚度为 300nm 的氧化硅膜,并且作为源极布线 518a 及漏极布线 518b 形成厚度为 50nm 的钛层、厚度为 100nm 的铝层及厚度为 5nm 的钛层的层叠。

[0211] 在本例子的晶体管中,作为基层的绝缘层 502,使用通过加热从其放出氧的绝缘层,由此降低阈值电压的变动及 BT 试验后的阈值电压的变动。在本例子中,作为通过加热从其放出氧的绝缘层,使用氧化硅层。

[0212] 以下是氧化硅层的其他形成条件。

[0213] • 成膜法:RF 溅射法

[0214] • 靶材:合成石英靶材

[0215] • 成膜气体:Ar (25sccm), O_2 (25sccm)

[0216] • 电功率:1.5kW (13.56MHz)

[0217] • 压力:0.4Pa

[0218] • T-S 距离:60mm

[0219] • 衬底温度:100℃。

[0220] 以下是本例子的晶体管中的氧化物半导体层 506 的形成条件。

[0221] • 成膜法:DC 溅射法

[0222] • 靶材 :In-Ga-Zn-O ($\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:2$ [摩尔数比]) 靶材

[0223] • 成膜气体 :Ar (30sccm), O_2 (15sccm)

[0224] • 电功率 :0.5kW (DC)

[0225] • 压力 :0.4Pa

[0226] • T-S 距离 :60mm

[0227] • 衬底温度 :200℃。

[0228] 在形成氧化物半导体层 506 之后,使用电阻加热炉在氮气氛下以 350℃进行 1 小时的热处理。

[0229] 图 13 示出本例子的晶体管中的漏极电流 (I_{ds})- 栅电压 (V_{gs}) 的测定结果。注意,在衬底面内的 25 点进行测定。在图 13 中测定结果彼此重叠。沟道长度 L 为 $2\mu\text{m}$, 并且沟道宽度 W 为 $50\mu\text{m}$ 。注意,将晶体管的源电极和漏电极之间的电压 V_{ds} 设定为 3V。

[0230] 根据图 13,发现本例子的晶体管在衬底面内没有变化。注意,25 点的平均阈值电压为 0.27V。

[0231] 接着,对本例子中的 BT 试验进行描述。进行 BT 试验的晶体管具有的沟道长度 L 为 $3\mu\text{m}$, 以及沟道宽度 W 为 $50\mu\text{m}$ 。在本例子中,首先将衬底温度设定为 25℃, 并且将源电极和漏电极的电压 V_{ds} 设定为 3V 以进行晶体管的 I_{ds} - V_{gs} 测定。

[0232] 接着,将衬底台温度设定为 150℃, 并且将晶体管的源电极和漏电极分别设定为 0V 和 0.1V。接下来,以施加到栅极绝缘层的电场强度为 2MV/cm 的方式将负电压施加到栅电极,并将该栅电极保持 1 小时。接着,将栅电极的电压设定为 0V。之后,将衬底温度设定为 25℃, 并且将源电极和漏电极的电压 V_{ds} 设定为 3V, 以进行晶体管的 I_{ds} - V_{gs} 测定。图 14A 示出 BT 试验之前和之后的 I_{ds} - V_{gs} 测定结果。

[0233] 在图 14A 中,细线 522 示出 BT 试验前的 I_{ds} - V_{gs} 测定结果,以及粗线 524 示出 BT 试验后的 I_{ds} - V_{gs} 测定结果。发现与 BT 试验前的测定结果相比, BT 试验后的阈值电压向负方向变动 0.07V。

[0234] 与类似方式,准备用于测定的另一晶体管,并且将衬底温度设定为 25℃ 以及将源电极和漏电极的电压 V_{ds} 设定为 3V, 以进行晶体管的 I_{ds} - V_{gs} 测定。晶体管的沟道长度 L 为 $3\mu\text{m}$, 并且其沟道宽度 W 为 $50\mu\text{m}$ 。

[0235] 接着,将衬底台温度设定为 150℃, 将晶体管的源电极和漏电极分别设定为 0V 和 0.1V。接下来,以施加到栅极绝缘层的电场强度为 2MV/cm 的方式将正电压施加到栅电极,并将该栅电极保持 1 小时。然后,将栅电极的电压设定为 0V。之后,将衬底温度设定为 25℃, 并且将源电极和漏电极的电压 V_{ds} 设定为 3V, 以进行晶体管的 I_{ds} - V_{gs} 测定。图 14B 示出 BT 试验之前和之后的 I_{ds} - V_{gs} 测定结果。

[0236] 在图 14B 中,细线 532 示出 BT 试验前的 I_{ds} - V_{gs} 测定结果,并且粗线 534 示出 BT 试验后的 I_{ds} - V_{gs} 测定结果。发现与 BT 试验前的测定结果相比, BT 试验后的阈值电压向正方向变动 0.19V。

[0237] 如上所述,发现在本例子的晶体管中衬底面内的阈值电压具有的变化小且 BT 试验之前和之后的阈值电压的变动小。

[0238] 本申请基于 2010 年 5 月 21 日向日本专利局提交的日本专利申请序列号 2010-116952,其全部内容通过参考并入与此。

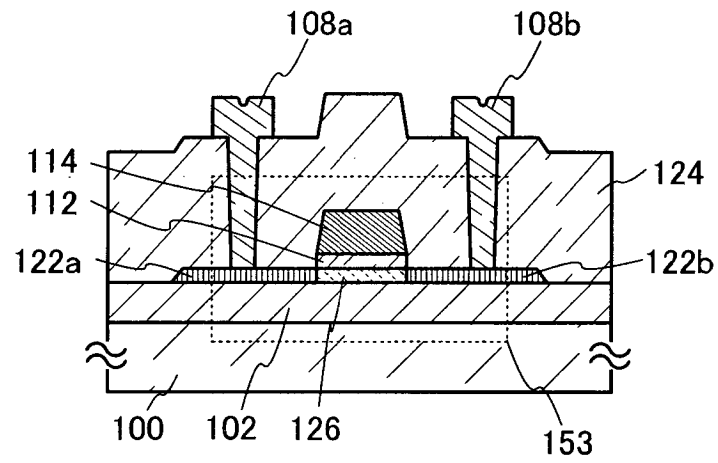


图 2B

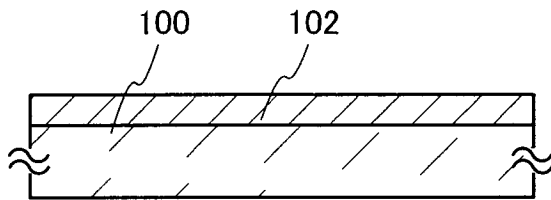


图 3A

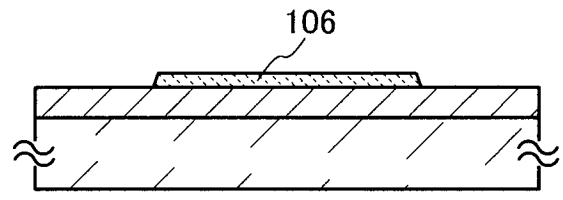


图 3B

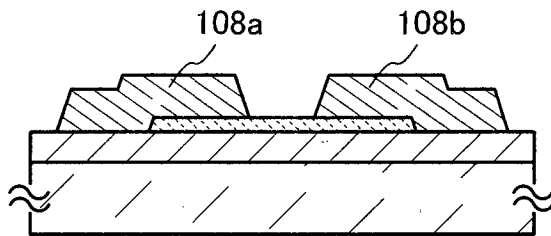


图 3C

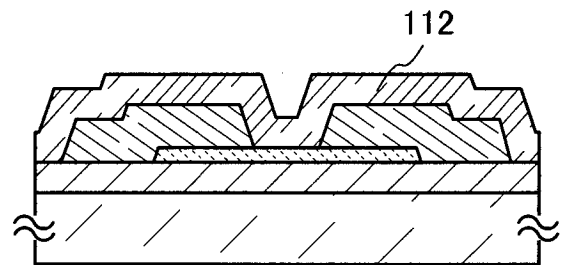


图 3D

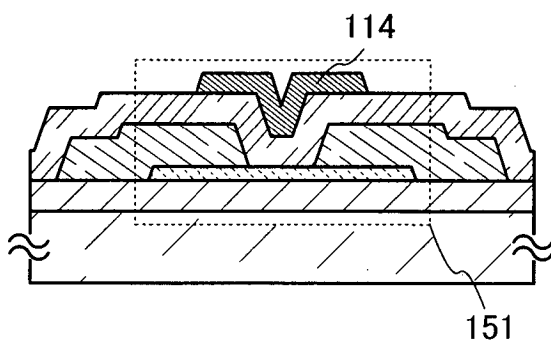


图 3E

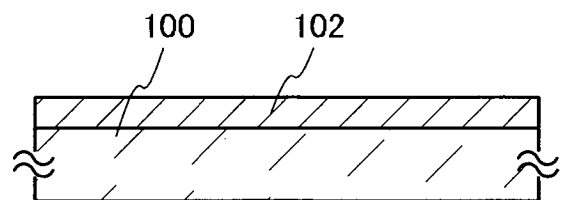


图 4A

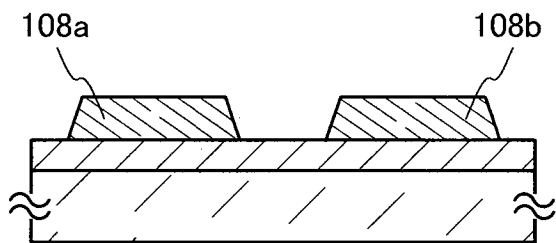


图 4B

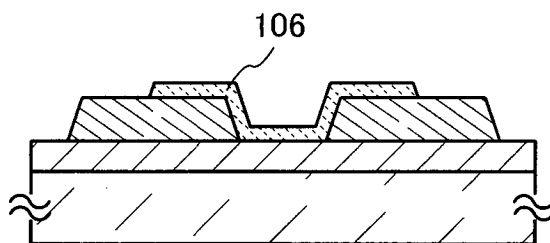


图 4C

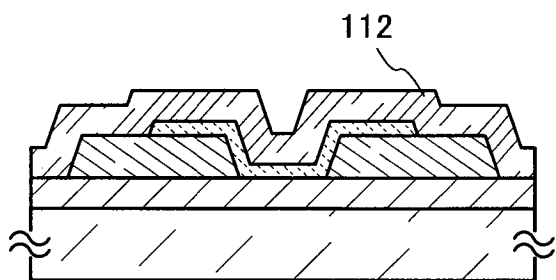


图 4D

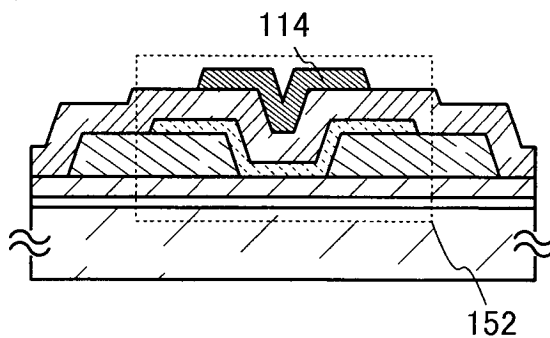


图 4E

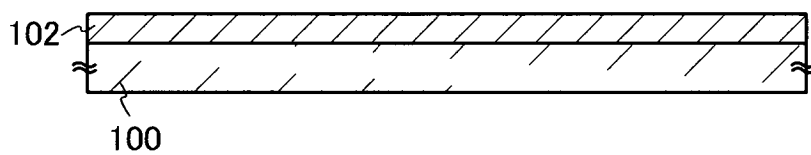


图 5A

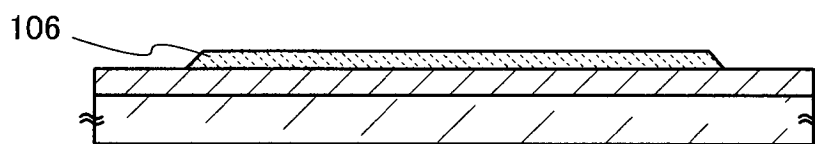


图 5B

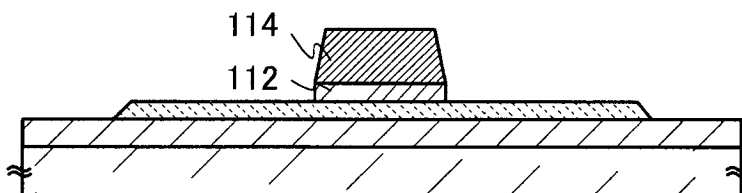


图 5C

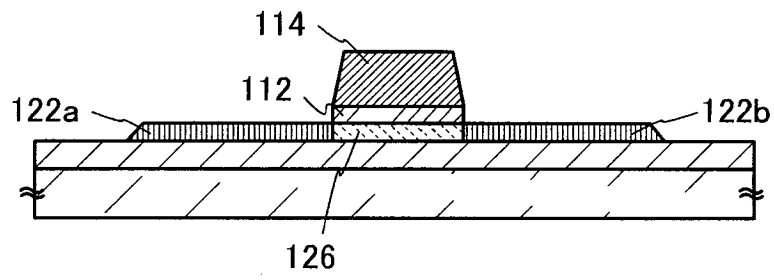


图 5D

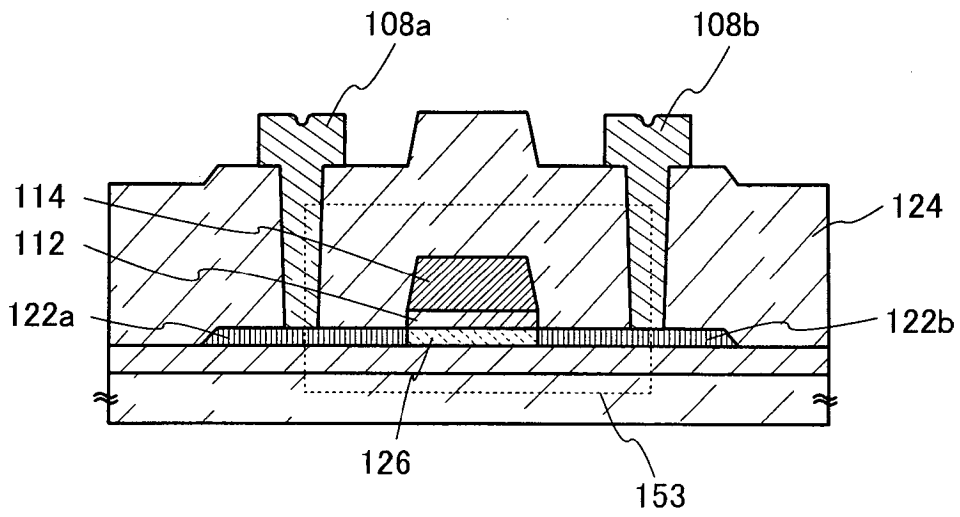


图 5E

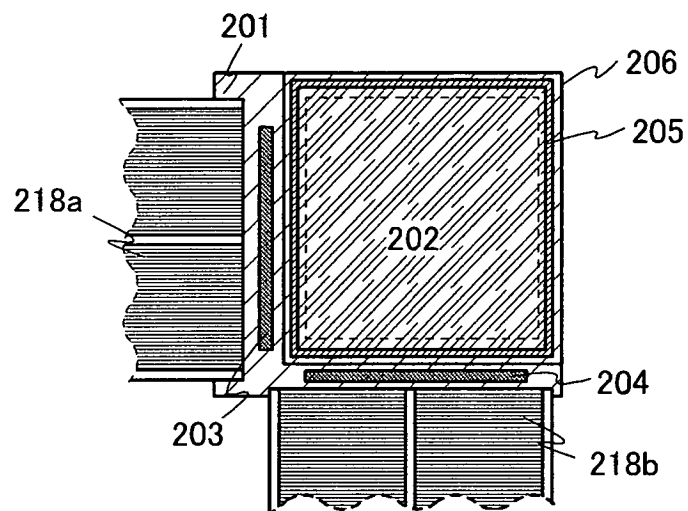


图 6A

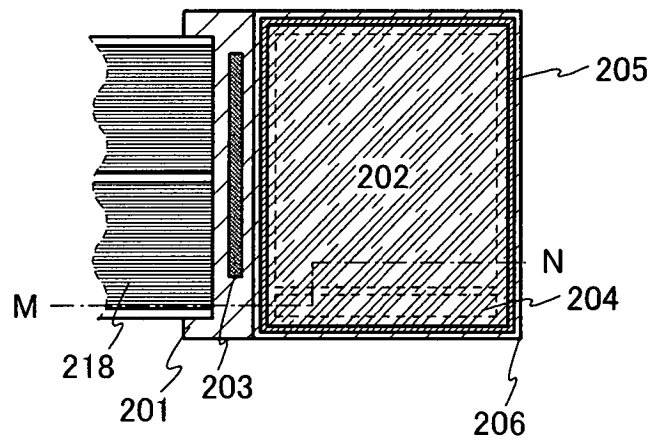


图 6B

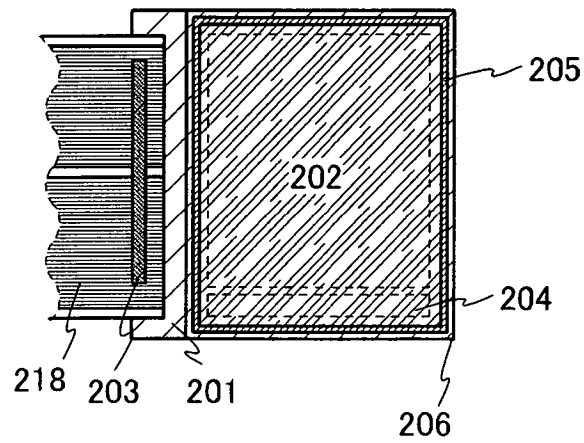


图 6C

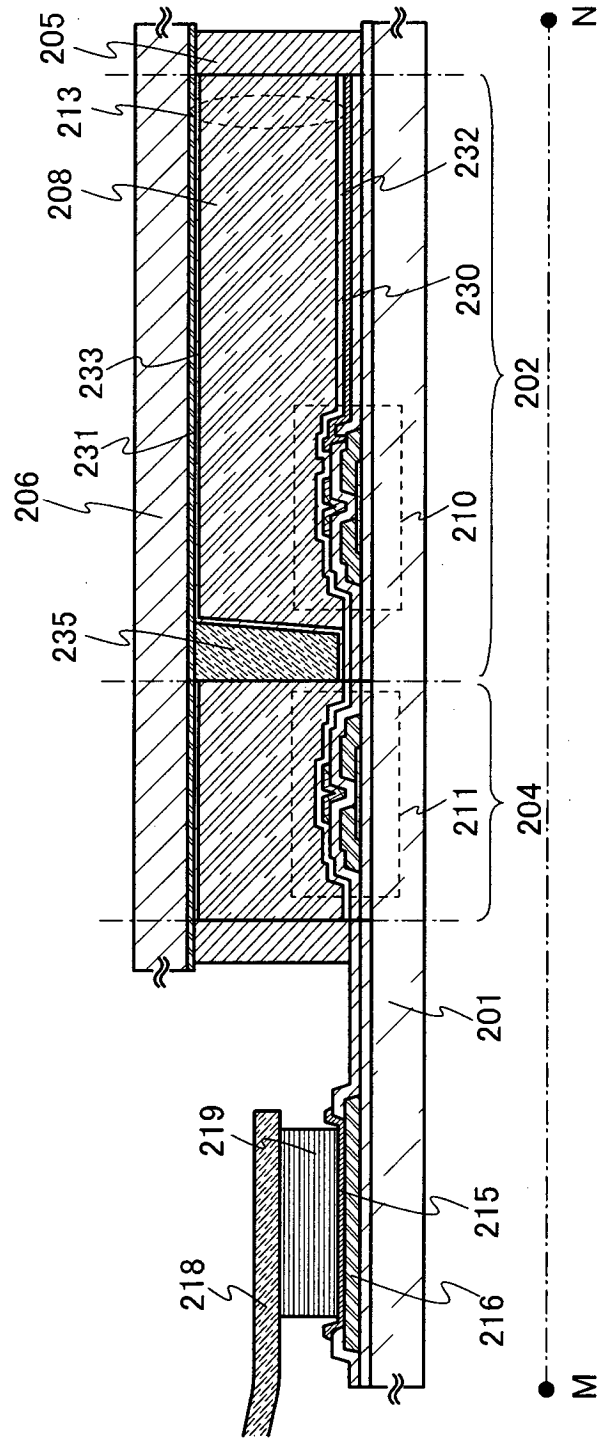


图 7

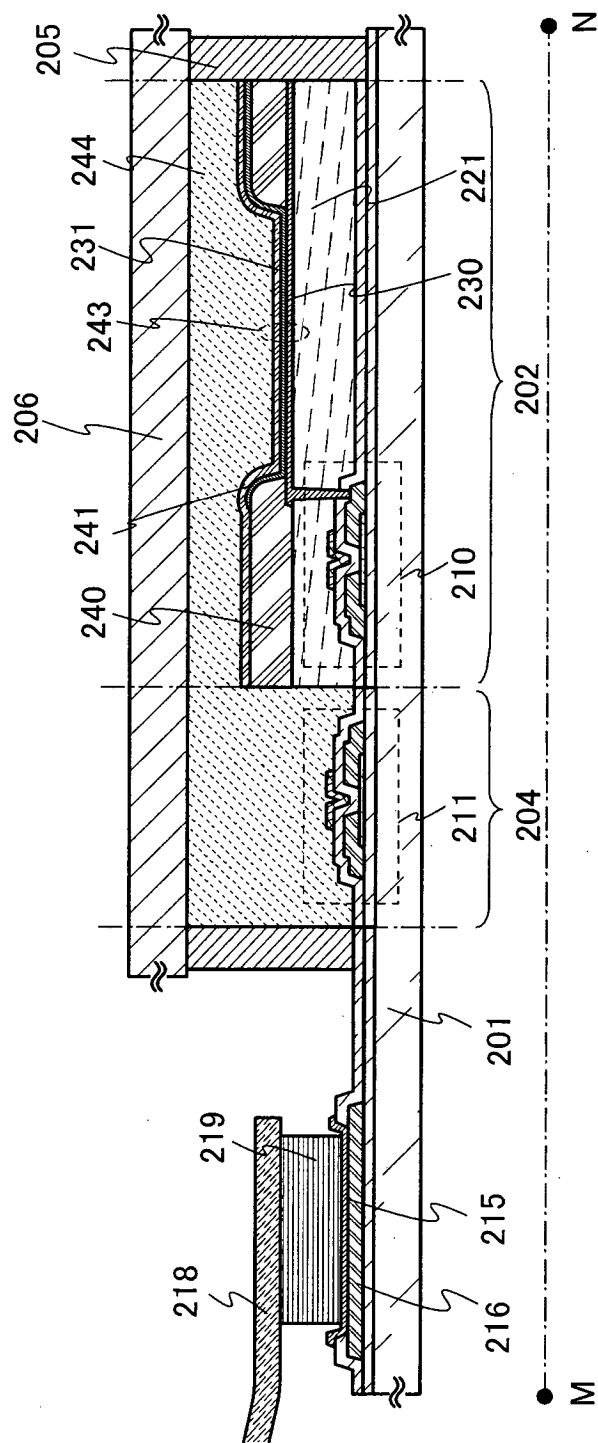


图 8

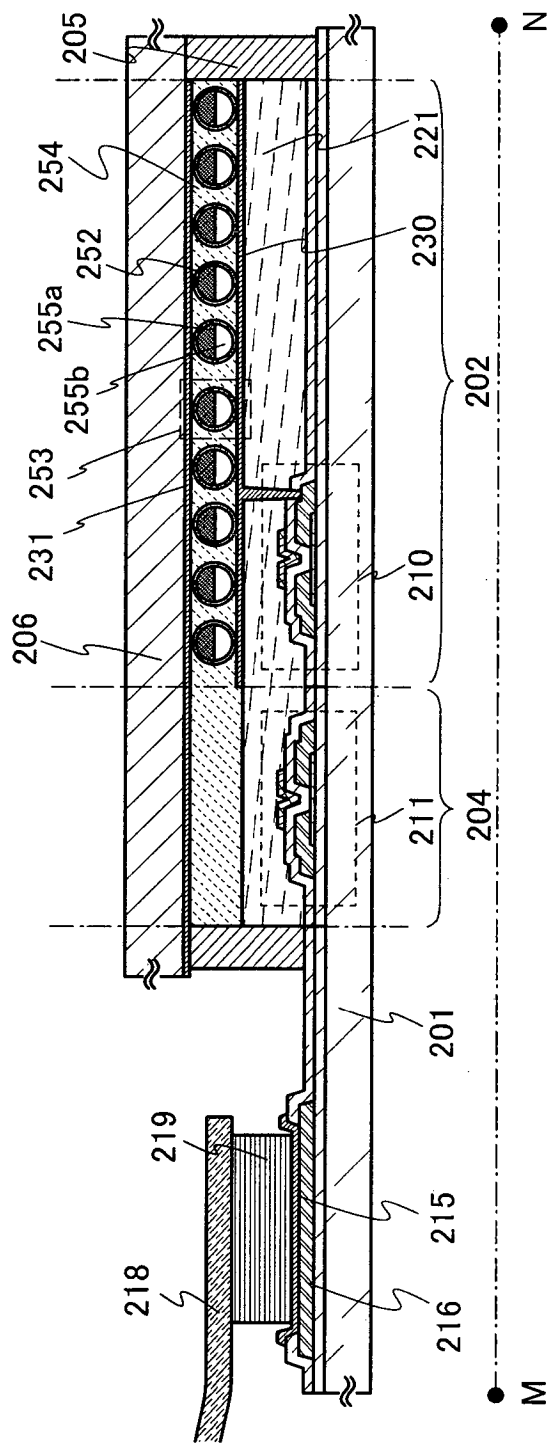


图 9

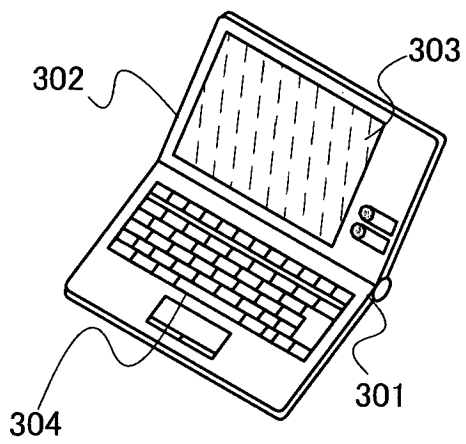


图 10A

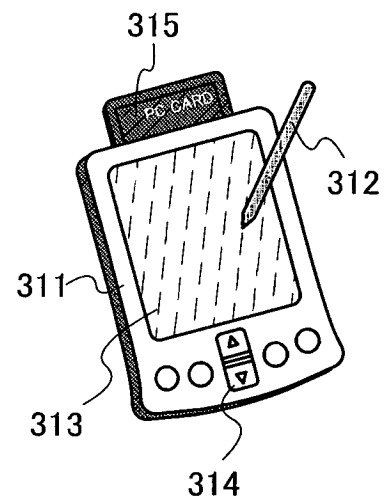


图 10B

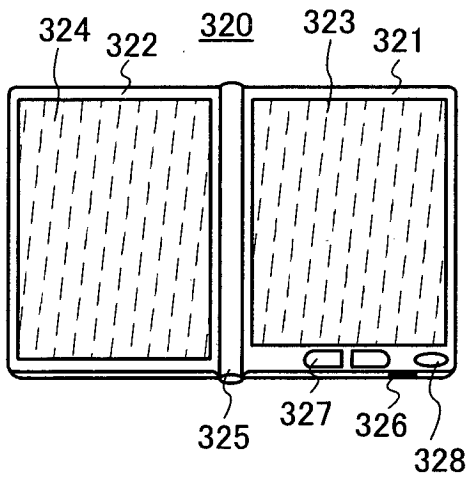


图 10C

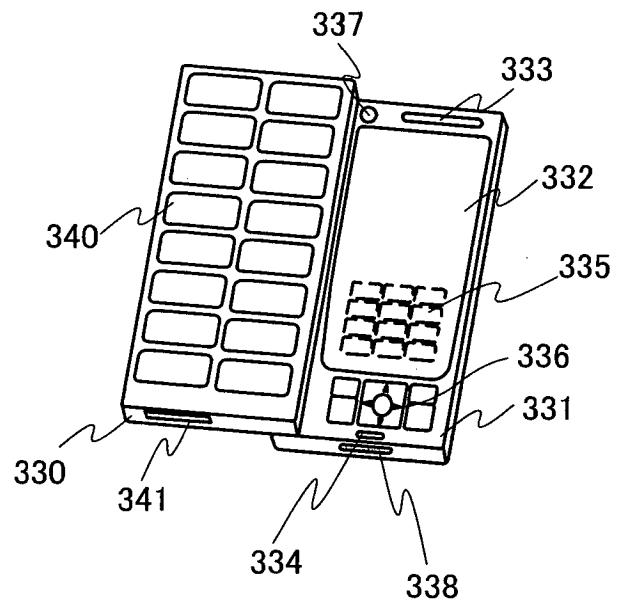


图 10D

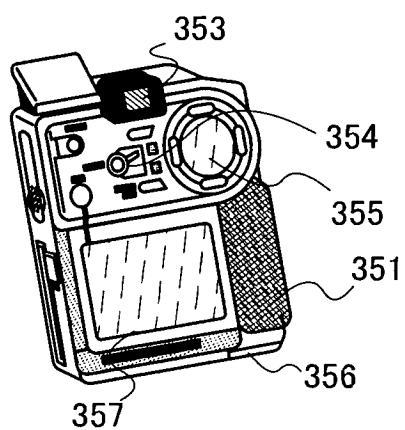


图 10E

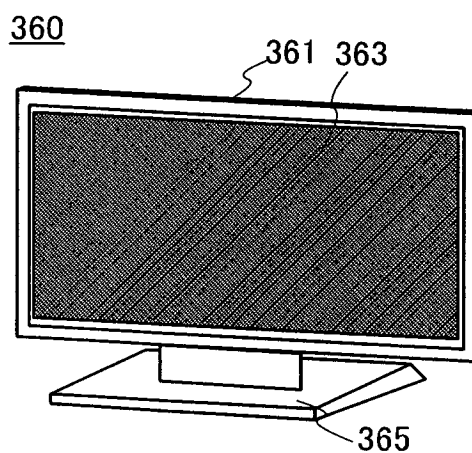


图 10F

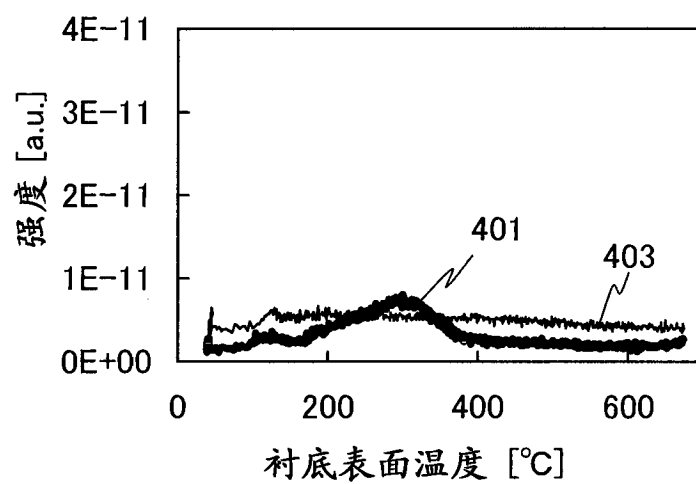


图 11A

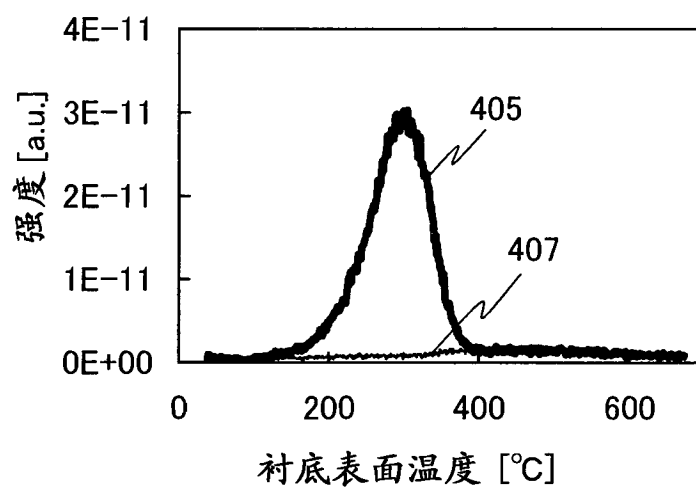


图 11B

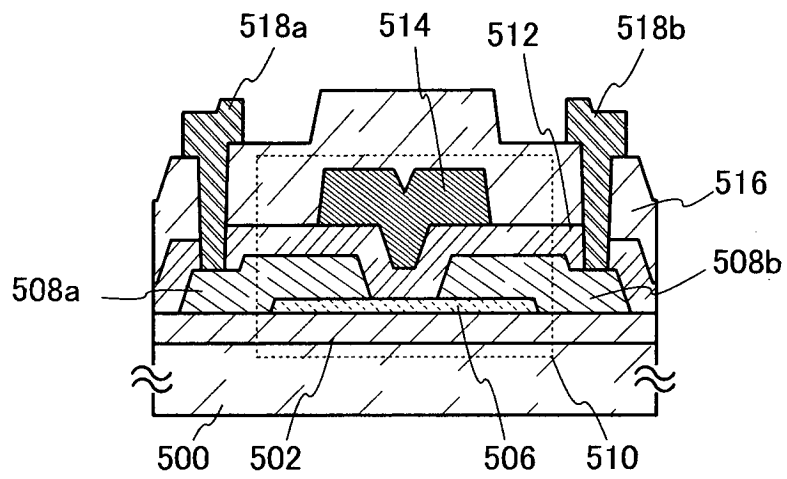


图 12

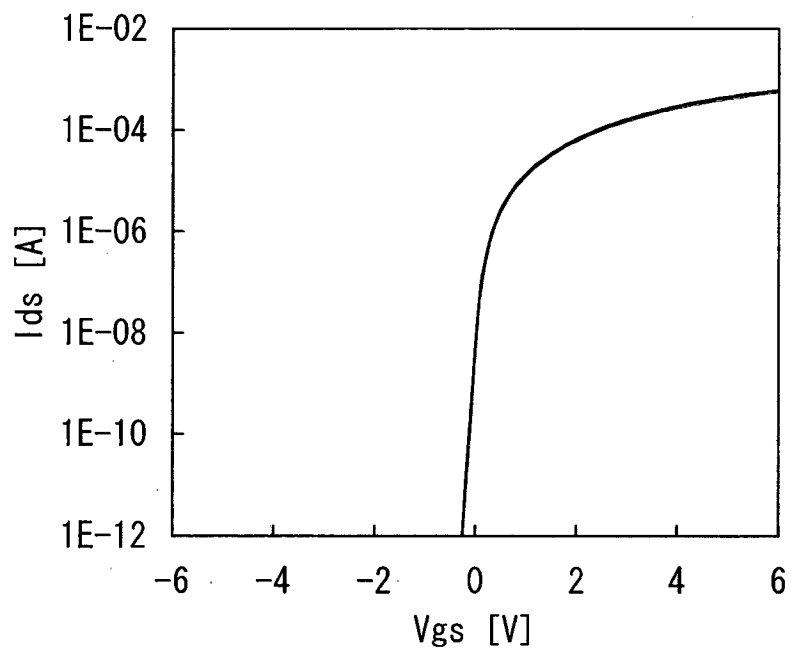


图 13

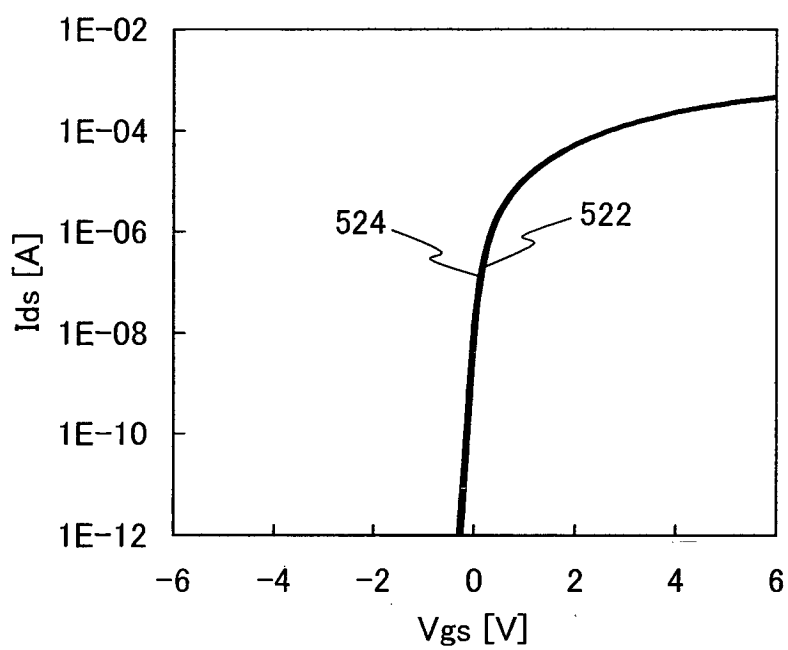


图 14A

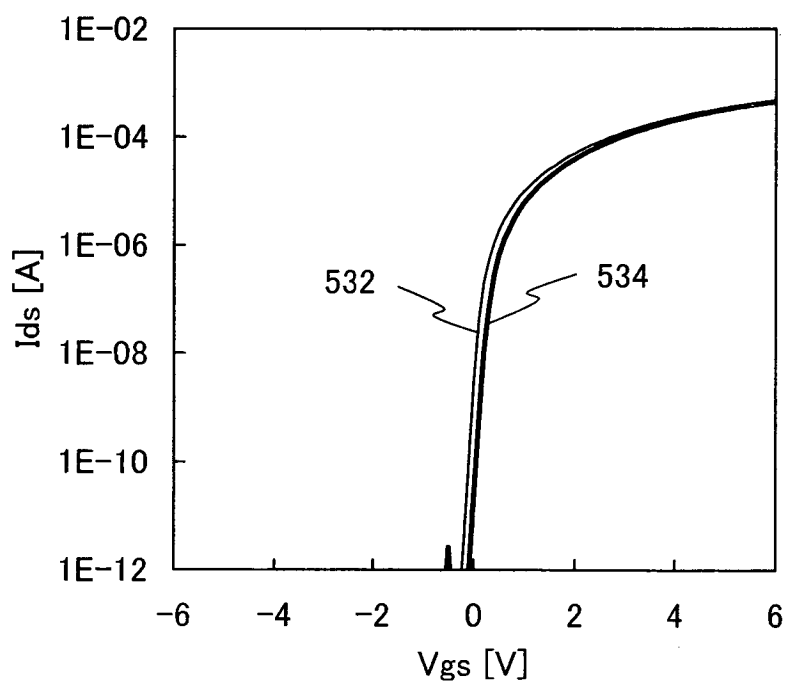


图 14B

标号说明

100: 衬底, 102: 绝缘层, 106: 氧化物半导体层, 108a: 源电极, 108b: 漏电极, 112: 栅极绝缘层, 114: 栅电极, 122a: 源区, 122b: 漏区, 124: 保护绝缘层, 126: 沟道区, 151: 晶体管, 152: 晶体管, 153: 晶体管, 201: 第一基板, 202: 像素部, 203: 信号线驱动电路, 204: 扫描线驱动电路, 205: 密封剂, 206: 第二基板, 208: 液晶层, 210: 晶体管, 211: 晶体管, 213: 液晶元件, 215: 连接端子电极, 216: 端子电极, 218: FPC, 218a: FPC, 218b: FPC, 219: 各向异性导电层, 221: 绝缘层, 230: 第一电极层, 231: 第二电极层, 232: 绝缘层, 233: 绝缘层, 235: 间隔物, 240: 分隔壁, 241: 场致发光层, 243: 发光元件, 244: 填料, 252: 空腔, 253: 球形微粒, 254: 填料, 255a: 黑色区域, 255b: 白色区域, 301: 主体, 302: 壳体, 303: 显示部, 304: 键盘, 311: 主体, 312: 触屏笔, 313: 显示部, 314: 操作按钮, 315: 外部接口, 320: 电子书阅读器, 321: 壳体, 322: 壳体, 323: 显示部, 324: 显示部, 325: 铰链, 326: 电源开关, 327: 操作键, 328: 扬声器, 330: 壳体, 331: 壳体, 332: 显示面板, 333: 扬声器, 334: 麦克风, 335: 操作键, 336: 定位装置, 337: 相机透镜, 338: 外部连接端子, 340: 太阳能电池, 341: 外部存储器槽, 351: 主体, 353: 目镜, 354: 操作开关, 355: 显示部 (B), 356: 电池, 357: 显示部 (A), 360: 电视机, 361: 壳体, 363: 显示部, 365: 支架, 401: 粗线, 403: 细线, 405: 粗线, 407: 细线, 500: 衬底, 502: 绝缘层, 506: 氧化物半导体层, 508a: 源电极, 508b: 漏电极, 512: 栅极绝缘层, 514: 栅电极, 516: 保护绝缘层, 518a: 源极布线, 518b: 漏极布线, 522: 细线, 524: 粗线, 532: 细线, 以及 534: 粗线。