

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011年7月21日(21.07.2011)

PCT

(10) 国際公開番号
WO 2011/086972 A1

- (51) 国際特許分類:
H05K 1/09 (2006.01) C25D 5/10 (2006.01)
B32B 15/08 (2006.01) C25D 7/00 (2006.01)
C23C 18/52 (2006.01) H05K 3/06 (2006.01)
C23C 28/02 (2006.01)
- (21) 国際出願番号: PCT/JP2011/050143
- (22) 国際出願日: 2011年1月7日(07.01.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-006496 2010年1月15日(15.01.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): J X 日 鉱 日 石 金 属 株 式 会 社 (JX Nippon Mining & Metals Corporation) [JP/JP]; 〒1008164 東京都千代田区大手町二丁目6番3号 Tokyo (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてのみ): 山西 敬亮 (YAMANISHI Keisuke) [JP/JP]; 〒3170056 茨城県日立市白銀町3丁目3番1号 J X 日 鉱 日 石 金 属 株 式 会 社 白 銀 工 場 内 Ibaraki (JP). 福地 亮 (FUKUCHI Ryo) [JP/JP]; 〒3170056 茨城県日立市白銀町3丁目3番1号 J X 日 鉱 日 石 金 属 株 式 会 社 白 銀 工 場 内 Ibaraki (JP). 神永 賢吾 (KAMINAGA Kengo) [JP/JP]; 〒3170056 茨城県日立市白銀町3丁目3番1号 J X 日 鉱 日 石 金 属 株 式 会 社 白 銀 工 場 内 Ibaraki (JP).
- (74) 代理人: 小越 勇 (OGOSHI Isamu); 〒1050001 東京都港区虎ノ門3丁目1番10号 第2虎ノ門電気ビル5階 小越国際特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア

[続葉有]

(54) Title: ELECTRONIC CIRCUIT, METHOD FOR FORMING SAME, AND COPPER CLAD LAMINATE FOR ELECTRONIC CIRCUIT FORMATION

(54) 発明の名称: 電子回路及びその形成方法並びに電子回路形成用銅張積層板

[図1]



(57) Abstract: Disclosed is an electronic circuit which is characterized by comprising a copper circuit that is formed by etching and removing a part of a laminate, which is composed of a layer (A) that is composed of a copper or copper alloy foil formed on one surface or both surfaces of a resin substrate, a copper or copper alloy plating layer (B) that is formed on a part of or the entirety of the surface of the layer (A), a plating layer (C) that is formed on a part of or the entirety of the surface of the layer (B) and has an etching rate lower than that of copper with respect to a copper etching liquid, and a copper or copper alloy plating layer (D) that is formed on the layer (C) and has a thickness of 0.05 μm or more but less than 1 μm, to the surface of the resin substrate. Consequently, a circuit having a uniform circuit width can be formed, while improving the etching properties in pattern etching and preventing occurrence of short-circuits or defects in the circuit width.

(57) 要約:

[続葉有]



WO 2011/086972 A1



(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,
NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

樹脂基板の片面または両面に形成された銅又は銅合金の箔からなる層 (A)、該 (A) 層上の一部または全面に形成された銅又は銅合金のめっき層 (B)、前記 (B) 層上の一部又は全面に形成された銅エッチング液に対して銅よりもエッチング速度が遅いめっき層 (C)、さらに該層 (C) 上に形成した $0.05\ \mu\text{m}$ 以上、 $1\ \mu\text{m}$ 未満の銅又は銅合金のめっき層 (D) から構成される積層体であって、前記 (A) 層、(B) 層、(C) 層及び (D) 層の積層部の一部を樹脂基板表面までエッチングして除去することにより形成された銅回路からなることを特徴とする電子回路。回路幅の均一な回路を形成でき、パターンエッチングでのエッチング性の向上、ショートや回路幅の不良の発生を防止することを課題とする。

明 細 書

発明の名称：

電子回路及びその形成方法並びに電子回路形成用銅張積層板

技術分野

[0001] 本発明は、エッチングにより回路形成を行う電子回路及びその形成方法並びに電子回路形成用銅張積層板に関する。

背景技術

[0002] 電子・電気機器に印刷回路用銅箔が広く使用されているが、この印刷回路用銅箔は、一般に合成樹脂ボードやフィルム等の基材に接着剤を介して、あるいは接着剤を用いずに高温高圧下で接着して銅張積層板を製造し、その後、目的とする回路を形成するためにレジスト塗布及び露光工程により回路を印刷し、さらに銅箔の不要部分を除去するエッチング処理を経て、また、さらに各種の素子が半田付けされてエレクトロデバイス用の印刷回路が形成されている。

[0003] このような印刷回路に使用する銅箔は、その製造方法の種類の違いにより電解銅箔及び圧延銅箔に大別されるが、いずれも印刷回路板の種類や品質要求に応じて使用されている。

これらの銅箔は、樹脂基材と接着される面と非接着面があり、それぞれ特殊な表面処理（トリート処理）が施されている。また、多層プリント配線板の内層に使用する銅箔のように両面に樹脂との接着機能をもつようにされる（ダブルトリート処理）場合もある。

[0004] 電解銅箔は一般に回転ドラムに銅を電着させ、それを連続的に剥がして銅箔を製造しているが、この製造時点で回転ドラムに接触する面は光沢面で、その反対側の面は多数の凹凸を有している（粗面）。しかし、このような粗面でも樹脂基板との接着性を一層向上させるために、0.2～3 μm程度の銅粒子を付着させるのが一般的である。

さらに、このような凹凸を増強した上に銅粒子の脱落を防止するために薄

いめっき層を形成する場合もある。これらの一連の工程を粗化处理と呼んでいる。このような粗化处理は、電解銅箔に限らず圧延銅箔でも要求されることであり、同様な粗化处理が圧延銅箔においても実施されている。

[0005] 以上のような銅箔を使用してホットプレス法や連続法により銅張り積層板が製造される。この積層板は、例えばホットプレス法を例にとると、エポキシ樹脂の合成、紙基材へのフェノール樹脂の含浸、乾燥を行ってプリプレグを製造し、さらにこのプリプレグと銅箔を組合せプレス機により熱圧成形を行う等の工程を経て製造されている。これ以外にも、銅箔にポリイミド前駆体溶液を乾燥及び固化させて、前記銅箔上にポリイミド樹脂層を形成する方法がある。

また、ポリイミド等の樹脂フィルムにプラズマ処理等の表面処理をした後、必要に応じてNi-Crなどの接着層を介して銅箔と同等の厚みの銅層を直接形成する方法もある。本発明は、以上のような、樹脂層に銅層が形成されたものを「銅張り積層板」と総称して説明する。

[0006] このようにして製造された銅張り積層板は、目的とする回路を形成するためにレジスト塗布及び露光工程により回路を印刷し、さらに銅層の不要部分を除去するエッチング処理を経るが、エッチングして回路を形成する際に、その回路が予め表面に形成されたマスクパターン通りの幅にならないという問題がある。

それは、エッチングすることにより形成される銅回路が、銅層の表面から下に向かって、すなわち樹脂層に向かって、末広がりにエッチングされる（ダレが発生する）ことによる。大きな「ダレ」が発生した場合には、樹脂基板近傍で銅回路が短絡し、不良品となる場合もある。

[0007] このような「ダレ」は極力小さくすることが必要である。例えば、樹脂基板近傍での銅回路の短絡を防止するために、エッチング時間を延長し、エッチングをより多くして、この「ダレ」を減少させることも考えられた。

しかし、この場合は、すでに所定の幅寸法に至っている箇所があると、そこがさらにエッチングされることになるので、回路幅がそれだけ狭くなり、

回路設計上目的とする均一な線幅（回路幅）が得られず、特にその部分（細線化された部分）で発熱し、場合によっては断線するという問題が発生する。

電子回路のファインパターン化がさらに進行する中で、現在もなお、このようなエッチング不良による問題がより強く現れ、回路形成上で、大きな問題となっている。

[0008] 本発明者らは、これらを改善するために、エッチング面側の銅箔に銅よりもエッチング速度が遅い金属又は合金層（以下、EF層と呼ぶ）を形成した銅箔を提案した（特許文献1参照）。この場合の金属又は合金としては、ニッケル、コバルト及びこれらの合金であり、銅回路厚みよりも十分に薄い厚みで形成することにより、形成された回路が痩せ過ぎることなくダレの小さいエッチングが可能である。

すなわち、回路設計に際しては、マスクパターンとなるレジスト塗布側、すなわち銅箔の表面からエッチング液が浸透するので、レジスト直下にEF層を所定の付着量の範囲で形成することにより、その近傍の銅箔部分のエッチングが抑制され、他の銅箔部分のエッチングが進行するので、「ダレ」が減少し、より均一な幅の回路が形成できるという効果をもたらした。この結果は、従来技術から見ると、大きな進歩があった。

[0009] ここで、さらに改良を進める段階で、問題がいくつか浮上した。ひとつは、回路形成の前工程として、上記のEF層の上に、さらに錫めっきやニッケルめっきといった「表面被覆層」を形成する工程を含む場合に、EF層の上に形成されるめっき層とEF層との密着性が低いという問題があった。

[0010] このため、回路形成後にソフトエッチング等により、EF層を除去する必要があった。すなわち、ソフトエッチング等により回路形状の改善効果が低くなるという問題がある。

先行技術文献

特許文献

[0011] 特許文献1：特開2002-176242号公報

発明の概要

発明が解決しようとする課題

[0012] 本発明は、銅張り積層板の銅層をエッチングにより回路形成を行うに際し、エッチングによるダレを防止し、目的とする回路幅の均一な回路を形成でき、さらにパターンエッチングでのエッチング性の向上、ショートや回路幅の不良の発生を防止できる電子回路及びその形成方法並びに電子回路形成用銅張積層板を得ること、特に回路の上部にめっき層を形成する場合に、EF層の上に形成した銅又は銅合金層が、表面被覆層の密着性への障害とならずに、均一な回路幅を形成することができるようにすることを課題とする。

課題を解決するための手段

[0013] 本発明者らは、前記のEF層を形成した後、さらにその上に適度な厚みの銅または銅合金層を設けることで問題を解決できるとの知見を得た。以下に、それを示す。なお、下記の本発明において使用する用語の「めっき」は、電気めっき、無電解めっきなどの湿式めっき法若しくは化学的めっき法、又は蒸着、スパッタリング法などの物理的めっき法を包含するものであり、特に支障が無い限り、これらの手法を任意に選択して使用することができる。

[0014] 本発明はこの知見に基づいて、

1) 樹脂基板の片面または両面に形成された銅又は銅合金の層(A)、該(A)層上の一部または全面に形成された銅又は銅合金のめっき層(B)、前記(B)層上の一部又は全面に形成された銅エッチング液に対して銅よりもエッチング速度が遅いめっき層(C)、さらに該層(C)上に形成した0.05 μ m以上、1 μ m未満の銅又は銅合金のめっき層(D)から構成される積層体であって、前記(A)層、(B)層、(C)層及び(D)層の積層部の一部を樹脂基板表面までエッチングして除去することにより形成された銅回路からなることを特徴とする電子回路、を提供する。

[0015] また、本願発明は、

2) 樹脂基板の片面または両面に形成された銅又は銅合金の層(A)、該(A)層上の一部又は全面に形成された銅エッチング液に対して銅よりもエッ

チング速度が遅いめっき層（C）、さらに該層（C）上に形成した $0.05\ \mu\text{m}$ 以上、 $1\ \mu\text{m}$ 未満の銅又は銅合金のめっき層（D）から構成される積層体であって、前記（A）層、（C）層及び（D）層の積層部の一部を樹脂基板表面までエッチングして除去することにより形成された銅回路からなることを特徴とする電子回路、を提供する。

[0016] また、本願発明は、

3) 前記銅エッチング液に対して銅よりもエッチング速度が遅い層（C）が、ニッケル、コバルト、若しくはニッケル合金であることを特徴とする上記1)～2)のいずれか一項に記載の電子回路、を提供する。

4) 前記層（C）の被着量が、 $100\ \mu\text{g}/\text{dm}^2\sim 3000\ \mu\text{g}/\text{dm}^2$ であることを特徴とする上記1)～3)のいずれか一項に記載の電子回路を提供する。

[0017] また、本願発明は、

5) 銅又は銅合金の層（A）層の樹脂に接する面の逆側の面が、酸洗処理、ソフトエッチング又は表面を荒らす処理の一以上で処理された面であることを特徴とする上記1)～4)のいずれか一項に記載の電子回路、を提供する。

[0018] また、本願発明は、

6) 銅又は銅合金の層（A）層の樹脂に接する面の逆側の面が、酸洗処理、ソフトエッチング又は表面を荒らす処理の一以上の処理により減厚された面であることを特徴とする上記1)～5)のいずれか一項に記載の電子回路、を提供する。

[0019] また、本願発明は、

7) 前記銅又は銅合金の層（D）が $0.05\ \mu\text{m}$ 以上、 $0.8\ \mu\text{m}$ 以下の銅又は銅合金の層であることを特徴とする上記1)～6)のいずれか一項に記載の電子回路、を提供する。

[0020] また、本願発明は、

8) 前記銅又は銅合金の層（D）が $0.1\ \mu\text{m}$ 以上、 $0.5\ \mu\text{m}$ 以下の銅又

は銅合金の層であることを特徴とする上記 1) ~ 6) のいずれか一項に記載の電子回路、を提供する。

[0021] また、本願発明は、

9) 前記銅又は銅合金の層 (D) 上に、さらに耐熱層及び／又はクロメート若しくは有機防錆層を有することを特徴とする上記 1) ~ 8) のいずれか一項に記載の電子回路、を提供する。

[0022] また、本願発明は、

10) 前記銅又は銅合金の層 (D) 上に又は前記耐熱層及び／又はクロメート若しくは有機防錆層上に、錫、ニッケル、金若しくはこれらを基とする合金若しくは半田めっき層を備えることを特徴とする上記 1) ~ 9) のいずれか一項に記載の電子回路、を提供する。

[0023] また、本願発明は、

11) 樹脂基板の片面または両面に銅又は銅合金の層 (A) を、該 (A) 層上の一部または全面に銅又は銅合金のめっき層 (B) を、該 (B) 層上の一部又は全面に、銅エッチング液に対して銅よりもエッチング速度が遅いめっき層 (C) を、さらに該層 (C) 上に $0.05\ \mu\text{m}$ 以上、 $1\ \mu\text{m}$ 未満の銅又は銅合金のめっき層 (D) を形成して銅張積層板を作製し、次に、この銅張積層板の前記 (A) 層、(B) 層、(C) 層及び (D) 層からなる積層部の一部を樹脂基板表面までエッチングして除去することにより銅回路を形成する工程からなることを特徴とする電子回路の形成方法、を提供する。

[0024] また、本願発明は、

12) 樹脂基板の片面または両面に銅又は銅合金の層 (A) を形成して銅張積層板を作製し、この銅張積層板にスルーホールを形成し、さらに前記 (A) 層上の一部又は全面及びスルーホール内に、銅又は銅合金の層 (B) からなるめっき層を形成した後、該 (B) 層上の一部又は全面に、銅エッチング液に対して銅よりもエッチング速度が遅いめっき層 (C) を形成し、さらに該層 (C) 上に $0.05\ \mu\text{m}$ 以上、 $1\ \mu\text{m}$ 未満の銅又は銅合金のめっき層 (D) を形成した後、前記 (A) 層と (B) 層、(C) 層及び (D) 層からな

る積層部の一部を樹脂基板表面までエッチングして除去することにより銅回路を形成する工程からなることを特徴とする電子回路の形成方法、を提供する。

[0025] また、本願発明は、

13) 樹脂基板の片面または両面に銅又は銅合金の層(A)を、次いで、該(A)層上の一部または全面に、銅エッチング液に対して銅よりもエッチング速度が遅いめっき層(C)を、さらに該層(C)上に0.05 μ m以上、1 μ m未満の銅又は銅合金のめっき層(D)を形成して銅張積層板を作製し、次に、この銅張積層板の前記(A)層、(C)層及び(D)層からなる積層部の一部を樹脂基板表面までエッチングして除去することにより銅回路を形成する工程からなることを特徴とする電子回路の形成方法、を提供する。

[0026] また、本願発明は、

14) 前記樹脂基板の片面または両面に銅又は銅合金の層(A)が、層を形成するとき用いる銅箔として、予め銅箔表面に銅エッチング液に対して銅よりもエッチング速度が遅いめっき層(C')を備える銅箔を用いることを特徴とする上記11)~13)のいずれか一項に記載の電子回路の形成方法、を提供する。

[0027] また、本願発明は、

15) 前記(C)又は(C')層上に、耐熱層及び/又は防錆層を形成することを特徴とする上記11)~14)のいずれか一項に記載の電子回路の形成方法、を提供する。

[0028] また、本願発明は、

16) 前記銅エッチング液に対して銅よりもエッチング速度が遅い層(C)又は層(C')として、ニッケル、コバルト、若しくはニッケル合金を用いることを特徴とする上記11)~15)のいずれか一項に記載の電子回路の形成方法、を提供する。

[0029] また、本願発明は、

17) 前記層(C)又は層(C')の被着量を、100 μ g/dm²~300

0 $\mu\text{g}/\text{dm}^2$ に調節することを特徴とする上記 1 1) ~ 1 6) のいずれか一項に記載の電子回路の形成方法、を提供する。

[0030] また、本願発明は、

1 8) 銅又は銅合金の層 (A) 層を、酸洗処理、ソフトエッチング又は表面を荒らす処理の一以上で処理することを特徴とする上記 1 1) ~ 1 7) のいずれか一項に記載の電子回路の形成方法、を提供する。

[0031] また、本願発明は、

1 9) 銅又は銅合金の層 (A) 層を、酸洗処理、ソフトエッチング又は表面を荒らす処理の一以上の処理により減厚することを特徴とする上記 1 1) ~ 1 7) のいずれか一項に記載の電子回路の形成方法、を提供する。

[0032] また、本願発明は、

2 0) 前記耐熱層及び/又は防錆層を、酸洗処理又はソフトエッチングにより除去する工程を含むことを特徴とする上記 1 5) ~ 1 7) のいずれか一項に記載の電子回路の形成方法、を提供する。

[0033] また、本願発明は、

2 1) 前記銅又は銅合金の層 (D) を 0. 0 5 μm 以上、0. 8 μm 以下の厚さに形成することを特徴とする上記 1 1) ~ 2 0) のいずれか一項に記載の電子回路の形成方法、を提供する。

[0034] また、本願発明は、

2 2) 前記銅又は銅合金の層 (D) が 0. 1 μm 以上、0. 5 μm 以下の厚さに形成することを特徴とする上記 1 1) ~ 2 0) のいずれか一項に記載の電子回路の形成方法、を提供する。

[0035] また、本願発明は、

2 3) 前記銅又は銅合金の層 (D) 上に、又は前記耐熱層及び/又はクロメート若しくは有機防錆層上に、錫、ニッケル、金若しくはこれらを基とする合金若しくは半田めっき層を形成することを特徴とする上記 1 1) ~ 2 2) のいずれか一項に記載の電子回路の形成方法、を提供する。

[0036] また、本願発明は、

24) 樹脂基板の片面または両面に形成された銅又は銅合金の層(A)、該(A)層上の一部または全面に形成された銅又は銅合金のめっき層(B)、前記(B)層上の一部又は全面に形成された銅エッチング液に対して銅よりもエッチング速度が遅いめっき層(C)、さらに該層(C)上に形成した0.05 μ m以上、1 μ m未満の銅又は銅合金のめっき層(D)から構成されることを特徴とする電子回路形成用銅張積層板、を提供する。

[0037] また、本願発明は、

25) 樹脂基板の片面または両面に形成された銅又は銅合金の層(A)、該(A)層上の一部又は全面に形成された銅エッチング液に対して銅よりもエッチング速度が遅いめっき層(C)、さらに該層(C)上に形成した0.05 μ m以上、1 μ m未満の銅又は銅合金のめっき層(D)から構成されることを特徴とする電子回路形成用銅張積層板、を提供する。

[0038] また、本願発明は、

26) 前記銅エッチング液に対して銅よりもエッチング速度が遅い層(C)が、ニッケル、コバルト、若しくはニッケル合金であることを特徴とする上記24)～25)のいずれか一項に記載の電子回路形成用銅張積層板、を提供する。

[0039] また、本願発明は、

27) 前記層(C)の被着量が、100 μ g/dm²～3000 μ g/dm²であることを特徴とする上記23)～25)のいずれか一項に記載の電子回路形成用銅張積層板、を提供する。

[0040] また、本願発明は、

28) 銅又は銅合金の層(A)層の樹脂に接する面の逆側の面が、酸洗処理、ソフトエッチング又は表面を荒らす処理の一以上で処理された面であることを特徴とする上記24)～27)のいずれか一項に記載の電子回路形成用銅張積層板、を提供する。

[0041] また、本願発明は、

29) 銅又は銅合金の層(A)層の樹脂に接する面の逆側の面が、酸洗処理

、ソフトエッチング又は表面を荒らす処理の一以上の処理により減厚された面であることを特徴とする上記24)～28)のいずれか一項に電子回路形成用銅張積層板、を提供する。

[0042] また、本願発明は、

30) 前記銅又は銅合金の層(D)が0.05 μ m以上、0.8 μ m以下の銅又は銅合金の層であることを特徴とする上記24)～29)のいずれか一項に記載の電子回路形成用銅張積層板、を提供する。

[0043] また、本願発明は、

31) 前記銅又は銅合金の層(D)が0.1 μ m以上、0.5 μ m以下の銅又は銅合金の層であることを特徴とする上記24)～29)のいずれか一項に記載の電子回路形成用銅張積層板、を提供する。

[0044] また、本願発明は、

32) 前記銅又は銅合金の層(D)上に、さらに耐熱層及び／又はクロメート若しくは有機防錆層を有することを特徴とする上記24)～31)のいずれか一項に記載の電子回路形成用銅張積層板、を提供する。

[0045] また、本願発明は、

33) 前記銅又は銅合金の層(D)上又は前記耐熱層及び／又はクロメート若しくは有機防錆層上に、錫、ニッケル、金若しくはこれらを基とする合金若しくは半田めっき層を備えることを特徴とする上記24)～32)のいずれか一項に記載の電子回路形成用銅張積層板、を提供する。

[0046] また、本願発明は、

34) 樹脂基板の片面または両面に銅又は銅合金の層(A)を形成して銅張積層板を作製し、この銅張積層板にスルーホールを形成し、さらに前記(A)層上の一部又は全面及びスルーホール内に、銅又は銅合金の層(B)からなるめっき層を形成することを特徴とする上記24)～33)のいずれか一項に記載の電子回路形成用銅張積層板、を提供する。

[0047] また、本願発明は、

35) スルーホール形成前の樹脂基板の片面または両面に銅又は銅合金の層

(A) および、その後に形成される銅又は銅合金の層 (B) からなるめっき層 (スルーホールめっき層) の少なくとも一方を、酸洗又は/及びソフトエッチングにより減厚処理されていることを特徴とする上記 3 4) に記載の電子回路形成用銅張積層板、を提供する。

上記において、銅張積層板上の電子回路としての銅回路のエッチングを例としたが、エッチングでより切り立った形状を得ることを目的とするものであれば、電子回路の一形態である銅バンプ形成等、あらゆる関連技術への適用が可能である。

発明の効果

[0048] 本発明は、銅張積層板の銅層をエッチングにより回路形成を行うに際し、目的とする回路幅のより均一な回路を形成できるという効果を有する。また、エッチングによるダレの発生を防止することができるという効果を有する。

特に、特に回路の上部にめっき層を形成する場合に、E F 層の上に形成した銅又は銅合金層が、「表面被覆層」の密着性への障害とならずに、均一な回路幅を形成することが可能となる。

これによってパターンエッチングでのエッチング性の向上、ショートや回路幅の不良の発生を防止できる優れた電子回路の形成方法を提供することができるという著しい効果を有する。

図面の簡単な説明

[0049] [図1]実施例 4 に示す回路のエッチングの断面を示す図である。

[図2]比較例 3 に示す回路のエッチングの断面を示す図である。

発明を実施するための形態

[0050] 本発明は、エッチングによって電子回路及び同回路を形成する方法並びにこれらに使用する電子回路形成用銅張積層板である。

本願発明の目的を達成するための一つの形態としては、まず、樹脂基板に形成された銅又は銅合金の層 (A) 上に銅又は銅合金の層 (B) 層を形成する。すなわち、この銅層 (B) は、銅張積層板に、スルーホールめっきなどによって新たに形成された銅層である。また、別の形態としては (A) 層をソ

フトエッチングなどにより減厚する。

[0051] ここで、前記銅又は銅合金の層（A）は、樹脂基板に直接形成されためっき層又は接着された箔からなる銅又は銅合金の層のいずれでもよい。すなわち、上記（A）層については、銅箔を使用せずに、ポリイミド等の樹脂フィルムにプラズマ処理等の表面処理をした後、直接銅層を形成した銅張積層板を使用することもできる。この場合は接着されるべき箔が予めEF層を備えない箔である場合と同じく、この段階では表面にEF層を有しない。

[0052] 次に、この（B）層、又はソフトエッチングにより減厚された（A）層、又は予めEF層が形成されていない銅箔を用いた（A）層上に、銅エッチング液に対して銅よりもエッチング速度が遅い層（C）層を形成する。

この（C）層としては、銅エッチング液に対して銅よりもエッチング速度が遅い材料を選択する。この材料としては、ニッケル、コバルト、若しくはニッケル合金が適当である。

特に、ニッケル、又はニッケル合金が望ましい。

[0053] ニッケル又はニッケル合金層を、例にとって具体的に説明すると、銅箔上のレジスト部分に近い位置にあり、レジスト側の銅箔のエッチング速度は、このニッケル又はニッケル合金層により抑制され、逆にニッケル又はニッケル合金層から遠ざかるに従い、銅のエッチングは通常で進行する。

これによって、銅回路の側面のレジスト側から樹脂基板側に向かってほぼ垂直にエッチングが進行し、矩形の銅箔回路が形成される。

ニッケル又はニッケル合金層等は、主としてダレの発生を抑制し、目的とする回路幅の均一な回路を形成することである。

[0054] 微細回路形成においては、エッチング速度が速い、塩化第二鉄水溶液によるエッチング液を用いることが好ましい。これは、回路の微細化によりエッチング速度が下がるという問題があるからである。塩化第二鉄水溶液によるエッチング液は、これを防止する有効な手段である。しかし、他のエッチング液の使用を妨げるものではない。必要に応じて、エッチング液を替えることが可能である。

[0055] 電子回路を形成する場合に、錫、ニッケル、金若しくはこれらを基とする合金若しくは半田めっき層を形成することが、しばしば行われるが、前記（C）層の材料として使用される、ニッケル、コバルト、若しくはニッケル合金は「表面被覆層」が付きにくい。このため、積層体の前記（C）層の上に、予め銅又は銅合金のめっき層（D）層を形成しておくのが良い。

[0056] ここで問題となるのは、前記（A）層と（B）層、（C）層及び（D）層からなる積層部の一部を樹脂基板表面までエッチングして除去することにより銅回路を形成することになるが、前記（D）層が厚すぎる場合、エッチングの際の障害となり、均一な回路幅を形成することができなくなることである。

すなわち、均一な回路幅を形成するために形成したEF層である前記（C）層の機能を抑制することである。しかしながら、上記の通り、積層体の前記（C）層の上に、予め銅又は銅合金のめっき層（D）層を形成しておくことは、その上にさらに「表面被覆層」を形成するために、必要な場合がある。

[0057] この点、実験を繰り返し、最適な条件を見出すことが可能となった。それは、EF層である（C）層の上に形成する銅又は銅合金のめっき層（D）の厚さを $0.05\mu\text{m}$ 以上、 $1\mu\text{m}$ 未満とすることである。めっき層（D）が銅合金の場合は、例えば、黄銅めっき（Zn10~40%）、青銅めっき（Sn~10%）、白銅めっき（Ni10~30%）などの銅合金を使用することができる。

実験の結果、好ましくは $0.05\mu\text{m}$ 以上、 $0.8\mu\text{m}$ 以下、さらに好ましくは $0.1\mu\text{m}$ 以上、 $0.5\mu\text{m}$ 以下である。

下限値は、上記の通り $0.05\mu\text{m}$ であり、これはその上に「表面被覆層」を形成するために、最低限必要な厚さである。一方、これを厚くすることは、エッチングの障害となり、均一な回路幅を形成することができなくなるからである。その理由を実施例において、詳しく説明する。

[0058] 前記（D）層上には、さらにクロム層若しくはクロメート層及び又はシラン処理などの有機防錆層を形成することができる。この場合は、パターンエッ

チング液に対するエッチング速度の相異が生ずる可能性はあるが、この量を適宜選択することにより、同様に（D）層の表面の酸化を押さえることができるので、さらに安定した回路幅のパターンの形成が可能となる。

[0059] また、前記（C）層に含まれるニッケルは、 $100\mu\text{g}/\text{dm}^2\sim 3000\mu\text{g}/\text{dm}^2$ 、好ましくは $2250\mu\text{g}/\text{dm}^2$ 以下、さらに $1500\mu\text{g}/\text{dm}^2$ 以下することが望ましい。これは回路エッチングの際に、ダレを生ずるのを抑制し、均一な回路のエッチングに必要な量である。

$100\mu\text{g}/\text{dm}^2$ 未満では、その効果が低下する。好ましくは $200\mu\text{g}/\text{dm}^2$ 以上、より好ましくは $300\mu\text{g}/\text{dm}^2$ 以上である。

[0060] 一方、多すぎる場合には、エッチングの際に、工程の負荷（エッチング時間）が大きくなり、銅回路の設計上支障となる。したがって、上記の範囲とすることが必要である。

[0061] また、本発明の電子回路用の圧延銅箔又は電解銅箔において、前記クロム層若しくはクロメート層を設ける場合には、クロム量を金属クロム換算で、 $100\mu\text{g}/\text{dm}^2$ 以下とする。また、前記シラン処理層を形成する場合には、シリコン単体換算で、 $20\mu\text{g}/\text{dm}^2$ 以下であることが望ましい。これは、パターンエッチング液に対するエッチング速度の相異が生ずるのを抑制するためである。しかしながら、適度な量は、（C）層及び（D）層の酸化を防止するのに有効である。

[0062] 下記に代表的かつ好適なめっき条件の例を示す。

（銅めっき）

Cu : $90\text{g}/\text{L}$

H_2SO_4 : $80\text{g}/\text{L}$

Cl : 60ppm

液温 : $55\sim 57^\circ\text{C}$

添加剤 : ビス（3-スルフォプロピル）ジスルファイド2ナトリウム（RASCHIG社製 CPS）、ジベンジルアミン変性物

[0063] （ニッケルめっき）

Ni : 10 ~ 40 g / L

pH : 2.5 ~ 3.5

温度 : 常温 ~ 60 ° C

電流密度 D_k : 2 ~ 50 A / dm²

時間 : 1 ~ 4 秒

[0064] (ニッケル-燐合金めっき)

Ni : 50 ~ 100 g / L

P : 1 ~ 25 g / L

HBO₃ : 0 ~ 30 g / L

pH : 0.5 ~ 2.5

温度 : 常温 ~ 95 ° C

電流密度 D_k : 5 ~ 40 A / dm²

時間 : 1 ~ 10 秒

[0065] (ニッケル-モリブデン合金めっき)

Ni : 5 ~ 25 g / L

Mo : 0.01 ~ 5 g / L

Na₂P₂O₇ : 160 g / L

pH : 8 ~ 9

温度 : 常温 ~ 40 ° C

電流密度 D_k : 1 ~ 5 A / dm²

時間 : 1 ~ 10 秒

[0066] (ニッケル-タングステン合金めっき)

Ni : 1 ~ 10 g / L

W : 20 ~ 50 g / L

クエン酸 : 60 g / L

pH : 8 ~ 9

温度 : 常温 ~ 50 ° C

電流密度 D_k : 0.1 ~ 5 A / dm²

時間：1～10秒

[0067] (コバルトめっき)

Co：10～40g/L

pH：2.5～3.5

温度：常温～60°C

電流密度 D_k ：2～50A/dm²

時間：1～4秒

[0068] (クロメート処理の条件)

(A) 浸漬クロメート処理

$K_2Cr_2O_7$ ($Na_2Cr_2O_7$ 或いは CrO_3)：0.1～5g/リットル

pH：2～13

温度：常温～60°C

時間：5～30秒

(B) 電解クロメート処理

$K_2Cr_2O_7$ ($Na_2Cr_2O_7$ 或いは CrO_3)：2～10g/リットル

NaOH 或いは KOH：10～50g/リットル

pH：7～13

浴温：20～80°C

電流密度 D_k ：0.05～5A/dm²

時間：5～30秒

アノード：Pt-Ti 板、鉛板等

[0069] (シラン処理の条件)

下記のような色々な系列のシランから選択。アルコールに溶解したシランを所定の濃度まで水で希釈し、銅箔表面へ塗布する。

濃度：0.01wt%～2wt%

種類：オレフィン系シラン、エポキシ系シラン、アクリル系シラン、アミノ系シラン、メルカプト系シラン

[0070] (ニッケル等の付着量分析方法)

ニッケル処理面を分析するため、反対面をFR-4樹脂でプレス作製し、マスキングする。そのサンプルを濃度30%の硝酸にて表面処理被膜が溶けるまで溶解させ、ビーカー中の溶解液を10倍に希釈し、原子吸光分析によりニッケルの定量分析を行う。

[0071] (クロムの付着量分析方法)

処理面を分析するため、反対面をFR-4樹脂でプレス作製し、マスキングする。そのサンプルを濃度10%の塩酸にて3分間煮沸して処理層を溶解させ、その溶液を原子吸光分析により亜鉛、クロムの定量分析を行う。

[0072] 上記の通り、(D)層上に回路形成用のレジストパターンを形成し、さらに塩化第二銅溶液または塩化第二鉄溶液からなるエッチング液を用いて、前記レジストパターンが付された部分以外の樹脂基板上の前記(A)層、(B)層、(C)層及び(D)層の積層部の不必要部分を樹脂基板表面まで除去する。次にレジスト除去を行う。

以上については、上記に説明した(A)層、(B)層、(C)層、(D)層の組み合わせにより実現できるものであり、優れた本願発明の特徴の一つである。

[0073] さらに好適な実施条件を示すと、上記の通り銅又は銅合金の(A)層をめっき又は銅箔を張り付けて形成した後、(B)層形成前に、銅箔であるA層の露出面上の該銅箔を保護するために施されている層を、予めエッチングなどにより除去することが望ましい。これは、後続のめっきの付着を良好にするためである。

[0074] 樹脂基板に形成する銅又は銅合金層として、銅箔を使用する場合、電解銅箔の粗化面(M面)又は光沢面(S面)にも同様に適用できるが、エッチングされる面は、通常光沢面側を使用する。圧延銅箔を使用する場合は、高純度圧延銅箔又は強度を向上させた圧延合金銅箔を使用することもできる。本件発明はこれらの銅箔の全てを包含する。

実施例

[0075] 次に、本発明の実施例及び比較例について説明する。なお、本実施例は理

解を容易にするための例であり、下記の例に制限されるものではない。すなわち、本発明は、本明細書に記載する技術思想の範囲内で、下記に示す実施例以外の態様あるいは変形を全て包含するものである。

また、これらの例では、銅めっき液・条件は、出願人が特開2004-107786で示した液・条件（[0062]）を用いたが、これ以外の銅めっき液・条件であっても構わない。

[0076] （実施例1）

箔厚 $18\mu\text{m}$ の電解銅箔を用いた。この電解銅箔をポリイミド樹脂基板に接着し銅張積層板とした。次に、この銅張積層板に $20\mu\text{m}$ の銅めっき層を形成した。銅めっきは上記の条件とした。この結果、樹脂基板上の電解銅箔及び銅めっき層の合計厚みは $38\mu\text{m}$ となった。

次に、該銅めっき層の上に、上記ニッケル-タングステンめっき条件で、付着量 $400\mu\text{g}/\text{dm}^2$ のニッケル-タングステンめっき層を形成し、この上に、上記銅めっき条件で、 $0.1\mu\text{m}$ 厚の銅めっき層（D）を形成し、さらに上記クロメート条件によりクロメート層を形成した。

[0077] このニッケル-タングステンめっき層を形成した銅張積層板に、レジスト塗布及び露光工程により10本の $400\mu\text{m}$ ピッチ回路を印刷し、さらに銅箔の不要部分を除去するエッチング後に表面被覆層を形成した。

[0078] （無電解錫めっき条件）

ロームアンドバース LT-34

液温： 75°C

浸漬時間：5分

[0079] （無電解ニッケルめっき条件）

荏原ユーザライト AC-DX

液温： 90°C

浸漬時間：20分

[0080] 前記（D）層上に、さらに無電解錫めっき層を形成したが、接着性の高い良好な無電解錫めっき層を形成することができた。

[0081] (実施例 2)

本実施例 2 では、厚み $12\ \mu\text{m}$ の圧延銅箔を用い、この圧延銅箔をポリイミド樹脂基板に接着し銅張積層板とした。次に、この銅張積層板をソフトエッチングし、銅層の一部を除去した。これによって銅の厚みは $5\ \mu\text{m}$ となった。

[0082] (ソフトエッチング条件)

硫酸-過酸化水素混合溶液 (硫酸 $165\ \text{g/L}$ 、過酸化水素水 $21\ \text{g/L}$)、 35°C 、浸漬・攪拌し、銅層の減厚を実施した。

[0083] この銅張積層板に、上記ニッケル-モリブデンめっき条件で付着量 $600\ \mu\text{g/dm}^2$ のニッケル-モリブデンめっき層を形成した。そしてこの上に、上記銅めっき条件で $0.2\ \mu\text{m}$ の銅めっき層を形成した。

次に、レジスト塗布及び露光工程により 10 本の回路を印刷し、さらに銅箔の不要部分を除去するエッチング処理を実施した。

[0084] 前記 (D) 層上に、さらに無電解ニッケルめっき層を形成したが、接着性の高い良好な無電解ニッケルめっき層を形成することができた。

[0085] (実施例 3)

本実施例では、樹脂基板 (ポリイミド系樹脂) に予め Ni 付着量 $700\ \mu\text{g/dm}^2$ の Ni めっき層を形成した $12\ \mu\text{m}$ 圧延銅合金 (Cu- $0.2\ \text{wt}\%$ Cr- $0.1\ \text{wt}\%$ Zr) 箔を接着して銅張積層板を作製した。この銅張積層板にスルーホール形成後、さらに無電解めっきと電気めっきを合わせ計 $26\ \mu\text{m}$ の銅をめっきした。銅合金と銅めっき層の合計厚さは $38\ \mu\text{m}$ となった。

[0086] この銅めっき層を形成した銅張積層板に、上記ニッケル-燐めっき条件で、付着量 $700\ \mu\text{g/dm}^2$ のニッケル-燐めっき層を形成した。そして、さらにこの上に、上記銅めっき条件で、 $0.5\ \mu\text{m}$ の銅層を形成した。次に、この上にレジスト塗布及び露光工程により 10 本の回路を印刷し、さらに銅箔の不要部分を除去するエッチング処理を実施した。

[0087] 前記 (D) 層上に、さらに無電解錫めっき層を形成したが、接着性の高い

良好な無電解錫めっき層を形成することができた。

[0088] (実施例 4)

本実施例では、樹脂基板（ポリイミド系樹脂）に予めNi付着量 $700\mu\text{g}/\text{dm}^2$ のNiめっき層を形成した $9\mu\text{m}$ 圧延銅箔を接着して銅張積層板を作製した。さらに、この上に（D）層となる銅めっき層を、上記銅めっき条件で $0.3\mu\text{m}$ 形成した。

[0089] 次に、この上にレジスト塗布及び露光工程により10本の回路を印刷し、さらに銅箔の不要部分を除去するエッチング処理を実施した。

[0090] 前記（D）層上に、さらに無電解ニッケルめっき層を形成したが、接着性の高い良好な無電解ニッケルめっき層を形成することができた。

[0091] 回路のエッチングの断面を図1に示す。この図1に示すように、回路の断面の最上部に銅めっき条件で $0.3\mu\text{m}$ の銅層が形成されていることが分かる。また、回路の断面幅は上から下までほぼ均等な厚みにエッチングされていることが確認できる。

なお、この（D）層については、 $0.6\mu\text{m}$ 、 $0.7\mu\text{m}$ 、 $0.8\mu\text{m}$ 、 $0.9\mu\text{m}$ の厚みまで実施したが、層の厚さが増加するに従って、若干断面が台形になる傾向が見られたが、殆ど無視できる影響であった。しかしながら、（D）層が薄い分だけ、無駄がなくなるので、その上に形成する「表面被覆層」の形成が可能であれば、できるだけ（D）層は薄い方が望ましいと云える。

[0092] (比較例 1)

箔厚 $18\mu\text{m}$ の電解銅箔を用い、樹脂基板に接着した。次に、この銅張積層板に $20\mu\text{m}$ の銅めっき層を形成した。銅めっきの条件は、上記の銅めっき条件とした。この結果、樹脂基板上の電解銅箔及び銅めっき層の合計厚みは $38\mu\text{m}$ となった。さらに、この上に（D）層となる銅めっき層を、上記銅めっき条件で $0.01\mu\text{m}$ 形成した。この条件は、本願発明の $0.05\mu\text{m}$ 以上を逸脱するものである。

[0093] 次に、この上にレジスト塗布及び露光工程により10本の回路を印刷し、

さらに銅箔の不要部分を除去するエッチング処理を実施した。

[0094] 前記(D)層上に、さらに無電解ニッケルめっき層を形成したが、接着性の高い良好な無電解ニッケルめっき層を形成することができなかった。

[0095] (比較例2)

箔厚 $12\mu\text{m}$ の圧延銅箔を用い、樹脂基板に接着した。次に、この銅張積層板をエッチングし、銅層の一部を除去した。これによって銅の厚みは $5\mu\text{m}$ となった。

この銅張積層板に、上記Niめっき条件で、付着量 $25\mu\text{g}/\text{dm}^2$ のNiめっき層、すなわち(C)層を形成した。

[0096] 次に、レジスト塗布及び露光工程により10本の回路を印刷し、さらに銅箔の不要部分を除去するエッチング処理を実施した。

[0097] 前記(C)層上に、さらに無電解錫めっき層を形成しようとしたが、同無電解錫めっき層を形成することができなかった。これは、EF層である(C)層が無電解めっきを妨害していると考えられる。

[0098] (比較例3)

本比較例3は実施例4と同様の条件で、樹脂基板(ポリイミド系樹脂)に予めNi付着量 $700\mu\text{g}/\text{dm}^2$ のNiめっき層を形成した $9\mu\text{m}$ 圧延銅箔を接着して銅張積層板を作製した。

さらに、この上に(D)層となる銅めっき層を、上記銅めっき条件で $4.5\mu\text{m}$ 形成した。この条件は、本願発明の $1\mu\text{m}$ 未満を逸脱するものである。

[0099] 次に、この上にレジスト塗布及び露光工程により10本の回路を印刷し、さらに銅箔の不要部分を除去するエッチング処理を実施した。

[0100] 前記(D)層上に、さらに無電解ニッケルめっき層を形成したが、接着性の高い良好な無電解ニッケルめっき層を形成することができた。しかしながら、エッチング性は問題が生じた。

[0101] 回路の傾斜角を観察した結果を図2に示す。この図2に示すように、回路の断面の最上部に厚い銅層が形成されているのが分かる。そして回路の傾斜

角が低下して台形を呈した。また、エッチング性が悪くなった。また、(C)層よりも下の部分がセットバックし、段差ができているのが分かる。

これは、(D)層が厚すぎた結果と判断された。(D)層が厚いために、エッチングを抑制するための(C)層の機能のバランスが崩れた結果と考えられた。したがって、過度な(D)層の厚さ、特に1 μ m以上の銅層の形成は、避けるべきであることが確認できた。

産業上の利用可能性

[0102] 本発明は、銅張積層板で、銅箔のエッチングにより回路形成を行う一連の工程に、銅よりもエッチング速度が遅い層を薄く形成する工程を加えることにより、目的とする回路幅のより均一な回路を形成できるという効果を有し、エッチングによる処理残りがなく、ダレの発生を防止し、エッチングによる回路形成の時間を短縮することが可能になるという効果を有する。

さらに、回路の上部にめっき層を形成する場合に、EF層の上に形成した銅又は銅合金層が、エッチングの際の障害とならずに、均一な回路幅を形成することが可能となるという優れた効果を有する。

これによって、パターンエッチングでのエッチング性の向上、ショートや回路幅の不良の発生を防止でき、さらに回路へのめっきが可能となるので、銅張り積層板(リジッド及びフレキ用)としての利用、プリント基板の電子回路の形成に有用である。

請求の範囲

- [請求項1] 樹脂基板の片面または両面に形成された銅又は銅合金の層（A）、該（A）層上の一部または全面に形成された銅又は銅合金のめっき層（B）、前記（B）層上の一部又は全面に形成された銅エッチング液に対して銅よりもエッチング速度が遅いめっき層（C）、さらに該層（C）上に形成した $0.05\mu\text{m}$ 以上、 $1\mu\text{m}$ 未満の銅又は銅合金のめっき層（D）から構成される積層体であって、前記（A）層、（B）層、（C）層及び（D）層の積層部の一部を樹脂基板表面までエッチングして除去することにより形成された銅回路からなることを特徴とする電子回路。
- [請求項2] 樹脂基板の片面または両面に形成された銅又は銅合金の層（A）、該（A）層上の一部又は全面に形成された銅エッチング液に対して銅よりもエッチング速度が遅いめっき層（C）、さらに該層（C）上に形成した $0.05\mu\text{m}$ 以上、 $1\mu\text{m}$ 未満の銅又は銅合金のめっき層（D）から構成される積層体であって、前記（A）層、（C）層及び（D）層の積層部の一部を樹脂基板表面までエッチングして除去することにより形成された銅回路からなることを特徴とする電子回路。
- [請求項3] 前記銅エッチング液に対して銅よりもエッチング速度が遅い層（C）が、ニッケル、コバルト又はニッケル合金であることを特徴とする請求項1～2のいずれか一項に記載の電子回路。
- [請求項4] 前記層（C）の被着量が、 $100\mu\text{g}/\text{dm}^2\sim 3000\mu\text{g}/\text{dm}^2$ であることを特徴とする請求項1～3のいずれか一項に記載の電子回路。
- [請求項5] 銅又は銅合金の層（A）層の樹脂に接する面の逆側の面が、酸洗処理、ソフトエッチング又は表面を荒らす処理の一以上で処理された面であることを特徴とする請求項1～4のいずれか一項に記載の電子回路。
- [請求項6] 銅又は銅合金の層（A）層の樹脂に接する面の逆側の面が、酸洗処

理、ソフトエッチング又は表面を荒らす処理の一以上の処理により減厚された面であることを特徴とする請求項 1～5 のいずれか一項に記載の電子回路。

[請求項7] 前記銅又は銅合金の層 (D) が $0.05 \mu\text{m}$ 以上、 $0.8 \mu\text{m}$ 以下の銅又は銅合金の層であることを特徴とする請求項 1～6 のいずれか一項に記載の電子回路。

[請求項8] 前記銅又は銅合金の層 (D) が $0.1 \mu\text{m}$ 以上、 $0.5 \mu\text{m}$ 以下の銅又は銅合金の層であることを特徴とする請求項 1～6 のいずれか一項に記載の電子回路。

[請求項9] 前記銅又は銅合金の層 (D) 上に、さらに耐熱層及び／又はクロメート若しくは有機防錆層を有することを特徴とする請求項 1～8 のいずれか一項に記載の電子回路。

[請求項10] 前記銅又は銅合金の層 (D) 上に又は前記耐熱層及び／又はクロメート若しくは有機防錆層上に、錫、ニッケル、金若しくはこれらを基とする合金若しくは半田めっき層を備えることを特徴とする請求項 1～9 のいずれか一項に記載の電子回路。

[請求項11] 樹脂基板の片面または両面に銅又は銅合金の層 (A) を、該 (A) 層上の一部または全面に銅又は銅合金のめっき層 (B) を、該 (B) 層上の一部又は全面に、銅エッチング液に対して銅よりもエッチング速度が遅いめっき層 (C) を、さらに該層 (C) 上に $0.05 \mu\text{m}$ 以上、 $1 \mu\text{m}$ 未満の銅又は銅合金のめっき層 (D) を形成して銅張積層板を作製し、次に、この銅張積層板の前記 (A) 層、(B) 層、(C) 層及び (D) 層からなる積層部の一部を樹脂基板表面までエッチングして除去することにより銅回路を形成する工程からなることを特徴とする電子回路の形成方法。

[請求項12] 樹脂基板の片面または両面に銅又は銅合金の層 (A) を形成して銅張積層板を作製し、この銅張積層板にスルーホールを形成し、さらに前記 (A) 層上の一部又は全面及びスルーホール内に、銅又は銅合金

の層（B）からなるめっき層を形成した後、該（B）層上の一部又は全面に、銅エッチング液に対して銅よりもエッチング速度が遅いめっき層（C）を形成し、さらに該層（C）上に $0.05\mu\text{m}$ 以上、 $1\mu\text{m}$ 未満の銅又は銅合金のめっき層（D）を形成した後、前記（A）層と（B）層、（C）層及び（D）層からなる積層部の一部を樹脂基板表面までエッチングして除去することにより銅回路を形成する工程からなることを特徴とする電子回路の形成方法。

[請求項13]

樹脂基板の片面または両面に銅又は銅合金の層（A）を、次いで、該（A）層上の一部または全面に、銅エッチング液に対して銅よりもエッチング速度が遅いめっき層（C）を、さらに該層（C）上に $0.05\mu\text{m}$ 以上、 $1\mu\text{m}$ 未満の銅又は銅合金のめっき層（D）を形成して銅張積層板を作製し、次に、この銅張積層板の前記（A）層、（C）層及び（D）層からなる積層部の一部を樹脂基板表面までエッチングして除去することにより銅回路を形成する工程からなることを特徴とする電子回路の形成方法。

[請求項14]

前記樹脂基板の片面または両面に銅又は銅合金の層（A）を形成するときに用いる銅箔として、予め銅箔表面に銅エッチング液に対して銅よりもエッチング速度が遅いめっき層（C'）を備える銅箔を用いることを特徴とする請求項11～13のいずれか一項に記載の電子回路の形成方法。

[請求項15]

前記（C）又は（C'）層上に、耐熱層及び／又は防錆層を形成することを特徴とする請求項11～14のいずれか一項に記載の電子回路の形成方法。

[請求項16]

前記銅エッチング液に対して銅よりもエッチング速度が遅い層（C）又は層（C'）として、ニッケル、コバルト、若しくはニッケル合金を用いることを特徴とする請求項11～15のいずれか一項に記載の電子回路の形成方法。

[請求項17]

前記層（C）又は層（C'）の被着量を、 $100\mu\text{g}/\text{dm}^2\sim 30$

0.0 $\mu\text{g}/\text{dm}^2$ に調節することを特徴とする請求項11~16のいずれか一項に記載の電子回路の形成方法。

[請求項18] 銅又は銅合金の層(A)層を、酸洗処理、ソフトエッチング又は表面を荒らす処理の一以上で処理することを特徴とする請求項11~17のいずれか一項に記載の電子回路の形成方法。

[請求項19] 銅又は銅合金の層(A)層を、酸洗処理、ソフトエッチング又は表面を荒らす処理の一以上の処理により減厚することを特徴とする請求項11~18のいずれか一項に記載の電子回路の形成方法。

[請求項20] 前記耐熱層及び/又は防錆層を、酸洗処理又はソフトエッチングにより除去する工程を含むことを特徴とする請求項11~19のいずれか一項に記載の電子回路の形成方法。

[請求項21] 前記銅又は銅合金の層(D)を0.05 μm 以上、0.8 μm 以下の厚さに形成することを特徴とする請求項11~20のいずれか一項に記載の電子回路の形成方法。

[請求項22] 前記銅又は銅合金の層(D)が0.1 μm 以上、0.5 μm 以下の厚さに形成することを特徴とする請求項11~21のいずれか一項に記載の電子回路の形成方法。

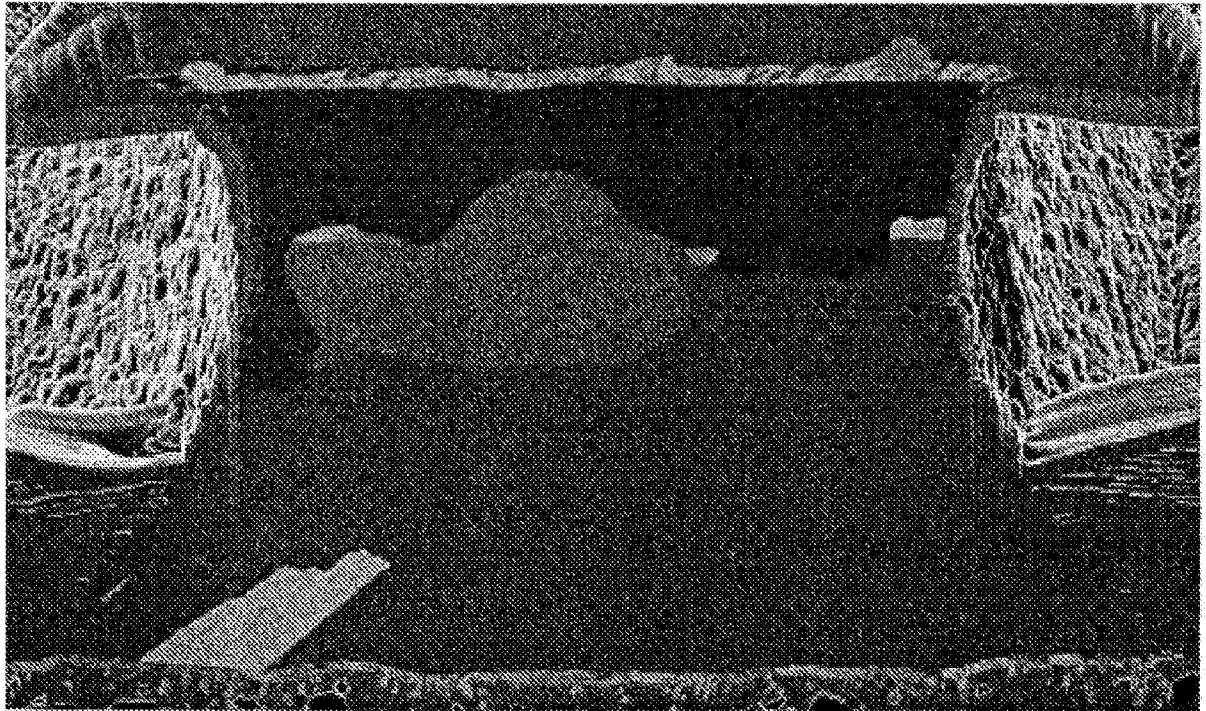
[請求項23] 前記銅又は銅合金の層(D)上に、又は前記耐熱層及び/又はクロメート若しくは有機防錆層上に、錫、ニッケル、金若しくはこれらを基とする合金又は半田めっき層を形成することを特徴とする請求項11~22のいずれか一項に記載の電子回路の形成方法。

[請求項24] 樹脂基板の片面または両面に形成された銅又は銅合金の層(A)、該(A)層上の一部または全面に形成された銅又は銅合金のめっき層(B)、前記(B)層上の一部又は全面に形成された銅エッチング液に対して銅よりもエッチング速度が遅いめっき層(C)、さらに該層(C)上に形成した0.05 μm 以上、1 μm 未満の銅又は銅合金のめっき層(D)から構成されることを特徴とする電子回路形成用銅張積層板。

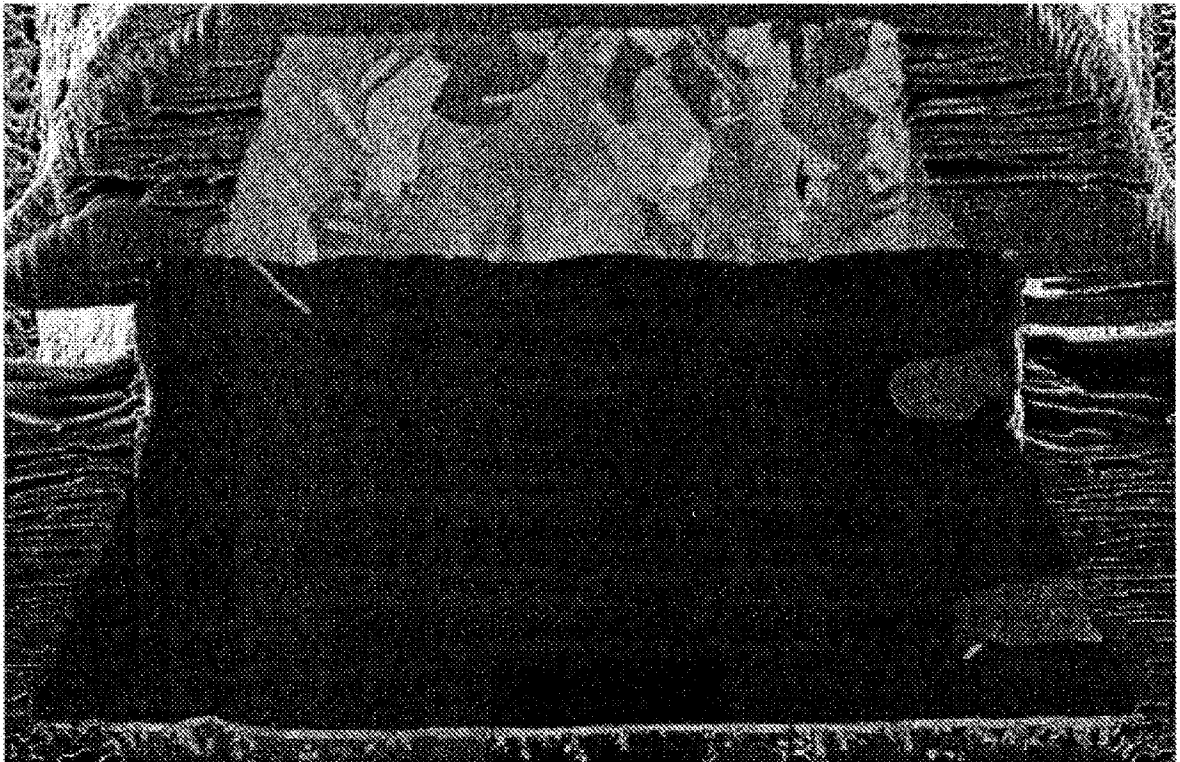
- [請求項25] 樹脂基板の片面または両面に形成された銅又は銅合金の層（A）、該（A）層上の一部又は全面に形成された銅エッチング液に対して銅よりもエッチング速度が遅いめっき層（C）、さらに該層（C）上に形成した $0.05\mu\text{m}$ 以上、 $1\mu\text{m}$ 未満の銅又は銅合金のめっき層（D）から構成されることを特徴とする電子回路形成用銅張積層板。
- [請求項26] 前記銅エッチング液に対して銅よりもエッチング速度が遅い層（C）が、ニッケル、コバルト、若しくはニッケル合金であることを特徴とする請求項24又は25に記載の電子回路形成用銅張積層板。
- [請求項27] 前記層（C）の被着量が、 $100\mu\text{g}/\text{dm}^2\sim 3000\mu\text{g}/\text{dm}^2$ であることを特徴とする請求項24～26のいずれか一項に記載の電子回路形成用銅張積層板。
- [請求項28] 銅又は銅合金の層（A）層の樹脂に接する面の逆側の面が、酸洗処理、ソフトエッチング又は表面を荒らす処理の一以上で処理された面であることを特徴とする請求項24～27のいずれか一項に記載の電子回路形成用銅張積層板。
- [請求項29] 銅又は銅合金の層（A）層の樹脂に接する面の逆側の面が、酸洗処理、ソフトエッチング又は表面を荒らす処理の一以上の処理により減厚された面であることを特徴とする請求項24～28のいずれか一項に記載の電子回路形成用銅張積層板。
- [請求項30] 前記銅又は銅合金の層（D）が $0.05\mu\text{m}$ 以上、 $0.8\mu\text{m}$ 以下の銅又は銅合金の層であることを特徴とする請求項24～29のいずれか一項に記載の電子回路形成用銅張積層板。
- [請求項31] 前記銅又は銅合金の層（D）が $0.1\mu\text{m}$ 以上、 $0.5\mu\text{m}$ 以下の銅又は銅合金の層であることを特徴とする請求項24～30のいずれか一項に記載の電子回路形成用銅張積層板。
- [請求項32] 前記銅又は銅合金の層（D）上に、さらに耐熱層及び／又はクロメート若しくは有機防錆層を有することを特徴とする請求項24～31のいずれか一項に記載の電子回路形成用銅張積層板。

- [請求項33] 前記銅又は銅合金の層（D）上又は前記耐熱層及び／又はクロメート若しくは有機防錆層上に、錫、ニッケル、金若しくはこれらを基とする合金若しくは半田めっき層を備えることを特徴とする請求項24～32のいずれか一項に記載の電子回路形成用銅張積層板。
- [請求項34] 樹脂基板の片面または両面に銅又は銅合金の層（A）を形成して銅張積層板を作製し、この銅張積層板にスルーホールを形成し、さらに前記（A）層上の一部又は全面及びスルーホール内に、銅又は銅合金の層（B）からなるめっき層を形成することを特徴とする請求項24～33のいずれか一項に記載の電子回路形成用銅張積層板。
- [請求項35] スルーホール形成前の樹脂基板の片面または両面に銅又は銅合金の層（A）および、その後に形成される銅又は銅合金の層（B）からなるめっき層（スルーホールめっき層）の少なくとも一方を、酸洗又は／及びソフトエッチングにより減厚処理されていることを特徴とする請求項34に記載の電子回路形成用銅張積層板。

[図1]



[図2]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/050143

A. CLASSIFICATION OF SUBJECT MATTER

H05K1/09(2006.01)i, B32B15/08(2006.01)i, C23C18/52(2006.01)i, C23C28/02(2006.01)i, C25D5/10(2006.01)i, C25D7/00(2006.01)i, H05K3/06(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K1/09, B32B15/08, C23C18/52, C23C28/02, C25D5/10, C25D7/00, H05K3/06

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 6-81172 A (Hitachi Cable, Ltd.), 22 March 1994 (22.03.1994), entire text; all drawings (Family: none)	1-35
A	JP 6-120631 A (Mitsubishi Materials Corp.), 28 April 1994 (28.04.1994), entire text; all drawings (Family: none)	1-35
A	JP 3-240290 A (Fujikura Electric Wire Corp.), 25 October 1991 (25.10.1991), entire text; all drawings (Family: none)	1-35

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
07 February, 2011 (07.02.11)

Date of mailing of the international search report
22 February, 2011 (22.02.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/050143

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-133670 A (Kyocera Corp.), 09 May 2003 (09.05.2003), paragraph [0007] (Family: none)	1-35
A	JP 11-354922 A (Toagosei Co., Ltd.), 24 December 1999 (24.12.1999), claim 1 (Family: none)	5, 18, 28
A	JP 2009-117706 A (Hitachi Cable, Ltd.), 28 May 2009 (28.05.2009), paragraph [0020] (Family: none)	5, 18, 28
A	JP 2009-164488 A (Hitachi Cable, Ltd.), 23 July 2009 (23.07.2009), paragraph [0006] (Family: none)	9, 15, 32
A	JP 2009-149928 A (Hitachi Cable, Ltd.), 09 July 2009 (09.07.2009), paragraph [0024] (Family: none)	9, 15, 32

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H05K1/09(2006.01)i, B32B15/08(2006.01)i, C23C18/52(2006.01)i, C23C28/02(2006.01)i, C25D5/10(2006.01)i, C25D7/00(2006.01)i, H05K3/06(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H05K1/09, B32B15/08, C23C18/52, C23C28/02, C25D5/10, C25D7/00, H05K3/06

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2011年
日本国実用新案登録公報	1996-2011年
日本国登録実用新案公報	1994-2011年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 6-81172 A (日立電線株式会社) 1994.03.22, 全文、全図 (ファミリーなし)	1-35
A	JP 6-120631 A (三菱マテリアル株式会社) 1994.04.28, 全文、全図 (ファミリーなし)	1-35
A	JP 3-240290 A (藤倉電線株式会社) 1991.10.25, 全文、全図 (ファミリーなし)	1-35

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的な技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

07.02.2011

国際調査報告の発送日

22.02.2011

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

吉澤 秀明

電話番号 03-3581-1101 内線 3391

3S

9437

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2003-133670 A (京セラ株式会社) 2003.05.09, 段落【0007】 (ファミリーなし)	1-35
A	JP 11-354922 A (東亜合成株式会社) 1999.12.24, 【請求項1】 (フ ァミリーなし)	5, 18, 28
A	JP 2009-117706 A (日立電線株式会社) 2009.05.28, 段落【002 0】 (ファミリーなし)	5, 18, 28
A	JP 2009-164488 A (日立電線株式会社) 2009.07.23, 段落【000 6】 (ファミリーなし)	9, 15, 32
A	JP 2009-149928 A (日立電線株式会社) 2009.07.09, 段落【002 4】 (ファミリーなし)	9, 15, 32