

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第2区分
 【発行日】平成18年9月21日(2006.9.21)

【公開番号】特開2005-72236(P2005-72236A)
 【公開日】平成17年3月17日(2005.3.17)
 【年通号数】公開・登録公報2005-011
 【出願番号】特願2003-299750(P2003-299750)

【国際特許分類】

H 01 L 27/146 (2006.01)

【F I】

H 01 L 27/14 A

【手続補正書】

【提出日】平成18年8月7日(2006.8.7)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板と、フォトダイオードと、前記フォトダイオードの電荷を転送するトランジスタとを有する半導体装置であって、

前記基板の主面上に形成された前記トランジスタのゲート電極と、

前記フォトダイオードの一の電極、かつ、前記トランジスタの一の電極として機能する、前記基板の主面内に形成された第1導電型の拡散領域と、

前記拡散領域の上部の前記基板の主面内に形成された第2導電型の表面シールド領域と、

を備え、

前記拡散領域は、

第1不純物の注入により形成された第1拡散層と、

前記第1不純物よりも質量数の小さい第2不純物の注入により、前記第1拡散層よりも浅く、かつ、前記基板の深さ方向において前記ゲート電極と一部が重なるように形成された第2拡散層と、

を備えることを特徴とする半導体装置。

【請求項2】

基板と、フォトダイオードと、前記フォトダイオードの電荷を転送するトランジスタとを有する半導体装置であって、

前記基板の主面上に形成された前記トランジスタのゲート電極と、

前記フォトダイオードの一の電極、かつ、前記トランジスタの一の電極として機能する、前記基板の主面内に形成された第1導電型の拡散領域と、

前記拡散領域の上部の前記基板の主面内に形成された第2導電型の表面シールド領域と、

を備え、

前記拡散領域は、

第1不純物の注入により形成された第1拡散層と、

前記第1不純物よりも質量数の大きい第2不純物の注入により、前記第1拡散層よりも浅く、かつ、前記基板の深さ方向において前記ゲート電極と一部が重なるように形成された第2拡散層と、

を備えることを特徴とする半導体装置。

【請求項 3】

請求項 1 または 2 に記載の半導体装置において、
前記表面シールド領域は、前記ゲート電極から離間していることを特徴とする半導体装置。

【請求項 4】

基板と、フォトダイオードと、前記フォトダイオードの電荷を転送するトランジスタと
を有する半導体装置であって、

前記基板の主面上に形成され、前記フォトダイオード側にサイドウォールが配置された
前記トランジスタのゲート電極と、

前記フォトダイオードの一の電極、かつ、前記トランジスタの一の電極として機能する
、前記基板の主面内に形成された第 1 導電型の拡散領域と、

前記拡散領域の上部の前記基板の主面内に、前記ゲート電極から離間して形成された第
2 導電型の表面シールド領域と、

を備え、

前記表面シールド領域の前記ゲート電極側の端部は、前記サイドウォールの下部に位置
することを特徴とする半導体装置。

【請求項 5】

基板と、フォトダイオードと、前記フォトダイオードの電荷を転送するトランジスタと
を有する半導体装置の製造方法であって、

(a) 前記基板の主面上に、前記トランジスタのゲート電極を形成する工程と、

(b) 前記基板の主面内に、前記フォトダイオードの一の電極、かつ、前記トランジス
タの一の電極として機能する、第 1 導電型の拡散領域を形成する工程と、

(c) 前記工程 (b) において生じた前記基板の結晶欠陥を、熱処理によって回復する
工程と、

(d) 前記拡散領域の上部の前記基板の主面内に、第 2 導電型の表面シールド領域を形
成する工程と、

を備え、

前記工程 (b) は、

(b - 1) 第 1 不純物を注入して、第 1 拡散層を形成する工程と、

(b - 2) 第 2 不純物を注入して、前記第 1 拡散層よりも浅く、かつ、前記基板の深
さ方向において前記ゲート電極と一部が重なるように第 2 拡散層を形成する工程と、
を備えることを特徴とする半導体装置の製造方法。

【請求項 6】

請求項 5 に記載の半導体装置の製造方法において、

前記第 2 不純物は、前記第 1 不純物よりも質量数が小さいことを特徴とする半導体装置
の製造方法。

【請求項 7】

請求項 5 に記載の半導体装置の製造方法において、

前記第 2 不純物は、前記第 1 不純物よりも質量数が大きいことを特徴とする半導体装置
の製造方法。

【請求項 8】

請求項 7 に記載の半導体装置の製造方法において、

前記工程 (b) は、

前記工程 (b - 2)、前記工程 (b - 1) の順に実行されることを特徴とする半導体
装置の製造方法。

【請求項 9】

基板と、フォトダイオードと、前記フォトダイオードの電荷を転送するトランジスタと
を有する半導体装置の製造方法であって、

(a) 前記基板の主面上に、前記トランジスタのゲート電極を形成する工程と、

(b) 前記基板の主面内に、前記フォトダイオードの一の電極、かつ、前記トランジスタの一の電極として機能する、第1導電型の拡散領域を形成する工程と、

(c) 前記フォトダイオードの形成予定領域上の膜厚が所定の第1膜厚となるように、前記基板の主面上の全面に第1絶縁膜を堆積する工程と、

(d) 前記第1絶縁膜の前記第1膜厚を突き抜けるには十分で、前記ゲート電極のサイドに堆積した前記第1絶縁膜の第2膜厚を突き抜けるには不十分なエネルギーで不純物を注入して、前記拡散領域の上部の前記基板の主面内に第2導電型の表面シールド領域を形成する工程と、

を備えることを特徴とする半導体装置の製造方法。

【請求項10】

請求項9に記載の半導体装置の製造方法において、

(e) 前記工程(d)の後に、前記第1絶縁膜に対してエッチングを行い、前記ゲート電極にサイドウォールを形成する工程、

をさらに備えることを特徴とする半導体装置の製造方法。

【請求項11】

請求項9に記載の半導体装置の製造方法において、

(e) 前記工程(d)の後に、前記第1絶縁膜上の全面に、第2絶縁膜をさらに堆積する工程と、

(f) 前記第1および第2絶縁膜の双方に対してエッチングを行い、前記ゲート電極にサイドウォールを形成する工程と、

をさらに備えることを特徴とする半導体装置の製造方法。

【請求項12】

基板と、フォトダイオードと、前記フォトダイオードの電荷を転送するトランジスタとを有する半導体装置の製造方法であって、

(a) 前記基板の主面上に、前記トランジスタのゲート電極を形成する工程と、

(b) 前記基板の主面内に、前記フォトダイオードの一の電極、かつ、前記トランジスタの一の電極として機能する、第1導電型の拡散領域を形成する工程と、

(c) 前記基板の主面上の全面に絶縁膜を堆積する工程と、

(d) 前記フォトダイオードの形成予定領域上の膜厚が所定の第1膜厚となるまで、前記絶縁膜に対してエッチングを行う工程と、

(e) 前記絶縁膜の前記第1膜厚を突き抜けるには十分で、前記ゲート電極のサイドに堆積した前記絶縁膜の第2膜厚を突き抜けるには不十分なエネルギーで不純物を注入して、前記拡散領域の上部の前記基板の主面内に第2導電型の表面シールド領域を形成する工程と、

を備えることを特徴とする半導体装置の製造方法。

【請求項13】

基板と、フォトダイオードと、前記フォトダイオードの電荷を転送するトランジスタとを有する半導体装置の製造方法であって、

(a) 前記基板の主面上に、前記トランジスタのゲート電極を形成する工程と、

(b) 前記基板の主面内に、前記フォトダイオードの一の電極、かつ、前記トランジスタの一の電極として機能する、第1導電型の拡散領域を形成する工程と、

(c) 前記基板の主面上の全面に第1絶縁膜を堆積する工程と、

(d) 前記第1絶縁膜上の全面に、前記第1絶縁膜と阻止能が相違する第2絶縁膜をさらに堆積する工程と、

(f) 前記第1および第2絶縁膜の双方に対してエッチングを行い、前記ゲート電極の前記フォトダイオードの形成予定領域側に、前記第1および第2絶縁膜を構成要素として含むサイドウォールを形成する工程と、

(g) 前記サイドウォールを注入マスクの一部として用いて不純物を注入して、前記拡散領域の上部の前記基板の主面内に第2導電型の表面シールド領域を形成する工程と、
を備えることを特徴とする半導体装置の製造方法。

【請求項 1 4】

基板と、フォトダイオードと、前記フォトダイオードの電荷を転送するトランジスタと有する半導体装置の製造方法であって、

(a) 前記基板の主面上に、前記トランジスタのゲート電極を形成する工程と、
(b) 前記基板の主面内に、前記フォトダイオードの一の電極、かつ、前記トランジスタの一の電極として機能する、第1導電型の拡散領域を形成する工程と、

(c) 前記基板の主面上の全面に第1絶縁膜を堆積する工程と、
(d) 前記第1絶縁膜上の全面に、前記第1絶縁膜と阻止能が相違する第2絶縁膜をさらに堆積する工程と、

(f) 前記フォトダイオードの形成予定領域上の前記第1絶縁膜の膜厚が所定の第1膜厚となるまで、前記第1および第2絶縁膜の双方に対してエッティングを行い、前記ゲート電極の前記フォトダイオードの形成予定領域側に、前記第1および第2絶縁膜を構成要素として含むサイドウォールを形成する工程と、

(g) 前記第1絶縁膜の前記第1膜厚を突き抜けるには十分で、前記サイドウォールの第2膜厚を突き抜けるには不十分なエネルギーで不純物を注入して、前記拡散領域の上部の前記基板の主面内に第2導電型の表面シールド領域を形成する工程と、
を備えることを特徴とする半導体装置の製造方法。

【請求項 1 5】

請求項14に記載の半導体装置の製造方法において、

前記工程(f)においては、前記第1絶縁膜よりも前記第2絶縁膜のほうがエッティングレートが高いことを特徴とする半導体装置の製造方法。

【請求項 1 6】

基板と、フォトダイオードと、前記フォトダイオードの電荷を転送するトランジスタと有する半導体装置であって、

前記基板の主面上に形成された前記トランジスタのゲート電極と、
前記フォトダイオードの一の電極、かつ、前記トランジスタの一の電極として機能する、
前記基板の主面内に形成された第1導電型の拡散領域と、
前記拡散領域の上部の前記基板の主面内に形成された第2導電型の表面シールド領域と、

を備え、

前記拡散領域は、

第1不純物の注入により形成された第1拡散層と、

前記第1不純物よりも質量数の小さい第2不純物の注入により、前記第1拡散層よりも浅く、かつ、平面視において前記ゲート電極と一部が重なるように形成された第2拡散層と、

を備えることを特徴とする半導体装置。

【請求項 1 7】

基板と、フォトダイオードと、前記フォトダイオードの電荷を転送するトランジスタと有する半導体装置であって、

前記基板の主面上に形成された前記トランジスタのゲート電極と、
前記フォトダイオードの一の電極、かつ、前記トランジスタの一の電極として機能する、
前記基板の主面内に形成された第1導電型の拡散領域と、
前記拡散領域の上部の前記基板の主面内に形成された第2導電型の表面シールド領域と、

を備え、

前記拡散領域は、

第1不純物の注入により形成された第1拡散層と、

前記第1不純物よりも質量数の大きい第2不純物の注入により、前記第1拡散層よりも浅く、かつ、平面視において前記ゲート電極と一部が重なるように形成された第2拡散層と、

を備えることを特徴とする半導体装置。

【請求項 1 8】

基板と、フォトダイオードと、前記フォトダイオードの電荷を転送するトランジスタとを有する半導体装置の製造方法であって、

(a) 前記基板の主面上に、前記トランジスタのゲート電極を形成する工程と、
(b) 前記基板の主面内に、前記フォトダイオードの一の電極、かつ、前記トランジスタの一の電極として機能する、第 1 導電型の拡散領域を形成する工程と、
(c) 前記工程 (b) において生じた前記基板の結晶欠陥を、熱処理によって回復する工程と、

(d) 前記拡散領域の上部の前記基板の主面内に、第 2 導電型の表面シールド領域を形成する工程と、

を備え、

前記工程 (b) は、

(b - 1) 第 1 不純物を注入して、第 1 拡散層を形成する工程と、
(b - 2) 第 2 不純物を注入して、前記第 1 拡散層よりも浅く、かつ、平面視において前記ゲート電極と一部が重なるように第 2 拡散層を形成する工程と、
を備えることを特徴とする半導体装置の製造方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 3

【補正方法】変更

【補正の内容】

【0 0 1 3】

また、請求項 1 4 の発明は、基板と、フォトダイオードと、前記フォトダイオードの電荷を転送するトランジスタとを有する半導体装置の製造方法であって、(a) 前記基板の主面上に、前記トランジスタのゲート電極を形成する工程と、(b) 前記基板の主面内に、前記フォトダイオードの一の電極、かつ、前記トランジスタの一の電極として機能する、第 1 導電型の拡散領域を形成する工程と、(c) 前記基板の主面上の全面に第 1 絶縁膜を堆積する工程と、(d) 前記第 1 絶縁膜上の全面に、前記第 1 絶縁膜と阻止能が相違する第 2 絶縁膜をさらに堆積する工程と、(f) 前記フォトダイオードの形成予定領域上の前記第 1 絶縁膜の膜厚が所定の第 1 膜厚となるまで、前記第 1 および第 2 絶縁膜の双方に對してエッチングを行い、前記ゲート電極の前記フォトダイオードの形成予定領域側に、前記第 1 および第 2 絶縁膜を構成要素として含むサイドウォールを形成する工程と、(g) 前記第 1 絶縁膜の前記第 1 膜厚を突き抜けるには十分で、前記サイドウォールの第 2 膜厚を突き抜けるには不十分なエネルギーで不純物を注入して、前記拡散領域の上部の前記基板の主面内に第 2 導電型の表面シールド領域を形成する工程と、を備えている。

また、請求項 1 6 の発明は、基板と、フォトダイオードと、前記フォトダイオードの電荷を転送するトランジスタとを有する半導体装置であって、前記基板の主面上に形成された前記トランジスタのゲート電極と、前記フォトダイオードの一の電極、かつ、前記トランジスタの一の電極として機能する、前記基板の主面内に形成された第 1 導電型の拡散領域と、前記拡散領域の上部の前記基板の主面内に形成された第 2 導電型の表面シールド領域と、を備え、前記拡散領域は、第 1 不純物の注入により形成された第 1 拡散層と、前記第 1 不純物よりも質量数の小さい第 2 不純物の注入により、前記第 1 拡散層よりも浅く、かつ、平面視において前記ゲート電極と一部が重なるように形成された第 2 拡散層と、を備えている。

また、請求項 1 7 の発明は、基板と、フォトダイオードと、前記フォトダイオードの電荷を転送するトランジスタとを有する半導体装置であって、前記基板の主面上に形成された前記トランジスタのゲート電極と、前記フォトダイオードの一の電極、かつ、前記トランジスタの一の電極として機能する、前記基板の主面内に形成された第 1 導電型の拡散領域と、前記拡散領域の上部の前記基板の主面内に形成された第 2 導電型の表面シールド領

域と、を備え、前記拡散領域は、第1不純物の注入により形成された第1拡散層と、前記第1不純物よりも質量数の大きい第2不純物の注入により、前記第1拡散層よりも浅く、かつ、平面視において前記ゲート電極と一部が重なるように形成された第2拡散層と、を備えている。

また、請求項18の発明は、基板と、フォトダイオードと、前記フォトダイオードの電荷を転送するトランジスタとを有する半導体装置の製造方法であって、(a)前記基板の主面上に、前記トランジスタのゲート電極を形成する工程と、(b)前記基板の主面内に、前記フォトダイオードの一の電極、かつ、前記トランジスタの一の電極として機能する、第1導電型の拡散領域を形成する工程と、(c)前記工程(b)において生じた前記基板の結晶欠陥を、熱処理によって回復する工程と、(d)前記拡散領域の上部の前記基板の主面内に、第2導電型の表面シールド領域を形成する工程と、を備え、前記工程(b)は、(b-1)第1不純物を注入して、第1拡散層を形成する工程と、(b-2)第2不純物を注入して、前記第1拡散層よりも浅く、かつ、平面視において前記ゲート電極と一部が重なるように第2拡散層を形成する工程と、を備えている。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【0014】

請求項1、2、16および17の発明によれば、比較的深い第1拡散層により、フォトダイオードの電荷の蓄積容量が確保されるとともに、ゲート電極と一部が重なる比較的浅い第2拡散層により、拡散領域からチャネルへの電荷の転送経路幅が確保されるため、電荷の転送効率を向上させることができる。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

また、請求項5および18の発明によれば、比較的深い第1拡散層と、ゲート電極と一部が重なる比較的浅い第2拡散層とを備える半導体装置を製造することができる。これにより、フォトダイオードの電荷の蓄積容量が確保されるとともに、拡散領域からチャネルへの電荷の転送経路幅が確保されるため、電荷の転送効率を向上させることができる。また、熱処理により基板の結晶欠陥を回復させた後に、表面シールド領域を形成するため、表面シールド領域を形成する際の不純物の増速拡散が防止される。したがって、表面シールド領域が広範囲となることが防止され、拡散領域からチャネルへの電荷の転送経路幅を効率的に確保できる。