

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4496600号
(P4496600)

(45) 発行日 平成22年7月7日(2010.7.7)

(24) 登録日 平成22年4月23日(2010.4.23)

(51) Int.Cl.

F I

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

G O 2 F 1/1335 (2006.01)

G O 2 F 1/1335 5 0 0

G O 9 F 9/30 (2006.01)

G O 9 F 9/30 3 3 8

H O 1 L 29/786 (2006.01)

G O 9 F 9/30 3 4 9 C

H O 1 L 29/78 6 1 2 C

請求項の数 11 (全 19 頁) 最終頁に続く

(21) 出願番号 特願2000-122602 (P2000-122602)
 (22) 出願日 平成12年4月24日(2000.4.24)
 (65) 公開番号 特開2001-305581 (P2001-305581A)
 (43) 公開日 平成13年10月31日(2001.10.31)
 審査請求日 平成18年12月4日(2006.12.4)

(73) 特許権者 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100095728
 弁理士 上柳 雅誉
 (74) 代理人 100107261
 弁理士 須澤 修
 (72) 発明者 佐藤 尚
 長野県諏訪市大和3丁目3番5号 セイコ
 ーエプソン株式会社内

審査官 奥田 雄介

最終頁に続く

(54) 【発明の名称】 電気光学装置及びプロジェクタ

(57) 【特許請求の範囲】

【請求項1】

基板上に、

画素電極と、

島状に分断された導電膜からなるゲート電極を備え前記画素電極に電氣的に接続された薄膜トランジスタと、

前記薄膜トランジスタに電氣的に接続されたデータ線と、

前記画素電極と前記薄膜トランジスタとを中継接続する中間導電層と、

前記薄膜トランジスタの上層側で前記データ線に交差して伸びると共に前記ゲート電極に対して層間絶縁膜を介して積層されており且つ前記画素の開口領域を少なくとも部分的に規定する導電性の上層遮光膜と、

前記ゲート電極と同一膜からなると共に前記薄膜トランジスタ及び前記画素電極に電氣的に接続される第1容量電極と、前記第1容量電極に誘電体膜を介して対向配置されると共に前記中間導電層と同一膜からなる第2容量電極とを有する蓄積容量と、を備えており、

前記上層遮光膜は、前記ゲート電極よりも低抵抗な材料で形成され、前記ゲート電極に電氣的に接続されて走査線を兼ねる

ことを特徴とする電気光学装置。

【請求項2】

前記上層遮光膜は、前記データ線に交差してストライプ状に伸びることを特徴とする請

10

20

求項 1 に記載の電気光学装置。

【請求項 3】

前記基板上で、前記薄膜トランジスタの下層側に配置され前記薄膜トランジスタの少なくともチャンネル領域を前記基板側から見て覆う格子状又はストライプ状の導電性の下層遮光膜を備えており、

前記第 1 容量電極は、前記画素電極に電氣的に接続されて画素電極電位とされ、前記第 2 容量電極は前記下層遮光膜に電氣的に接続されて固定電位とされることを特徴とする請求項 1 又は 2 に記載の電気光学装置。

【請求項 4】

前記下層遮光膜は、画像表示領域内から該画像表示領域外に延設されており、該画像表示領域外で定電位線又は定電位源に電氣的に接続されていることを特徴とする請求項 3 に記載の電気光学装置。

10

【請求項 5】

前記下層遮光膜は、前記基板上で平面的に見て前記上層遮光膜の形成領域からはみ出さないことを特徴とする請求項 3 又は 4 に記載の電気光学装置。

【請求項 6】

前記蓄積容量は、平面的に見て前記データ線に重なる領域に形成されていることを特徴とする請求項 1 から 4 のいずれか一項に記載の電気光学装置。

【請求項 7】

前記蓄積容量は、平面的に見て前記データ線が存在せず前記上層遮光膜に重なる領域にも形成されていることを特徴とする請求項 6 に記載の電気光学装置。

20

【請求項 8】

前記蓄積容量は、平面的に見て前記ゲート電極を少なくとも二方から囲む領域に形成されていることを特徴とする請求項 7 に記載の電気光学装置。

【請求項 9】

前記上層遮光膜は、平面的に見て前記データ線に交差して伸びる本線部と、前記データ線に交差する個所から前記データ線に沿って突出した突出部とを含むことを特徴とする請求項 1 から 8 のいずれか一項に記載の電気光学装置。

【請求項 10】

前記突出部は、平面的に見て前記データ線よりも幅広に形成されており、前記データ線と前記薄膜トランジスタとを接続するためのコンタクトホールが開孔された個所を除いて前記データ線が形成された領域を覆うことを特徴とする請求項 9 に記載の電気光学装置。

30

【請求項 11】

請求項 1 から 10 のいずれか一項に記載の電気光学装置を備えたことを特徴とするプロジェクタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、アクティブマトリクス駆動方式の電気光学装置の技術分野に属し、特に画素スイッチング用の薄膜トランジスタ (Thin Film Transistor: 以下適宜、TFT と称す) と各画素の開孔領域を規定する遮光膜とを、基板上の積層構造中に備えた形式の電気光学装置の技術分野に属する。

40

【0002】

【背景技術】

従来、TFT 駆動によるアクティブマトリクス駆動方式の電気光学装置においては、相交差する複数の走査線及び複数のデータ線が、複数の TFT がマトリクス状に配列された画像表示領域内に配線される。そして、走査線がゲート絶縁膜を介して TFT の半導体層に対向する部分が夫々、各 TFT のゲート電極として機能する。ここで一般に TFT のゲート電極の材料としては、トランジスタ特性を得るために、導電性のポリシリコン膜を用いることが必要とされている。従って、走査線の材料についても、ゲート電極として機能す

50

る部分を含むという制約から、同じく導電性のポリシリコン膜を用いるのが一般的である。

【 0 0 0 3 】

このように構成された走査線を介して走査信号が供給されると、T F Tはオン状態とされ、半導体層のソース領域にデータ線を介して供給される画像信号が当該T F Tのソース・ドレイン間を介して画素電極に供給される。そして、データ線を介しての画像信号の供給は、各T F Tを介して画素電極毎に極めて短時間しか行われないので、T F Tを介して供給される画像信号の電圧を、このオン状態とされた時間よりも遥かに長時間に亘って保持するために、各画素電極には（液晶容量等と並列に）蓄積容量が付加されるのが一般的である。このような蓄積容量は、T F Tのドレイン領域を構成する導電性のポリシリコン膜等から延設された容量電極に、誘電体膜を介して対向配置される容量線を備えて構成されている。そして特に、このような容量線は、走査線と同一導電膜（即ち、導電性のポリシリコン膜）から構成され、走査線に平行して横並びに配線されるのが一般的である。

10

【 0 0 0 4 】

他方、この種の電気光学装置では、相隣接する画素電極の間隙を表示光が素通りしてしまうと（所謂光抜けにより）コントラスト比が低下し、画質が低下する。このため、一般に透明なポリシリコン膜等からなる走査線及び容量線に沿った画素電極の間隙を覆うように対向基板にストライプ状の遮光膜を設けたり、データ線に沿った画素電極の間隙を覆うように、当該データ線をA l（アルミニウム）膜等の反射膜から幅広に形成したりする。このように、対向基板上の遮光膜やデータ線を組み合わせることにより各画素の開口領域（即ち、各画素において表示に有効に寄与する光が通過する領域）を規定している。

20

【 0 0 0 5 】

【 発明が解決しようとする課題 】

この種の電気光学装置においては、表示画像の高品位化という一般的な要請が強く、このためには、画素ピッチを微細化しつつ、画素開口率化を高める（即ち、各画素において、表示光が透過しない各画素における非開口領域に対して、表示光が透過する開口領域を広げる）ことが重要となる。

【 0 0 0 6 】

しかしながら、画像表示領域内において走査線と容量線とが横並びに配線された前述の背景技術によれば、このように微細ピッチな画素の高開口率化に伴い走査線や容量線を配線可能な各画素の非開口領域は狭くなる。このため、画素ピッチの微細化が進む程、走査線や容量線の幅を狭めざるを得ず、走査線に十分な導電性を与えることや、十分な大きさの蓄積容量を作り込むことが根本的に困難になるという問題点がある。特に、ゲート電極を低抵抗の金属膜から形成することが技術的に極めて困難であることから、ゲート電極を含んでなる走査線は、例えばデータ線を構成する金属膜と比べると遥かに抵抗の高い導電性のポリシリコン膜から形成せねばならないため、走査線に十分な導電性を与えることは實際上非常に困難となる。そして、このように走査線に十分な導電性が得られなかったり十分な蓄積容量が得られなかったりすると、最終的には、表示画像中におけるクロストークやゴーストが増大して画質劣化するという問題点が生じる。

30

【 0 0 0 7 】

他方、前述のように対向基板上の遮光膜やデータ線を組み合わせることにより各画素の開口領域を規定する技術によれば、斜めの入射光に対する遮光や特にプロジェクタ用途の如く強力な入射光に対する遮光を十分に行うことは困難である。即ち、この技術によれば、斜めの入射光に対する遮光や、裏面反射光や当該電気光学装置をライトバルブとして複板式のプロジェクタに組み合わせて使用する場合に合成光学系を突き抜けてくる光などの戻り光に対する遮光は十分でなく、更にこのような斜めの入射光や戻り光により内面反射光や多重反射光が発生するのを阻止することも困難である。従って、このような斜めの入射光、戻り光、内面反射光や多重反射光により、コントラスト比が低下するという問題点がある。加えて、このような斜めの入射光、戻り光、内面反射光や多重反射光が、画素スイッチング用のT F Tのチャネル領域に侵入すると、光電効果によりT F Tのトランジスタ

40

50

特性の劣化（光リーク）が生じて、最終的に画質劣化を引き起こすという問題点もある。

【0008】

本発明は上述の問題点に鑑みなされたものであり、画素開口率を高めつつ走査線の低抵抗化と蓄積容量の増大とを同時に図ることができると共に表示に寄与しない斜めの入射光や戻り光に対する遮光性能を向上でき、クロストークやゴーストが低減されると共にコントラスト比が向上されており、高品位の画像表示が可能な電気光学装置を提供することを課題とする。

【0009】

【課題を解決するための手段】

上記課題を解決するために、本発明の電気光学装置は、基板上に、画素電極と、画素毎に、島状に分断された導電膜からなるゲート電極を備え且つ該画素電極に接続されており薄膜トランジスタと、該薄膜トランジスタに接続されたデータ線と、前記薄膜トランジスタの上層側で前記データ線に交差して伸びると共に前記ゲート電極に対して層間絶縁膜を介して積層されており且つ各画素の開口領域を少なくとも部分的に規定する導電性の上層遮光膜とを備えており、前記上層遮光膜は、前記ゲート電極に接続されて走査線を兼ねることを特徴とする。

【0010】

本発明の電気光学装置によれば、前述した背景技術のように薄膜トランジスタのゲート電極がデータ線に交差して伸びる走査線の一部からなるのではなく、薄膜トランジスタは、画素毎に島状に分断された導電膜からなるゲート電極を備える。そして、このゲート電極は、データ線に交差して伸びるように形成されており走査線を兼ねる導電性の上層遮光膜に接続される。ここで前述のようにゲート電極自体を低抵抗な金属膜から形成することは技術的に大変困難であり且つゲート電極を含む導電性のポリシリコン膜からなる走査線では材質からして低抵抗化を図ることが大変困難であるが、本発明のようにゲート電極と走査線とを層間絶縁膜を介して積層された二層（別層）で形成することにより、ゲート電極自体をポリシリコン膜から構成することと同時に走査線については低抵抗な金属膜から構成することが可能となる。従って、ゲート電極を導電性のポリシリコン膜から形成することでトランジスタ特性を実現しつつ、走査線自体の材質変更に基づく低抵抗化により、最終的にフリッカやクロストークの低減された高品位の画像表示が可能となる。

【0011】

更に本発明の電気光学装置によれば、ゲート電極は、島状の導電膜からなるので、ゲート電極の形成されていない各画素の非開口領域を利用して、当該ゲート電極と同一膜を一方の容量電極として蓄積容量を構成することが可能となる。即ち、前述した背景技術の如く容量線を走査線に横並びに配線する必要は無く済み、各画素の非開口領域を広げなくても蓄積容量を作りこむために十分な領域を確保できる。加えて、このようなゲート電極の形成されていない領域を利用して、薄膜トランジスタと画素電極とを接続するためのコンタクトホールを開孔することも可能となる。

【0012】

これらに加えて、走査線を兼ねる上層遮光膜により、データ線に交差する方向についての各画素の開口領域を規定できる。特にプロジェクタ用途のように強力な入射光を扱う場合でも、例えば対向基板上に設けられた遮光膜で遮光を行う場合と比較して、薄膜トランジスタに近接配置可能な上層遮光膜により、斜めの入射光やこれに基づく内面反射光或いは多重反射光に対する遮光性能を効率的に高めることが可能となる。尚、データ線に交差する方向については、このように走査線を兼ねる上層遮光膜により各画素の非開口領域を規定できるが、データ線に沿った方向についての各画素の非開口領域についてはデータ線自身をA1膜等の遮光性の導電膜から幅広に形成することにより規定可能である。このように、相交差する上層遮光膜とデータ線とにより、格子状の非開口領域を規定でき、画素電極から外れた領域における光抜けによるコントラスト比の低下を防止でき、更に薄膜トランジスタのチャネル領域への光入射によるトランジスタ特性の劣化に基づくフリッカやクロストーク或いはゴーストの発生を低減できる。

10

20

30

40

50

【0013】

以上の結果、本発明の電気光学装置により、画素開口率を高めつつ走査線の低抵抗化と蓄積容量の増大とを同時に図ることができ、しかも遮光性能を向上でき、最終的に、クロストークやゴーストが低減され且つコントラスト比が向上された高品位の画像表示が可能となる。

【0014】

尚、以上の如く走査線を兼ねる上層遮光膜は、ゲート電極とデータ線との間に積層されてもよいし、データ線と画素電極との間に積層されてもよい。

【0015】

本発明の電気光学装置の一の態様では、前記上層遮光膜は、前記データ線に交差してストライプ状に伸びる。

10

【0016】

この態様によれば、ストライプ状に伸びる上層遮光膜を夫々、従来におけるストライプ状に伸びる各走査線と同様に機能させることができる。

【0017】

本発明の電気光学装置の他の態様では、前記ゲート電極を構成する導電膜と同一膜からなる第1容量電極を含む蓄積容量を更に備える。

【0018】

この態様によれば、蓄積容量は、ゲート電極の形成されていない各画素の非開口領域に、ゲート電極と同一膜からなる第1容量電極を含んで構成される。従って、平面的に見てデータ線の形成領域や、特に伝統的には走査線を配線するための領域であった非開口領域を利用して、蓄積容量を増大できる。そして、ゲート電極形成時におけるパターンニングに変更を加えるだけで第1容量電極を形成できるので実用上便利である。

20

【0019】

この蓄積容量を備えた態様では、前記画素電極と前記薄膜トランジスタとを中継接続する中間導電層を更に備えており、前記蓄積容量は、前記中間導電層と同一膜からなる第2容量電極を含んでもよい。

【0020】

このように構成すれば、蓄積容量は、ゲート電極の形成されていない各画素の非開口領域に、ゲート電極と同一膜からなる第1容量電極と中間導電層と同一膜からなる第2容量電極とを含んで構成される。従って、平面的に見てデータ線の形成領域や、特に伝統的には走査線を配線するための領域であった非開口領域を利用して、蓄積容量を増大できる。更に、このような中間導電層は、画素電極と薄膜トランジスタとの層間距離が長い場合一つのコンタクトホールで両者を接続する技術的困難性を回避し、比較的小径の二つの直列なコンタクトホールで両者を接続することを可能ならしめ、両者を接続するために必要な平面領域を低減でき且つ装置信頼性を高めることができる。そして、中間導電層形成時におけるパターンニングに変更を加えるだけで第2容量電極を形成できるので実用上便利である。

30

【0021】

尚、この場合、上層遮光膜は、中間導電層とデータ線との間に積層されてもよいし、薄膜トランジスタと中間導電層との間に積層されてもよいし、データ線と画素電極との間に積層されてもよい。

40

この場合には更に、前記基板上で、前記薄膜トランジスタの下層側に配置され前記薄膜トランジスタの少なくともチャンネル領域を前記基板側から見て覆う格子状又はストライプ状の導電性の下層遮光膜を更に備えており、前記第1容量電極は、前記画素電極に接続されて画素電極電位とされ、前記第2容量電極は前記下層遮光膜に接続されて固定電位とされてもよい。

【0022】

このように構成すれば、下層遮光膜が薄膜トランジスタの少なくともチャンネル領域を基板側から見て覆うので、薄膜トランジスタの下層側からの戻り光（即ち、裏面反射光や当該

50

電気光学装置をライトバルブとして複板式のプロジェクタに組み合わせて使用する場合に合成光学系を突き抜けてくる光など)に対してチャネル領域を遮光でき、戻り光による薄膜トランジスタの特性劣化を低減できる。しかも、この下層遮光膜は導電性であり、第2容量電極がこの下層遮光膜に接続されて、固定電位とされる。他方で第1容量電極は、画素電極に接続されて画素電極電位とされる。従って、導電性の下層遮光膜を容量線として利用して、蓄積容量を構築できる。

【0023】

このように下層遮光膜を備えて構成する場合には更に、前記下層遮光膜は、画像表示領域内から該画像表示領域外に延設されており、該画像表示領域外で定電位線又は定電位源に電氣的に接続されていてもよい。

10

【0024】

この態様によれば、画像表示領域内において第2容量電極と接続された下層遮光膜は、画像表示領域外に延設されて固定電位に落とされているので、容量線として良好に機能する。この際特に、画像表示領域外の周辺領域にある周辺回路や駆動回路用の定電位線或いは定電位源を利用して、下層遮光膜を比較的簡単且つ確実に固定電位にできる。

【0025】

このように下層遮光膜を備えて構成する場合には、前記下層遮光膜は、前記基板上で平面的に見て前記上層遮光膜の形成領域からはみ出さないのが好ましい。

【0026】

このように構成すれば、入射光が上層遮光膜の形成領域からはみ出した下層遮光膜の上面で反射することで、当該電気光学装置の内部における内面反射光や多重反射光が発生することを効果的に未然防止できる。

20

【0027】

上述の蓄積容量を備えた態様では、前記蓄積容量は、平面的に見て前記データ線に重なる領域に形成されてもよい。

【0028】

このように構成すれば、各画素の非開口領域のうちデータ線に重なる領域を利用して、蓄積容量を増大できる。

【0029】

この場合には更に、前記蓄積容量は、平面的に見て前記データ線が存在しない前記上層遮光膜に重なる領域にも形成されてもよい。

30

【0030】

このように構成すれば、各画素の非開口領域のうち、データ線に重なる領域に加えて、伝統的には走査線や容量線を配線するための領域であった領域をも利用して、蓄積容量を増大できる。

【0031】

この場合には更に、前記蓄積容量は、平面的に見て前記ゲート電極を少なくとも二方から囲む領域に形成されてもよい。

【0032】

このように構成すれば、平面的に見て島状の導電膜からなるゲート電極を二方から囲む領域に(略くの字状に)形成することで、或いは、三方から囲む領域に(略コの字状に)形成することで、ゲート電極の周囲に広がる非開口領域を効率的に利用して蓄積容量を増大できる。

40

【0033】

本発明の電気光学装置の他の態様では、前記上層遮光膜は、平面的に見て前記データ線に交差して伸びる本線部と、前記データ線に交差する個所から前記データ線に沿って突出した突出部とを含む。

【0034】

この態様によれば、上層遮光膜の本線部により、データ線に交差する方向についての各画素の開口領域を規定でき、更に走査線としての機能を保証できる。他方、上層遮光膜の突

50

出部により、データ線に沿った方向についての各画素の開口領域を部分的に規定できる。そして、この突出部よりも先にあり、当該突出部では規定できないデータ線に沿った方向についての各画素の開口領域については、A1膜等からなるデータ線により部分的に規定すればよい。

【0035】

尚、このような突出部を設けずに上層遮光膜を本線部のみから構成することで、データ線に交差する方向についての各画素の開口領域は当該上層遮光膜により規定し、データ線に沿った方向についての各画素の開口領域については専らデータ線により規定するように構成してもよい。

【0036】

この態様では、前記突出部は、平面的に見て前記データ線よりも幅広に形成されており、前記データ線と前記薄膜トランジスタとを接続するためのコンタクトホールが開孔された個所を除く前記データ線の領域を覆うように構成してもよい。

【0037】

このように構成すれば、データ線に沿った方向についての各画素の開口領域についても上層遮光膜により規定可能である。また、入射光が上層遮光膜の形成領域からはみ出したデータ線の上面で反射したり、戻り光が上層遮光膜の形成領域からはみ出したデータ線の下面で反射することで、当該電気光学装置の内部に発生する内面反射光や多重反射光を効果的に低減できる。尚、平面的に見て上層遮光膜の突出部より先にある領域（即ち、上層遮光膜が形成されていない領域）を利用して、データ線と薄膜トランジスタとの間に上層遮光膜が介在する場合でも、両者間を接続するコンタクトホールを問題なく開孔できる。

【0038】

本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにされる。

【0039】

【発明の実施の形態】

以下、本発明の実施形態を図面に基づいて説明する。以下の各実施形態は、本発明の電気光学装置を液晶装置に適用したものである。

【0040】

（第1実施形態）

本発明の第1実施形態における電気光学装置の構成について、図1から図6を参照して説明する。図1は、電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。図2は、データ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図であり、図3は、遮光膜を抽出して示すTFTアレイ基板の画素の平面図であり、図4は、図2のA-A'断面図であり、図5は、図2のB-B'断面図であり、図6は、図2のC-C'断面図である。尚、図4から図6においては夫々、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0041】

図1において、本実施形態における電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素は、画素電極9aと当該画素電極9aを制御するためのTFT30が形成されており、画像信号が供給されるデータ線6aが当該TFT30のソースに電氣的に接続されている。データ線6aに書き込む画像信号S1、S2、...、Snは、この順に線順次に供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしても良い。また、TFT30のゲート電極3aは、後に詳述するように画素毎に島状の導電膜からなり、図1中、横一列に並ぶ複数のゲート電極3aには、走査線を兼ねる導電性の内蔵遮光膜41が接続されている。即ち、本実施形態では、内蔵遮光膜41は、図1中横方向にストライプ状に形成されており、上層遮光膜の一例を構成している。そして、この走査線としての内蔵遮光膜41に、所定のタイミングで、パルスの走査信号G1、G2、...、Gmを、この順に線順次で印加するように構成されている。画素電極9aは、TFT30のドレインに電氣的に接続されており、スイッチング

10

20

30

40

50

素子である T F T 3 0 を一定期間だけそのスイッチを閉じることにより、データ線 6 a から供給される画像信号 S 1、S 2、...、S n を所定のタイミングで書き込む。画素電極 9 a を介して電気光学物質の一例として液晶に書き込まれた所定レベルの画像信号 S 1、S 2、...、S n は、対向基板（後述する）に形成された対向電極（後述する）との間で一定期間保持される。液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ノーマリーホワイトモードであれば、印加された電圧に応じて入射光の通過光量が低減され、ノーマリーブラックモードであれば、印加された電圧に応じて入射光の通過光量が増大され、全体として電気光学装置からは画像信号に応じたコントラストを持つ光が出射する。ここで、保持された画像信号がリークするのを防ぐために、画素電極 9 a と対向電極との間に形成される液晶容量と並列に蓄積容量 7 0 を付加する。蓄積容量 7 0 は、T F T 3 0 のドレインと、後に詳述するように定電位を供給する容量線としての第 1 遮光膜 1 1 a との間に形成されている。本実施形態では、第 1 遮光膜 1 1 a は、図 1 及び図 3 に示すように縦横方向に格子状に形成されており、容量線を兼ねる下層遮光膜の一例を構成し、画像表示領域外で固定電位に落とされている。

10

【 0 0 4 2 】

図 2 において、電気光学装置の T F T アレイ基板 1 0 上には、マトリクス状に複数の透明な画素電極 9 a が設けられており、画素電極 9 a の縦横の境界に各々沿ってデータ線 6 a 及び走査線としての内蔵遮光膜 4 1（図中太線で示されている）が設けられている。

【 0 0 4 3 】

20

また、半導体層 1 a のうち図中右下がりの斜線領域で示したチャネル領域 1 a' に対向するように、画素毎に島状に形成された導電性のポリシリコン膜からなるゲート電極 3 a が配置されている。各ゲート電極 3 a は、ストライプ状の内蔵遮光膜 4 1 にコンタクトホール B M C N T を介して接続される。このように、内蔵遮光膜 4 1 とデータ線 6 a との交差する個所には夫々、チャネル領域 1 a' にゲート電極 3 a が対向配置された画素スイッチング用 T F T 3 0 が設けられている。

【 0 0 4 4 】

図 3 に示すように、T F T アレイ基板 1 0 上で T F T 3 0 の下側に設けられる第 1 遮光膜 1 1 a は、データ線 6 a 及び内蔵遮光膜 4 1 にほぼ重なるように格子状に形成されており、これらの遮光膜により、各画素の開口領域が規定されている。尚、各画素電極 9 a の縁は、図 2 及び図 3 には図示されていないが、第 1 遮光膜 1 1 a 及び内蔵遮光膜 4 1 からなる格子状の非開口領域の縁に僅かに重なるように平面配置されている。

30

【 0 0 4 5 】

図 3 から図 6 に示すように、第 1 遮光膜 1 1 a は、T F T 3 0 を T F T アレイ基板 1 0 側（図 4 から図 6 中、下側）から覆う部分を含む。第 1 遮光膜 1 1 a は、T F T アレイ基板 1 0 の裏面や投射光学系からの戻り光を遮光し、この光に基づく光励起により T F T 3 0 のオフ時のリーク電流が原因で T F T 3 0 の特性が変化することを有効に防止する。このような第 1 遮光層 1 1 a は、例えば、C V D 又はスパッタリングにより形成した T i（チタン）、C r（クロム）、W（タングステン）、T a（タンタル）、M o（モリブデン）、P b（鉛）等の高融点金属のうちの少なくとも一つを含む、金属単体、合金、金属シリサイド等からなる。またその膜厚は、例えば 5 0 ~ 3 0 0 n m 程度である。特に、複板式のカラー表示用のプロジェクタ等で複数の電気光学装置をプリズム等を介して組み合わせ一つの光学系を構成する場合には、他の電気光学装置からプリズム等を突き抜けて来る投射光部分からなる戻り光は強力であるので、このように T F T 3 0 の下側に第 1 遮光膜 1 1 a を設けることは大変有効である。

40

【 0 0 4 6 】

他方、図 2 から図 6 に示すように、内蔵遮光膜 4 1 は、T F T 3 0 とデータ線 6 a との間に積層されている。内蔵遮光膜 4 1 は、第 1 遮光膜 1 1 a と同様に、膜厚 5 0 ~ 3 0 0 n m 程度の高融点金属を含む、金属単体、合金、金属シリサイド等からなる。或いは、データ線 6 a と同様に、膜厚 5 0 ~ 5 0 0 n m 程度の A l 膜からなる。

50

【 0 0 4 7 】

図 4 に示すように、T F T アレイ基板 1 0 上で、データ線 6 a は、コンタクトホール A C N T を介して例えばポリシリコン膜からなる半導体層 1 a のうち高濃度ソース領域 1 d に電氣的に接続されている。

【 0 0 4 8 】

他方、図 5 に示すように、画素電極 9 a は、中間導電層の一例たるバリア層 3 4 を中継することにより、コンタクトホール I C N T 及びコンタクトホール B C N T を介して半導体層 1 a のうち高濃度ドレイン領域 1 e に電氣的に接続されている。このようにバリア層 3 4 を用いることにより、画素電極 9 a と T F T 3 0 を構成する半導体層 1 a との間の層間距離が例えば 1 0 0 0 n m 程度に長くても、両者間を一つのコンタクトホールで接続する技術的困難性を回避しつつ比較的小径の二つの直列なコンタクトホール I C N T 及び B C N T で両者間を良好に接続でき、画素開口率を高めること可能となる。特にこのようなバリア層 3 4 を用いれば、コンタクトホール開孔時におけるエッチングの突き抜け防止にも役立つ。このようなバリア層 3 4 は、例えば C V D により形成した導電性のポリシリコン膜からなる。或いは、C V D 又はスパッタリングにより形成した T i 、C r 、W 、T a 、M o 、P b 等の高融点金属のうちの少なくとも一つを含む、金属単体、合金、金属シリサイド等からなる。このような高融点金属から構成することにより、バリア層 3 4 を各画素の開口領域の一部を規定する遮光膜として機能させることも可能となる。但し、このようなバリア層 3 4 は、高融点金属以外の A l (アルミニウム)等の金属膜から構成されてもよいし、更に、これらの膜(例えば、ポリシリコン膜と金属膜と)を複数含む多層膜から構成されてもよい。更に透明の導電層単体から構成されてもよい。いずれの場合にも、バリア層 3 4 の膜厚は、例えば 5 0 ~ 4 5 0 n m 程度とされる。

【 0 0 4 9 】

図 6 に示すように、島状のゲート電極 3 a は、走査線を兼ねる内蔵遮光膜 4 1 にコンタクトホール B M C N T を介して接続されている。

【 0 0 5 0 】

図 2 から図 6 に示すように、ゲート電極 3 a と同一膜(即ち、導電性のポリシリコン膜)からなる第 1 容量電極 1 3 と、バリア層 3 4 と同一膜からなる第 2 容量電極 3 3 とが誘電体膜 4 2 を介して対向配置されることにより、平面的に見てデータ線 6 a に重なる領域及びゲート電極 3 a の周囲における上層遮光膜 4 1 に重なる領域に(図 2 参照)、蓄積容量 7 0 が構築されている。

【 0 0 5 1 】

第 1 容量電極 1 3 は、誘電体膜 4 2 が除去されたコンタクトホール B C N T の隣接領域でバリア層 3 4 と面接触しており(図 5 参照)、バリア層 3 4 を中継して画素電極 9 a と接続されて(同時にコンタクトホール B C N T で高濃度ドレイン領域 1 e と接続されて)、画素電極電位とされる。

【 0 0 5 2 】

第 2 容量電極 3 3 は、コンタクトホール S C N T を介して導電性の第 1 遮光膜 1 1 a に接続されている(図 4 参照)。格子状の第 1 遮光膜 1 1 a は、画素電極 9 a が配置された画像表示領域からその周囲に延設され、定電位源と電氣的に接続されて、固定電位とされる。即ち、第 2 容量電極 3 3 は、第 1 遮光膜 1 1 a に接続されて固定電位とされる。このように本実施形態では、第 1 遮光膜 1 1 a が、容量線として機能する。そして、画像表示領域から周辺領域に延設される第 1 遮光膜 1 1 a が接続される定電位源としては、T F T 3 0 を駆動するための走査信号をゲート電極 3 a に供給するための走査線駆動回路(後述する)や画像信号をデータ線 6 a に供給するサンプリング回路を制御するデータ線駆動回路(後述する)に供給される正電源や負電源の定電位源でも良いし、対向基板 2 0 側に供給される定電位でも構わない。

【 0 0 5 3 】

蓄積容量 7 0 の誘電体膜 4 2 は、例えば膜厚 5 ~ 2 0 0 n m 程度の比較的薄い S i N x 、S i O N 、H T O 膜あるいはそれらの積層膜から構成される。蓄積容量 7 0 を増大させる

10

20

30

40

50

観点からは、膜厚の信頼性が十分に得られる限りにおいて、誘電体膜 4 2 は薄い程良い。

【 0 0 5 4 】

図 4 から図 6 に示すように、電気光学装置は、透明な T F T アレイ基板 1 0 と、これに対向配置される透明な対向基板 2 0 とを備えている。T F T アレイ基板 1 0 は、例えば石英基板、ガラス基板、シリコン基板からなり、対向基板 2 0 は、例えばガラス基板や石英基板からなる。T F T アレイ基板 1 0 には、画素電極 9 a が設けられており、その上側には、ラビング処理等の所定の配向処理が施された配向膜 1 6 が設けられている。画素電極 9 a は例えば、I T O (Indium Tin Oxide) 膜などの透明導電性薄膜からなる。また配向膜 1 6 は例えば、ポリイミド薄膜などの有機薄膜からなる。

【 0 0 5 5 】

他方、対向基板 2 0 には、その全面に渡って対向電極 2 1 が設けられており、その下側には、ラビング処理等の所定の配向処理が施された配向膜 2 2 が設けられている。対向電極 2 1 は例えば、I T O 膜などの透明導電性薄膜からなる。また配向膜 2 2 は、ポリイミド薄膜などの有機薄膜からなる。

【 0 0 5 6 】

T F T アレイ基板 1 0 には、各画素電極 9 a に隣接する位置に、各画素電極 9 a をスイッチング制御する画素スイッチング用 T F T 3 0 が設けられている。

【 0 0 5 7 】

対向基板 2 0 には、更に図 4 から図 6 に示すように、格子状或いはストライプ状の第 2 遮光膜 2 3 を設けるようにしてもよい。このような構成を採ることで、対向基板 2 0 側からの入射光に対する遮光をより確実に行える。しかも、第 2 遮光膜 2 3 は、入射光が照射される面を高反射な膜で形成することにより、電気光学装置の温度上昇を防ぐ働きをする。

【 0 0 5 8 】

このように構成され、画素電極 9 a と対向電極 2 1 とが対面するように配置された T F T アレイ基板 1 0 と対向基板 2 0 との間には、後述のシール材により囲まれた空間に電気光学物質の一例である液晶が封入され、液晶層 5 0 が形成される。液晶層 5 0 は、画素電極 9 a からの電界が印加されていない状態で配向膜 1 6 及び 2 2 により所定の配向状態をとる。液晶層 5 0 は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる。シール材は、T F T アレイ基板 1 0 及び対向基板 2 0 をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのグラスファイバー或いはガラスビーズ等のギャップ材が混入されている。

【 0 0 5 9 】

更に、画素スイッチング用 T F T 3 0 の下には、下地絶縁膜 1 2 が設けられている。下地絶縁膜 1 2 は、第 1 遮光膜 1 1 a から T F T 3 0 を絶縁すると共に、T F T アレイ基板 1 0 の全面に形成されることにより、T F T アレイ基板 1 0 の表面の研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用 T F T 3 0 の特性の劣化を防止する機能を有する。

【 0 0 6 0 】

図 4 において、画素スイッチング用 T F T 3 0 は、L D D (Lightly Doped Drain) 構造を有しており、ゲート電極 3 a、当該ゲート電極 3 a からの電界によりチャネルが形成される半導体層 1 a のチャネル領域 1 a'、ゲート電極 3 a と半導体層 1 a とを絶縁するゲート絶縁膜を含む絶縁薄膜 2、データ線 6 a、半導体層 1 a の低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c、半導体層 1 a の高濃度ソース領域 1 d 並びに高濃度ドレイン領域 1 e を備えている。高濃度ドレイン領域 1 e には、図 5 に示すように複数の画素電極 9 a のうちの対応する一つが、コンタクトホール I C N T 及び B C N T を介してバリア層 3 4 により中継接続されている。

【 0 0 6 1 】

図 4 から図 6 に示すように、ゲート電極 3 a の上には、高濃度ソース領域 1 d へ通じるコンタクトホール A C N T 及び高濃度ドレイン領域 1 e へ通じるコンタクトホール I C N T が各々形成された第 1 層間絶縁膜 4 が形成されている。第 1 層間絶縁膜 4 上には、内臓遮

10

20

30

40

50

光膜 4 1 が形成されており、内蔵遮光膜 4 1 上には更に、バリア層 3 4 へ通じるコンタクトホール I C N T 及び高濃度ドレイン領域 1 d に通じるコンタクトホール A C N T が形成された第 2 層間絶縁膜 7 が形成されている。第 2 層間絶縁膜 7 上には、データ線 6 a が形成されており、この上には更に、バリア層 3 4 へのコンタクトホール I C N T が形成された第 3 層間絶縁膜 8 が形成されている。前述の画素電極 9 a は、このように構成された第 3 層間絶縁膜 8 の上面に設けられている。

【 0 0 6 2 】

以上説明したように本実施形態によれば、ゲート電極 3 a と走査線を兼ねる内蔵遮光膜 4 1 とを層間絶縁膜を介して積層された二層（別層）で形成することにより、ゲート電極 3 a 自体をポリシリコン膜から構成することと同時に走査線としての内蔵遮光膜 4 1 については低抵抗な金属膜から構成することが可能となる。例えば、導電性のポリシリコン膜だと、 $10 \sim 20 \text{ } \Omega / \text{cm}^2$ 程度のシート抵抗があるが、データ線 6 a や内蔵遮光膜 4 1 或いは第 1 遮光膜 1 1 a に用いられるような低抵抗な金属膜であれば、 $10 \text{ } \Omega / \text{cm}^2$ 以下の低いシート抵抗を実現可能となる。或いは、伝統的な走査線と同程度の抵抗値を確保すれば足りるとすれば、より線幅の細いストライプ状の内蔵遮光膜 4 1 を設ければよいので、結局、データ線 6 a に交差する方向についての各画素の開口領域を広げることが可能となる。

【 0 0 6 3 】

更に本実施形態によれば、ゲート電極 3 a は、島状の導電膜からなるので、図 2 に示したように、ゲート電極 3 a の形成されていない各画素の非開口領域を利用して、ゲート電極 3 a と同一膜を第 1 容量電極 1 3 として蓄積容量 7 0 を構成できる。このため、各画素の非開口領域を広げなくても蓄積容量 7 0 を作りこむために十分な領域を確保できる。特に図 2 に示したように、蓄積容量 7 0 は、平面的に見てゲート電極 3 a を三方から略コの字状に囲む領域に形成されている部分を含むので、ゲート電極 3 a の周囲に広がる非開口領域を効率的に利用できる。加えて、このようなゲート電極 3 a の形成されていない領域を利用して、T F T 3 0 と画素電極 9 a とを接続するためのコンタクトホール I C N T を開孔できる（即ち、従来のようにこのコンタクトホール I C N T を避けて走査線を配線したり、走査線を避けてこのコンタクトホール I C N T を開孔する必要がない）。

【 0 0 6 4 】

本実施形態では特に、第 1 容量電極 1 3 は、ゲート電極 3 a と同一膜からなり、第 2 容量電極 3 3 は、バリア層 3 4 と同一膜からなるので、装置構成及び製造工程を簡略化する上でも大変有利である。特に、ゲート電極 3 a の形成時におけるパターンニングに変更を加えるだけで第 1 容量電極 1 3 を形成でき、バリア層 3 4 の形成時におけるパターンニングに変更を加えるだけで第 2 容量電極 3 3 を形成できる。また、T F T 3 0 の下側に配置された第 1 遮光膜 1 1 a を、第 2 容量電極 3 3 を固定電位に落とすための容量線 3 0 0 としても用いるので、ゲート電極 3 a と横並びに容量線を配線する必要もない。

【 0 0 6 5 】

これらに加えて、ゲート電極 3 a、T F T 3 0 等を上下から覆う内蔵遮光膜 4 1 及びデータ線 6 a 並びに第 1 遮光膜 1 1 a により、プロジェクタ用途のように強力な入射光を扱う場合でも、斜めの入射光、戻り光、内面反射光、多重反射光等の表示に悪影響を及ぼす光に対して十分な遮光を行える。

【 0 0 6 6 】

尚、図 3 に示したように内蔵遮光膜 4 1 に沿った領域については、第 1 遮光膜 1 1 a の配線幅を内蔵遮光膜 4 1 の配線幅よりも若干小さくして、第 1 遮光膜 1 1 a が内蔵遮光膜 4 1 の形成領域からはみ出さないのが好ましい。このように構成すれば、内蔵遮光膜 4 1 に沿った領域については、入射光が内蔵遮光膜 4 1 の形成領域からはみ出した第 1 遮光膜 1 1 a の上面で反射することで、当該電気光学装置の内部における内面反射光や多重反射光が発生することを効果的に未然防止できる。尚、このように内蔵遮光膜 4 1 を第 1 遮光膜 1 1 a よりも一回り大きく形成すると、T F T アレイ基板 1 0 側からの戻り光が第 1 遮光膜 1 1 a の形成領域からはみ出した内蔵遮光膜 4 1 部分で反射することで、当該電気光学

10

20

30

40

50

装置の内部における内面反射光や多重反射光は若干発生する。しかしながら、戻り光は入射光に比べて遥かに光強度が低いために、戻り光による内面反射や多重反射光の悪影響は入射光のそれに比べて軽微である。従って本実施形態の構成は有利である。

【0067】

また図2及び図3に示したように、画素電極9aとバリア層34とを接続するコンタクトホールICNTを形成するために、内蔵遮光膜41は、このコンタクトホールICNTに対応する個所が括れている。従って、この部分における対向基板20側からの入射光に対する遮光性能が若干低下するが、これを補うべく本実施形態では、ゲート電極3aと同一膜からなる島状の導電膜3bを、この内蔵遮光膜41が括れて存在しない領域に設けている。このような導電膜3bは遮光膜ではないものの、光を吸収する性質を持つので、斜めの入射光がTF T 30のチャンネル領域1aに到達するのを阻止する上では十分な効果を発揮する。更に、このように内蔵遮光膜41が括れていても、第1遮光膜11aは括れて形成されていない(括れさせる必要はない)ため、第1遮光膜11aがコンタクトホールICNT付近における画素の開口領域を規定し、光抜けを防止する。

【0068】

以上説明した実施形態では、多数の導電層を積層することにより、データ線6aやゲート電極3aに沿った領域に段差が生じるが、TF Tアレイ基板10、下地絶縁膜12、第1層間絶縁膜4、第2層間絶縁膜7に溝を掘って、データ線6a等の配線やTF T 30等を埋め込むことにより平坦化処理を行ってもよいし、第3層間絶縁膜8や第2層間絶縁膜7の上面の段差をCMP (Chemical Mechanical Polishing) 処理等で研磨することにより、或いは有機SOGを用いて平らに形成することにより、当該平坦化処理を行ってもよい。

【0069】

更に以上説明した実施形態では、画素スイッチング用TF T 30は、好ましくは図3に示したようにLDD構造を持つが、低濃度ソース領域1b及び低濃度ドレイン領域1cに不純物の打ち込みを行わないオフセット構造を持ってよいし、ゲート電極3aの一部からなるゲート電極をマスクとして高濃度で不純物を打ち込み、自己整合的に高濃度ソース及びドレイン領域を形成するセルフアライン型のTF Tであってもよい。また本実施形態では、画素スイッチング用TF T 30のゲート電極を高濃度ソース領域1d及び高濃度ドレイン領域1e間に1個のみ配置したシングルゲート構造としたが、これらの間に2個以上のゲート電極を配置してもよい。このようにデュアルゲート或いはトリプルゲート以上でTF Tを構成すれば、チャンネルとソース及びドレイン領域との接合部のリーク電流を防止でき、オフ時の電流を低減することができる。

【0070】

尚、第1実施形態及び以下に説明する各実施形態の電気光学装置において導電膜間を絶縁する各層間絶縁膜は、例えば、常圧、減圧CVD法、プラズマCVD法等によりTEOS (テトラ・エチル・オルソ・シリケート) ガス、TEB (テトラ・エチル・ボートレート) ガス等を用いて、NSG (ノンドープト・シリケート・ガラス)、PSG (リン・シリケート・ガラス) などのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等から構成すればよい。また、各層間絶縁膜の膜厚は、100~1000nm程度である。

【0071】

本実施形態では特に、画素電極電位とされる第1容量電極13と走査線として機能する内蔵遮光膜41との間に、固定電位とされる第2容量電極33が配置されているので、内蔵遮光膜41と第1容量電極13との間の容量カップリングにより、両者の電位変動が相互に悪影響を及ぼすことを未然防止できる。逆に、このような容量カップリングによる悪影響を低減するために両者間の第1層間絶縁膜4を厚くしないで済む。

【0072】

(第2実施形態)

次に、図7を参照して本発明の電気光学装置の第2実施形態について説明する。ここに、図7は、図3と同様に遮光膜を抽出して示すTF Tアレイ基板の画素の平面図である。ま

10

20

30

40

50

た、図7において、図2から図6（第1実施形態）と同様の構成要素には、同様の参照符号を付し、その説明は省略する。

【0073】

図7に示すように、第2実施形態では、第1実施形態と比べて、ストライプ状の走査線を兼ねる内蔵遮光膜41'の平面形状が異なる。より具体的には、内蔵遮光膜41'は、データ線6aに交差して伸びる本線部と、データ線6aに交差する個所からデータ線6aに沿って突出した突出部とを含む。その他の構成については、第1実施形態の場合と同様である。

【0074】

従って第2実施形態によれば、第1実施形態の場合と同様に内蔵遮光膜41'の本線部によりデータ線6aに交差する方向についての各画素の開口領域を規定でき、これに加えて内蔵遮光膜41'の突出部により、データ線6aに沿った方向についての各画素の開口領域の大半を規定できる。そして、この突出部よりも先にあるコンタクトホールACNT付近については、データ線6aにより遮光すればよい。尚、内蔵遮光膜41'の突出部は、データ線6aよりも幅広に形成されているので、戻り光が内蔵遮光膜11aの突出部の形成領域からはみ出したデータ線6aの下面で反射することで、当該電気光学装置の内部に発生する内面反射光や多重反射光を効果的に低減できる。

【0075】

ここで、以上説明した第1及び第2実施形態における第1容量電極13と高濃度ドレイン領域1eとの電氣的接続について、図8を参照して説明を加える。ここに、図8(a)は、図5に示したB-B'断面のうち、この電氣的接続に係る部分を拡大して示す断面図である。

【0076】

図8(a)に示すように、第1容量電極13は、バリア層34を介して高濃度ドレイン領域1eに電氣的に接続されて、画素電極電位とされる。このような接続は、“バリア層34の膜厚>絶縁薄膜2（ゲート絶縁膜）の膜厚”とすることで、コンタクトホールBCNTを形成する際に、比較的簡単に得られる。

【0077】

但し、図8(b)に示すように、絶縁薄膜2（ゲート絶縁膜）にコンタクトホールBCNT'を開孔することで、第1容量電極13と高濃度ドレイン領域1eとを直接接続してもよい。このような接続のためには、コンタクトホールBCNT'の底にポリシリコン膜等からなる高濃度ドレイン領域1eが露出した際における、当該高濃度ドレイン領域1eの表面酸化が障害となり得るが、このような酸化膜は、フッ酸でライトエッチングすれば比較的簡単に除去できる。但し、絶縁薄膜2（ゲート絶縁膜）に対して、フッ酸でライトエッチングすると、ピンホール等の欠陥が発生する可能性があるので、図8(a)に示したように第1容量電極13を、バリア層34を介して高濃度ドレイン領域1eに電氣的に接続した方が、装置信頼性を高める上で有利である。

【0078】

或いは、図8(c)に示すように、第1容量電極13を例えば図2及び図5で右方に延長して導電膜3bと一体化させてもよい。この場合、第2容量電極33も同様に右方に延長し、バリア層34と一体化させる。すると、図8(c)において誘電体膜42を介して対向配置された第2容量電極33及び第1容量電極13も、蓄積容量70の一部として機能する。この際、コンタクトホールBCNT'は、第1容量電極13と高濃度ドレイン領域1eとを接続するために設けられている。コンタクトホールICNTは、第1容量電極13と画素電極9aとを接続する（即ち、バリア層34を中継することなく第1容量電極13を画素電極9aに直接接続する）ために設けられている。

【0079】

（電気光学装置の全体構成）

以上のように構成された各実施形態における電気光学装置の全体構成を図9及び図10を参照して説明する。尚、図9は、TFTアレイ基板10をその上に形成された各構成要素

10

20

30

40

50

と共に対向基板 20 の側から見た平面図であり、図 10 は、図 9 の H - H' 断面図である。

【0080】

図 9 において、TFT アレイ基板 10 の上には、シール材 52 がその縁に沿って設けられており、その内側に並行して、例えば第 2 遮光膜 23 と同じ或いは異なる材料から成る画像表示領域 10a の周辺を規定する額縁としての第 3 遮光膜 53 が設けられている。シール材 52 の外側の領域には、データ線 6a に画像信号を所定タイミングで供給することによりデータ線 6a を駆動するデータ線駆動回路 101 及び外部回路接続端子 102 が TFT アレイ基板 10 の一辺に沿って設けられており、内蔵遮光膜 41 を走査線としてゲート電極 3a に走査信号を所定タイミングで供給することによりゲート電極 3a を駆動する走査線駆動回路 104 が、この一辺に隣接する 2 辺に沿って設けられている。ゲート電極 3a に供給される走査信号遅延が問題にならないのならば、走査線駆動回路 104 は片側だけでも良いことは言うまでもない。また、データ線駆動回路 101 を画像表示領域 10a の辺に沿って両側に配列してもよい。更に TFT アレイ基板 10 の残る一辺には、画像表示領域 10a の両側に設けられた走査線駆動回路 104 間をつなぐための複数の配線 105 が設けられている。また、対向基板 20 のコーナー部の少なくとも 1 箇所においては、TFT アレイ基板 10 と対向基板 20 との間で電氣的に導通をとるための導通材 106 が設けられている。そして、図 10 に示すように、図 9 に示したシール材 52 とほぼ同じ輪郭を持つ対向基板 20 が当該シール材 52 により TFT アレイ基板 10 に固着されている。

【0081】

尚、TFT アレイ基板 10 上には、これらのデータ線駆動回路 101、走査線駆動回路 104 等に加えて、複数のデータ線 6a に画像信号を所定のタイミングで印加するサンプリング回路、複数のデータ線 6a に所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該電気光学装置の品質、欠陥等进行检查するための検査回路等を形成してもよい。

【0082】

以上図 1 から図 10 を参照して説明した各実施形態では、データ線駆動回路 101 及び走査線駆動回路 104 を TFT アレイ基板 10 の上に設ける代わりに、例えば TAB (Tape Automated bonding) 基板上に実装された駆動用 LSI に、TFT アレイ基板 10 の周辺部に設けられた異方性導電フィルムを介して電氣的及び機械的に接続するようにしてもよい。また、対向基板 20 の投射光が入射する側及び TFT アレイ基板 10 の出射光が出射する側には各々、例えば、TN モード、VA (Vertically Aligned) モード、PDLCP (Polymer Dispersed Liquid Crystal) モード等の動作モードや、ノーマリーホワイトモード / ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の方角で配置される。

【0083】

以上説明した各実施形態における電気光学装置は、プロジェクタに適用されるため、3 枚の電気光学装置が RGB 用のライトバルブとして各々用いられ、各ライトバルブには各々 RGB 色分解用のダイクロイックミラーを介して分解された各色の光が投射光として各々入射されることになる。従って、各実施形態では、対向基板 20 に、カラーフィルタは設けられていない。しかしながら、第 2 遮光膜 23 の形成されていない画素電極 9a に対向する所定領域に RGB のカラーフィルタをその保護膜と共に、対向基板 20 上に形成してもよい。このようにすれば、プロジェクタ以外の直視型や反射型のカラー電気光学装置について、各実施形態における電気光学装置を適用できる。また、対向基板 20 上に 1 画素 1 個対応するようにマイクロレンズを形成してもよい。あるいは、TFT アレイ基板 10 上の RGB に対向する画素電極 9a 下にカラーレジスト等でカラーフィルタ層を形成することも可能である。このようにすれば、入射光の集光効率を向上することで、明るい電気光学装置が実現できる。更にまた、対向基板 20 上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB 色を作り出すダイクロイックフィルタを

形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー電気光学装置が実現できる。

【0084】

本発明は、上述した各実施形態に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨或いは思想に反しない範囲で適宜変更可能であり、そのような変更を伴う電気光学装置もまた本発明の技術的範囲に含まれるものである。

【図面の簡単な説明】

【図1】本発明の第1実施形態の電気光学装置における画像表示領域を構成するマトリクス状の複数の画素に設けられた各種素子、配線等の等価回路である。

【図2】第1実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。

10

【図3】第1実施形態における遮光膜を抽出して示すTFTアレイ基板の画素の平面図である。

【図4】図2のA - A'断面図である。

【図5】図2のB - B'断面図である。

【図6】図2のC - C'断面図である。

【図7】第2実施形態における遮光膜を抽出して示すTFTアレイ基板の画素の平面図である。

【図8】第1容量電極と高濃度ドレイン領域との電氣的接続の一例を示す断面図（図8(a)）及び他の例を示す断面図（図8(b)、図8(c)）である。

20

【図9】各実施形態の電気光学装置におけるTFTアレイ基板をその上に形成された各構成要素と共に対向基板の側から見た平面図である。

【図10】図9のH - H'断面図である。

【符号の説明】

1 a ...半導体層

1 a' ...チャネル領域

1 b ...低濃度ソース領域

1 c ...低濃度ドレイン領域

1 d ...高濃度ソース領域

1 e ...高濃度ドレイン領域

30

2 ...絶縁薄膜（ゲート絶縁膜）

3 a ...ゲート電極

3 b ...導電膜

4 ...第1層間絶縁膜

6 a ...データ線

7 ...第2層間絶縁膜

8 ...第3層間絶縁膜

9 a ...画素電極

10 ...TFTアレイ基板

11 a ...第1遮光膜

40

12 ...下地絶縁膜

13 ...第1容量電極

16 ...配向膜

20 ...対向基板

21 ...対向電極

22 ...配向膜

23 ...第2遮光膜

30 ...TFT

33 ...第2容量電極

34 ...バリア層

50

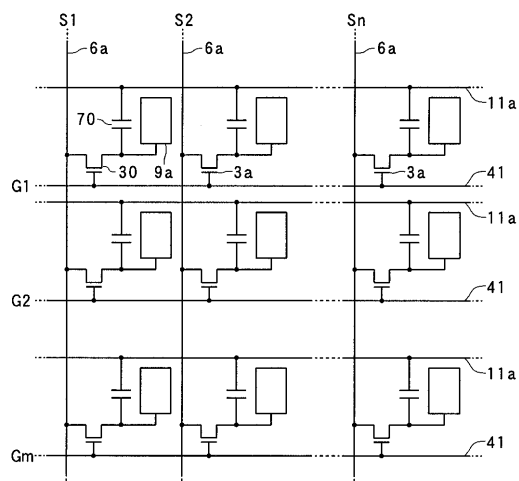
41、41' ...内蔵遮光膜

50 ...液晶層

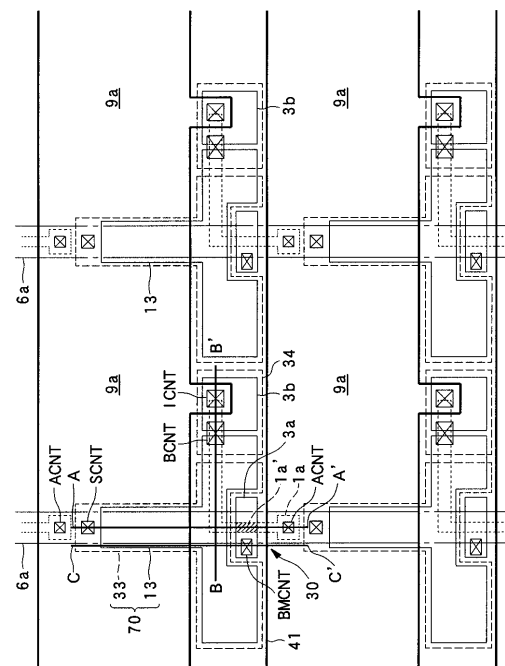
70 ...蓄積容量

SCNT、BCNT、ICNT、ACNT、BMCNT ...コンタクトホール

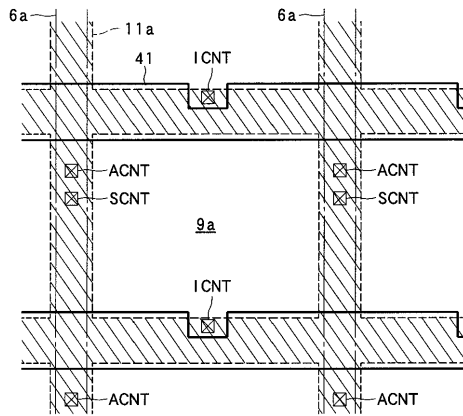
【図1】



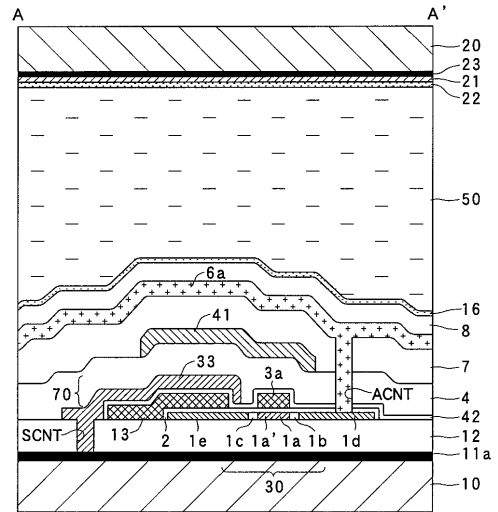
【図2】



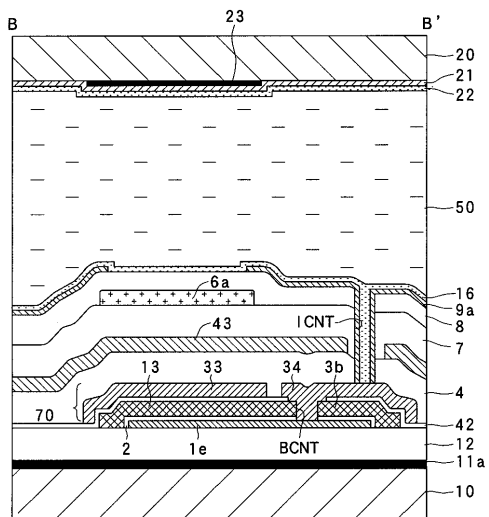
【図 3】



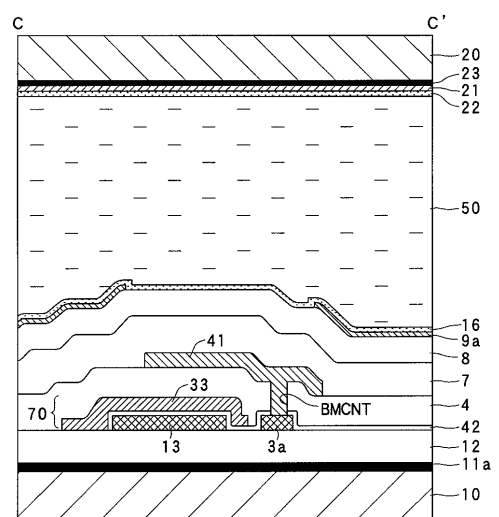
【図 4】



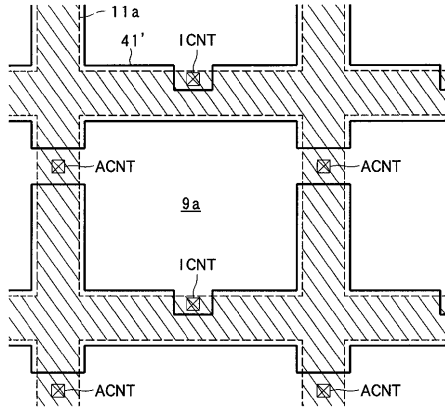
【図 5】



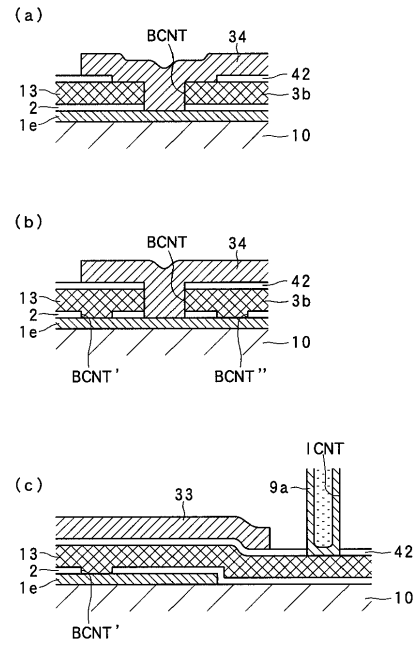
【図 6】



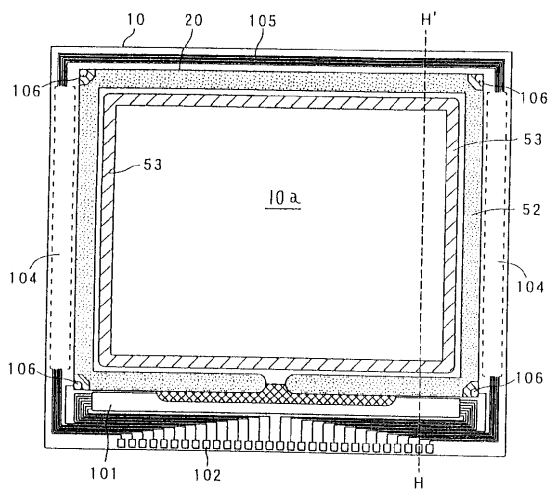
【図 7】



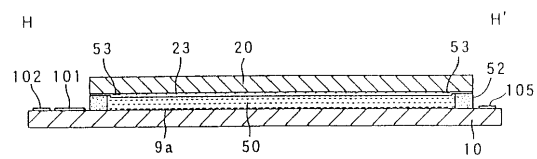
【図 8】



【図 9】



【図 10】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 29/78 6 1 9 B

(56)参考文献 特開平 1 0 - 0 6 2 8 1 9 (J P , A)
特開平 0 8 - 2 6 2 4 9 4 (J P , A)
特開 2 0 0 0 - 0 1 0 1 2 0 (J P , A)
特開昭 5 8 - 0 8 8 7 8 1 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G02F 1/1368

G02F 1/1335