

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4216387号
(P4216387)

(45) 発行日 平成21年1月28日(2009.1.28)

(24) 登録日 平成20年11月14日(2008.11.14)

(51) Int.Cl.

G O I T 1/24 (2006.01)

F 1

G O I T 1/24

請求項の数 9 (全 14 頁)

(21) 出願番号 特願平11-1905
 (22) 出願日 平成11年1月7日(1999.1.7)
 (65) 公開番号 特開2000-206255(P2000-206255A)
 (43) 公開日 平成12年7月28日(2000.7.28)
 審査請求日 平成18年1月10日(2006.1.10)

(73) 特許権者 594164531
 東芝医用システムエンジニアリング株式会社
 栃木県大田原市下石上1385番地
 (73) 特許権者 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (74) 代理人 100058479
 弁理士 鈴江 武彦
 (74) 代理人 100084618
 弁理士 村松 貞男
 (74) 代理人 100092196
 弁理士 橋本 良郎
 (74) 代理人 100091351
 弁理士 河野 哲

最終頁に続く

(54) 【発明の名称】 X線検出器

(57) 【特許請求の範囲】

【請求項 1】

行×列の2次元マトリクス状に配列された複数の画素に対応して設けられ、入射したX線を電荷に変換する電荷変換手段と、

前記電荷変換手段に対応して設けられ、前記電荷変換手段により変換された電荷を蓄積する電荷蓄積手段と、

前記電荷蓄積手段に蓄積された電荷を読み出すことで行内の所定の画素からの信号を得る第1のサイクルを実行し、この第1のサイクルにおいて画素信号に重畠したノイズ信号を収集する第2のサイクルを、当該行の画素電荷が前記第1のサイクルによって全て読み出される以前に実行する読み出し手段と、

を具備することを特徴とするX線検出器。

【請求項 2】

前記読み出し手段は、少なくとも、電荷蓄積回路及びその電荷蓄積動作を作動させる第1のスイッチ手段、又は電圧積分回路及びその電圧積分動作を作動させる第2のスイッチ手段のいずれかを含むことを特徴とする請求項1に記載のX線検出器。

【請求項 3】

前記ノイズ信号は、前記電荷蓄積回路又は電圧積分回路のチャージインジェクションに係る成分を含むことを特徴とする請求項2に記載のX線検出器。

【請求項 4】

前記ノイズ信号は、前記電荷蓄積回路又は電圧積分回路のオフセット電流に係る成分を含

10

20

むことを特徴とする請求項 2 に記載の X 線検出器。

【請求項 5】

前記読み出し手段の電荷蓄積回路による電荷蓄積動作が作動する期間よりも前記電圧積分回路による電圧積分動作が作動する期間が短くなるように、前記第 1、第 2 のスイッチ手段を制御する手段を具備することを特徴とする請求項 2 乃至 4 のいずれかに記載の X 線検出器。

【請求項 6】

前記電荷蓄積手段から電荷を読み出すためのスイッチング素子をさらに具備し、

前記読み出し手段は、当該スイッチング素子を介して前記電荷蓄積手段に蓄積された電荷を読み出すことを特徴とする請求項 1 乃至 5 のいずれかに記載の X 線検出器。 10

【請求項 7】

前記ノイズ信号は、前記スイッチング素子のチャージインジェクションに係る成分及び前記スイッチング素子からのリーク電流に係る成分を含むことを特徴とする請求項 6 に記載の X 線検出器。

【請求項 8】

前記第 1 のサイクルにより得られた画素信号を保持する第 1 の保持手段と、

前記第 2 のサイクルにより得られたノイズ信号を保持する第 2 の保持手段と、

前記第 1 の保持手段により保持されている画素信号から前記第 2 の保持手段により保持されているノイズ信号を減ずる減算手段と、

をさらに具備することを特徴とする請求項 1 乃至 7 のいずれかに記載の X 線検出器。 20

【請求項 9】

前記スイッチング素子と電荷蓄積回路の間に設けられる電流增幅器と、

照射 X 線エネルギーの強度に応じて前記電流増幅器を制御するための抵抗器と、

をさらに具備することを特徴とする請求項 6 又は 7 に記載の X 線検出器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えば医療用の X 線診断装置に用いられる X 線検出器に関する。

【0002】

【従来の技術】

2 次元アレイ型 X 線検出器における信号読み出しには様々な手法があるが、X 線照射後に各画素に蓄積された画素電荷をスイッチング素子を経由して信号線に読み出す方式が広く知られており、この方式を実現する最も簡単な構成の読み出し回路は、図 7 (図 8 はそのタイミングチャート) に示すようなチャージアンプで電荷を電圧変換してサンプリングするものであり、参考文献 ("Construction and evaluation of a prototype real-time detector", Zhao et.al, :Med Phys.Vol.24(12),1997) を参考にできる。また、かかる構成を有する回路は、E G & G 社により商品名 (Amplifier-Multiplexer array chip, MB Series) として市販されてもいる。

【0003】

このような読み出し回路では、図 7 に示すように信号線とグランド線の電位分布によるノイズ N 0 やチャージアンプの差動入力間に発生するノイズ N 1 が考えられており、後者が支配的であるとされている。また、チャージアンプ出力電圧に重畠するノイズが次式によつて与えられることも知られている。 40

【0004】

ノイズ = (チャージアンプが発生するノイズ N 1) · (1 + (C s / C f)) ここで、 C s はスイッチング素子からチャージアンプ入力までの容量成分であり、信号線の浮遊容量なども含まれる。 C f はチャージアンプの出力電圧 V o と入力電荷量 Q との関係を与える容量成分であり、チャージアンプの出力電圧 V o = 入力電荷量 Q / C f と表される。

【0005】

上記の式からも明らかなように、ノイズを低減するためには、チャージアンプの性能を格 50

段に向上させるとともに C_s の値を小さくすることが必要である。

【0006】

しかしながら、 C_s はゼロにすることが不可能であるばかりか、2次元アレイ検出器の各画素の電荷を運ぶ信号線が長くなればなるほど大きくなってしまう。このためノイズの低減には限界があった。また、仮に C_s が十分に小さくなるような設計がなされたとしても、チャージアンプのノイズ成分 N_1 以下には低減できない。チャージアンプのノイズは、これを構成する初段の FET 等の性能で決まる。この FET 等の性能向上にも限界があり、低ノイズのものは高価であるため量産が困難になる。

【0007】

上述したような読み出し回路を構成するためには、差動増幅器などの能動素子が使用されるが、一般に、これら能動素子はオフセット電流を発生する。すなわち、電荷蓄積が行われている最中に、信号電荷とは無関係のオフセット電流が発生し、かかるオフセット電流に基づく電荷が信号電荷に重畠して蓄積されてしまう。つまり、図 8 に示される 10 の期間に蓄積されるオフセット電流が、 C_f にオフセット電荷を形成して信号電荷に重なるわけである。

【0008】

この問題を回避するため、従来では、X 線を照射しない状態の暗時画像をあらかじめ収集しておき、X 線を照射したときの画像から暗時画像を減じるなどの補正が行われているが、かかる補正を行うことで A/D 変換器のダイナミックレンジが損なわれるという問題があった。すなわち、信号電荷に比べてオフセット電荷が同等に存在する場合には、A/D 変換器の入力レンジの半分をオフセット電荷が占めることになり、ダイナミックレンジが半減する。したがって、オフセット電流の補正是 A/D 変換よりも前の段階で行うこととし、有効ビット数を損なわないようにすることが望ましい。 20

【0009】

このような事情に対し、他の従来例に係る参考文献（「"CMOS low noise amplifier for microstrip readout design and results"」, Nuclear Instruments and Method in Physics Research A301(1991)）に記載の回路は、チャージアンプ出力からサンプリングまでの間に、以下のように表される周波数特性の回路（ノイズ低減回路）をさらに具備して成る。

【0010】

$F(w) = a \cdot w / \sqrt{w^2 + b^2}$ ($\sqrt{\quad}$ は根号を表わす) 30
ここで、 $a = C_d / C_x$, $b = 1 / (C_x \cdot R_x)$ であり、 w はこの回路に入力する信号の角周波数成分である。

【0011】

これによれば、特に低周波成分のノイズを除去できるため、結果としてサンプリング時のノイズは低減する。

【0012】

さらにこの回路の後段にコンデンサと抵抗器で構成された積分器を付加した回路も同参考文献にて開示されており、このような積分器を付加することによって高周波ノイズまでも除去できるという効果がある。 40

【0013】

このような従来例は、（ガンマ）線検出器のようにパルス状に到来する放射線で生じた電荷を逐次に検出する目的で考案されたものであり、図 9 に示すように出力波形がパルス状になる。このパルスの位置は、信号線上に存在する抵抗値に依存する。またピーク値は、この抵抗値と信号源となる電荷量とで定まる。したがって、抵抗値が一定であるならばピーク位置をあらかじめ求めておき、その位置でサンプリングすることで電荷量に対応する信号を得ることができる。

【0014】

しかしながら、2次元アレイ検出器を構成するスイッチング素子として抵抗値が電荷量によって変化する特性のものが使われることがある。つまり、図 10 に示すように電圧 (V 50

d_s) と電流 ($I_d s$) との関係が線形関係とはならない。これは、トランジスタ構造を有するスイッチング素子では一般的に観測される特性であるが、このような特性により、上述したようなノイズ低減回路を使用すると、ピーク位置が電荷量に依存して変動し、これにより、一定のタイミングでサンプリングすることができなくなってしまう。また、ピーク値と電荷量の関係も非常に煩雑な関係となることから、以上述べたような従来の回路構成をそのまま X 線検出器に適用することは困難であるという問題があった。

【0015】

【発明が解決しようとする課題】

本発明はこのような事情を考慮してなされたものであり、その目的は、各画素のスイッチング素子の特性が非線形特性であっても安定して画素信号を読み出すことができ、しかもノイズ低減とオフセット補正を行える X 線検出器を提供することである。10

【0016】

【課題を解決するための手段】

上記課題を解決し、目的を達成するために、本発明の X 線検出器は次のように構成されている。

(1) 本発明の X 線検出器は、行 × 列の 2 次元マトリクス状に配列された複数の画素に対応して設けられ、入射した X 線を電荷に変換する電荷変換手段と、

前記電荷変換手段に対応して設けられ、前記電荷変換手段により変換された電荷を蓄積する電荷蓄積手段と、

前記電荷蓄積手段に蓄積された電荷を読み出すことで行内の所定の画素からの信号を得る第 1 のサイクルを実行し、この第 1 のサイクルにおいて画素信号に重畠したノイズ信号を収集する第 2 のサイクルを、当該行の画素電荷が前記第 1 のサイクルによって全て読み出される以前に実行する読み出し手段と、を具備する。20

(2) 本発明の X 線検出器は、上記(1)に記載の装置であって、且つ前記読み出し手段は、少なくとも、電荷蓄積回路及びその電荷蓄積動作を作動させる第 1 のスイッチ手段、又は電圧積分回路及びその電圧積分動作を作動させる第 2 のスイッチ手段のいずれかを含むことを特徴とする。

(3) 本発明の X 線検出器は、上記(2)に記載の装置であって、且つ前記ノイズ信号は、前記電荷蓄積回路又は電圧積分回路のチャージインジェクションに係る成分を含むことを特徴とする。30

(4) 本発明の X 線検出器は、上記(2)に記載の装置であって、且つ前記ノイズ信号は、前記電荷蓄積回路又電圧積分回路のオフセット電流に係る成分を含むことを特徴とする。

(5) 本発明の X 線検出器は、上記(2)乃至(4)のいずれかに記載の装置であって、且つ前記読み出し手段の電荷蓄積回路による電荷蓄積動作が作動する期間よりも前記電圧積分回路による電圧積分動作が作動する期間が短くなるように、前記第 1、第 2 のスイッチ手段を制御する手段を具備することを特徴とする。

(6) 本発明の X 線検出器は、上記(1)乃至(5)のいずれかに記載の装置であって、且つ前記電荷蓄積手段から電荷を読み出すためのスイッチング素子をさらに具備し、

前記読み出し手段は、当該スイッチング素子を介して前記電荷蓄積手段に蓄積された電荷を読み出すことを特徴とする。40

(7) 本発明の X 線検出器は、上記(6)に記載の装置であって、且つ前記ノイズ信号は、前記スイッチング素子のチャージインジェクションに係る成分及び前記スイッチング素子からのリーク電流に係る成分を含むことを特徴とする。

(8) 本発明の X 線検出器は、上記(1)乃至(7)のいずれかに記載の装置であって、且つ前記第 1 のサイクルにより得られた画素信号を保持する第 1 の保持手段と、前記第 2 のサイクルにより得られたノイズ信号を保持する第 2 の保持手段と、前記第 1 の保持手段により保持されている画素信号から前記第 2 の保持手段により保持されているノイズ信号を減ずる減算手段と、をさらに具備することを特徴とする。

(9) 本発明の X 線検出器は、上記(6)又は(7)に記載の装置であって、且つ前記ス50

イッティング素子と電荷蓄積回路の間に設けられる電流増幅器と、照射 X 線エネルギーの強度に応じて前記電流増幅器を制御するための抵抗器と、をさらに具備することを特徴とする。

【 0 0 1 7 】

【発明の実施の形態】

以下、図面を参照しながら本発明の実施形態を説明する。

【 0 0 1 8 】

(第 1 実施形態)

図 1 は本発明の第 1 実施形態に係る X 線検出器の概略構成を示すブロック図である。この X 線検出器は、例えば透視モードと撮影モードを有する医療用の X 線診断装置に用いられる。図 1 に示すように、この X 線検出器は、N 行(ライン) × M 列の 2 次元アレイ状に配列された画素電極 2、この画素電極 2 に対応して設けられる TFT(薄膜トランジスタ) 3、読み出し回路 4、ゲートドライバ 5、アナログマルチプレクサ 6、及び A/D 変換器 8 を備える。10

【 0 0 1 9 】

また、この X 線検出器は、図示しないが X 線検出手段を備える。この X 線検出手段は、アモルファス Se 等の光導電体から構成されており、X 線が入射するとその強度に応じた量の正孔と電子を発生する。光導電体には電界が掛けられており、電子は高電位側の画素電極に、正孔は低電位の画素電極にそれぞれ引き寄せられる。このような誘電作用により生じた電荷を、後述する図 2 の等価回路において Q と表記する。また、電荷 Q を蓄積する容量成分を C_p と表記する。C_p は画素電極とグラウンド電位との間に設けられた補助的な容量成分により形成される。或いは、実際の X 線検出器では上記光電体がそのまま容量成分を構成する場合もある。20

【 0 0 2 0 】

1 ラインにつき M 個の画素電極 2 に対応して M 個設けられる TFT 3 は、ON 状態が同時に発生しないようにゲートドライバ 5 により互いに時間をずらしてスイッチング制御され、これにより同じラインにおいていずれか一つのみの画素からの電荷が信号線に出力される。

【 0 0 2 1 】

このようなスイッチング制御により、X 線照射によって各画素に蓄積された電荷 Q が TFT 3 及び信号線を介して読み出され、その電荷量に応じた信号電圧に変換される。この信号は、N ラインほぼ同時にアナログマルチプレクサ 6 に入力される。アナログマルチプレクサ 6 は、N ラインの入力信号を順次に切り替えて 1 次元の電気信号の流れを形成する。この信号は A/D 変換器 8 によりデジタル信号に変換されるとともに図示しない 2 次元メモリに格納され、かくして 2 次元のデジタル画像が形成される。30

【 0 0 2 2 】

図 2 は、N ライン × M 列の 2 次元アレイ検出器を構成する本実施形態の X 線検出器の 1 ラインに相当する画素回路を示す図である。なお、この回路図では、実際には列数に応じて 1 ライン上に M 個存在する画素回路のうちの一つが示されている。また、このような 1 ライン分の回路が、検出器全体ではライン数に応じて N 個配列される。図 2 に示すように、画素電極 2 には TFT 3 を介して信号線 9 が接続される。この信号線 9 には、電流アンプ 10、電荷蓄積回路 12、電圧積分回路 14 が接続されている。電流アンプ 10 は、S/N 向上のため設けられるが、本発明において必須の要素ではない。40

【 0 0 2 3 】

信号読み出しにおいては、電流アンプ 10、電荷蓄積回路 12、電圧積分回路 14 を経て、2 回の読み出しサイクルにおいて得られたサンプリング出力、つまり、Csamp1e 1 及び Csamp1e 2 にホールドされた信号電圧が減算器 16 により差分処理され、この差分信号が N ラインほぼ同時にアナログマルチプレクサ 6 に入力されるものとなっている。

【 0 0 2 4 】

50

20

30

40

50

図3は、本発明に係る読み出し動作の概念を表す図である。

【0025】

図3において、読み出しTFT(1)は、本発明の読み出し動作のタイミングチャート示してあり、読み出しTFT(2)は、従来例の読み出し動作のタイミングチャートを示している。

【0026】

最初のX線パルスの印加から次のX線パルスの印加までの期間において、本発明では、1画素目の信号を読み出し（第1サイクル）、その直後から特定時間が経過するまで（行の画素電荷が1番目のサイクルによって全て読み出される以前）に、その画素のノイズ信号（ノイズの内訳については後述する）を収集する（第2サイクル）。 10

【0027】

続いて2画素目の信号を読み出し（第1サイクル）、1画素目と同様に2画素目のノイズ信号を収集する（第2サイクル）。このような動作をN行分、すなわち1画像分について繰り返す。

【0028】

一方、従来の信号読み出しへは、最初のX線パルスの印加から次のX線パルスの印加までの期間において、1画素目、2画素目、3画素目、...という具合に順番に読み出してゆき、N行分すなわち1画像分の読み出しが終了したら、オフセット1、オフセット2、オフセット3、...という具合に、N行分すなわち1画像分についてオフセット収集（ノイズ信号の収集）を行う。 20

【0029】

図2に示した回路は、以上のような本発明の読み出し動作を実現するものであり、以下、同回路の動作を図4を参照しながら説明する。図4は同回路における所要なコントロール信号及び出力信号の波形を示す図である。

【0030】

N行×M列の2次元アレイ検出器上の全ての画素にそれぞれ対応して設けられるTFT3がOFF状態のとき、X線照射が行われる。これにより生じた電荷Qは電荷蓄積手段Cpに蓄積される。

【0031】

電荷蓄積手段Cpへの電荷蓄積の後、この電荷蓄積手段Cpに蓄積された電荷を読み出すことで行内の所定の画素からの信号を得るために1番目のサイクル（第1のサイクル）が開始される。すなわち、先ずリセットスイッチSW1がONからOFFに設定される。 30

【0032】

これにより電荷蓄積回路12のC1にはSW1からのチャージインジェクションが生じ、V1がわずかに変化する。その後、TFT3がONに設定され、このとき同様にチャージインジェクションが生じてV1はさらにわずかに変化するとともにTFT3を経由して電荷Qが電流アンプ10に向って移動を開始する。図4において、この電荷移動の様子が電流I1として示されている。

【0033】

電流アンプ10を経由した電流は、抵抗器R1を通過するときはRi/R1の増幅率で増培され、次段の電荷蓄積回路12のコンデンサC1に流入し、電荷が蓄積される。電荷蓄積回路12は、図示のように能動素子により形成されている場合、オフセット電流IoS1を発生する。このオフセット電流IoS1は、電流アンプ10を経由してきた電流と同様にコンデンサC1に流入し、電荷が蓄積される。 40

【0034】

すなわち、電圧V1は、画素からの信号電荷の蓄積によって生じる電圧に、オフセット電流IoS1の蓄積によって生じる電圧が重畠されたものである。これにより、十分に時間が経過して電荷QがコンデンサC1に蓄積された後、電圧V1は一定の値に落ち付くはずであるが、実際にはオフセット電流IoS1のために上昇を続けることになる。また、電圧積分回路14の差動増幅器からも同様にオフセット電流IoS2が発生する。 50

【0035】

画素回路から発生した電荷 Q がほぼ十分に C_1 に蓄積された後、リセット SW_2 が ON から OFF に制御される。その結果、電圧 V_2 は、 SW_2 を OFF した瞬間のチャージインジェクションによる電圧変化に、電圧 V_1 の積分結果が重畠された波形となる。また、電圧 V_2 にはオフセット電流による等価な電圧成分が混入し、つまり図中で示されるように、時間とともに次第に上昇する電圧波形が生じるが、その波形には、以下、1 乃至 6 の成分が重畠している。

【0036】

- 1 電荷 Q によって生じる成分
- 2 電荷蓄積回路 1 2 のチャージインジェクションの積算成分 10
- 3 TFT 3 のチャージインジェクションの積算成分
- 4 電圧積分回路 1 4 のチャージインジェクション成分
- 5 オフセット電流の積算成分
- 6 TFT 3 からのリーク電流による成分

したがって、 SW_2 を OFF した瞬間から時間 1 が経過した時点で SW_{sample} を制御してサンプリングを行うと、結果的には次の信号が保持されることになる。

【0037】

$Sample = 1 \cdot (1 \cdot Q) + (2, 3, 4, 5, 6$ の成分)

ここで、1 は電流アンプ 1 0、電荷蓄積回路 1 2、電圧積分回路 1 4 を通したゲインである。 20

【0038】

このサンプリングの後、TFT 3, SW 1, SW 2 を全て ON にすると、図 4 の回路における所定のコンデンサに蓄積した電荷が消滅するとともに電圧 V_1, V_2 はグラウンドレベルに復帰する（第 1 のサイクル終了）。しかる後、1 番目のサイクルにおいて画素信号に重畠したノイズ信号を収集するための 2 番目のサイクルが開始される。

【0039】

2 番目のサイクルは、1 番目のサイクルと同様に TFT, SW 1, 及び SW 2 を順に OFF していく動作である。この 2 番目のサイクルは、電荷 Q が既に読み取られている点のみについて 1 番目のサイクルと相違し、すでに説明したチャージインジェクションやオフセット電流が電圧 V_2 の生成原因となる。 30

【0040】

時間 1 を 2 番目のサイクルでも 1 番目のサイクルと同じに設定すれば、1 番目のサイクルとの差は電荷 Q による成分のみとなる。ここで、1 番目のサイクルのサンプリングによって既に保持されている電圧 V_{OUT1} と、2 番目のサイクルのサンプリングにより保持された電圧 V_{OUT2} との差分を減算器 1 5 により求める。これにより、オフセット電流やチャージインジェクションによる成分が除かれた信号、つまり電荷 Q だけで決まる信号を得ることができる。

【0041】

次に、読み出した信号のノイズについて検討する。 40

【0042】

まず、回路には、図 2 に示すように少なくともノイズ源 $N_0, N_1,$ 及び N_2 が存在し、電圧 V_1 はこれらのノイズが重畠した波形となるが、このノイズは電圧積分回路 1 4 により大幅に低減される。すなわち、電圧積分回路 1 4 の周波数伝達関数は、

$$1 / (R_2 \cdot C_2 \cdot w) \quad (w \text{ は入力信号の周波数 } f \text{ に } 2 \text{ を乗じたもの})$$

であり、周波数が高ければ高いほど、電圧積分回路 1 4 によるノイズ低減効果は高くなる。

【0043】

一方、信号は 1 期間に亘って時間積分されるが、 V_1 に対して V_2 には、

$$V_2 = (V_1 \cdot 1) / (R_2 \cdot C_2)$$

という電圧が生じる。

【0044】

従って、 V_1 に重畠する周波数 f のノイズを $N(w)$ とすると、

V_1 での $S/N = V_1/N(w)$ 、

V_2 での $S/N = (V_1/N(w)) \cdot 1 \cdot w$

と推定され、 $1 \cdot w$ の倍率で S/N を改善できる。具体的には、例えば 1 を $5 \mu s$ に設定すると $1 MHz$ のノイズに対して約 30 倍の S/N 改善が見込める事になる。

【0045】

ここで、 w が小さい、つまりノイズが直流成分に近い場合は、 1 を大きくしない限り S/N を改善できないことになるが、このような低周波成分のノイズについては、減算器 16 により 1 番目のサイクルのサンプル値と 2 番目のサイクルのサンプル値との差分を得る過程で除去される。10

【0046】

したがって、本発明の回路によれば、高周波成分のノイズについては電圧積分回路 14 により低減でき、低周波成分のノイズについては減算器 16 により除去でき、高周波及び低周波の両ノイズを低減できる。

【0047】

ここで、本実施形態のX線検出器に対し具体的なパラメータを与えた場合について説明する。

【0048】

X線が照射されることによって画素回路に蓄積される電荷は、約 $1 fC$ から $10 pC$ 程度を想定する。これは、医療用のX線診断装置に用いられるX線検出器としては、透視モードから撮影モードまでサポートする必要があり、約 1 万倍ものダイナミックレンジが要求されるからである。この電荷は TFT3 が ON 状態にあるときの抵抗値と C_p の時定数を伴って電流アンプ 10 に流入し、電流アンプ 10 の出力端子では次に示す電圧が発生する。20

【0049】

$$V = (R_i / (C_p \cdot R_t)) \cdot Q$$

ここで、 R_t は TFT3 の ON 抵抗であって、その値はほぼ $1 M\Omega$ であり、 C_p を $1 pF$ とすれば、電圧 V の最小値は $R_i \times 1 \times 10^{-9}$ であるから、最低でも $100 \mu V$ の電圧を発生させるために、 R_i の値を $100 k\Omega$ に設定する。30

【0050】

この理由としては、抵抗器自体から発生する熱雑音電圧の振幅が $f = 1 MHz$ で約 $50 \mu V$ であるため、最低でもこの雑音と信号との間で $S/N = 2$ 程度以上を確保するためである。さらに電流 I_2 は R_i / R_1 の増幅率で増幅される。この電流が大きければ大きいほど図中の電圧 V_1 は大きくなる。この電圧 V_1 は十分時間が経過した後には、次式(1)で表される信号電圧を発生する。

【0051】

$$V_1 = (R_i / (C_1 \cdot R_1)) \cdot Q \quad \dots (1)$$

この電圧の最小値を $100 \mu V$ に設定するためには、 $R_1 = 100 k\Omega$ 、 $C_1 = 10 pF$ という設定を行えばよく、この程度の電圧が確保されれば熱雑音に対する影響は殆ど無視できる。一方、最大値は $1 V$ 程度であり、差動増幅器内部の電圧として全く障害が生じるレベルではない。40

【0052】

さて、電圧 V_1 は電圧積分回路で 1 の間に積分される。このとき V_2 の信号成分に対する波形は、

$$V_2 = (R_i / (C_1 \cdot R_1 \cdot C_2 \cdot R_2)) \cdot Q \cdot 1 \quad \dots (2)$$

となる。2次元アレイ検出器が例えば 1000×1000 マトリクスで構成されていると仮定し、1秒間に 30 フレームの画像収集を行う場合には、1ラインあたり $33 ms$ の時間でライン上のデータを読み取る必要がある。この場合、1画素の読み出し時間は約 30 50

μs である。したがって、1番目のサイクル及び2番目のサイクルは、ともに $15\mu\text{s}$ 以下に設定しなければならない。一方、V1が十分安定するまでの時間は C_p・R の時定数に従うが、C_p・R_t = $1\mu\text{s}$ であり、TFTをONして $10\mu\text{s}$ 経過した時点では十分安定している。従って 1 は $5\mu\text{s}$ 以下に設定する。ここでは 1 = $3\mu\text{s}$ と仮定すると、C₂・R₂ = $3\mu\text{s}$ となるように選択すれば、V2の変動幅は V1の変動幅と同じに設計できることになる。実際には、すでに述べたようにオフセット電流やチャージインジェクションの影響で V1、V2 は大きくなるが、差動増幅器内の電圧のダイナミックレンジを十分超えない範囲になるような設計が可能であることは明白である。

【0053】

1番目のサイクルと2番目のサイクルによるサンプルホールド値が本発明の回路から出力されるが、この差分を生成する回路（減算器16）や、さらに後段の回路、例えばA/D変換器などの入力ダイナミックレンジに合わせて C₂・R₂ の値を選択することも可能である。以上述べた設定例の他にも回路定数の選択が可能であることは言うまでもない。10

【0054】

ここで、図5を参照しながら図2の抵抗器 R1 を切り替える手段について説明する。

【0055】

既に説明したように、電荷 Q は 1fC から 10pC までの広い変動幅がある。より安全に回路を設計するためにより広い変動幅を考慮することも得策である。しかしながら、一回のX線照射で空間的に大幅に変動するわけではなく、照射手技（照射モード）全てを含めてこのような変動が生じるということを考慮すべきである。例えば、透視モード時は電荷 Q は $1\text{fC} \sim 1\text{pC}$ 、撮影モード時は $10\text{fC} \sim 10\text{pC}$ と簡単に近似することができる。図5に示す抵抗器 R1 は、このような2つのモードに対して電流増幅率を変化させる目的で構成されている。例えば図5(a)は、透視モード時には図示した SW を ON し、撮影モード時には OFF するための回路構成である。この構成によれば、透視モードにおいて電流増幅率を 10 倍ほど大きくすることができる。例えば、R1-1 を $10\text{k}\Omega$ 、R1-2 を $90\text{k}\Omega$ に設定すると、透視モード時には V1 及び V2 の電圧を 10 倍ほど上昇させることができる。これにより透視モードでは信号成分を相対的に大きくすることができる、これにより S/N を向上できる。また、VOUT1 及び VOUT2 の電圧のダイナミックレンジを低減させることができ、A/D変換器のビット数を減らして回路規模を減少させることなどにも効果がある。20

【0056】

以上説明したように、第1実施形態によれば、2次元アレイ検出器を構成するスイッチング素子の電圧・電流特性が電荷量によって変動したり、あるいは温度のような外部環境によって影響を受けた場合でも、安定して信号検出を行うことのできるX線平面検出器を提供できる。30

【0057】

(第2実施形態)

次に、本発明の第2実施形態を説明する。

【0058】

図6は、本発明の第2実施形態に係り、第1実施形態において図2に示した回路の動作タイミングの変形例を示している。40

【0059】

この例では1番目のサイクルよりも2番目のサイクルの周期を短くしている。これにより、1画素の読み出しサイクルを短縮でき、あるいは積分時間を長くすることでノイズ低減効果を向上できるなどの利点が得られる。しかし、この例では1番目のサイクルと2番目のサイクルの SW の開閉タイミングを変化させるものであるため、1番目のサイクルでサンプリングされた結果から単純に2番目のサンプリングの結果を減じても、オフセット電流やチャージインジェクションを完全には補正できない。

【0060】

したがって、事前にこれらの値を測定しておくなどして適切な補正を行う必要があるが、50

チャージインジェクションとオフセット電流の一部を低減できるので、A / D 変換器など後段の回路のダイナミックレンジを損なう度合いを軽減できるという利点が得られる。

【0061】

1番目のサイクルでSW1をOFFし、さらにTFTをONして十分な時間(Cp・Rtより十分大きい時間)が経過した後、V1には信号成分Sigとオフセット電流による成分Bi、及びチャージインジェクションによる成分Bcが含まれている。信号成分Sigは式(1)によって表わされることについてはすでに述べたが、オフセット電流の成分Biは、コンデンサC1に流入していくための項のみが時間tとともに次第に増加していく。

【0062】

したがって、V1は、10

$$V1(1) = Sig + Bc + t \cdot Bi \quad (3)$$

と表わされる。

【0063】

さらにこれを、SW2を1の時間積分するわけであるから、1番目のサイクルのサンプリングでサンプルされた電圧V2(1)は図示したタイミングパラメータ1、2を用いて、

$$V2(1) = 1 \cdot Sig + 1 \cdot Bc + (2 \cdot 2 - 1) \cdot 1 \cdot Bi / 2$$

なる電圧を形成する。

【0064】

次に、2番目のサイクルでは信号成分はすでに消滅しているため、BcとBiの成分だけがサンプルされ、図示したタイミングパラメータ3、4を用いて20

$$V2(2) = 3 \cdot Bc + (2 \cdot 4 - 3) \cdot 3 \cdot Bi / 2$$

となる。ここで、1 = 3となるように設定してV2(1)からV2(2)を減じると

、

$$V2(2) - V2(1) = 1 \cdot Sig + 1 \cdot Bi \cdot (2 - 4)$$

が得られる。

【0065】

つまり、2 - 4に相当する時間にオフセット電流が蓄積された分が誤差としてSigに重畠する。この誤差は後段のA / D 変換器のダイナミックレンジを損なうが、従来回路では2の間のオフセット電流が蓄積されることと比較すれば(2 - 4) / 2だけオフセット成分を低減できるという効果が生じる。30

【0066】

以上説明したように、第2実施形態によれば、画像処理などの追加的な補正が必要となるが、A / D 変換器のダイナミックレンジの改善を期待でき、しかもノイズを低減できる。このような本実施形態は、高速に読み出すことが必要な状況(例えば透視モード)で有効である。

【0067】

なお、本発明は上述した実施形態に限定されず種々変形して実施可能である。

【0068】

【発明の効果】

以上説明したように本発明によれば、蓄積した信号電荷の読み出し時に重畠するノイズを低減し、信号電荷検出におけるダイナミックレンジの低下を防止するX線検出器を提供できる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係るX線検出器の概略構成を示すブロック図

【図2】Nライン×M列の2次元アレイ検出器を構成する第1実施形態のX線検出器の1ラインに相当する画素回路を示す図

【図3】本発明に係る読み出し動作の概念を表す図

【図4】図2の回路における所要なコントロール信号及び出力信号の波形を示す図

【図5】図2の抵抗器R1を切り替える手段を説明するための回路図

40

50

【図6】本発明の第2実施形態に係り、第1実施形態において図2に示した回路の動作タイミングの変形例を示す図

【図7】従来例に係る読み出し回路を示す回路図

【図8】上記従来例に係る読み出し回路の動作を示すタイミングチャート

【図9】他の従来例に読み出し回路を示す回路図

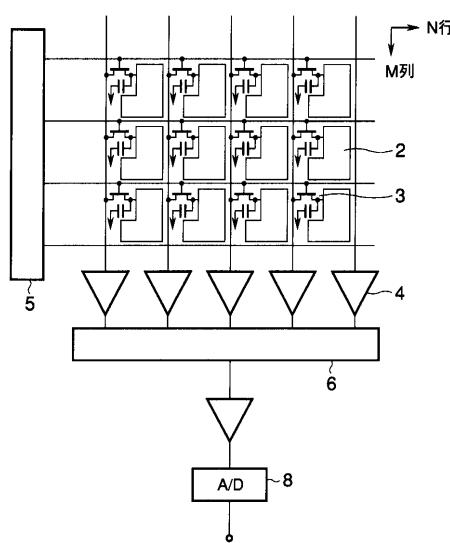
【図10】他の従来例に係り、電圧(Vds)と電流(IdS)との関係を示すグラフ

【符号の説明】

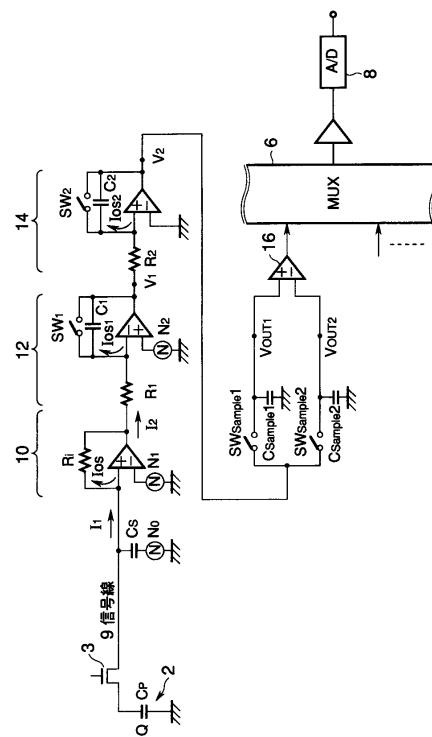
- 2 ... 画素電極
- 3 ... TFT (薄膜トランジスタ)
- 4 ... 読み出し回路
- 5 ... ゲートドライバ
- 6 ... アナログマルチプレクサ
- 8 ... A / D 変換器

10

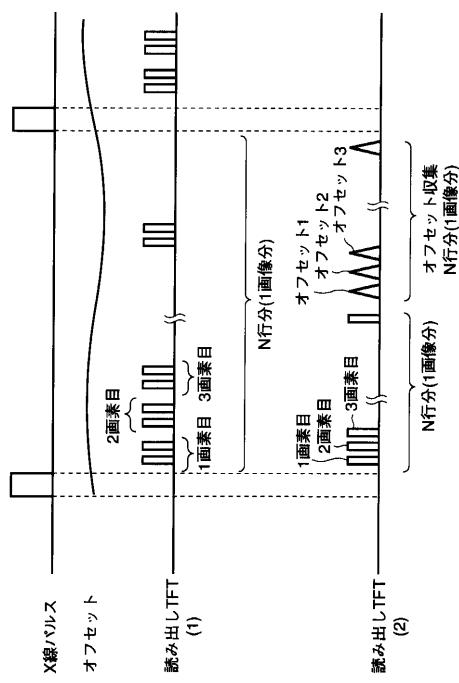
【図1】



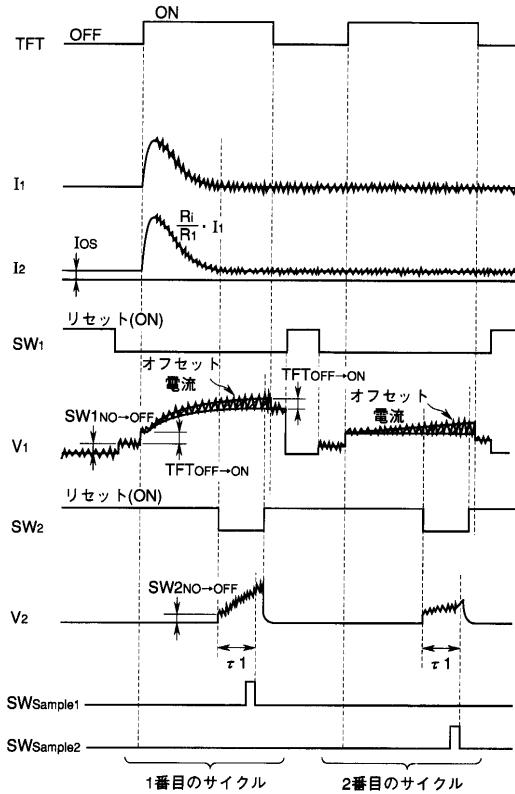
【図2】



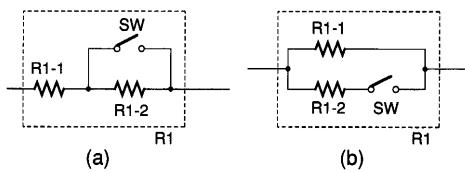
【図3】



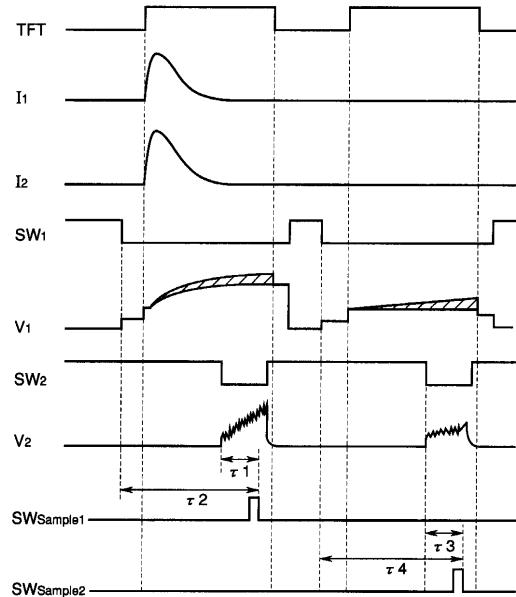
【図4】



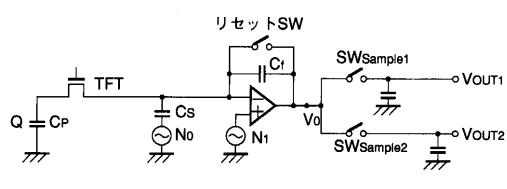
【図5】



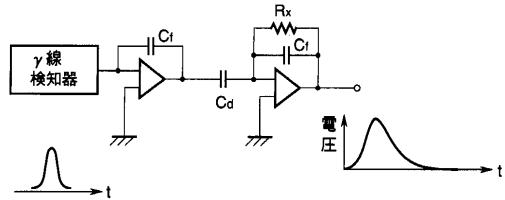
【図6】



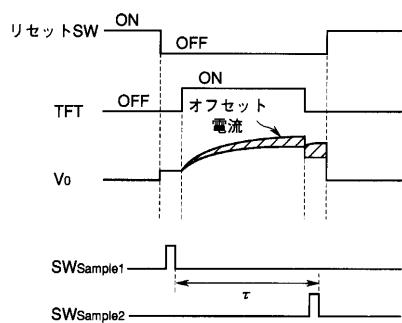
【図7】



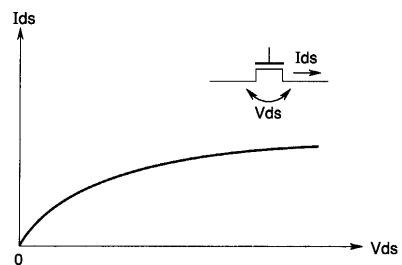
【図9】



【図8】



【図10】



フロントページの続き

(74)代理人 100088683

弁理士 中村 誠

(74)代理人 100070437

弁理士 河井 将次

(72)発明者 本田 道隆

栃木県大田原市下石上1385番の1 株式会社東芝那須工場内

(72)発明者 永井 清一郎

東京都北区赤羽2丁目16番4号 東芝医用システムエンジニアリング株式会社内

(72)発明者 富崎 隆之

栃木県大田原市下石上1385番の1 株式会社東芝那須工場内

(72)発明者 小野寺 徹

神奈川県横浜市鶴見区末広町2丁目4番地 株式会社東芝京浜事業所内

審査官 木下 忠

(56)参考文献 特開平09-197053(JP, A)

特開昭60-112180(JP, A)

特開平09-131337(JP, A)

特開平10-189932(JP, A)

特開平07-250283(JP, A)

特開平09-321267(JP, A)

特開平08-152478(JP, A)

特開平08-211158(JP, A)

(58)調査した分野(Int.Cl., DB名)

G01T1/00-7/12

A61B6/00-6/14

H04N5/335