

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011 年 5 月 26 日(26.05.2011)

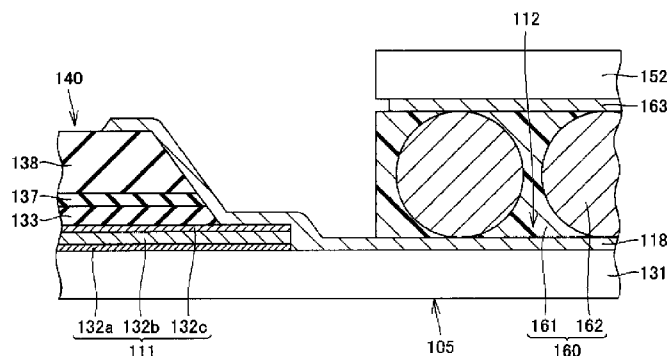
(10) 国際公開番号
WO 2011/062046 A1

- (51) 国際特許分類:
G02F 1/1345 (2006.01)
- (21) 国際出願番号: PCT/JP2010/069307
- (22) 国際出願日: 2010 年 10 月 29 日(29.10.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-265243 2009 年 11 月 20 日(20.11.2009) JP
- (71) 出願人 (米国を除く全ての指定国について): シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町 2 番 2 号 Osaka (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてのみ): 西村 淳 (NISHIMURA, Jun). 原 義仁 (HARA, Yoshihito). 中田 幸伸(NAKATA, Yukinobu).
- (74) 代理人: 特許業務法人深見特許事務所(Fukami Patent Office, p.c.); 〒5300005 大阪府大阪市北区中之島二丁目 2 番 7 号 中之島セントラルタワー Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: LIQUID CRYSTAL DISPLAY DEVICE AND METHOD FOR MANUFACTURING LIQUID CRYSTAL DISPLAY DEVICE

(54) 発明の名称: 液晶表示装置および液晶表示装置の製造方法

[図13]



(57) Abstract: Disclosed is a liquid crystal display device which comprises: a transparent substrate (131) that has a main surface comprising a pixel arrangement region and a peripheral region (105); a switching element that is formed in the pixel arrangement region; an interlayer insulating film (140) that is formed on the main surface of the transparent substrate (131); a wiring line that is formed such that an end portion of the wiring line is exposed from the interlayer insulating film (140); and a transparent conductive film (118) that is formed so as to reach from the main surface of the transparent substrate (131) to the wiring line. An anisotropic conductive film (160) is provided on the upper surface of the transparent conductive film (118) that is positioned on the main surface of the transparent substrate (131).

(57) 要約:

[続葉有]

WO 2011/062046 A1



画素配列領域および周辺領域（１０５）を含む主表面を有する透明基板（１３１）と、画素配列領域に形成されたスイッチング素子と、透明基板（１３１）の主表面上に形成された層間絶縁膜（１４０）と、端部が層間絶縁膜（１４０）から露出するように形成された配線と、透明基板（１３１）の主表面から配線に達するように形成された透明導電膜（１１８）とを備え、透明基板（１３１）の主表面上に位置する透明導電膜（１１８）の上面上に異方性導電膜（１６０）が配置される。

明 細 書

発明の名称： 液晶表示装置および液晶表示装置の製造方法

技術分野

[0001] 本発明は、液晶表示装置および液晶表示装置の製造方法に関し、特に、アクティブマトリックス基板および対向基板とを備え、アクティブマトリックス基板に形成された端子部を有する液晶表示装置および液晶表示装置の製造方法に関する発明である。

背景技術

[0002] 従来から各液晶表示装置が各種提案されている。液晶表示装置は、一般に、アクティブマトリックス基板と、アクティブマトリックス基板と対向するように配置された対向基板と、対向基板およびアクティブマトリックス基板間に配置された液晶層とを含む。

[0003] アクティブマトリックス基板には、ゲートパッドやソースパッドなどの端子部が複数設けられている。

[0004] たとえば、特開２０００－１９９９１７号公報および特開平９－１９７４３３号公報に記載された液晶表示装置においては、層間絶縁膜に形成されたコンタクトホールから露出するソース端子やゲート端子が形成されている。

先行技術文献

特許文献

[0005] 特許文献１：特開２０００－１９９９１７号公報

特許文献２：特開平９－１９７４３３号公報

発明の概要

発明が解決しようとする課題

[0006] 従来の液晶表示装置においては、層間絶縁膜にコンタクトホールを形成するときや、形成されたコンタクトホールにＩＴＯ（Indium Tin Oxide）膜を所定の位置に形成するときなどにフォトリソグラフィによって、層間絶縁膜やＩＴＯ膜をパターニングしている。

[0007] フォトリソグラフィを施す際には、位置ずれが生じたときのためにある程度のマージンを確保しておくのが一般的である。

[0008] その一方で、近年、端子部自体の幅および端子部間の間隔が狭くなっており、フォトリソグラフィを施す際のマージンを確保することが困難なものとなっている。

[0009] このため、従来の液晶表示装置および液晶表示装置の製造工程では、端子部のさらなる微細化を縮めることは困難なものとなっている。

[0010] 本発明は、上記のような課題に鑑みてなされたものであって、その目的は、端子部の微細化が図られた液晶表示装置および液晶表示装置の製造方法を提供することである。

課題を解決するための手段

[0011] 本発明に係る液晶表示装置は、画素配列領域および画素配列領域の周囲に形成された周辺領域を含む主表面を有する基板と、画素配列領域に形成されたスイッチング素子と、スイッチング素子に接続され、端部が周辺領域に達するように形成された配線と、周辺領域に位置する基板の主表面上から周辺領域に位置する配線の端部に達するように延びる透明導電膜と、透明導電膜の上方に配置された外部端子部と、透明導電膜のうち、基板の主表面上に形成された部分および外部端子部の間に配置され、透明導電膜と外部端子部とを電氣的に接続する接続部材とを備える。

[0012] 好ましくは、上記基板の主表面のうち、スイッチング素子が位置する領域を覆うように形成された絶縁膜をさらに備え、周辺領域に位置する配線の端部は、絶縁膜から露出するように形成される。上記透明導電膜および該透明導電膜の周囲に位置する基板の主表面は、絶縁膜から露出するように形成される。

[0013] 好ましくは、上記配線の幅よりも、透明導電膜の幅の方が広くなるように形成される。

好ましくは、上記透明導電膜は、配線の上面および側面を覆うように形成される。

- [0014] 好ましくは、透明導電膜は、配線のうち、絶縁膜から露出する部分を覆うと共に、絶縁膜上に達するように形成される。好ましくは、配線の端部は、透明導電膜と接続部材との接続部分よりも、画素配列領域側に位置する。
- [0015] 本発明に係る液晶表示装置の製造方法は、画素配列領域となる第1領域、および画素配列領域の周囲に位置する周辺領域となる第2領域を含む主表面を有する基板を準備する工程と、第1領域にスイッチング素子を形成する工程と、スイッチング素子に接続され、第2領域に達するように形成された配線を形成する工程と、第2領域に位置する基板の主表面上から、配線の端部に達するように透明導電膜を形成する工程と、透明導電膜のうち、基板の主表面上に位置する部分の上面に接続部材を配置する工程と、接続部材の上面に外部端子を配置し、該外部端子および透明導電膜を電氣的に接続する工程とを備える。
- [0016] 好ましくは、スイッチング素子を形成する工程は、第1領域にゲート電極を形成する工程と、ゲート電極上にゲート絶縁膜を形成する工程と、ゲート絶縁膜上に半導体層を形成する工程と、半導体層上にソース電極およびドレイン電極を形成する工程とを含む。上記配線は、ゲート電極またはソース電極に接続され、端部が第2領域に達するように形成される。上記ソース電極およびドレイン電極上に絶縁膜を形成する工程と、配線の端部を絶縁膜から露出させる工程とをさらに備え、透明導電膜は、絶縁膜から露出する配線の端部に接続されるように形成される。
- [0017] 好ましくは、透明導電膜の幅は、配線の端部の幅よりも幅広に形成される。好ましくは、透明導電膜は、絶縁膜から露出する配線の端部の上面および周面を覆うように形成される。好ましくは、上記透明導電膜は、絶縁膜上に達するように形成される。

発明の効果

- [0018] 本発明に係る液晶表示装置および液晶表示装置の製造方法によれば、端子部の微細化を図ることができる。

図面の簡単な説明

[0019] [図1]本発明の実施の形態1に係るテレビジョン受信機500の構成を示す分解斜視図である。

[図2]液晶表示装置300を模式的に示す斜視図である。

[図3]液晶表示素子200を模式的に示す平面図である。

[図4]液晶表示パネル101および偏光板156との配置状態を示す分解斜視図である。

[図5]液晶表示パネル101の平面図である。

[図6]アクティブマトリックス基板130に形成された薄膜トランジスタアレイを示す回路図である。

[図7]表示領域103における液晶表示パネル101の断面図である。

[図8]薄膜トランジスタ115の詳細を示すアクティブマトリックス基板130の断面図である。

[図9]周辺回路領域に形成されたゲートパッド112の平面図である。

[図10]図9のX-X線における断面であって、この透明導電膜118Aの上面に異方性導電膜160およびゲートドライバ152を配置した状態における断面図である。

[図11]図9のX I-X I線における断面図である。

[図12]図9のX I I-X I I線における断面図である。

[図13]図9のX I I I-X I I I線における断面図である。

[図14]表示領域103となる領域における断面図である。

[図15]図14に示す製造工程において、周辺領域105となる領域における断面図である。

[図16]図14および図15に示す製造工程後の製造工程を示す断面図である。

[図17]図16に示す製造工程時において、周辺領域105となる領域における断面図である。

[図18]図16および図17に示す製造工程後の製造工程を示す表示領域103となる領域における断面図である。

[図19] 図 1 8 に示す製造工程時における周辺領域 1 0 5 となる領域における断面図である。

[図20] 図 1 8 および図 1 9 に示す製造工程後の製造工程を示す表示領域 1 0 3 の断面図である。

[図21] 図 2 0 に示す製造工程時における周辺領域 1 0 5 の断面図である。

[図22] 本実施の形態 2 に係る液晶表示装置における表示領域 1 0 3 における断面図である。

[図23] 周辺領域 1 0 5 に形成されたソースパッド 1 1 4 の平面図である。

[図24] 図 2 3 に示す X X I V - X X I V 線における断面図である。

[図25] 図 2 3 に示す X X V - X X V 線における断面図である。

[図26] 図 2 4 における X X V I - X X V I 線における断面図である。

[図27] 図 2 4 における X X V I I - X X V I I 線における断面図である。

[図28] 本実施の形態 3 に係る液晶表示装置のソースパッド 1 1 4 が形成された周辺領域 1 0 5 の断面図である。

[図29] 図 2 8 に示すソースパッド 1 1 4 の変形例を示す断面図である。

[図30] 本実施の形態 4 に係る液晶表示装置の断面図である。

[図31] ゲートパッド 1 1 2 の断面図である。

[図32] COG (Chip On Glass) が採用された液晶表示装置の平面図である。

[図33] 図 3 2 に示す X X X I I I - X X X I I I 線の断面図である。

発明を実施するための形態

[0020] 図 1 から図 2 7 を用いて、本発明に係る液晶表示装置および液晶表示装置の製造方法について説明する。

[0021] (実施の形態 1)

図 1 は、本発明の実施の形態 1 に係るテレビジョン受信機 5 0 0 の構成を示す分解斜視図である。この図 1 に示すように、テレビジョン受信機 5 0 0 は、前面側に配置される筐体 1 8 1 と、背面側に配置される筐体 1 8 2 と、筐体 1 8 1 および筐体 1 8 2 間に配置された液晶表示装置 3 0 0 と、操作回路 1 8 4 と、支持用部材 1 8 5 とを備えている。

- [0022] 液晶表示装置 300 は、筐体 181 および筐体 182 によって包み込まれ、筐体 181 および筐体 182 によって挟持されている。
- [0023] 筐体 181 には、開口部 183 が形成されており、液晶表示装置 300 に表示される画像を外部に透過可能とされている。筐体 182 には、液晶表示装置 300 を操作するための操作回路 184 が設けられている。筐体 182 は、支持用部材 185 によって支持されている。
- [0024] 図 2 は、液晶表示装置 300 を模式的に示す斜視図である。この図 2 に示すように、液晶表示装置 300 は、液晶表示パネル 101 を含む液晶表示素子 200 と、液晶表示パネル 101 の一方の主表面に装着された偏光板 156 と、液晶表示パネル 101 の他方の主表面に装着された偏光板と、液晶表示パネル 101 に光を照射するバックライトユニット 186 とを備えている。
- [0025] 図 3 は、液晶表示素子 200 を模式的に示す平面図である。この図 3 に示すように、液晶表示素子 200 は、液晶表示パネル 101 と、液晶表示パネル 101 のゲート端子部 150 に接続されたゲートドライバ 152 と、液晶表示パネル 101 のソース端子部 151 に接続されたソースドライバ 153 と、ゲートドライバ 152 およびソースドライバ 153 が接続されたプリント基板配線 154 と、プリント基板配線 154 が接続された表示制御回路 155 とを備えている。
- [0026] 図 4 は、液晶表示パネル 101 および偏光板 156 との配置状態を示す分解斜視図である。この図 4 に示すように、液晶表示パネル 101 の一方の主表面には、偏光板 156a が装着され、液晶表示パネル 101 の他方の主表面には、他の偏光板 156b が装着されている。
- [0027] なお、偏光板 156a の偏光軸方向と、偏光板 156b の偏光軸方向とは互いに直交するように形成されている。偏光板 156a には、図 2 に示すバックライトユニット 186 からの光が放射される。
- [0028] 液晶表示パネル 101 は、アクティブマトリックス基板と、このアクティブマトリックス基板と対向するように、間隔をあけて配置された対向基板と

、アクティブマトリックス基板および対向基板間に封入された液晶層とを含む。そして、アクティブマトリックス基板に対して液晶層と反対側に偏光板 156 a が配置され、対向基板に対して液晶層と反対側に偏光板 156 b が配置されている。

[0029] 図5は、液晶表示パネル101の平面図である。この図5に示すように、液晶表示パネル101は、表示領域103および非表示領域104を含む画素配列領域107と、この画素配列領域107の周囲に位置する周辺領域105とを含む。

[0030] 表示領域103は、画像を表示する領域であり、複数の画素により形成されている。非表示領域104は、画像を表示しない領域であり、表示領域103の周囲に配置されている。図6は、アクティブマトリックス基板130に形成された薄膜トランジスタアレイを示す回路図である。

[0031] アクティブマトリックス基板130は、画素配列領域107、および画素配列領域107の周囲に位置する周辺領域105を含む透明基板131を備える。

[0032] 透明基板131の主表面のうち、画素配列領域107の表示領域103が位置する部分には、複数の薄膜トランジスタ（スイッチング素子）115が配列している。薄膜トランジスタ115のゲート電極に接続されるゲートライン（配線）111と、薄膜トランジスタ115のソース電極に接続されるデータライン（配線）113とが、アクティブマトリックス基板130に複数形成されている。薄膜トランジスタ115のドレイン電極には画素電極116が接続されている。

[0033] アクティブマトリックス基板130は、通常、長方形形状とされている。ゲートライン111は、アクティブマトリックス基板130の長手方向に延びており、ゲートライン111は、アクティブマトリックス基板130の短手方向に間隔をあけて複数形成されている。データライン113は、短手方向に延びており、長手方向に間隔をあけて複数形成されている。

[0034] ゲートライン111とデータライン113とによって囲まれる領域内に1

つの画素電極 116 が配置されている。

[0035] ゲートライン 111 は、薄膜トランジスタ 115 から引き出され、画素配列領域 107 から周辺領域 105 に達するように延びている。そして、ゲートライン 111 のうち、周辺領域 105 上に位置する部分に、ゲートパッド 112 が形成されている。

[0036] データライン 113 は、薄膜トランジスタ 115 から引き出され、画素配列領域 107 から周辺領域 105 に達するように延びている。そして、データライン 113 のうち、周辺領域 105 上に位置する部分には、ソースパッド 114 が形成されている。

[0037] 図 7 は、表示領域 103 における液晶表示パネル 101 の断面図である。図 7 に示すように、対向基板 120 は、ガラス基板などの透明基板 123 と、この透明基板 123 の主表面のうち、アクティブマトリックス基板 130 と対向する主表面に形成されたカラーフィルタ 121 と、カラーフィルタ 121 よりアクティブマトリックス基板 130 側に配置された対向電極 122 とを備えている。

[0038] そして、対向電極 122 と、画素電極 116 とは、液晶層 124 を挟んで互いに対向するように配置されている。アクティブマトリックス基板 130 は、ガラス基板などの透明基板 131 と、透明基板 131 上に形成された薄膜トランジスタ 115 とを備える。

[0039] 図 8 は、薄膜トランジスタ 115 の詳細を示すアクティブマトリックス基板 130 の断面図である。薄膜トランジスタ 115 は、透明基板 131 の表面のうち、対向基板 120 と対向する主表面上に形成されたゲート電極 132 と、ゲート電極 132 を覆うように透明基板 131 の主表面上に形成されたゲート絶縁膜 133 と、ゲート絶縁膜 133 上に位置すると共に、ゲート電極 132 の上方に位置する半導体層 134 と、半導体層 134 の一部を覆うように半導体層 134 およびゲート絶縁膜 133 の上面上に形成され、互いに間隔をあけて形成されたソース電極 135 およびドレイン電極 136 とを備える。

- [0040] そして、薄膜トランジスタ 115 を覆うように、層間絶縁膜 140（パッシベーション膜および平坦化膜）が形成され、層間絶縁膜 140 上に ITO 膜 139（画素電極 116）が形成されている。この画素電極 116 は、ドレイン電極 136 と電氣的に接続されている。具体的には、層間絶縁膜 140 に図示されていないコンタクトホールが形成されており、このコンタクトホールの内周面に沿って、画素電極 116 が延び、画素電極 116 とドレイン電極 136 とが接続されている。
- [0041] ゲート電極 132 は、透明基板 131 の主表面上に形成された金属膜 132a と、金属膜 132a 上に形成された金属膜 132b と、この金属膜 132b 上に形成された金属膜 132c とを含む。金属膜 132a および金属膜 132c は、たとえば、チタン（Ti）等の金属材料から形成されており、金属膜 132b は、アルミニウム（Al）等の金属材料から形成されている。なお、各金属膜としては、上記の例に限られない。
- [0042] たとえば、金属膜 132a を窒化モリブデン（MoN）から形成し、金属膜 132b をアルミニウム（Al）から形成し、さらに、金属膜 132c をモリブデン（Mo）から形成することもできる。
- [0043] ゲート絶縁膜 133 は、例えば、窒化シリコン（SiNx：x は正の数）等から形成されている。
- [0044] 半導体層 134 は、薄膜トランジスタ 115 のチャネル部となるアモルファスシリコン膜（a-Si 膜：i 層）134a と、アモルファスシリコン膜 134a 上に形成され、ソース・ドレイン電極とのコンタクトを図るアモルファスシリコン膜（n+層）134b とを含む。
- [0045] ソース電極 135 は、チタン等から形成された金属膜 135a と、この金属膜 135a 上に位置し、アルミニウム等から形成された金属膜 135b とを含む。ドレイン電極 136 も、チタン等から形成された金属膜 136a と、この金属膜 136a 上に形成され、アルミニウム等から形成された金属膜 136b とを含む。
- [0046] 層間絶縁膜 140 は、パッシベーション膜 137 と、パッシベーション膜

１３７上に形成された平坦化膜１３８とを含む。パッシベーション膜１３７は、窒化シリコン膜から形成されており、たとえば、２５０度程度でＣＶＤ（Chemical Vapor Deposition）法により形成する。なお、パッシベーション膜１３７と、ゲート絶縁膜１３３とは、いずれも窒化シリコン膜により形成されているが、ゲート絶縁膜１３３の方がパッシベーション膜１３７よりも組織が緻密である。

[0047] 平坦化膜１３８は、アクリルベースの合成樹脂等の有機材料から形成されている。すなわち、平坦化膜１３８は、有機絶縁膜であり、平坦化膜１３８下に形成されたパッシベーション膜１３７は無機絶縁膜である。

[0048] 図９は、周辺回路領域に形成されたゲートパッド１１２の平面図である。この図９に示すように、透明基板１３１の主表面のうち、周辺領域１０５が位置する部分は、層間絶縁膜１４０およびゲート絶縁膜１３３等の絶縁膜から露出している。なお、透明基板１３１の主表面のうち、周辺領域１０５が位置する部分は、絶縁膜のみならず、半導体層やソース電極およびドレイン電極を構成する金属膜からも露出している。

[0049] そして、ゲートライン１１１Ａの端部１１７Ａおよびゲートライン１１１Ｂの端部１１７Ｂは、周辺領域１０５に達すると共に、層間絶縁膜１４０およびゲート絶縁膜１３３から露出するように形成されている。

[0050] ゲートライン１１１Ａ、１１１Ｂの端部１１７Ａ、１１７Ｂには、透明導電膜１１８Ａ、１１８Ｂが接続されている。透明導電膜１１８Ａ、１１８Ｂは、たとえば、ＩＴＯ膜またはＩＺＯ（Indium Zinc Oxide）膜等から形成されている。

[0051] この透明導電膜１１８Ａ、１１８Ｂは、層間絶縁膜１４０およびゲート絶縁膜１３３から露出する透明基板１３１の主表面から端部１１７Ａ、１１７Ｂの側面および上面を覆うように形成されている。これにより、透明導電膜１１８Ａ、１１８Ｂおよび端部１１７Ａ、１１７Ｂとの電気的な接続を確保することができる。この透明導電膜１１８Ａ、１１８Ｂによって、ゲートパッド１１２Ａ、１１２Ｂが形成されている。

- [0052] 図10は、図9のX-X線における断面であって、この透明導電膜118Aの上面に異方性導電膜160およびゲートドライバ152を配置した状態における断面図である。
- [0053] この図10および上記図9に示すように、透明導電膜118Aのうち、周辺領域105上に位置する部分は、平坦面とされており、端子部として機能する。
- [0054] そして、透明導電膜118Aのうち、周辺領域105の主表面上に位置する部分の上面には、異方性導電膜160が配置され、この異方性導電膜160の上面上にゲートドライバ152が配置される。
- [0055] 異方性導電膜（接統部材）160は、絶縁性のバインダ161と、このバインダ161内に複数配置された導電性の導電性粒子162とを含む。ゲートドライバ152の下面側には、接統端子（外部端子部）163が配置されている。そして、透明導電膜118Aとゲートドライバ152の接統端子163との間に配置された異方性導電膜160の導電性粒子162によって、透明導電膜118Aと接統端子163との電氣的な接統が確保されている。
- [0056] 導電性粒子162は、金属製の粒子によって構成されており、透明導電膜118Aと接統端子163とを接統している。このように、透明導電膜118と異方性導電膜160との接触部分（接統部分）で透明導電膜118と異方性導電膜160とが電氣的に接統され、異方性導電膜160と接統端子163との接触部分（接統部分）で異方性導電膜160と接統端子163との電氣的な接統が確保されている。ここで、透明導電膜118Aとゲートライン111Aとは、互いに接統されておればよく、ゲートライン111Aの端部の位置が、仮に、位置ずれしたとしても、透明導電膜118Aと接統端子163との電氣的な接統を確保することができる。このため、液晶表示装置の歩留まりの向上を図ることができる。上記図9に示すように、隣り合うゲートパッド112A、112B間に位置する透明基板131の主表面は層間絶縁膜140およびゲート絶縁膜133から露出している。
- [0057] このため、接統端子163と透明導電膜118A、118Bとを互いに近

接させることで、導電性粒子 162 の粒径を小さく抑えることができる。小径の導電性粒子 162 を採用することで、複数の導電性粒子 162 が透明導電膜 118A 上に配列し、導電性粒子 162 と透明導電膜 118A および接続端子 163 との接触面積を広く確保することができる。

[0058] さらに、小径の導電性粒子 162 を採用することで、1つの導電性粒子 162 がゲートパッド 112A とゲートパッド 112B との間を跨るように配置されることを抑制することができ、ゲートパッド 112A とゲートパッド 112B との間で短絡が発生することを抑制することができる。これに伴い、ゲートパッド 112A とゲートパッド 112B とを近接させたとしても、ゲートパッド 112A およびゲートパッド 112B 間における短絡の発生を抑制することができ、ゲートパッド 112A およびゲートパッド 112B 間の間隔を短くすることができる。

[0059] 図 11 は、上記図 9 の X I - X I 線における断面図である。この図 11 に示すように、透明導電膜 118 は、ゲートライン 111 の端部の周面および上面上に亘って形成されている。このため、ゲートライン 111 と、透明導電膜 118 との電氣的接続を確保することができる。

[0060] 図 12 は、図 9 の X I I - X I I 線における断面図である。図 13 は、図 9 の X I I I - X I I I 線における断面図である。この図 12 および図 13 に示すように、透明基板 131 の主表面のうち、周辺領域 105 よりも表示領域 103 側に位置する部分では、ゲートライン 111 の上面上にゲート絶縁膜 133 および層間絶縁膜 140 が形成されている。なお、層間絶縁膜 140 は、ゲート絶縁膜 133 上に形成されたパッシベーション膜 137 およびパッシベーション膜 137 上に形成された平坦化膜 138 を含む。

[0061] 図 13 に示すように、透明導電膜 118 は、周辺領域 105 に位置する透明基板 131 の主表面からゲートライン 111 の端部上をとおり、層間絶縁膜 140 の上面上に達するように形成されている。図 13 および上記図 9 に示すように、ゲートライン 111 の端部は、透明導電膜 118 と異方性導電膜 160 との接続部分よりも、画素配列領域 107 側に位置している。このよ

うに、ゲートライン 111 が、異方性導電膜 160 と透明導電膜 118 との接触部分から退避しているので、異方性導電膜 160 のうち、異方性導電膜 160 と透明導電膜 118 との接続部分およびその近傍に位置する部分が平坦面状となる。このように、異方性導電膜 160 のうち、透明導電膜 118 との接続部分を平坦面状とすることで、透明導電膜 118 と異方性導電膜 160 とを良好に接続することができる。

[0062] 上記のように構成された液晶表示装置の製造方法について説明する。

図 14 は、表示領域 103 となる領域における断面図であり、透明基板 131 の主表面上にゲート電極 132 を形成したときの断面図である。図 15 は、上記図 14 に示す製造工程において、周辺領域 105 となる領域における断面図である。

[0063] この図 14 および図 15 に示すように、まず、主表面を有する透明基板 131 を準備する。なお、透明基板 131 の主表面は、表示領域 103 となる領域と、周辺領域 105 となる領域とを含む。そして、透明基板 131 の主表面のうち、周辺領域 105 となる領域および表示領域 103 となる領域に金属膜 132a、金属膜 132b および金属膜 132c を形成する。そして、この積層された金属膜をパターニングすることでゲート電極 132 およびゲートライン 111 を形成する。ゲート電極 132 と、ゲートライン 111 とは、積層された金属膜をパターニングすることで同時に形成される。

[0064] 図 16 は、上記図 14 および図 15 に示す製造工程後の製造工程を示す断面図であり、表示領域 103 となる領域における断面図である。図 17 は、図 16 に示す製造工程時において、周辺領域 105 となる領域における断面図である。

[0065] この図 16 および図 17 に示すように、アモルファスシリコン膜（i 層）134a と、アモルファスシリコン膜 134a 上に形成されたアモルファスシリコン膜（n+層）134b とを順次積層する。そして、積層されたアモルファスシリコン膜（i 層）134a とアモルファスシリコン膜（n+層）134b とをパターニングして、半導体層 134 を形成する。半導体層 13

4は、ゲート電極132の上方に位置するゲート絶縁膜133の上面上に形成されている。

[0066] なお、周辺領域105となる領域においては、アモルファスシリコン膜（i層）134aと、アモルファスシリコン膜（n+層）134bとは、上記パターニングによって除去される。

[0067] 図18は、上記図16および図17に示す製造工程後の製造工程を示す表示領域103となる領域における断面図であり、図19は、上記図18に示す製造工程時における周辺領域105となる領域における断面図である。

[0068] 半導体層134を覆うように、チタン等から形成された金属膜およびアルミニウムなどから形成された金属膜を順次成膜する。

[0069] そして、上記積層された金属膜をパターニングする。これにより、ソース電極135およびドレイン電極136が形成される。なお、ソース電極135およびドレイン電極136が形成される際に、同時にデータライン113が形成される。このようにして、薄膜トランジスタ115および表示領域103が形成される。そして、表示領域103の周囲に周辺領域105が規定される。

[0070] 図20は、図18および図19に示す製造工程後の製造工程を示す表示領域103の断面図であり、図21は、図20に示す製造工程時における周辺領域105の断面図である。この図20および図21に示すように、ソース電極135、ドレイン電極136およびデータライン113等を覆うようにパッシベーション膜137および平坦化膜138が形成される。

[0071] 平坦化膜138は、アクリルベースの合成樹脂等の有機材料から形成されている。この平坦化膜138をパターニングすることで、平坦化膜138のうち周辺領域105に位置する部分が除去される。なお、このパターニングの際に、たとえば、ドレイン電極136に向けて延びるコンタクトホール等も、平坦化膜138に形成される。

[0072] このパターニングが施された平坦化膜138をマスクとして、パッシベーション膜137およびゲート絶縁膜133にパターニングが施される。これ

により、周辺領域 105 上に形成されたパッシベーション膜 137 およびゲート絶縁膜 133 が除去され、透明基板 131 の主表面が外方に露出する。その一方で周辺領域 105 内においては、平坦化膜 138 およびパッシベーション膜 137 を貫通し、ドレイン電極 136 に達するコンタクトホールが形成される。

[0073] その後、図 8 に示すように、ITO 膜 139 を形成し、この ITO 膜 139 をパターニングする。これにより、平坦化膜 138 の上面上には、画素電極 116 が形成される。この画素電極 116 は、平坦化膜 138 およびパッシベーション膜 137 を貫通するコンタクトホールにも形成され、ドレイン電極 136 に電氣的に接続される。

[0074] その一方で、周辺領域 105 においては、図 9 に示すように、透明導電膜 118A, 118B が形成される。

[0075] ここで、透明導電膜 118 の幅 W2 は、ゲートライン 111 の幅 W1 よりも幅広に形成されている。このため、ITO 膜 139 をパターニングして、透明導電膜 118 を形成する際に、マスクに位置ずれ等が生じたとしても、透明導電膜 118 とゲートライン 111 との接続を確保することができる。このため、製造される液晶表示装置の歩留まりの向上を図ることができる。

[0076] さらに、ITO 膜 139 をパターニングする際において、透明基板 131 の主表面のうち、周辺領域 105 に位置する部分は、層間絶縁膜 140 およびゲート絶縁膜 133 から露出している。このため、ITO 膜 139 をパターニングして透明導電膜 118 を形成する際には、透明導電膜 118 とゲートライン 111 との相対的な位置あわせがなされておればよく、他の部材との位置あわせを考慮する必要がない。このため、位置あわせを正確に行う必要のある対象が少ないため液晶表示装置の歩留まりの向上を図ることができる。

[0077] 透明導電膜 118 を形成する際には、ゲートライン 111 との相対的な位置決めが正確であればよいため、フォトリソグラフィにおけるマージンを小さく抑えることができる。

[0078] このように、フォトリソグラフィにおけるマージンを小さく抑えることができるので、透明導電膜 118 同士間の間隔を小さくしたり、透明導電膜 118 の幅 W2 自体を小さくすることができる。このため、ゲートパッド 112 の微細化を図ることができる。また、透明導電膜 118 自体の形状に制約がないため、図 9 に示すような長方形形状に限られず、他の多角形状、円形状、および楕円形状等を採用することができる。

[0079] 透明導電膜 118 は、層間絶縁膜 140 およびデータライン 113 から露出するゲートライン 111 の端部を覆うように形成されている。このため、ITO 膜 139 をパターニングして透明導電膜 118 等を形成する際に、ゲートライン 111 までもパターニングされることを抑制することができ、ゲートライン 111 が断線することを抑制することができる。

[0080] また、透明導電膜 118 は、層間絶縁膜 140 の上面に達するように形成されているので、透明導電膜 118 が、所定の位置から透明基板 131 の外周縁部側にずれたとしても、透明導電膜 118 とゲートライン 111 との接続状態を維持することができる。これにより、製造する液晶表示装置の歩留まりの向上を図ることができる。なお、ITO 膜 139 をパターニングして、透明導電膜 118 を形成しているが、IZO 膜を形成し、この IZO 膜をパターニングすることで透明導電膜 118 等を形成するようにしてもよい。さらに、ITO 膜や IZO 膜以外の透明導電膜をも採用することができる。また、金属膜 132a を窒化モリブデン (MoN) から形成し、金属膜 132b をアルミニウム (Al) から形成し、さらに、金属膜 132c をモリブデン (Mo) から形成した場合においても、ゲート絶縁膜 133 等をパターニングする際に、耐薬性を確保することができる。

[0081] (実施の形態 2)

図 22 から図 27 を用いて、本発明の実施の形態 2 に係る液晶表示装置について説明する。なお、図 22 から図 27 に示す構成のうち、上記図 1 から図 21 に示す構成と同一または相等する構成については、同一の符号を付してその説明を省略する。

- [0082] 図 2 2 は、本実施の形態 2 に係る液晶表示装置における表示領域 1 0 3 における断面図である。図 2 3 は、周辺領域 1 0 5 に形成されたソースパッド 1 1 4 の平面図である。
- [0083] この図 2 3 に示すように、データライン 1 1 3 の端部は、透明基板 1 3 1 の主表面のうち、周辺領域 1 0 5 が位置する部分に達している。データライン 1 1 3 のうち、周辺領域 1 0 5 に達する端部は、ゲート絶縁膜 1 3 3 および層間絶縁膜 1 4 0 から露出している。データライン 1 1 3 のうち、ゲート絶縁膜 1 3 3 および層間絶縁膜 1 4 0 から露出する部分には、透明導電膜 1 1 9 が接続されている。透明導電膜 1 1 9 は、データライン 1 1 3 の端部を覆うように形成されている。
- [0084] 透明導電膜 1 1 9 およびその周囲に位置する透明基板 1 3 1 の主表面は、層間絶縁膜 1 4 0 およびゲート絶縁膜 1 3 3 から露出するように形成されている。さらに、透明基板 1 3 1 の主表面のうち、透明導電膜 1 1 9 A と、透明導電膜 1 1 9 A と隣り合う他の透明導電膜 1 1 9 B との間の位置する透明基板 1 3 1 の主表面は、ゲート絶縁膜 1 3 3 および層間絶縁膜 1 4 0 から露出している。
- [0085] 透明導電膜 1 1 9 は、透明基板 1 3 1 の主表面上からデータライン 1 1 3 の端部に達するように形成されている。透明基板 1 3 1 がデータライン 1 1 3 の端部上に位置する部分において、透明基板 1 3 1 の幅 W 4 は、データライン 1 1 3 の幅 W 3 よりも幅広に形成されている。
- [0086] このため、透明導電膜 1 1 9 を成膜する際に、透明導電膜 1 1 9 が透明導電膜 1 1 9 の幅方向に多少位置ずれしたとしても、データライン 1 1 3 と透明導電膜 1 1 9 との接続を確保することができる。これにより、液晶表示装置の歩留まりの向上を図ることができる。
- [0087] 透明導電膜 1 1 9 は、透明基板 1 3 1 の主表面からデータライン 1 1 3 の端部に達するように形成されている。透明導電膜 1 1 9 のうち、透明基板 1 3 1 の主表面上に位置する部分は、平坦面状とされており、端子部として機能する。このように形成された透明導電膜 1 1 9 によって、ソースパッド 1

１４が形成されている。

[0088] 図２４は、図２３に示すⅩⅩⅠⅤーⅩⅩⅠⅤ線における断面図である。この図２４に示すように、透明基板１３１の主表面上に位置する透明導電膜１１９の上面上には、異方性導電膜１６０が配置されている。この異方性導電膜１６０の上面上には、ソースドライバ１５３が配置されている。ソースドライバ１５３の下面には、接続端子１６４が形成されている。

[0089] 異方性導電膜１６０は、絶縁性のバインダ１６１と、バインダ１６１内に複数設けられてた導電性粒子１６２とを含む。そして、導電性粒子１６２によって、透明導電膜１１９と接続端子１６４とが電氣的に接続されている。

[0090] ソースパッド１１４においても、ソースパッド１１４の周囲には、層間絶縁膜１４０およびゲート絶縁膜１３３が形成されていないため、接続端子１６４とソースパッド１１４（透明導電膜１１９）とを近接させることができる。接続端子１６４と透明導電膜１１９とを近接させることができるので、小径の導電性粒子１６２を採用することができる。

[0091] これに伴い、透明導電膜１１９上に複数の導電性粒子１６２を配列させることができると共に、隣り合うソースパッド１１４Ａとソースパッド１１４Ｂとが短絡することを抑制することができる。

[0092] 図２５は、図２３に示すⅩⅩⅤーⅩⅩⅤ線における断面図である。この図２５に示すように、データライン１１３は、データライン本体部１１３Ｂと、透明導電膜１１３Ｃと、接続配線１１３Ａとを備えている。

[0093] データライン本体部１１３Ｂは、ソース電極１３５に接続され、ソース電極１３５から周辺領域１０５に向けて引き出されている。このデータライン本体部１１３Ｂは、ゲート絶縁膜１３３上に形成され、チタン等から形成された金属膜１３５ａと、この金属膜１３５ａ上に形成され、アルミニウムから形成された金属膜１３５ｂとを含む。

[0094] 接続配線１１３Ａは、データライン本体部１１３Ｂの端部側から周辺領域１０５に向けて延びるように形成されている。この接続配線１１３Ａは、金属膜１３２ａと、金属膜１３２ｂと、金属膜１３２ｃとによって形成されて

おり、ゲートライン 111 と同様の金属膜により形成されている。接続配線 113A は、透明基板 131 の主表面上に形成されている。この接続配線 113A は、金属膜 132a と、金属膜 132b と、金属膜 132c とを積層した後、パターニングすることでゲートライン 111 およびゲート電極 132 と同時に形成される。この接続配線 113A の端部が周辺領域 105 に達しており、ゲート絶縁膜 133 および層間絶縁膜 140 から露出するように形成されている。

[0095] 透明導電膜 113C は、平坦化膜 138 およびパッシベーション膜 137 を貫通するように形成されたコンタクトホール 165a の内周面上に形成されている。コンタクトホール 165a 内には、データライン本体部 113B の端部が露出しており、コンタクトホール 165a の底部には、接続配線 113A の上面が露出している。

[0096] そして、透明導電膜 113C は、接続配線 113A の上面、データライン本体部 113B の端部の周面および上面、およびコンタクトホール 165a の内周面を通して、平坦化膜 138 の上面に達するように形成されている。このため、接続配線 113A とデータライン本体部 113B とは、透明導電膜 113C によって電氣的に接続されている。

[0097] なお、コンタクトホール 165a を形成する際には、まず、パッシベーション膜 137 および平坦化膜 138 を形成した後、平坦化膜 138 をパターニングする。

[0098] 平坦化膜 138 をパターニングすることで、平坦化膜 138 のうち、周辺領域 105 に位置する部分が除去されると共に、コンタクトホール 165a の一部が形成される。

[0099] そして、このパターニングされた平坦化膜 138 をマスクとして、パッシベーション膜 137 をパターニングすることで、コンタクトホール 165a が形成される。さらに、周辺領域 105 における透明基板 131 の主表面が外方に露出する。

[0100] 接続配線 113A の周辺領域 105 側の端部は、平坦化膜 138、パッシ

ベーション膜 137 およびゲート絶縁膜 133 から露出してる。そして、透明導電膜 119 は、接続配線 113A の端部を覆うと共に、平坦化膜 138 の上面に達するように形成されている。このため、透明導電膜 119 が透明基板 131 の外周縁部側に位置ずれしたとしても、透明導電膜 119 と接続配線 113A との電氣的な接続を確保することがでできる。このため、製造される液晶表示装置の歩留まりの向上を図ることができる。

[0101] さらに、透明導電膜 119 は、接続配線 113A のうち、平坦化膜 138 等の絶縁膜から露出する部分を覆うように形成されている。このため、ITO 膜 139 をパターニングして透明導電膜 119 を形成する際に、接続配線 113A までもパターニングされることを抑制することができる。

[0102] なお、図 26 および図 27 は、図 24 における XXVI-XXVI 線および XXVII-XXVII 線における断面図である。

[0103] 図 26 に示すように、透明導電膜 119 は、接続配線 113A と隣り合う透明基板 131 の主表面から接続配線 113A の上面および周面上に亘って形成されている。そして、周辺領域 105 よりも表示領域 103 側では、透明導電膜 119 は、平坦化膜 138 の上面上に形成されている。

[0104] (実施の形態 3)

図 28 および図 29 を用いて、本実施の形態 3 に係る液晶表示装置について説明する。なお、図 28 および図 29 に示す構成のうち、上記図 1 から図 27 に示す構成と同一または相当する構成については、同一の符号を付して説明を省略する場合がある。

[0105] 図 28 は、本実施の形態 3 に係る液晶表示装置のソースパッド 114 が形成された周辺領域 105 の断面図である。

[0106] この図 28 に示すように、データライン 113 は、周辺領域 105 に達するように形成されている。周辺領域 105 に位置するデータライン 113 の端部は、周辺領域 105 に達するように形成されている。このデータライン 113 の端部は、層間絶縁膜 140 から露出するように形成されている。なお、層間絶縁膜 140 は、薄膜トランジスタ 115 が形成された表示領域 1

03を覆うように形成されている。

[0107] データライン113は、透明基板131の主表面上に形成されたゲート絶縁膜133上に形成されている。本実施の形態に係る液晶表示装置においては、ゲート絶縁膜133は、周辺領域105にも形成されている。

[0108] 透明導電膜118は、周辺領域105が位置する透明基板131の主表面上からデータライン113の端部に達するように形成されている。そして、透明導電膜118は、データライン113の上面から層間絶縁膜140の上面に達するように形成されている。

[0109] 透明導電膜118は、上記ゲート絶縁膜133の上面上に形成されており、透明基板131の主表面の上方に位置している。透明導電膜118のうち、周辺領域105が位置する透明基板131の主表面上に位置する部分の上面には、異方性導電膜（接続部材）160が配置されている。

[0110] 透明導電膜118のうち、ゲート絶縁膜133上に位置する部分は、平坦面状に形成されており、この平坦面状に形成された部分の上方にゲートドライバ152の接続端子163が配置されている。透明導電膜118の上面上に異方性導電膜160が配置されており、この異方性導電膜160内の導電性粒子162によって、接続端子163と透明導電膜118とが電氣的に接続されている。

[0111] このため、データライン113の端部の位置が位置ずれした場合においても、データライン113の端部と透明導電膜118とが接続されておればよく、歩留まりの向上を図ることができる。さらに、このソースパッド114においても、上記実施の形態1および実施の形態2と同様に、透明導電膜118の幅は、データライン113の端部の幅よりも大きくなるように形成されている。

[0112] なお、データライン113の端部は、層間絶縁膜140から完全に露出してい必要はない。たとえば、図29に示す例においては、データライン113の端面が層間絶縁膜140から露出しており、透明導電膜118がデータライン113の端面と接触するように、形成されている。

[0113] (実施の形態 4)

図 30 および図 31 を用いて、本実施の形態 4 に係る液晶表示装置について説明する。なお、図 30 および図 31 に示す構成のうち、上記図 1 から図 29 に示す構成と同一または相当する構成については、同一の符号を付してその説明を省略する場合がある。

[0114] 図 30 は、本実施の形態 4 に係る液晶表示装置の断面図であり、図 31 は、ゲートパッド 112 の断面図である。

[0115] 図 30 において、ゲート電極 132 およびゲートライン 111 は、アルミニウム合金材料膜によって構成されている。

[0116] このアルミニウム合金材料膜は、母材としてのアルミニウムと、コバルト (Co)、ロジウム (Rh)、ニッケル (Ni)、パラジウム (Pd)、炭素 (C)、ケイ素 (Si)、ゲルマニウム (Ge)、およびスズ (Sn) よりなる群から選択される少なくとも 1 種の元素を含む合金成分と、銅 (Cu)、ランタン (La)、ホウ素 (B)、ネオジム (Nd)、銀 (Ag)、金 (Au)、白金 (Pt)、およびイットリウム (Y) よりなる群から選択される少なくとも 1 種の元素を含む他の成分とを有する。

[0117] このようなアルミニウム合金材料膜でゲートライン 111 およびゲート電極 132 を構成することで、ウエットエッチングでゲートライン 111 およびゲート電極 132 をパターニングすることができる。

[0118] たとえば、チタンおよびアルミニウムの積層金属膜をパターニングして、ゲート電極 132 およびゲートライン 111 等を形成する場合には、処理装置内にチタンなどのダストが発生するおそれがある。このようなダストが発生すると、ダストが基板上に付着し、歩留まりの低下を招くおそれがある。

[0119] その一方で、上記のようなアルミニウム合金材料膜をウエットエッチングすることで、ゲートライン 111 およびゲート電極 132 を形成することで、上記ダストが発生することを抑制することができる。さらに、上記アルミニウム合金材料膜と ITO 膜との電位差は、アルミニウム膜と ITO 膜との電位差よりも小さい。このため、ゲートライン 111 に ITO 膜等から構成

された透明導電膜 119 を接触したとしても、ゲートライン 111 が腐食されることを抑制することができる。

[0120] ここで、図 31 に示すように、ゲートライン 111 の端部は、絶縁層 109 から露出している。なお、絶縁層 109 は、ゲート絶縁膜 133 と、このゲート絶縁膜 133 上に形成された層間絶縁膜 140 とを含む。

[0121] なお、本実施の形態 4 においても、周辺領域 105 に位置する透明基板 123 の主表面は、絶縁層 109 から露出している。

[0122] そして、透明導電膜 119 は、透明基板 123 の主表面のうち、周辺領域 105 が位置する部分からゲートライン 111 の端部に達するように形成されている。

[0123] そして、透明導電膜 119 のうち、透明基板 123 の主表面上に直接形成された部分は、平坦面状に形成されている、この平坦面状とされた部分の上方には、接続端子 163 が配置されている。

[0124] そして、透明導電膜 119 のうち、平坦面状とされた部分の上面には、異方性導電膜 160 が配置されており、透明導電膜 119 と接続端子 163 とが電氣的に接続されている。

[0125] 本実施の形態 4 に係る液晶表示装置においては、ソース電極 135 およびド레인電極 136 の金属膜 135a, 136a は、モリブデンから形成されており、金属膜 135b, 136b は、上記アルミニウム合金材料膜から構成されている。

[0126] このように、ソース電極 135 およびド레인電極 136 を形成することで、ソース電極 135 およびド레인電極 136 をウエットエッチングにより形成することができる。

[0127] さらに、アルミニウム合金材料膜の下面にモリブデンから構成された金属膜を配置することで、アルミニウム合金材料膜に含まれるニッケル等が半導体層に拡散することを抑制することができる。

[0128] なお、図 32 および図 33 は、本発明を COG (Chip On Glass) に適用した例を示す。

図 3 2 は、COG (Chip On Glass) が採用された液晶表示装置の平面図であり、図 3 3 は、図 3 2 に示す X X X I I I - X X X I I I 線の断面図である。

[0129] この図 3 2 に示すように、透明基板 1 3 1 の主表面のうち、周辺領域 1 0 5 が位置する分には、複数の配線 1 9 1 および配線 1 9 2 が配置されている。配線 1 9 1 は、たとえば、ゲート電極に接続されている。

[0130] この配線 1 9 1 の端部は、配線 1 9 1 の上面に形成された絶縁膜 1 9 3 から露出するように形成されている。配線 1 9 1 の端部は、周辺領域 1 0 5 に位置しており、この配線 1 9 1 の端部には、透明導電膜 1 1 9 が接続されている。

[0131] ここで、透明導電膜 1 1 9 は、透明基板 1 3 1 の主表面から配線 1 9 1 の端部に達するように形成されている。そして、透明導電膜 1 1 9 のうち、透明基板 1 3 1 の主表面に直接形成された部分は、平坦面状とされている。透明導電膜 1 1 9 のうち、上記平坦面部分の上方にゲートドライバ 1 5 2 の接続端子 1 6 3 が配置されている。

[0132] 透明導電膜 1 1 9 の平坦面部分の上面に異方性導電膜 1 6 0 が配置され、透明導電膜 1 1 9 と接続端子 1 6 3 とが電氣的に接続されている。具体的には、異方性導電膜 1 6 0 の導電性粒子 1 6 2 によって、接続端子 1 6 3 と透明導電膜 1 1 9 とが接続されている。

[0133] 以上のように本発明の実施の形態について説明を行なったが、今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は請求の範囲によって示され、請求の範囲と均等の意味および範囲内での O および範囲にかぎられない。

産業上の利用可能性

[0134] 本発明は、液晶表示装置および液晶表示装置の製造方法に適用することができ、特に、アクティブマトリックス基板および対向基板とを備え、アクティブマトリックス基板に形成された端子部を有する液晶表示装置および液晶表示装置の製造方法に好適である。

符号の説明

[0135] 101 液晶表示パネル、103 表示領域、104 非表示領域、105 周辺領域、107 画素配列領域、111 ゲートライン、112 ゲートパッド、113 データライン、113A 接続配線、113B データライン本体部、113C 透明導電膜、114 ソースパッド、115 薄膜トランジスタ、116 画素電極、118 透明導電膜、119 透明導電膜、120 対向基板、121 カラーフィルタ、122 対向電極、123 透明基板、124 液晶層、130 アクティブマトリックス基板、131 透明基板、132 ゲート電極、133 ゲート絶縁膜、134 半導体層、135 ソース電極、136 ドレイン電極、137 パッシベーション膜、138 平坦化膜、140 層間絶縁膜、150 ゲート端子部、151 ソース端子部、152 ゲートドライバ、153 ソースドライバ、160 異方性導電膜、161 バインダ、162 導電性粒子、163 接続端子、164 接続端子、300 液晶表示装置。

請求の範囲

- [請求項1] 画素配列領域（１０７）および前記画素配列領域の周囲に形成された周辺領域（１０５）を含む主表面を有する基板（１３１）と、
前記画素配列領域に形成されたスイッチング素子（１１５）と、
前記スイッチング素子に接続され、端部が前記周辺領域に達するように形成された配線（１１１，１１３）と、
前記周辺領域に位置する前記基板の主表面上から前記周辺領域に位置する前記配線の端部に達するように延びる透明導電膜（１１８，１１９）と、
前記透明導電膜の上方に配置された外部端子部（１５２，１５３）と、
前記透明導電膜のうち前記基板の主表面上に形成された部分、および前記外部端子部の間に配置され、前記透明導電膜と前記外部端子部とを電氣的に接続する接続部材（１６０）と、
を備えた、液晶表示装置。
- [請求項2] 前記基板の主表面のうち、前記スイッチング素子が位置する領域を覆うように形成された絶縁膜（１４０）をさらに備え、
前記周辺領域に位置する前記配線の端部は、前記絶縁膜から露出するように形成され、
前記透明導電膜および該透明導電膜の周囲に位置する前記基板の主表面は、前記絶縁膜から露出するように形成された、請求の範囲第１項に記載の液晶表示装置。
- [請求項3] 前記配線の幅（W１，W３）よりも、前記透明導電膜の幅（W２，W４）の方が広くなるように形成された、請求の範囲第１項または請求の範囲第２項に記載の液晶表示装置。
- [請求項4] 前記透明導電膜は、前記配線の上面および側面を覆うように形成された、請求の範囲第１項から請求の範囲第３項のいずれかに記載の液晶表示装置。

[請求項5] 前記透明導電膜は、前記配線のうち、前記絶縁膜から露出する部分を覆うと共に、前記絶縁膜上に達するように形成された、請求の範囲第2項から請求の範囲第4項のいずれかに記載の液晶表示装置。

[請求項6] 前記配線の端部は、前記透明導電膜と前記接続部材との接続部分よりも、前記画素配列領域側に位置する、請求の範囲第1項から請求の範囲第5項のいずれかに記載の液晶表示装置。

[請求項7] 画素配列領域となる第1領域、および前記画素配列領域の周囲に位置する周辺領域となる第2領域を含む主表面を有する基板を準備する工程と、

前記第1領域にスイッチング素子（115）を形成する工程と、

前記スイッチング素子に接続され、前記第2領域に達するように形成された配線（111）を形成する工程と、

前記第2領域に位置する前記基板の主表面上から、前記配線の端部に達するように透明導電膜（118）を形成する工程と、

前記透明導電膜のうち、前記基板の主表面上に位置する部分の上面に接続部材（160）を配置する工程と、

前記接続部材の上面に外部端子（152）を配置し、該外部端子および前記透明導電膜を電氣的に接続する工程と、

を備えた、液晶表示装置の製造方法。

[請求項8] 前記スイッチング素子を形成する工程は、前記第1領域にゲート電極（132）を形成する工程と、前記ゲート電極上にゲート絶縁膜（133）を形成する工程と、前記ゲート絶縁膜上に半導体層（134）を形成する工程と、前記半導体層上にソース電極（135）およびドレイン電極（136）を形成する工程とを含み、

前記配線は、前記ゲート電極または前記ソース電極に接続され、端部が前記第2領域に達するように形成され、

前記ソース電極およびドレイン電極上に絶縁膜（140）を形成する工程と、

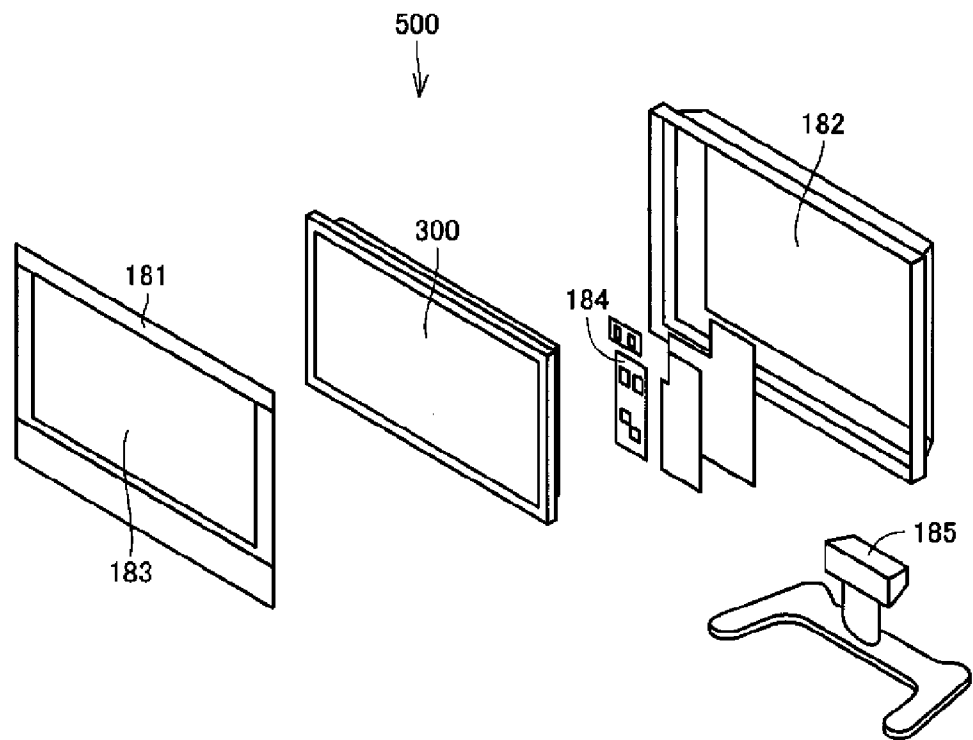
前記配線の端部を前記絶縁膜から露出させる工程とをさらに備え、
前記透明導電膜は、前記絶縁膜から露出する前記配線の前記端部に
接続されるように形成された、請求の範囲第 7 項に記載の液晶表示装
置の製造方法。

[請求項9] 前記透明導電膜の幅 (W_2) は、前記配線の前記端部の幅 (W_1)
よりも幅広に形成された、請求の範囲第 7 項または請求の範囲第 8 項
に記載の液晶表示装置の製造方法。

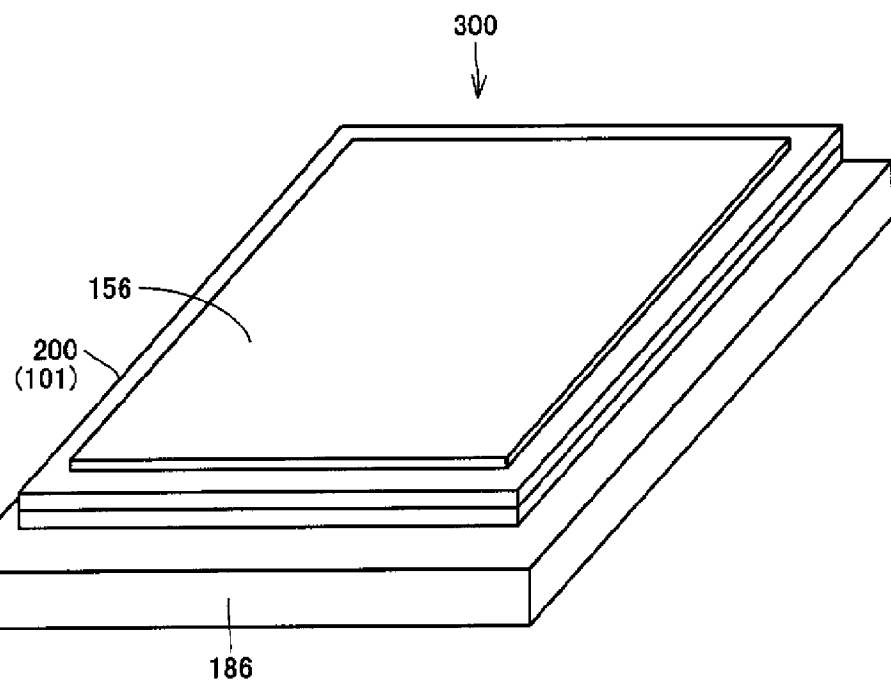
[請求項10] 前記透明導電膜は、前記絶縁膜から露出する前記配線の端部の上面
および周面を覆うように形成された、請求の範囲第 8 項または請求の
範囲第 9 項に記載の液晶表示装置の製造方法。

[請求項11] 前記透明導電膜は、前記絶縁膜上に達するように形成された、請求
の範囲第 8 項から請求の範囲第 10 項のいずれかに記載の液晶表示装
置の製造方法。

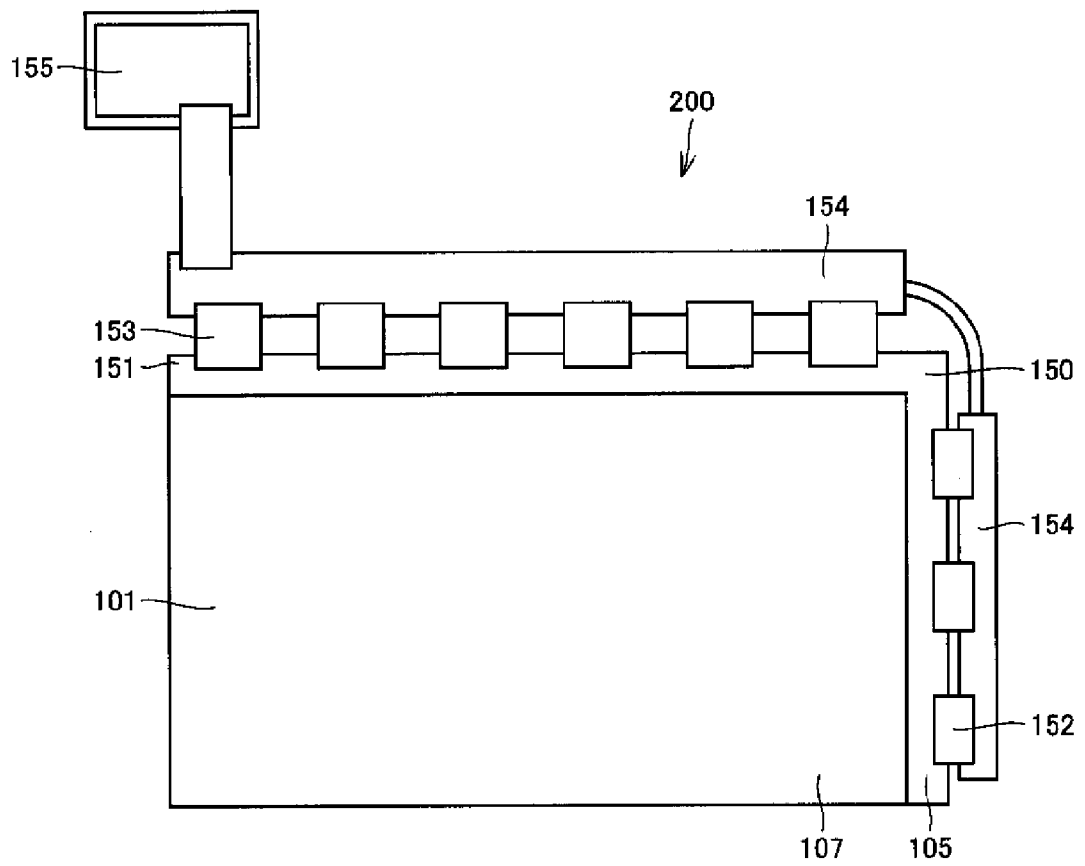
[図1]



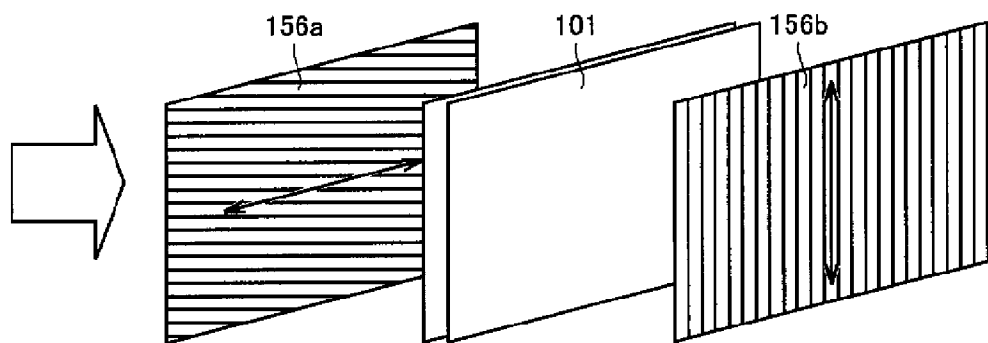
[図2]



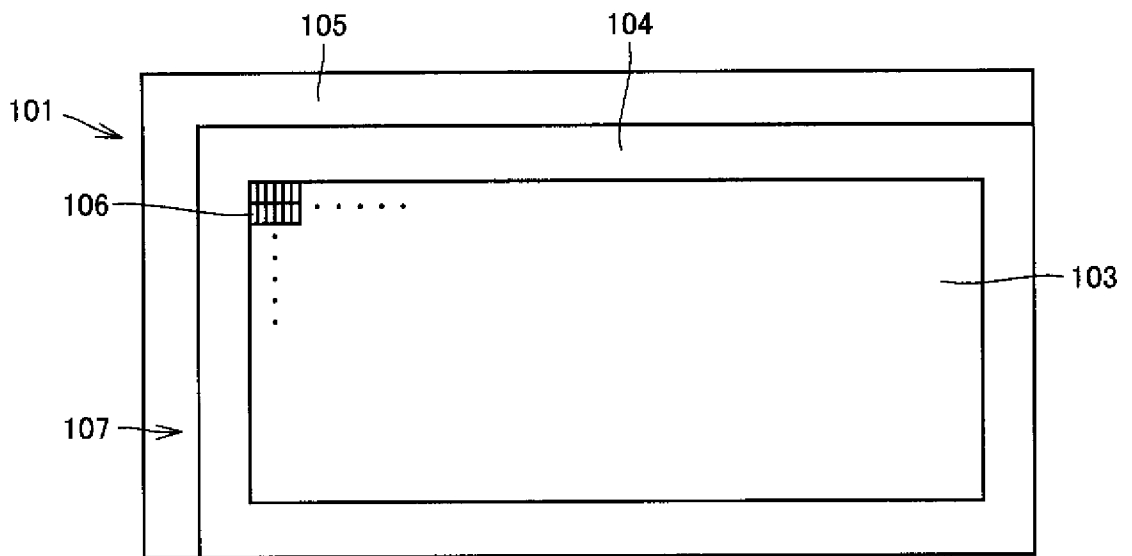
[図3]



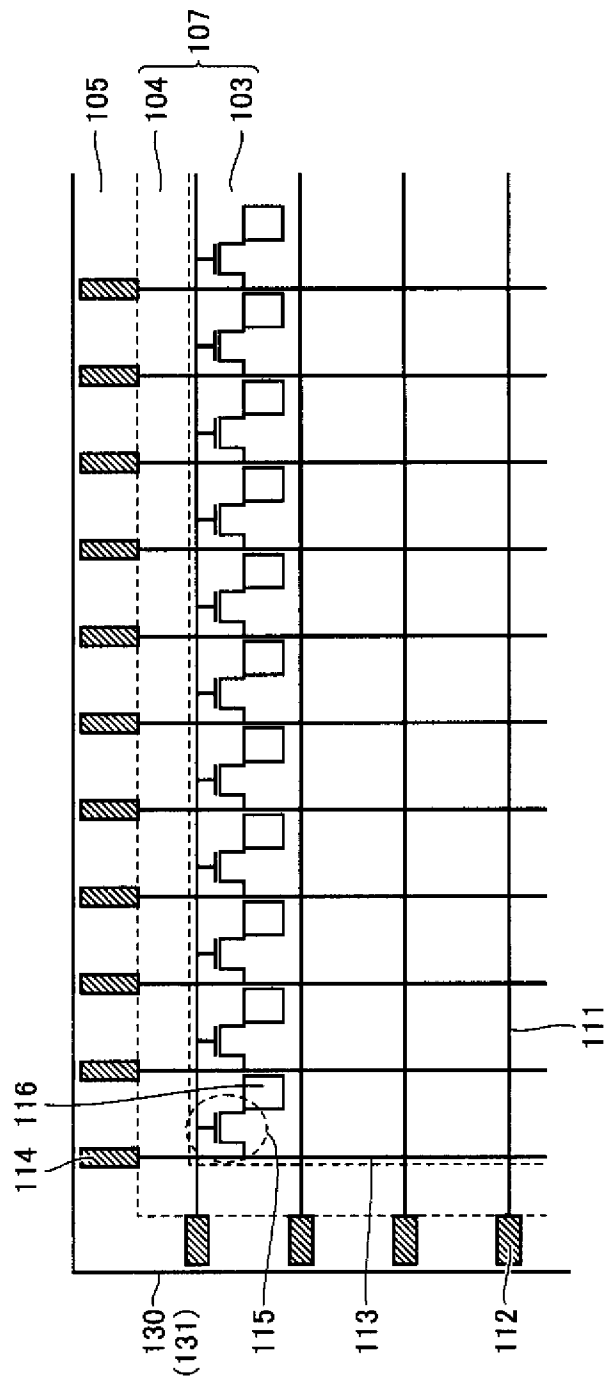
[図4]

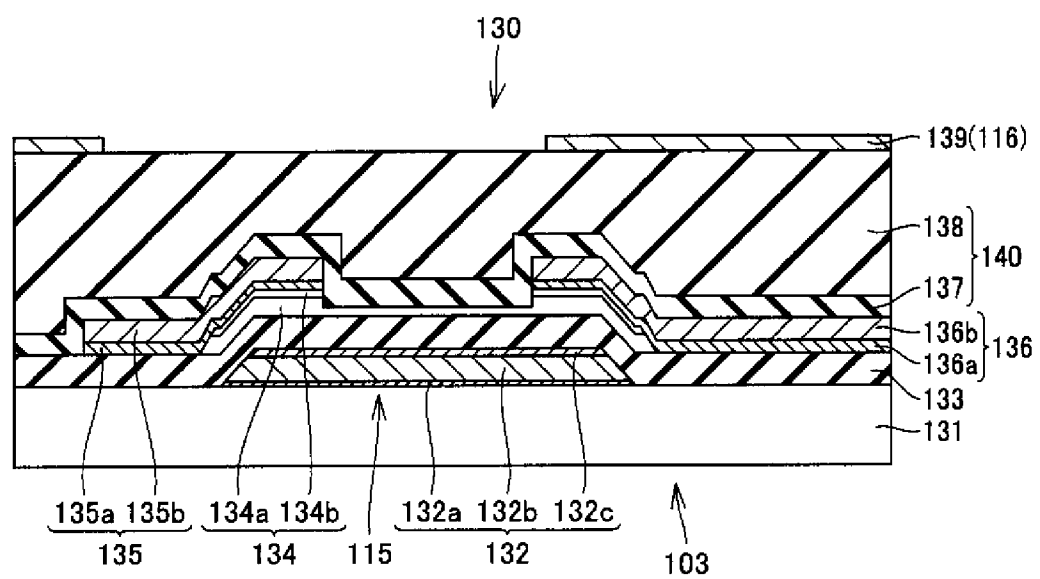


[図5]

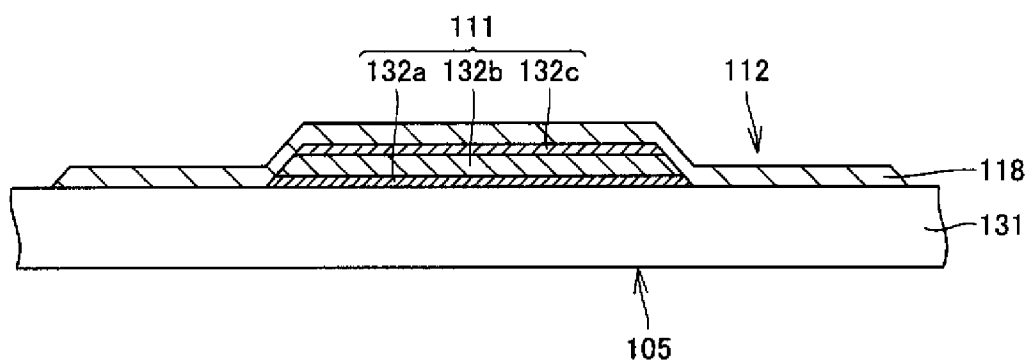


[図6]

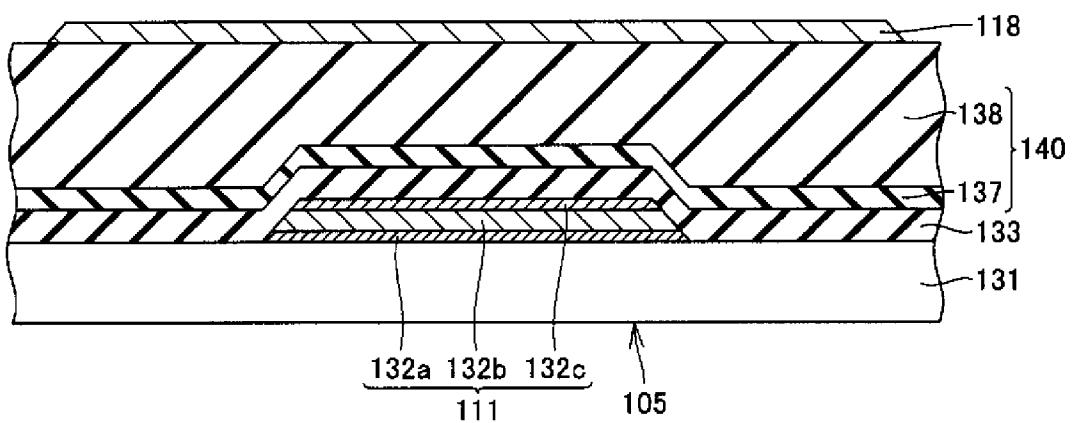




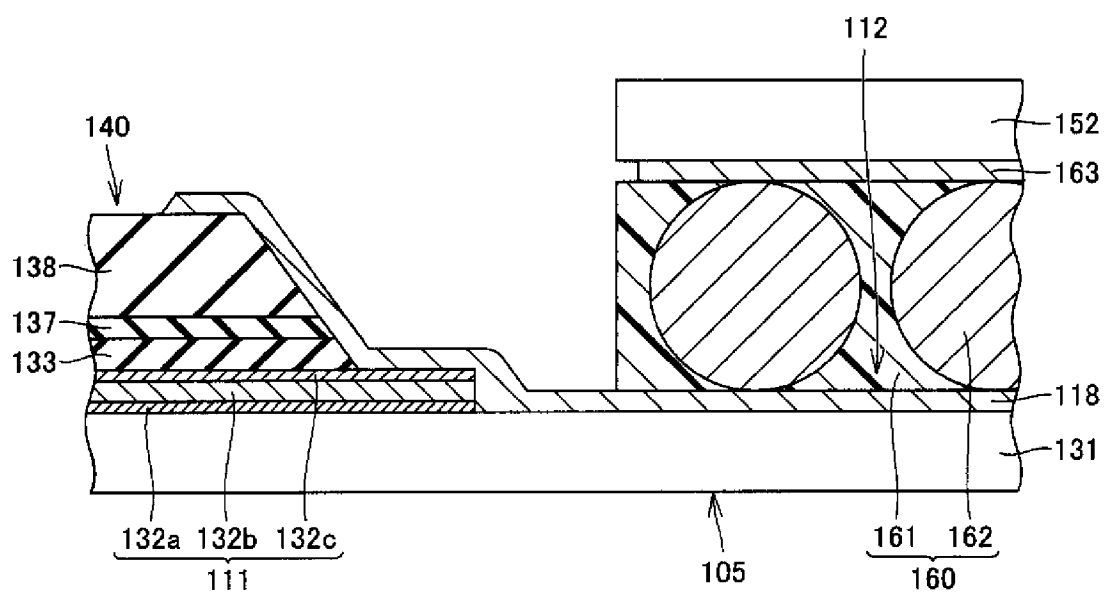
[図11]



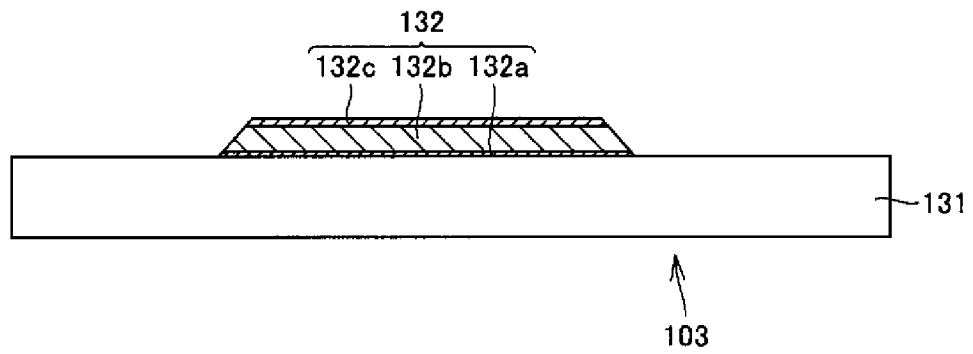
[図12]



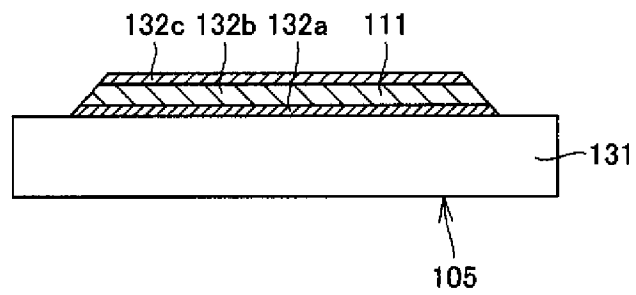
[図13]



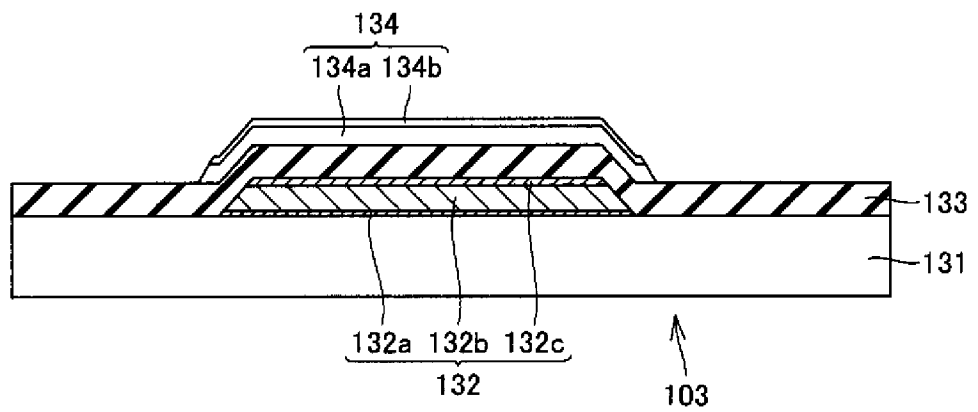
[図14]



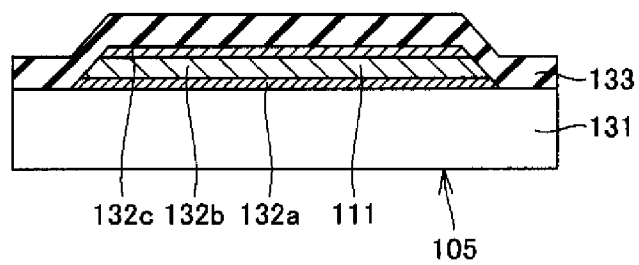
[図15]



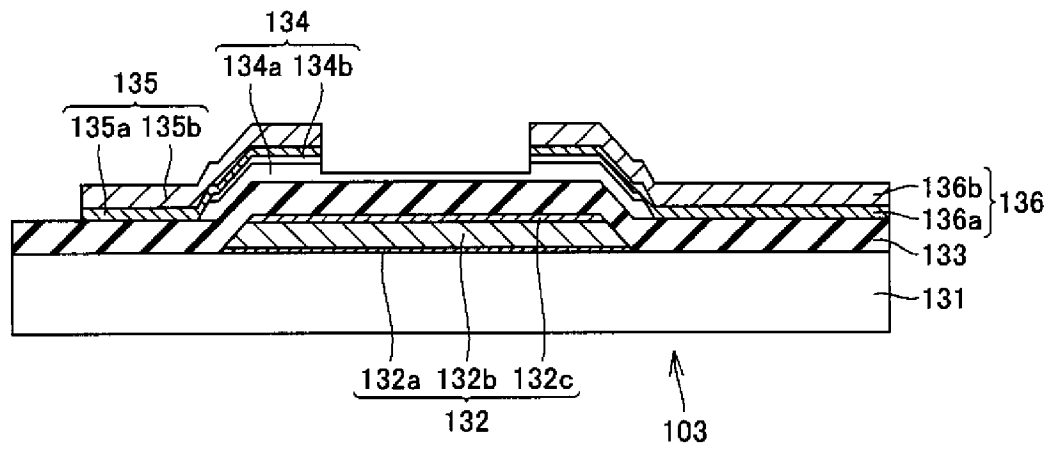
[図16]



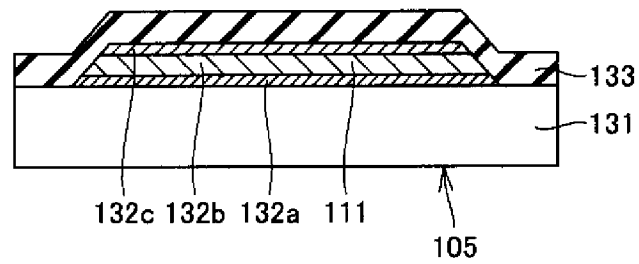
[図17]



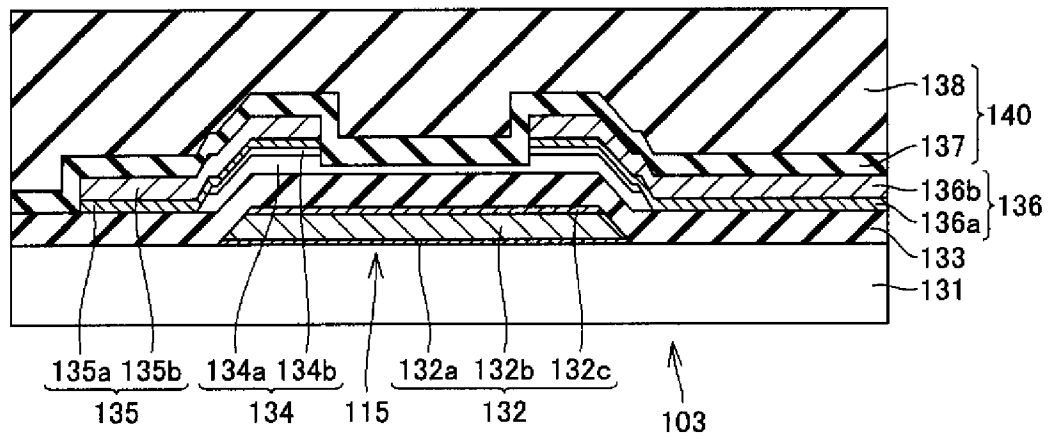
[図18]



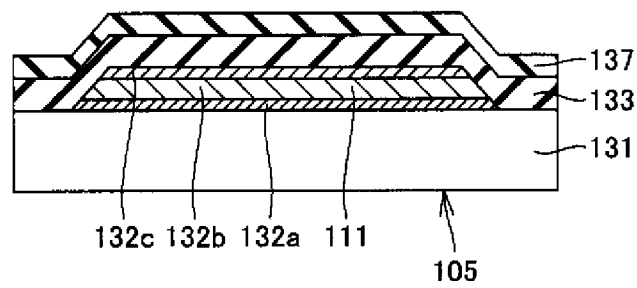
[図19]



[図20]

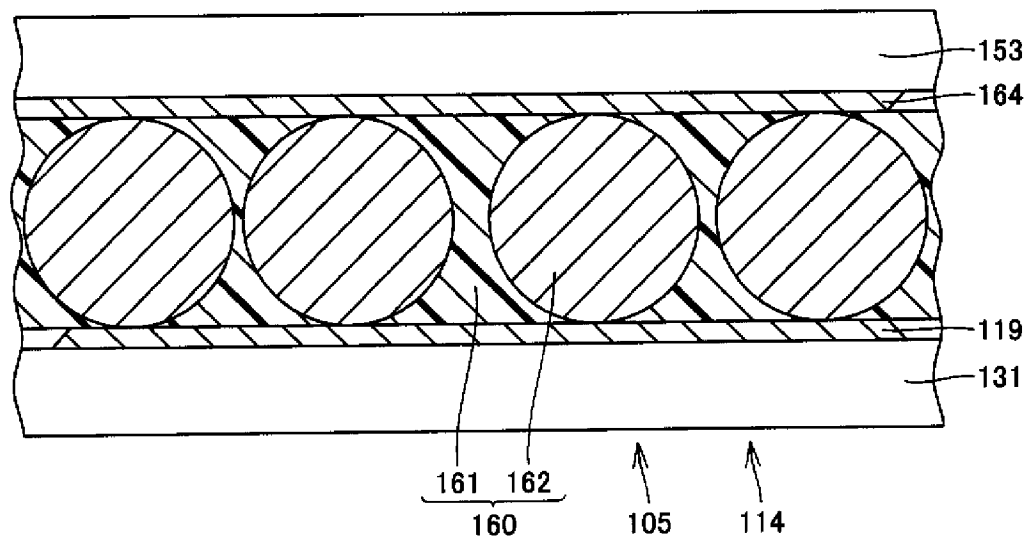


[図21]

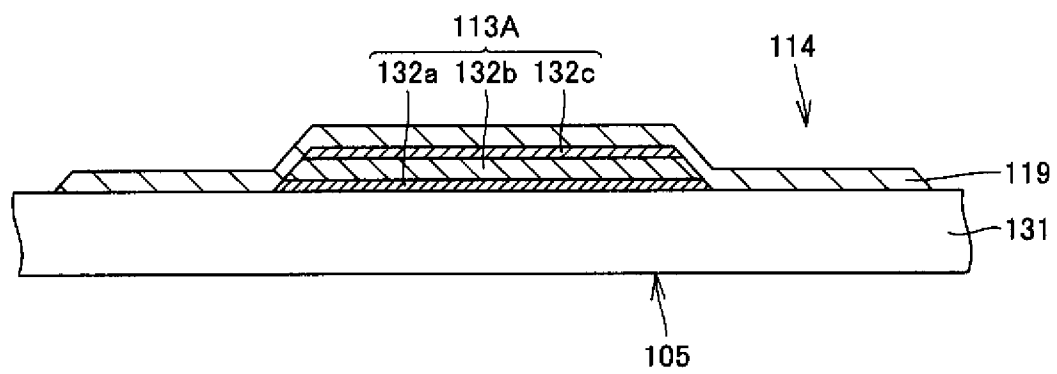


The diagram illustrates two rectangular structures, 119(119A) and 119(119B), situated within a container or substrate labeled 140,133. A vertical dashed line 160 separates the two structures. Horizontal double-headed arrows W3 and W4 define distances between the structures. Numerous labels with arrows point to specific features: 113 points to top edges; 114, 114A, and 114B point to bottom edges; XXIV, XXV, XXVI, and XXVII point to various internal boundaries and surfaces; 105 points to a feature on the right side of structure 119(119A); and 131 points to the right boundary of structure 119(119A).

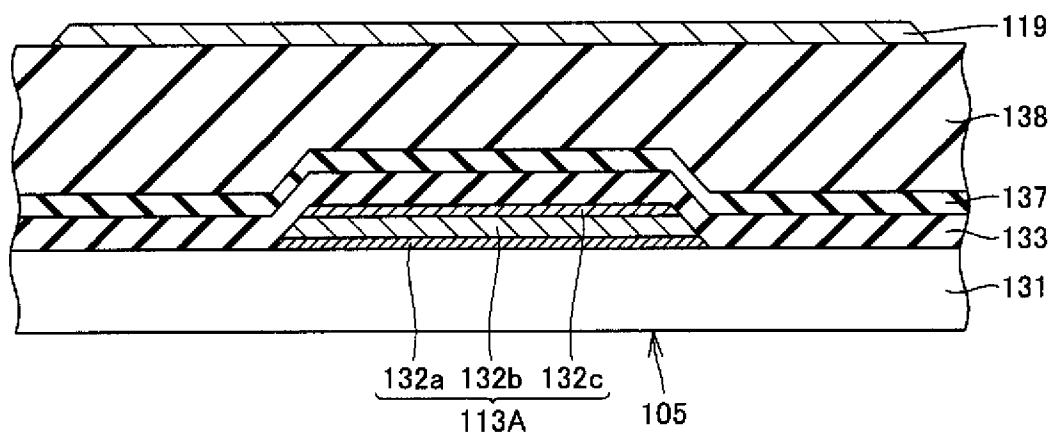
[図24]



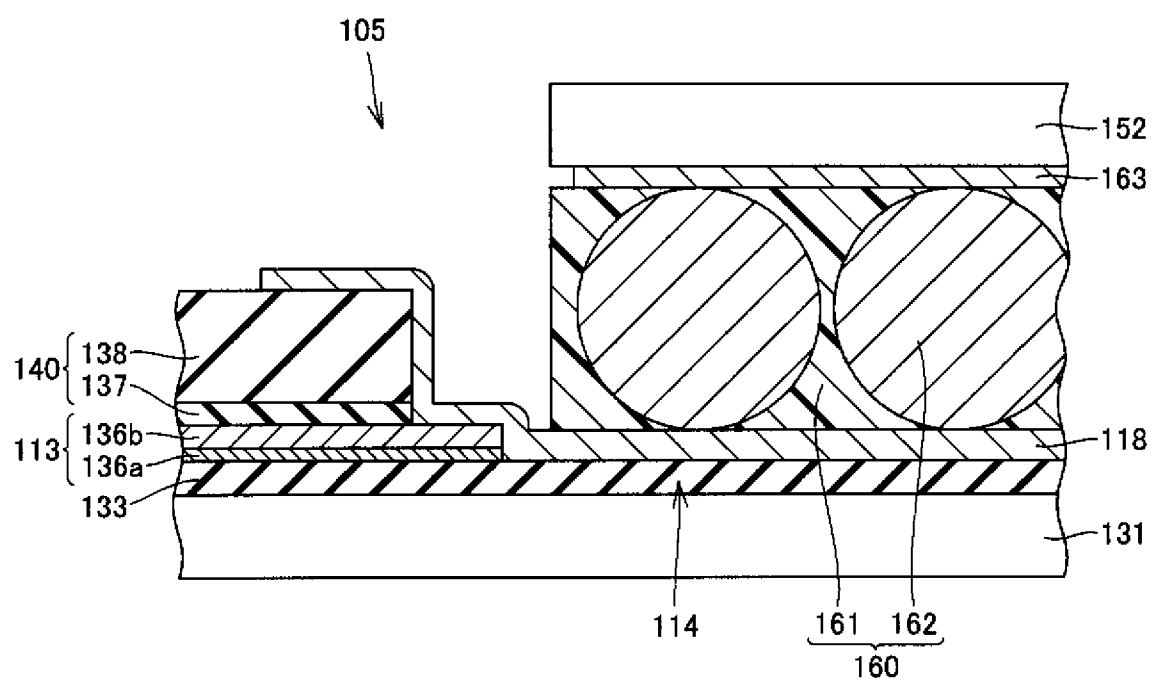
[図26]



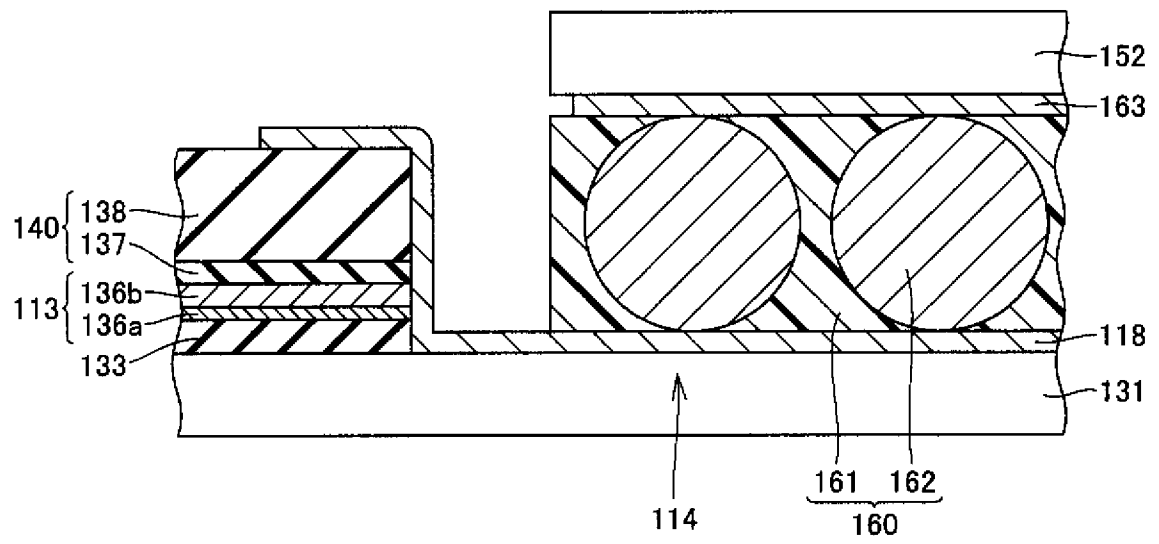
[図27]



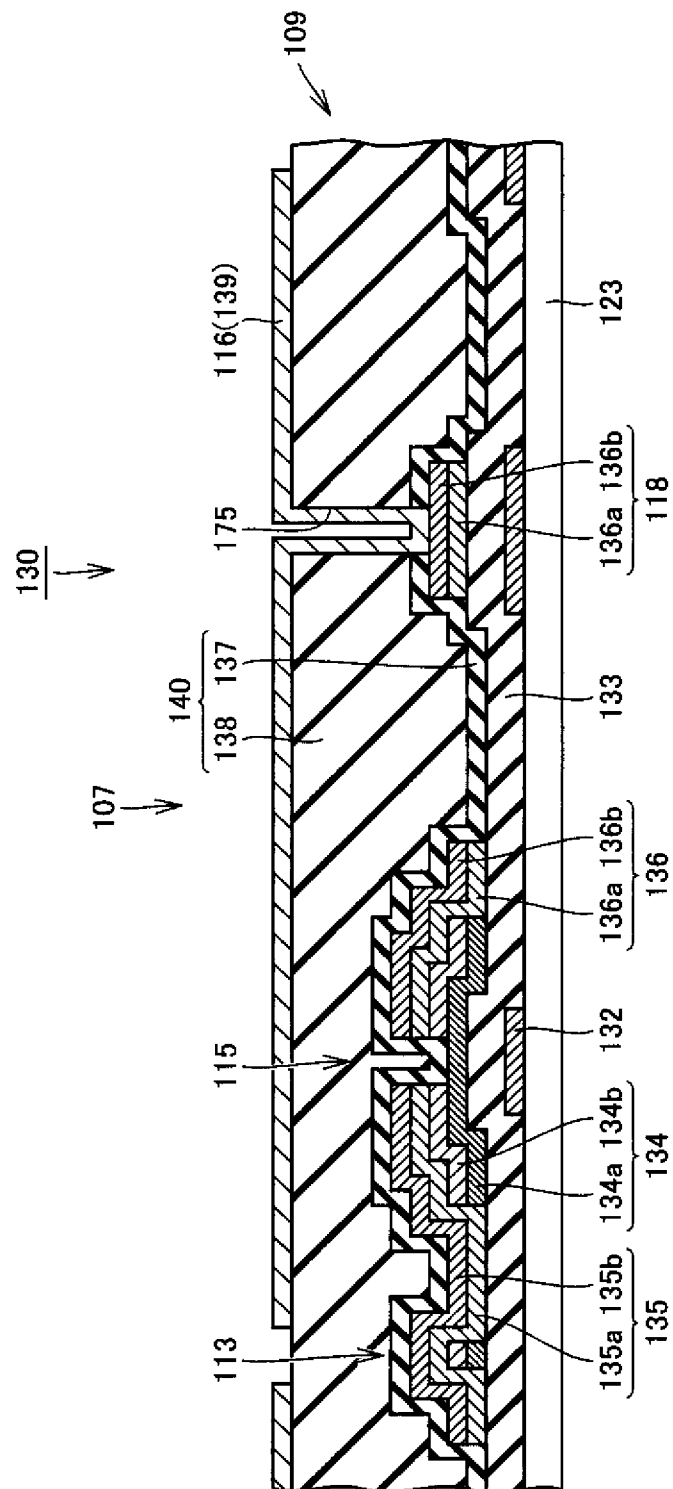
[図28]



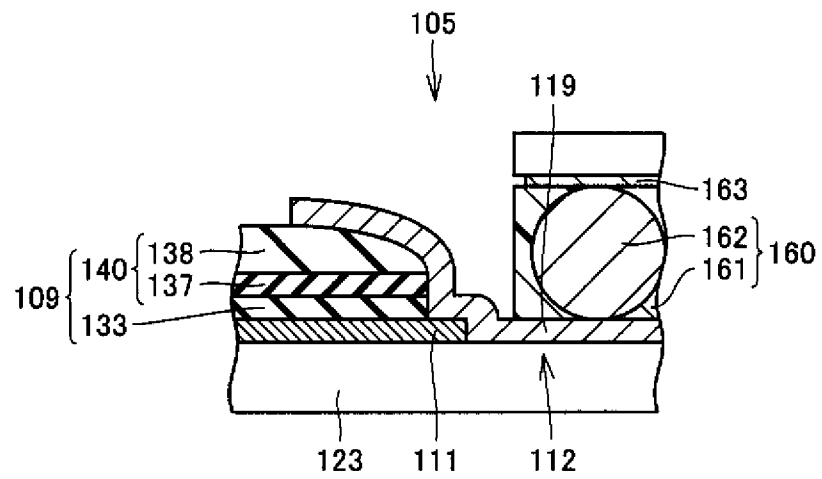
[図29]



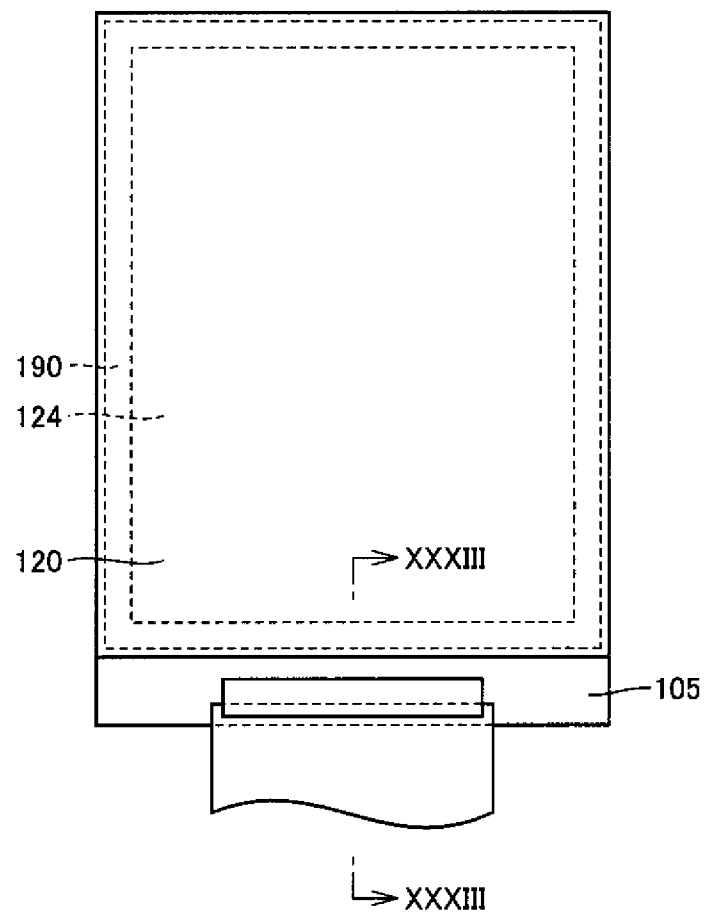
[図30]



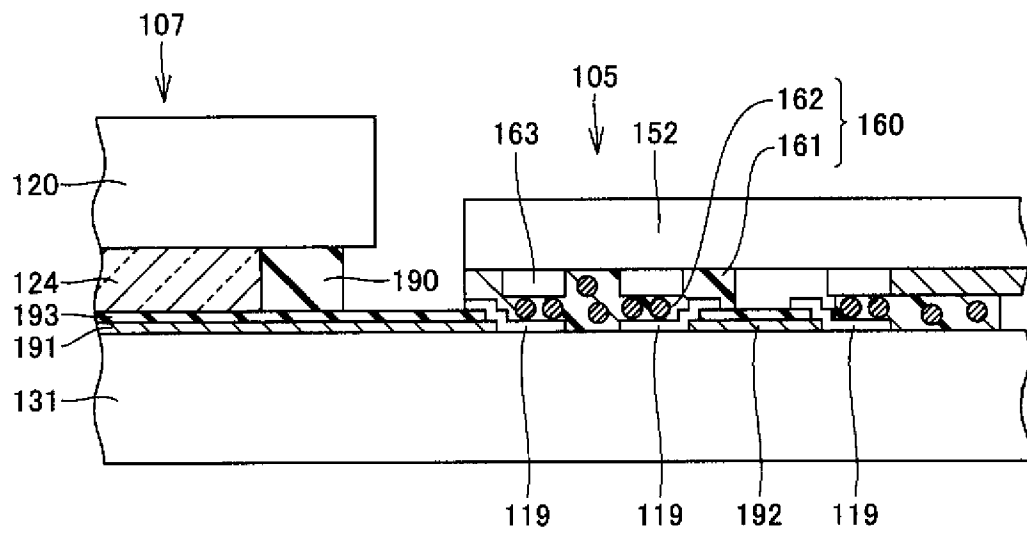
[図31]



[図32]



[図33]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/069307

A. CLASSIFICATION OF SUBJECT MATTER

G02F1/1345 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F1/1345

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 11-160734 A (Semiconductor Energy Laboratory Co., Ltd.), 18 June 1999 (18.06.1999), paragraphs [0032] to [0044]; fig. 1 to 3 & US 2002/0041355 A1	1-11
Y	JP 2006-72286 A (Toppoly Optoelectronics Corp.), 16 March 2006 (16.03.2006), paragraphs [0003] to [0006]; fig. 1 to 3 & US 2006/0046374 A1 & TW 255385 B & CN 1743905 A	1-11



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

20 January, 2011 (20.01.11)

Date of mailing of the international search report

01 February, 2011 (01.02.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G02F1/1345 (2006. 01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G02F1/1345

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 11-160734 A (株式会社半導体エネルギー研究所) 1999. 06. 18, 段落【0032】 - 【0044】、図1 - 3 & US 2002/0041355 A1	1-11
Y	JP 2006-72286 A (トッポリー オプトエレクトロニクス コーポレ イション) 2006. 03. 16, 段落【0003】 - 【0006】、図1 - 3 & US 2006/0046374 A1 & TW 255385 B & CN 1743905 A	1-11

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 0 . 0 1 . 2 0 1 1

国際調査報告の発送日

0 1 . 0 2 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

磯野 光司

2 L

3 4 1 1

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 9 3