

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6134014号
(P6134014)

(45) 発行日 平成29年5月24日(2017.5.24)

(24) 登録日 平成29年4月28日(2017.4.28)

(51) Int.Cl.

F I

HO 1 L 29/786 (2006.01)
 HO 1 L 21/336 (2006.01)
 HO 1 L 21/8242 (2006.01)
 HO 1 L 27/108 (2006.01)

HO 1 L 29/78 6 2 6 C
 HO 1 L 29/78 6 1 8 B
 HO 1 L 29/78 6 1 7 S
 HO 1 L 27/10 3 2 1

請求項の数 3 (全 55 頁)

(21) 出願番号 特願2016-6744 (P2016-6744)
 (22) 出願日 平成28年1月18日(2016.1.18)
 (62) 分割の表示 特願2011-95352 (P2011-95352)
 の分割
 原出願日 平成23年4月21日(2011.4.21)
 (65) 公開番号 特開2016-106411 (P2016-106411A)
 (43) 公開日 平成28年6月16日(2016.6.16)
 審査請求日 平成28年1月19日(2016.1.19)
 (31) 優先権主張番号 特願2010-100197 (P2010-100197)
 (32) 優先日 平成22年4月23日(2010.4.23)
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 山崎 舜平
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 審査官 市川 武宜

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

チャネル形成領域を有する酸化物半導体層と、
 シリコンと酸素を含む絶縁層と、
 前記酸化物半導体層と前記絶縁層の間に金属酸化物層と、を有し、
 前記金属酸化物層は、前記酸化物半導体層と、前記絶縁層に接し、
 前記酸化物半導体層は、酸素と複数の金属元素を含み、
 前記金属元素は、インジウム、ガリウムおよび亜鉛を含み、
 前記金属酸化物層は、インジウム、ガリウムおよび亜鉛を含み、
 前記チャネル形成領域は、前記シリコンに接せず、
 前記酸化物半導体層の少なくとも一部は、前記酸化物半導体層の化学量論比を満たす酸素より多い酸素を含み、
前記金属酸化物層の少なくとも一部は、前記金属酸化物層の化学量論比を満たす酸素より多い酸素を含むことを特徴とする半導体装置。

【請求項2】

チャネル形成領域を有する酸化物半導体層と、
 シリコンと酸素を含む絶縁層と、
 前記酸化物半導体層と前記絶縁層の間に金属酸化物層と、を有し、
 前記金属酸化物層は、前記酸化物半導体層と、前記絶縁層に接し、
 前記酸化物半導体層は、酸素と複数の金属元素を含み、

前記金属元素は、インジウム、ガリウムおよび亜鉛を含み、
前記金属酸化物層は、インジウム、ガリウムおよび亜鉛を含み、
前記チャネル形成領域は、前記シリコンに接せず、
前記酸化物半導体層の少なくとも一部は、前記酸化物半導体層に発生しうる酸素欠損を補填してもあまりある過剰の酸素を含み、
前記金属酸化物層の少なくとも一部は、前記金属酸化物層の化学量論比を満たす酸素より多い酸素を含むことを特徴とする半導体装置。

【請求項 3】

請求項 1 または請求項 2 において、

前記金属酸化物層は、シリコンを含まないことを特徴とする半導体装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

半導体装置および半導体装置の作製方法に関する。

【0002】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【背景技術】

【0003】

絶縁表面を有する基板上に形成された半導体薄膜を用いてトランジスタを構成する技術が注目されている。該トランジスタは集積回路（IC）や画像表示装置（表示装置）のような電子デバイスに広く応用されている。トランジスタに適用可能な半導体薄膜としてシリコン系半導体材料が広く知られているが、その他の材料として酸化物半導体が注目されている。

20

【0004】

例えば、トランジスタの活性層として、電子キャリア濃度が $10^{18} / \text{cm}^3$ 未満であるインジウム（In）、ガリウム（Ga）、および亜鉛（Zn）を含む非晶質酸化物を用いたトランジスタが開示されている（特許文献 1 参照。）。

【先行技術文献】

【特許文献】

30

【0005】

【特許文献 1】特開 2006 - 165528 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかし、酸化物半導体はデバイス作製工程において、電子供与体を形成する水素や水の混入などが生じると、その電気伝導度が変化する恐れがある。このような現象は、酸化物半導体を用いたトランジスタにとって電気的特性の変動要因となる。

【0007】

上述の問題に鑑み、酸化物半導体を用いた半導体装置に安定した電気的特性を付与し、高信頼性化することを目的の一とする。

40

【課題を解決するための手段】

【0008】

酸化物半導体膜を有するトランジスタの作製工程において、熱処理による脱水化または脱水素化处理、および酸素ドーピング処理を行う。少なくとも、酸化物半導体膜を有するトランジスタの作製工程において、酸素ドーピング処理を行う。

【0009】

開示する発明の一態様は、第 1 の絶縁膜を形成し、第 1 の絶縁膜上に、ソース電極およびドレイン電極、ならびに、ソース電極およびドレイン電極と電気的に接続する酸化物半導体膜を形成し、酸化物半導体膜に熱処理を行って、酸化物半導体膜中の水素原子を除去

50

し、水素原子が除去された酸化物半導体膜に酸素ドーブ処理を行って、酸化物半導体膜中に酸素原子を供給し、酸素原子が供給された酸化物半導体膜上に、第2の絶縁膜を形成し、第2の絶縁膜上の酸化物半導体膜と重畳する領域にゲート電極を形成する半導体装置の作製方法である。

【0010】

開示する発明の別の一態様は、成分として酸素原子を含む第1の絶縁膜を形成し、第1の絶縁膜に酸素ドーブ処理を行って、第1の絶縁膜に酸素原子を供給し、第1の絶縁膜上に、ソース電極およびドレイン電極、ならびに、ソース電極およびドレイン電極と電氣的に接続する酸化物半導体膜を形成し、酸化物半導体膜に熱処理を行って、酸化物半導体膜中の水素原子を除去し、水素原子が除去された酸化物半導体膜に酸素ドーブ処理を行って、酸化物半導体膜中に酸素原子を供給し、酸素原子が供給された酸化物半導体膜上に、成分として酸素原子を含む第2の絶縁膜を形成し、第2の絶縁膜に酸素ドーブ処理を行って、第2の絶縁膜に酸素原子を供給し、第2の絶縁膜上の酸化物半導体膜と重畳する領域にゲート電極を形成する半導体装置の作製方法である。

10

【0011】

上記において、化学量論比の1倍を超えて2倍までの比率の酸素原子が含まれるように、酸化物半導体膜にドーブ処理を行う場合がある。また、第1の絶縁膜または第2の絶縁膜として、酸化物半導体膜の成分元素を含む絶縁膜を形成する場合がある。また、第1の絶縁膜または第2の絶縁膜として、酸化物半導体膜の成分元素を含む絶縁膜と、当該絶縁膜の成分元素とは異なる元素を含む膜を形成する場合がある。また、第1の絶縁膜または第2の絶縁膜として、酸化ガリウムを含む絶縁膜を形成する場合がある。また、第1の絶縁膜または第2の絶縁膜として、酸化ガリウムを含む絶縁膜と、酸化ガリウムとは異なる材料を含む膜を形成する場合がある。なお、本明細書において、「酸化ガリウム」という用語は、特に言及しない限り、成分元素としての酸素とガリウムを意味するものであって、酸化ガリウムの態様に限る趣旨で用いない。例えば、「酸化ガリウムを含む絶縁膜」という場合には、「酸素とガリウムを含む絶縁膜」のように読み替えることが可能である。

20

【0012】

また、上記において、ゲート電極を覆うように、窒素を含有する絶縁膜を形成する場合がある。このように、上方に、水素の含有がない、または極めて少ない窒化シリコンなど用いた絶縁膜を形成する場合には、添加された酸素が外部に放出されることを防ぎ、加えて、外部からの水素や水の混入を防ぐことが可能である。この点において、当該絶縁膜の重要性は高いといえる。

30

【0013】

なお、上記の「酸素ドーブ」とは、酸素（少なくとも、酸素ラジカル、酸素原子、酸素イオン、のいずれかを含む）をバルクに添加することを言う。なお、当該「バルク」という用語は、酸素を、薄膜表面のみでなく薄膜内部に添加することを明確にする趣旨で用いている。また、「酸素ドーブ」には、プラズマ化した酸素をバルクに添加する「酸素プラズマドーブ」が含まれる。

【0014】

上記の酸素ドーブ処理によって、酸化物半導体膜の膜中（バルク中）、絶縁膜の膜中（バルク中）、酸化物半導体膜と絶縁膜の界面、のいずれかには少なくとも化学量論比を超える量の酸素が存在する。酸素の量は、好ましくは化学量論比の1倍を超えて4倍まで（4倍未満）、より好ましくは、1倍を超えて2倍まで（2倍未満）である。ここで、化学量論比を超える酸素過剰な酸化物とは、それが、例えば、 $\text{In}_a\text{Ga}_b\text{Zn}_c\text{Si}_d\text{Al}_e\text{Mg}_f\text{O}_g$ （ $a, b, c, d, e, f, g \geq 0$ ）で表されるとき、 $2g > 3a + 3b + 2c + 4d + 3e + 2f$ を満たす酸化物をいう。なお、酸素ドーブ処理によって添加された酸素は、酸化物半導体の格子間に存在する場合もある。

40

【0015】

また、少なくとも脱水化、脱水素化した後の酸化物半導体膜中の水素よりも添加される酸素の量が多くなるようにする。少なくとも上記構成のいずれかにおいて添加される酸素

50

の量が水素よりも多ければ、それが拡散し、他の不安定性の原因の水素と反応することにより水素を固定化（非可動イオン化）することができる。すなわち、信頼性上の不安定性を減らす、または十分減らすことができる。また、酸素を過剰とすることで酸素欠損に起因するしきい値電圧 V_{th} のばらつきを低減すると共に、しきい値電圧のシフト量 V_{th} を低減することができる。

【0016】

なお、酸化物半導体膜の膜中（バルク中）、絶縁膜の膜中（バルク中）、酸化物半導体膜と絶縁膜の界面、の2カ所以上に上述した量の酸素が存在するとより好ましい。

【0017】

なお、欠陥（酸素欠損）のない酸化物半導体であれば、化学量論比に一致した量の酸素が含まれていれば良いが、トランジスタのしきい値電圧の変動を抑えるなどの信頼性を確保するためには、酸化物半導体には、化学量論比を超える量の酸素が含まれていることが好ましい。同様に、欠陥（酸素欠損）のない酸化物半導体であれば、下地膜を酸素過剰の絶縁膜とする必要はないが、トランジスタのしきい値電圧の変動を抑えるなどの信頼性を確保するためには、酸化物半導体層に酸素欠損の状態は生じ得ることを考慮して、下地膜を酸素過剰の絶縁膜とすることが好ましい。

【0018】

ここで、上述の「酸素プラズマドーブ」処理によって、バルク中に酸素が添加される様子を示す。なお、酸素を一成分として含む酸化物半導体膜中に酸素ドーブ処理を行う場合、一般に、酸素濃度の増減を確認することは困難である。よって、ここでは、シリコンウエハを用いて、酸素ドーブ処理の効果を確認した。

【0019】

酸素ドーブ処理は、誘導結合プラズマ（ICP：Inductively Coupled Plasma）方式を用いて行った。その条件は、ICP電力800W、RFバイアス電力300Wまたは0W、圧力1.5Pa、酸素ガス流量75sccm、基板温度70である。図15に、SIMS（Secondary Ion Mass Spectrometry）分析によるシリコンウエハの深さ方向の酸素濃度プロファイルを示す。図15において、縦軸は酸素濃度を示し、横軸はシリコンウエハ表面からの深さを示す。

【0020】

図15より、RFバイアス電力が0Wの場合および300Wの場合のいずれにおいても、酸素が添加されていることが確認できる。また、RFバイアス300Wの場合は、RFバイアス0Wの場合と比較して、酸素がより深く添加されることが確認できる。

【0021】

次に、酸素ドーブ処理を行う前と、酸素ドーブを行った後のシリコンウエハの断面をSTEM（Scanning Transmission Electron Microscopy）で観察した結果を図16に示す。図16（A）は、酸素ドーブ処理を行う前のSTEM像であり、図16（B）は、上述のRFバイアス電力300Wの条件で酸素ドーブ処理を行った後のSTEM像である。図16（B）に示すように、酸素ドーブを行うことによって、シリコンウエハに酸素高ドーブ領域が形成されていることが確認できる。

【0022】

以上のように、シリコンウエハに対して酸素ドーブを行うことで、シリコンウエハに酸素が添加されることが示された。この結果により、酸化物半導体膜に対して酸素ドーブを行うことによって、酸化物半導体膜に酸素を当然に添加できることが理解できる。

【0023】

開示する発明の一態様である上述の構成の効果は、次のように考えると理解が容易である。ただし、以下の説明は、あくまでも一考察に過ぎないことを付記する。

【0024】

ゲート電極にプラスの電圧を印加すると、酸化物半導体膜のゲート電極側からバックチャンネル側（ゲート絶縁膜と反対側）へ電界が発生するため、酸化物半導体膜中に存在するプラスの電荷を有する水素イオンがバックチャンネル側へ移動して、酸化物半導体膜と絶縁

10

20

30

40

50

膜との界面のうち酸化物半導体膜側へと蓄積する。蓄積した水素イオンから絶縁膜中の電荷捕獲中心（水素原子、水、あるいは汚染物等）へプラスの電荷が移動することによって、酸化物半導体膜のバックチャネル側にはマイナスの電荷が蓄積される。すなわち、トランジスタのバックチャネル側に寄生チャネルが発生して、しきい値電圧がマイナス側にシフトし、トランジスタがノーマリーオンの傾向を示す。

【0025】

上記の通り、絶縁膜中の水素または水等の電荷捕獲中心がプラスの電荷を捕獲し、絶縁膜中へプラスの電荷が移動することによってトランジスタの電気的特性が変動するため、トランジスタの電気的特性の変動を抑制するためには、絶縁膜中にこれらの電荷捕獲中心が存在しない、またはその含有量が少ないことが重要である。したがって、絶縁膜の成膜には、成膜時に水素含有量が少ないスパッタ法を用いるのが望ましい。スパッタ法により成膜された絶縁膜は、その膜中に電荷捕獲中心が存在しない、または少なく、CVD法等によって成膜した場合と比較してプラスの電荷の移動がおきにくい。よって、トランジスタのしきい値電圧のシフトを抑制し、トランジスタをノーマリーオフとすることができる。

10

【0026】

なお、トップゲート型のトランジスタにおいては、下地となる絶縁膜上に酸化物半導体膜を形成した後、熱処理を行うことで、酸化物半導体膜に含まれる水または水素を除去すると同時に、絶縁膜中に含まれる水または水素をも除去することができる。よって、絶縁膜中には、酸化物半導体膜中を移動してきたプラスの電荷を捕獲するための電荷捕獲中心が少ない。このように、酸化物半導体膜への脱水化または脱酸素化のための熱処理は、酸化物半導体膜に加えて、酸化物半導体膜の下層に存在する絶縁膜に対しても行われるため、トップゲート型のトランジスタにおいては、下地となる絶縁膜はプラズマCVD法等のCVD法を用いて成膜されていても構わない。

20

【0027】

また、ゲート電極にマイナスの電圧を印加すると、バックチャネル側からゲート電極側へ電界が発生するため、酸化物半導体膜中に存在する水素イオンがゲート絶縁膜側へ移動して、酸化物半導体膜とゲート絶縁膜との界面のうち酸化物半導体膜側へと蓄積する。また、これによりトランジスタのしきい値電圧はマイナス側へシフトする。

【0028】

なお、電圧を0として放置すると、電荷捕獲中心からプラスの電荷が解放され、トランジスタのしきい値電圧がプラス側へシフトして、初期状態に戻る、または、場合によっては初期状態よりもプラス側へシフトする。この現象は、酸化物半導体膜中に移動しやすいイオンが存在していることを示唆しており、最も小さい原子である水素が最も移動しやすいイオンとなると考察することができる。

30

【0029】

また、酸化物半導体膜が光を吸収することによって、光エネルギーによって酸化物半導体膜中の金属元素（M）と水素原子（H）との結合（M-H結合とも表記する）が切れる。なお、波長が400nm前後の光エネルギーと、金属元素および水素原子の結合エネルギーとは概略一致している。酸化物半導体膜中の金属元素と水素原子との結合が切れたトランジスタに負のゲートバイアスを加えると、金属元素から脱離した水素イオンがゲート電極側に引き寄せられるため電荷の分布が変化し、トランジスタのしきい値電圧はマイナス側にシフトして、ノーマリーオンの傾向を示す。

40

【0030】

なお、トランジスタへの光照射と負のゲートバイアスの印加によってゲート絶縁膜界面に移動した水素イオンは、電圧の印加を停止すると元に戻る。これは、酸化物半導体膜中のイオンの移動の代表的な例として理解できる。

【0031】

このような、電圧印加による電気的特性の変動（BT劣化）または光照射による電気的特性の変動（光劣化）への対策は、酸化物半導体膜から水素原子または水などの水素原子

50

を含む不純物を徹底的に排除し、酸化物半導体膜を高純度化することが最も重要である。電荷密度が 10^{15} cm^{-3} 、つまり、単位面積あたりの電荷が 10^{10} cm^{-2} の場合、その電荷はトランジスタ特性に影響しないまたは影響するとしてもごく僅かである。よって、電荷密度は 10^{15} cm^{-3} 以下であることが望ましい。仮に、酸化物半導体膜に含まれる水素のうち、10%の水素が酸化物半導体膜中を移動する場合、水素の濃度は 10^{16} cm^{-3} 以下であることが望ましい。さらに、デバイス完成後に水素が外部より侵入するのを防ぐために、スパッタ法によって成膜した窒化シリコン膜をパッシベーション膜として用い、トランジスタを覆うのが好ましい。

【0032】

さらに、酸化物半導体膜中に含まれる水素に対して、過剰な酸素をドーピングする（（水素原子の数）（酸素ラジカルの数）または、（酸素イオンの数）とする）ことで、酸化物半導体膜から水素または水を排除することができる。具体的には、高周波（RF）を用いて酸素をプラズマ化し、基板バイアスを大きくして、酸素ラジカル、酸素イオンを基板上の酸化物半導体膜へドーピングまたは添加し、酸化物半導体膜中では残存する水素よりも酸素を多くする。酸素の電気陰性度は3.0と、電気陰性度が約2.0である酸化物半導体膜中の金属（Zn、Ga、In）よりも大きいため、水素に対して酸素を過剰に含有させることで、M-H基より水素を奪い、OH基を形成する。なお、このOH基は、Mと結合してM-O-H基を形成しうる。

【0033】

なお、酸化物半導体膜の酸素の含有量が、化学量論比よりも過剰となるように酸素をドーピングするのがより好ましい。例えば、酸化物半導体膜としてIn-Ga-Zn-O系酸化物半導体膜を用いる場合、酸素のドーピングなどによって酸素の比率を化学量論比の1倍を超えて2倍まで（2倍未満）とするのがより好ましい。例えば、In-Ga-Zn-O系酸化物半導体の単結晶の化学量論比をIn:Ga:Zn:O = 1:1:1:4とすると、組成がInGaZnO_xで表される酸化物半導体薄膜において、xは4を超えて8未満とするのがより好ましい。よって、酸化物半導体膜において酸素の含有量は水素の含有量より大きくなる。

【0034】

光エネルギーやBTストレスによって、M-H基から水素が脱離して劣化の原因となるが、上述のドーピングによって酸素を注入する場合、注入された酸素が水素イオンと結合してOH基となる。OH基は、結合エネルギーが大きいため、トランジスタに光照射やBTストレスが加えられても水素イオンを放出せず、また、水素イオンより質量も大きいため、酸化物半導体膜中を移動しにくい。よって、酸素のドーピングに起因して形成されるOH基は、トランジスタの劣化の原因にならないか、または劣化の原因を減らすことができる。

【0035】

なお、酸化物半導体膜の膜厚を大きくする程、トランジスタのしきい値電圧のばらつきが大きくなる傾向が確認されている。これは、酸化物半導体膜中の酸素欠陥がしきい値電圧の変動の一因であり、膜厚が大きくなるほど該酸素欠陥が増加するためと推測できる。本発明の一態様に係るトランジスタにおいて酸化物半導体膜に酸素をドーピングする工程は、酸化物半導体膜からの水素または水の排除のみでなく、膜中の酸素欠陥の補填に対しても有効である。よって、本発明の一態様に係るトランジスタは、しきい値電圧のばらつきも制御することができる。

【0036】

また、酸化物半導体膜を挟んで、酸化物半導体膜と同種の成分でなる金属酸化物膜を設ける構成も、電気的特性の変動防止に効果的である。酸化物半導体膜と同種の成分でなる金属酸化物膜として、具体的には、酸化物半導体膜の成分元素から選択される一または複数の金属元素の酸化物を含む膜を用いるのが好ましい。このような材料は酸化物半導体膜との相性が良く、酸化物半導体膜を挟んで該金属酸化物膜を設けることで、酸化物半導体膜との界面の状態を良好に保つことができる。つまり、上述の材料を用いた金属酸化物膜を、酸化物半導体膜と接する絶縁膜として設けることで、該金属酸化物膜と酸化物半導体

10

20

30

40

50

膜との界面およびその近傍への水素イオンの蓄積を抑制または防止することができる。したがって、酸化物半導体膜を挟んで、例えば、酸化シリコン膜等の酸化物半導体膜とは異なる成分でなる絶縁膜を設けた場合と比較して、トランジスタのしきい値電圧に影響を与える酸化物半導体膜界面の水素濃度を十分に低減することができる。

【0037】

なお、該金属酸化物膜としては、酸化ガリウム膜を用いるのが好ましい。酸化ガリウムは、バンドギャップ（E_g）が大きいので、酸化ガリウム膜によって酸化物半導体膜を挟むことで、酸化物半導体膜と金属酸化物膜との界面において、エネルギー障壁が形成され、その界面においてキャリアの移動は妨げられる。したがって、キャリアは酸化物半導体から金属酸化物に移動することなく、酸化物半導体膜中を移動する。一方、水素イオンは、酸化物半導体と金属酸化物との界面を通過して、金属酸化物と絶縁膜との界面付近に蓄積する。仮に、絶縁膜との界面近傍に水素イオンが蓄積されたとしても、金属酸化物膜としての酸化ガリウム膜にはキャリアが流れうる寄生チャネルが形成されないため、トランジスタのしきい値電圧への影響を与えない、またはその影響が極めて少ない。なお、酸化ガリウムとIn-Ga-Zn-O系の材料を接触させた場合のエネルギー障壁は、伝導帯側で約0.8 eVとなり、価電子帯側で約0.9 eVとなる。

10

【0038】

開示する発明の一態様に係るトランジスタは、酸素ドーブ処理によって、酸化物半導体膜に接する絶縁膜中、酸化物半導体膜中、またはこれらの界面近傍の少なくともいずれかに酸素の含有量を増大させることを技術思想とするものである。

20

【0039】

酸化物半導体膜としてインジウムを含む酸化物半導体材料を用いる場合、インジウムと酸素の結合力は比較的弱いため、酸化物半導体膜に接する絶縁膜にシリコン等のより酸素との結合力が強い材料が含まれる場合に、熱処理によって酸化物半導体膜中の酸素が引き抜かれてしまい、酸化物半導体膜の界面近傍に酸素欠損が形成される恐れがある。しかしながら、開示する発明の一態様に係るトランジスタは、酸化物半導体膜に過剰な酸素を供給することで、酸素欠損の形成を抑制することができる。

【0040】

ここで、トランジスタの作製工程において酸素ドーブ処理を行った後では、酸化物半導体膜または酸化物半導体膜に接する絶縁膜に含有される、化学量論比より過剰な酸素の量が各層において異なる場合がある。過剰な酸素の量が異なる状態では、各層の酸素の化学ポテンシャルが異なり、化学ポテンシャルの相違はトランジスタの作製工程における熱処理等で、平衡状態へ近づく、または平衡状態となると考えられる。以下では、平衡状態における酸素の分布について検討する。

30

【0041】

ある温度T、圧力Pでの平衡状態とは、全系のギブスの自由エネルギーGが最小となる状態であり、以下の式(1)で表される。

【0042】

【数1】

40

$$G(N_a, N_b, N_c, \dots, T, P) = G^{(1)}(N_a, N_b, N_c, \dots, T, P) + G^{(2)}(N_a, N_b, N_c, \dots, T, P) + G^{(3)}(N_a, N_b, N_c, \dots, T, P) \dots (1)$$

【0043】

式(1)において、G⁽¹⁾、G⁽²⁾、G⁽³⁾は、各層のギブスの自由エネルギーを表す。また、N_a、N_b、N_cは粒子数を表し、a、b、cは粒子の種類を表す。粒子aがi層からj層へN_a^(j)だけ移動した場合、ギブスの自由エネルギーの変化は、以下の式(2)のようになる。

50

【 0 0 4 4 】

【数 2】

$$\delta G = -\frac{\partial G^{(i)}}{\partial N_a^{(i)}} \delta N_a^{(i)} + \frac{\partial G^{(j)}}{\partial N_a^{(j)}} \delta N_a^{(j)} \quad \dots \dots (2)$$

【 0 0 4 5 】

ここで G が 0、すなわち以下の式 (3) が成り立つとき、系が平衡状態となる。

【 0 0 4 6 】

【数 3】

10

$$\frac{\partial G^{(i)}}{\partial N_a^{(i)}} = \frac{\partial G^{(j)}}{\partial N_a^{(j)}} \quad \dots \dots (3)$$

【 0 0 4 7 】

ギブスの自由エネルギーの粒子数微分は、化学ポテンシャルに相当するので、平衡状態において、粒子の化学ポテンシャルが全ての層で等しくなる。

【 0 0 4 8 】

つまり、具体的には、絶縁膜と比較して酸化物半導体膜に酸素が過剰に含まれている場合、絶縁膜では酸素の化学ポテンシャルが相対的に小さく、酸化物半導体膜では化学ポテンシャルが相対的に大きい状態となっている。

20

【 0 0 4 9 】

そして、トランジスタの作製工程において熱処理を行うことにより、系全体（ここでは、酸化物半導体膜と、それに接する絶縁膜）が十分高温になり、原子の層内および層間の拡散が起こるようになると、化学ポテンシャルが同じになるように酸素の移動が起こる。すなわち、酸化物半導体膜の酸素が絶縁膜に移動することで、酸化物半導体膜の化学ポテンシャルが小さくなり、絶縁膜の化学ポテンシャルが大きくなる。

【 0 0 5 0 】

したがって、酸素ドーブ処理によって酸化物半導体膜に過剰に供給された酸素は、その後の熱処理によって系内の化学ポテンシャルを平衡状態とすることで、拡散し、絶縁膜（界面を含む）に供給される。このため、酸化物半導体膜に過剰の酸素が十分に存在する場合には、酸化物半導体膜に接する絶縁膜（界面を含む）をも酸素過剰としうる。

30

【 0 0 5 1 】

よって、絶縁膜や絶縁膜との界面における酸素不足欠陥を補償するに足る量（酸素不足欠陥を補償してもあまりある過剰な量）の酸素を酸化物半導体膜中に供給しておくことには大きな意義があるといえる。

【発明の効果】

【 0 0 5 2 】

熱処理による脱水化または脱水素化处理、および、酸素ドーブ処理された酸化物半導体膜を有するトランジスタは、バイアス - 熱ストレス (BT) 試験前後においてもトランジスタのしきい値電圧の変化量が低減できており、安定した電気特性を有する信頼性の高いトランジスタが実現できる。

40

【 0 0 5 3 】

また、開示する発明の一態様により、電気特性が良好で信頼性の高いトランジスタを有する様々な半導体装置を作製することができる。

【図面の簡単な説明】

【 0 0 5 4 】

【図 1】半導体装置の一形態を説明する図。

【図 2】半導体装置の作製方法の一形態を説明する図。

【図 3】半導体装置の形態を説明する図。

50

【図４】半導体装置の作製方法の一形態を説明する図。
【図５】半導体装置の作製方法の一形態を説明する図。
【図６】半導体装置の作製方法一形態を説明する図。
【図７】半導体装置の断面図、上面図および回路図。
【図８】半導体装置の一形態を説明する図。
【図９】半導体装置の一形態を説明する図。
【図１０】半導体装置の一形態を説明する図。
【図１１】半導体装置の一形態を説明する図。
【図１２】半導体装置の一形態を説明する図。
【図１３】電子機器を示す図。
【図１４】電子機器を示す図。
【図１５】ＳＩＭＳの測定結果を示す図である。
【図１６】断面ＳＴＥＭ像を説明する図である。
【図１７】プラズマ装置の上面図および断面図である。
【発明を実施するための形態】
【００５５】

以下では、本明細書に開示する発明の実施の形態について図面を用いて詳細に説明する。ただし、本明細書に開示する発明は以下の説明に限定されず、その形態および詳細を様々に変更し得ることは、当業者であれば容易に理解される。また、本明細書に開示する発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【００５６】

なお、本明細書等における「第１」、「第２」、「第３」などの序数詞は、構成要素の混同を避けるために付すものであり、数的に限定するものではないことを付記する。

【００５７】

（実施の形態１）

本実施の形態では、半導体装置および半導体装置の作製方法について、図１乃至図３を用いて説明する。

【００５８】

半導体装置の構成例

図１には、トランジスタ１２０の構成例を示す。ここで、図１（Ａ）は平面図であり、図１（Ｂ）および図１（Ｃ）はそれぞれ、図１（Ａ）におけるＡ－Ｂ断面およびＣ－Ｄ断面に係る断面図である。なお、図１（Ａ）では煩雑になることを避けるため、トランジスタ１２０の構成要素の一部（例えば、ゲート絶縁膜１１０など）を省略している。

【００５９】

図１に示すトランジスタ１２０は、基板１００上の絶縁膜１０２、ソース電極１０４ａ、ドレイン電極１０４ｂ、酸化物半導体膜１０８、ゲート絶縁膜１１０、ゲート電極１１２を含む。

【００６０】

図１に示すトランジスタ１２０において、酸化物半導体膜１０８は、酸素ドーピング処理が行われた酸化物半導体膜である。酸素ドーピング処理が行われることにより、信頼性が高められたトランジスタ１２０が実現する。

【００６１】

半導体装置の作製工程例

以下、図２を用いて、図１に示す半導体装置の作製工程の一例を説明する。

【００６２】

まず、基板１００上に絶縁膜１０２を形成する（図２（Ａ）参照）。

【００６３】

基板１００の材質等に大きな制限はないが、少なくとも、後の熱処理に耐える程度の耐熱性を有していることが必要となる。例えば、ガラス基板、セラミック基板、石英基板、サファイア基板などを、基板１００として用いることができる。また、シリコンや炭化シ

10

20

30

40

50

リコンなどの単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウムなどの化合物半導体基板、SOI基板などを適用することも可能であり、これらの基板上に半導体素子が設けられたものを、基板100として用いてもよい。

【0064】

また、基板100として、可撓性基板を用いてもよい。可撓性基板上にトランジスタを設ける場合、可撓性基板上に直接的にトランジスタを作り込んでもよいし、他の基板にトランジスタを形成した後、これを剥離し、可撓性基板に転置しても良い。なお、トランジスタを剥離し、可撓性基板に転置するためには、上記他の基板とトランジスタとの間に剥離層を形成すると良い。

【0065】

絶縁膜102は、下地として機能する絶縁膜である。具体的には、絶縁膜102には、酸化シリコン、窒化シリコン、酸化アルミニウム、窒化アルミニウム、酸化ガリウム、これらの混合材料、などを用いればよい。また、絶縁膜102は、上述の材料を含む絶縁膜の単層構造としてもよいし、積層構造としても良い。

【0066】

絶縁膜102の作製方法に特に限定はない。例えば、プラズマCVD法やスパッタリング法などの成膜方法を用いて絶縁膜102を作製することができる。なお、水素や水などが混入しにくいという点では、スパッタリング法が好適である。

【0067】

なお、絶縁膜102には、後に形成される酸化物半導体膜と同種の成分でなる絶縁材料を用いると特に好ましい。このような材料は酸化物半導体膜との相性が良く、これを絶縁膜102に用いることで、酸化物半導体膜との界面の状態を良好に保つことができるからである。ここで、「酸化物半導体膜と同種の成分」とは、酸化物半導体膜の成分元素から選択される一または複数の元素を意味する。例えば、酸化物半導体膜がIn-Ga-Zn-O系の酸化物半導体材料によって構成される場合、同種の成分でなる絶縁材料としては酸化ガリウムなどがある。

【0068】

また、絶縁膜102を積層構造とする場合には、酸化物半導体膜と同種の成分でなる絶縁材料でなる膜（以下、膜a）と、膜aの成分材料とは異なる材料を含む膜（以下、膜b）との積層構造とするとよい。膜aと膜bを酸化物半導体膜側から順に積層した構造とすることで、電荷は膜aと膜bとの界面の電荷捕獲中心に優先的に捕獲される（酸化物半導体膜と膜aとの界面との比較）ため、酸化物半導体膜の界面での電荷捕獲を十分に抑制することができるようになり、半導体装置の信頼性が向上するためである。

【0069】

なお、このような積層構造としては、酸化ガリウム膜と酸化シリコン膜の積層構造や、酸化ガリウム膜と窒化シリコン膜との積層構造などを適用することができる。

【0070】

次いで、絶縁膜102上に、ソース電極およびドレイン電極（これと同じ層で形成される配線を含む）を形成するための導電膜を形成し、当該導電膜を加工して、ソース電極104aおよびドレイン電極104bを形成する（図2（B）参照）。なお、ここで形成されるソース電極104aの端部とドレイン電極104bの端部との間隔によって、トランジスタのチャンネル長Lが決定されることになる。

【0071】

ソース電極104aおよびドレイン電極104bに用いる導電膜としては、例えば、Al、Cr、Cu、Ta、Ti、Mo、Wから選ばれた元素を含む金属膜、または上述した元素を成分とする金属窒化物膜（窒化チタン膜、窒化モリブデン膜、窒化タングステン膜）等がある。また、Al、Cuなどの金属膜の下側または上側の一方または双方にTi、Mo、Wなどの高融点金属膜またはそれらの金属窒化物膜（窒化チタン膜、窒化モリブデン膜、窒化タングステン膜）を積層させた導電膜を用いても良い。

【0072】

10

20

30

40

50

また、ソース電極 104a およびドレイン電極 104b に用いる導電膜は、導電性の金属酸化物で形成しても良い。導電性の金属酸化物としては酸化インジウム (In_2O_3)、酸化スズ (SnO_2)、酸化亜鉛 (ZnO)、酸化インジウム酸化スズ合金 (In_2O_3 SnO_2 、ITO と略記する)、酸化インジウム酸化亜鉛合金 (In_2O_3 ZnO) またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。

【0073】

導電膜の加工は、レジストマスクを用いたエッチングによって行うことができる。当該エッチングに用いるレジストマスク形成時の露光には、紫外線や KrF レーザ光や ArF レーザ光などを用いるとよい。

【0074】

なお、チャンネル長 $L = 25 \text{ nm}$ 未満の露光を行う場合には、例えば、数 nm ~ 数 10 nm と極めて波長が短い超紫外線 (Extreme Ultraviolet) を用いて、レジストマスク形成時の露光を行うとよい。超紫外線による露光は、解像度が高く焦点深度も大きい。したがって、後に形成されるトランジスタのチャンネル長 L を微細化することが可能であり、回路の動作速度を高めることができる。

【0075】

また、いわゆる多階調マスクによって形成されたレジストマスクを用いてエッチング工程を行ってもよい。多階調マスクを用いて形成されたレジストマスクは、複数の膜厚を有する形状となり、アッシングによってさらに形状を変形させることができるため、異なるパターンに加工する複数のエッチング工程に用いることが可能である。このため、一枚の多階調マスクによって、少なくとも二種類以上の異なるパターンに対応するレジストマスクを形成することができる。つまり、工程の簡略化が可能となる。

【0076】

次に、絶縁膜 102 上に、ソース電極 104a およびドレイン電極 104b と接する酸化物半導体膜を形成し、当該酸化物半導体膜を加工して島状の酸化物半導体膜 106 を形成する (図 2 (C) 参照)。

【0077】

酸化物半導体膜は、水素や水などが混入しにくい方法で作製するのが望ましい。例えば、スパッタリング法などを用いて作製することができる。また、酸化物半導体膜の厚さは、 3 nm 以上 30 nm 以下とするのが望ましい。酸化物半導体膜を厚くしすぎると (例えば、膜厚を 50 nm 以上)、トランジスタがノーマリーオンになってしまう恐れがあるためである。

【0078】

酸化物半導体膜に用いる材料としては、例えば、インジウムを含有する酸化物半導体材料や、インジウムおよびガリウムを含有する酸化物半導体材料などがある。

【0079】

また、酸化物半導体膜に用いる材料としては、四元系金属酸化物である $\text{In} - \text{Sn} - \text{Ga} - \text{Zn} - \text{O}$ 系の材料や、三元系金属酸化物である $\text{In} - \text{Ga} - \text{Zn} - \text{O}$ 系の材料、 $\text{In} - \text{Sn} - \text{Zn} - \text{O}$ 系の材料、 $\text{In} - \text{Al} - \text{Zn} - \text{O}$ 系の材料、 $\text{Sn} - \text{Ga} - \text{Zn} - \text{O}$ 系の材料、 $\text{Al} - \text{Ga} - \text{Zn} - \text{O}$ 系の材料、 $\text{Sn} - \text{Al} - \text{Zn} - \text{O}$ 系の材料や、二元系金属酸化物である $\text{In} - \text{Zn} - \text{O}$ 系の材料、 $\text{Sn} - \text{Zn} - \text{O}$ 系の材料、 $\text{Al} - \text{Zn} - \text{O}$ 系の材料、 $\text{Zn} - \text{Mg} - \text{O}$ 系の材料、 $\text{Sn} - \text{Mg} - \text{O}$ 系の材料、 $\text{In} - \text{Mg} - \text{O}$ 系の材料、 $\text{In} - \text{Ga} - \text{O}$ 系の材料や、単元系金属酸化物である $\text{In} - \text{O}$ 系の材料、 $\text{Sn} - \text{O}$ 系の材料、 $\text{Zn} - \text{O}$ 系の材料などがある。また、上記の材料に酸化珪素を含ませてもよい。ここで、例えば、 $\text{In} - \text{Ga} - \text{Zn} - \text{O}$ 系の材料とは、インジウム (In)、ガリウム (Ga)、亜鉛 (Zn) を有する酸化物膜、という意味であり、その組成比は特に問わない。また、 In と Ga と Zn 以外の元素を含んでいてもよい。

【0080】

また、酸化物半導体膜は、化学式 $\text{InM} \text{O}_3 (\text{ZnO})_m$ ($m > 0$) で表記される材料を用いた薄膜とすることができる。ここで、 M は、 Ga 、 Al 、 Mn および Co から選ば

10

20

30

40

50

れた一または複数の金属元素を示す。例えば、Mとして、Ga、GaおよびAl、GaおよびMn、またはGaおよびCoなどを用いることができる。

【0081】

また、酸化物半導体膜としてIn-Zn-O系の材料を用いる場合、用いるターゲットの組成比は、原子数比で、 $\text{In} : \text{Zn} = 50 : 1 \sim 1 : 2$ (モル比に換算すると $\text{In}_2\text{O}_3 : \text{ZnO} = 25 : 1 \sim 1 : 4$)、好ましくは $\text{In} : \text{Zn} = 20 : 1 \sim 1 : 1$ (モル比に換算すると $\text{In}_2\text{O}_3 : \text{ZnO} = 10 : 1 \sim 1 : 2$)、さらに好ましくは $\text{In} : \text{Zn} = 15 : 1 \sim 1 : 5$ (モル比に換算すると $\text{In}_2\text{O}_3 : \text{ZnO} = 15 : 2 \sim 3 : 4$)とする。例えば、In-Zn-O系酸化物半導体の形成に用いるターゲットは、原子数比が $\text{In} : \text{Zn} : \text{O} = X : Y : Z$ のとき、 $Z > 1.5X + Y$ とする。

10

【0082】

本実施の形態では、酸化物半導体膜を、In-Ga-Zn-O系の酸化物半導体成膜用ターゲットを用いたスパッタリング法により形成する。

【0083】

In-Ga-Zn-O系の酸化物半導体成膜用ターゲットとしては、例えば、組成比として、 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ [mol比]の酸化物半導体成膜用ターゲットを用いることができる。なお、ターゲットの材料および組成を上述に限定する必要はない。例えば、 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$ [mol比]の組成比の酸化物半導体成膜用ターゲットを用いることもできる。

【0084】

20

酸化物半導体成膜用ターゲットの充填率は、90%以上100%以下、好ましくは95%以上99.9%以下とする。充填率の高い酸化物半導体成膜用ターゲットを用いることにより、成膜した酸化物半導体膜は緻密な膜とすることができるためである。

【0085】

成膜の雰囲気は、希ガス(代表的にはアルゴン)雰囲気下、酸素雰囲気下、または、希ガスと酸素の混合雰囲気下などとすればよい。また、酸化物半導体膜への水素、水、水酸基、水素化物などの混入を防ぐために、水素、水、水酸基、水素化物などの水素原子を含む不純物が十分に除去された高純度ガスを用いた雰囲気とすることが望ましい。

【0086】

より具体的には、例えば、酸化物半導体膜は次のように形成することができる。

30

【0087】

まず、減圧状態に保持された成膜室内に基板100を保持し、基板温度を100以上600以下、好ましくは200以上400以下とする。基板100が加熱された状態で成膜を行うことで、酸化物半導体膜に含まれる不純物濃度を低減することができるためである。また、スパッタリングによる酸化物半導体膜の損傷を軽減することができるためである。

【0088】

次に、成膜室内の残留水分を除去しつつ、水素および水などの水素原子を含む不純物が十分に除去された高純度ガスを導入し、上記ターゲットを用いて基板100上に酸化物半導体膜を成膜する。成膜室内の残留水分を除去するためには、排気手段として、クライオポンプ、イオンポンプ、チタンサブリーメーションポンプなどの吸着型の真空ポンプを用いることが望ましい。また、排気手段は、ターボ分子ポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素分子や、水(H_2O)などの水素原子を含む化合物(より好ましくは炭素原子を含む化合物も)などが除去されているため、当該成膜室で成膜した酸化物半導体膜に含まれる不純物の濃度を低減できる。

40

【0089】

成膜条件の一例として、基板とターゲットの間との距離を100mm、圧力を0.6Pa、直流(DC)電源を0.5kW、成膜雰囲気を酸素(酸素流量比率100%)雰囲気とすることができる。なお、パルス直流電源を用いると、成膜時の粉状物質(パーティク

50

ル、ごみともいう)の発生を軽減でき、膜厚のばらつきも小さくなるため好ましい。

【0090】

酸化物半導体膜の加工は、所望の形状のマスクを酸化物半導体膜上に形成した後、当該酸化物半導体膜をエッチングすることによって行うことができる。上述のマスクは、フォトリソグラフィなどの方法を用いて形成することができる。または、インクジェット法などの方法を用いてマスクを形成しても良い。

【0091】

なお、酸化物半導体膜のエッチングは、ドライエッチングでもウェットエッチングでもよい。もちろん、これらを組み合わせて用いてもよい。

【0092】

その後、酸化物半導体膜106に対して熱処理を行って、高純度化された酸化物半導体膜108を形成する(図2(D)参照)。この熱処理によって酸化物半導体膜106中の、水素(水や水酸基を含む)を除去し、酸化物半導体膜の構造を整え、エネルギーギャップ中の欠陥準位を低減することができる。上記熱処理の温度は、250 以上650 以下、好ましくは450 以上600 以下である。なお、上記熱処理の温度は、基板の歪み点未満とすることが好ましい。

【0093】

熱処理は、例えば、抵抗発熱体などを用いた電気炉に被処理物を導入し、窒素雰囲気下、450 、1時間の条件で行うことができる。この間、酸化物半導体膜106は大気に触れないようにし、水や水素の混入が生じないようにする。

【0094】

熱処理装置は電気炉に限られず、加熱されたガスなどの媒体からの熱伝導、または熱輻射によって、被処理物を加熱する装置を用いても良い。例えば、LRTA(Lamp Rapid Thermal Anneal)装置、GRTA(Gas Rapid Thermal Anneal)装置等のRTA(Rapid Thermal Anneal)装置を用いることができる。LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光(電磁波)の輻射により、被処理物を加熱する装置である。GRTA装置は、高温のガスを用いて熱処理を行う装置である。ガスとしては、アルゴンなどの希ガス、または窒素のような、熱処理によって被処理物と反応しない不活性気体が用いられる。

【0095】

例えば、上記熱処理として、熱せられた不活性ガス雰囲気中に被処理物を投入し、数分間熱した後、当該不活性ガス雰囲気から被処理物を取り出すGRTA処理を行ってもよい。GRTA処理を用いると短時間での高温熱処理が可能となる。また、被処理物の耐熱温度を超える温度条件であっても適用が可能となる。なお、処理中に、不活性ガスを、酸素を含むガスに切り替えても良い。酸素を含む雰囲気において熱処理を行うことで、酸素欠損に起因するエネルギーギャップ中の欠陥準位を低減することができるためである。

【0096】

なお、不活性ガス雰囲気としては、窒素、または希ガス(ヘリウム、ネオン、アルゴン等)を主成分とする雰囲気であって、水、水素などが含まれない雰囲気を適用するのが望ましい。例えば、熱処理装置に導入する窒素や、ヘリウム、ネオン、アルゴン等の希ガスの純度を、6N(99.9999%)以上、好ましくは7N(99.99999%)以上(すなわち、不純物濃度が1ppm以下、好ましくは0.1ppm以下)とする。

【0097】

いずれにしても、上記熱処理によって不純物を低減し、i型(真性)半導体またはi型に限りなく近い酸化物半導体膜を形成することで、極めて優れた特性のトランジスタを実現することができる。

【0098】

ところで、上述の熱処理には水素や水などを除去する効果があるから、当該熱処理を、

10

20

30

40

50

脱水化処理や、脱水素化処理などと呼ぶこともできる。当該脱水化処理や、脱水素化処理は、例えば、酸化物半導体膜を島状に加工する前などのタイミングにおいて行うことも可能である。また、このような脱水化処理、脱水素化処理は、一回に限らず複数回行っても良い。

【0099】

次に、酸化物半導体膜108に対して、酸素180による処理（酸素ドーブ処理や、酸素プラズマドーブ処理ともいう）を行う（図2（E）参照）。ここで、酸素180には、少なくとも、酸素ラジカル、酸素原子、酸素イオン、のいずれかが含まれている。酸化物半導体膜108に酸素ドーブ処理を行うことにより、酸化物半導体膜108中、酸化物半導体膜108界面近傍、または、酸化物半導体膜108中および該界面近傍に酸素を含有させることができる。この場合、酸素の含有量は、酸化物半導体膜108の化学量論比を超える程度、好ましくは、化学量論比の1倍を超えて2倍まで（1倍より大きく2倍未満）、とする。あるいは、酸素の含有量は、単結晶の場合の酸素の量をYとして、Yを超える程度、好ましくは、Yを超えて2Yまでとすることもできる。あるいは、酸素の含有量は、酸素ドーブ処理を行わない場合の酸化物半導体膜中の酸素の量Zを基準として、Zを超える程度、好ましくは、Zを超えて2Zまでとすることもできる。なお、上述の好ましい範囲に上限が存在するのは、酸素の含有量を多くしすぎると、水素吸蔵合金（水素貯蔵合金）のように、かえって酸化物半導体膜108が水素を取り込んでしまう恐れがあるためである。なお、酸化物半導体膜において酸素の含有量は水素の含有量より大きくなる。

【0100】

結晶構造が $\text{InGaO}_3(\text{ZnO})_m$ ($m > 0$) で表現される材料の場合、例えば、 $m = 1$ (InGaZnO_4) の結晶構造を基準にすれば、 InGaZnO_x においてxは4を越えて8まで、また、 $m = 2$ ($\text{InGaZn}_2\text{O}_5$) の結晶構造を基準にすれば、 $\text{InGaZn}_2\text{O}_x$ においてxは5を越えて10まで、が許容される。なお、このような酸素過剰領域は、酸化物半導体の一部（界面を含む）に存在していればよい。

【0101】

なお、酸化物半導体膜において、酸素は主たる成分の一つである。このため、酸化物半導体膜中の酸素濃度を、SIMS (Secondary Ion Mass Spectroscopy) などの方法を用いて、正確に見積もることは難しい。つまり、酸化物半導体膜に酸素が意図的に添加されたか否かを判別することは困難であるといえる。

【0102】

ところで、酸素には ^{17}O や ^{18}O といった同位体が存在し、自然界におけるこれらの存在比率はそれぞれ酸素原子全体の0.037%、0.204%程度であることが知られている。つまり、酸化物半導体膜中におけるこれら同位体の濃度は、SIMSなどの方法によって見積もることができる程度になるから、これらの濃度を測定することで、酸化物半導体膜中の酸素濃度をより正確に見積もることが可能な場合がある。よって、これらの濃度を測定することで、酸化物半導体膜に意図的に酸素が添加されたか否かを判別しても良い。

【0103】

例えば、 ^{18}O の濃度を基準に用いると、酸化物半導体膜において、酸素が添加された領域における酸素の同位体の濃度 $D1(^{18}\text{O})$ と、酸素が添加されていない領域における酸素の同位体の濃度 $D2(^{18}\text{O})$ との間には、 $D1(^{18}\text{O}) > D2(^{18}\text{O})$ が成立するといえる。

【0104】

また、酸化物半導体膜に添加される酸素180の少なくとも一部は、酸化物半導体膜において未結合手を有することが好ましい。未結合手を有することにより、膜中に残存している水素と結合して、水素を固定化（非可動イオン化）することができるためである。

【0105】

上述の酸素180は、プラズマ発生装置やオゾン発生装置によって発生させることができる。より具体的には、例えば、半導体装置に対してエッチング処理を行うことができる

装置や、レジストマスクに対してアッシングを行うことができる装置などを用いて酸素 180 を発生させ、酸化物半導体膜 108 を処理することができる。

【0106】

なお、酸素の添加をより好適に行うためには、基板には電氣的なバイアスを加えておくことが望ましい。

【0107】

なお、酸素ドーブ処理を行った酸化物半導体膜 108 に熱処理（温度 150 ~ 470）を行ってもよい。当該熱処理により、酸素または酸化物半導体材料が水素と反応することによって生成された水、水酸化物などを酸化物半導体膜から除去することができる。熱処理は、水、水素などが十分に低減された窒素、酸素、超乾燥空気（CRDS（キャピティリングダウンレーザー分光法）方式の露点計を用いて測定した場合の水分量が 20 ppm（露点換算で -55）以下、好ましくは 1 ppm 以下、好ましくは 10 ppb 以下の空気）、希ガス（アルゴン、ヘリウムなど）などの雰囲気下で行えばよい。また、酸素ドーブ処理と熱処理を繰り返して行っても良い。当該処理を繰り返して行うことにより、トランジスタの信頼性をさらに高めることができる。なお、繰り返しの回数は適宜設定することができる。

10

【0108】

次に、酸化物半導体膜 108 の一部と接し、かつ、ソース電極 104a およびドレイン電極 104b を覆うゲート絶縁膜 110 を形成する（図 2（F）参照）。

【0109】

20

ゲート絶縁膜 110 は、絶縁膜 102 と同様に形成することができる。すなわち、ゲート絶縁膜 110 は、酸化シリコン、窒化シリコン、酸化アルミニウム、窒化アルミニウム、酸化ガリウム、これらの混合材料、などを用いて形成すればよい。ただし、トランジスタのゲート絶縁膜として機能することを考慮して、酸化ハフニウム、酸化タンタル、酸化イットリウム、ハフニウムシリケート（ HfSi_xO_y （ $x > 0$ 、 $y > 0$ ））、窒素が添加されたハフニウムシリケート（ HfSi_xO_y （ $x > 0$ 、 $y > 0$ ））、窒素が添加されたハフニウムアルミネート（ HfAl_xO_y （ $x > 0$ 、 $y > 0$ ））、などの比誘電率が高い材料を採用しても良い。

【0110】

また、絶縁膜 102 と同様に、積層構造を採用しても良い。この場合には、酸化物半導体膜と同種の成分でなる絶縁材料でなる膜（以下、膜 a）と、膜 a の成分材料とは異なる材料を含む膜（以下、膜 b）との積層構造とするとなお良い。膜 a と膜 b を酸化物半導体膜側から順に積層した構造とすることで、電荷は膜 a と膜 b との界面の電荷捕獲中心に優先的に捕獲される（酸化物半導体膜と膜 a との界面との比較）ため、酸化物半導体膜の界面での電荷捕獲を十分に抑制することができるようになり、半導体装置の信頼性が向上するためである。

30

【0111】

なお、このような積層構造としては、酸化ガリウム膜と酸化シリコン膜の積層構造や、酸化ガリウム膜と窒化シリコン膜との積層構造などを適用することができる。

【0112】

40

上述のゲート絶縁膜 110 の形成後には、熱処理を行うのが望ましい。当該熱処理の温度は、250 以上 700 以下、好ましくは 450 以上 600 以下である。なお、当該熱処理の温度は、基板の歪み点未満とすることが好ましい。

【0113】

上記熱処理は、窒素、酸素、超乾燥空気（水の含有量が 20 ppm 以下、好ましくは 1 ppm 以下、好ましくは 10 ppb 以下の空気）、または希ガス（アルゴン、ヘリウムなど）の雰囲気下で行えばよいが、上記窒素、酸素、超乾燥空気、または希ガス等の雰囲気中には、水、水素などが含まれないことが好ましい。また、熱処理装置に導入する窒素、酸素、または希ガスの純度は、6N（99.9999%）以上（即ち不純物濃度を 1 ppm 以下）とするのが好ましく、7N（99.99999%）以上（即ち不純物濃度を 0.1

50

p p m以下)とすると、より好ましい。

【0114】

本実施の形態に係る上記の熱処理においては、酸化物半導体膜108と、ゲート絶縁膜110と、が接した状態で加熱される。したがって、上述の脱水化(または脱水素化)処理によって減少してしまう可能性のある酸素を、酸化物半導体膜108へ供給することも可能である。この意味において、当該熱処理を、加酸化(加酸素化)と呼ぶこともできる。

【0115】

なお、加酸化を目的とする熱処理のタイミングは、酸化物半導体膜108の形成後であれば特に限定されない。例えば、ゲート電極の形成後に加酸化を目的とする熱処理を行っても良い。または、脱水化等を目的とする熱処理に続けて加酸化を目的とする熱処理を行っても良いし、脱水化等を目的とする熱処理に加酸化を目的とする熱処理を兼ねさせても良いし、加酸化を目的とする熱処理に脱水化等を目的とする熱処理を兼ねさせても良い。

【0116】

上述のように、脱水化等を目的とする熱処理と、酸素ドーブ処理または加酸化を目的とする熱処理とを適用することで、酸化物半導体膜108を不純物が極力含まれないように高純度化することができる。高純度化された酸化物半導体膜108中にはドナーに由来するキャリアが極めて少ない(ゼロに近い)。

【0117】

その後、ゲート電極112を形成する(図2(G)参照)。ゲート電極112は、モリブデン、チタン、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料またはこれらを主成分とする合金材料を用いて形成することができる。なお、ゲート電極112は、単層構造としても良いし、積層構造としても良い。

【0118】

なお、ゲート電極112の形成後には、絶縁膜を形成しても良い。当該絶縁膜は、例えば、酸化シリコン、窒化シリコン、酸化アルミニウム、窒化アルミニウム、酸化ガリウム、これらの混合材料、などを用いて形成することができる。特に、絶縁膜として窒化シリコン膜を用いる場合には、添加された酸素の外部への放出を防ぐことができると共に、酸化物半導体膜108への外部からの水素等の混入を効果的に抑制することができるため好適である。また、ソース電極104aやドレイン電極104b、ゲート電極112などと接続される配線を形成しても良い。

【0119】

以上の工程でトランジスタ120が形成される。

【0120】

なお、上述の説明は、島状に加工され高純度化された酸化物半導体膜108に対して酸素ドーブ処理を行う例についてのものだが、開示する発明の一態様はこれに限定されない。例えば、高純度化および酸素ドーブ処理を行った後に、酸化物半導体膜を島状に加工しても良いし、ソース電極104aおよびドレイン電極104bを形成した後に酸素ドーブ処理を行っても良い。

【0121】

半導体装置の変形例

図3(A)乃至図3(D)には、図1に示すトランジスタ120の変形例として、トランジスタ130、トランジスタ140、トランジスタ150、およびトランジスタ160の断面図を示す。

【0122】

図3(A)に示すトランジスタ130は、絶縁膜102、ソース電極104a、ドレイン電極104b、酸化物半導体膜108、ゲート絶縁膜110、ゲート電極112を含む点で、トランジスタ120と共通している。トランジスタ130とトランジスタ120との相違は、上述の構成要素を覆う絶縁膜114の有無である。すなわち、トランジスタ130は、絶縁膜114を有している。その他の構成要素については図1のトランジスタ1

10

20

30

40

50

20と同様であるから、詳細は、図1に関する記載を参酌することができる。

【0123】

図3(B)に示すトランジスタ140は、上述の各構成要素を含む点で、図1に示すトランジスタ120と共通している。トランジスタ140とトランジスタ120との相違は、ソース電極104aおよびドレイン電極104bと、酸化物半導体膜108との積層順序である。つまり、トランジスタ120では、ソース電極104aおよびドレイン電極104bが先に形成されるのに対して、トランジスタ140では、酸化物半導体膜108が先に形成される。その他の構成要素については、図1と同様である。なお、トランジスタ130のように、絶縁膜114を有する構成としても良い。

【0124】

図3(C)に示すトランジスタ150は、上述の各構成要素を含む点で、図1に示すトランジスタ120と共通している。トランジスタ150とトランジスタ120との相違は、基板100側の絶縁膜にある。つまり、トランジスタ150では、絶縁膜102aと絶縁膜102bの積層構造を備えている。その他の構成要素については、図1(B)と同様である。

【0125】

このように、絶縁膜102aと絶縁膜102bの積層構造とすることにより、電荷は絶縁膜102aと絶縁膜102bとの界面の電荷捕獲中心に優先的に捕獲されるため、酸化物半導体膜108の界面での電荷捕獲を十分に抑制することができるようになり、半導体装置の信頼性が向上する。

【0126】

なお、絶縁膜102bは酸化物半導体膜108と同種の成分でなる絶縁材料でなる膜とし、絶縁膜102aは絶縁膜102bの成分材料とは異なる材料を含む膜とすることが望ましい。例えば、酸化物半導体膜108がIn-Ga-Zn系の酸化物半導体材料によって構成される場合、同種の成分でなる絶縁材料としては酸化ガリウムなどがある。この場合、酸化ガリウム膜と酸化シリコン膜の積層構造や、酸化ガリウム膜と窒化シリコン膜との積層構造などを適用することができる。

【0127】

図3(D)に示すトランジスタ160は、上述の各構成要素を含む点で、図1に示すトランジスタ120と共通している。トランジスタ160とトランジスタ120との相違は、基板100側の絶縁膜およびゲート絶縁膜にある。つまり、トランジスタ160では、絶縁膜102aと絶縁膜102bの積層構造を備え、かつ、ゲート絶縁膜110aとゲート絶縁膜110bの積層構造を備えている。その他の構成要素については、図1と同様である。

【0128】

このように、絶縁膜102aと絶縁膜102bの積層構造とし、ゲート絶縁膜110aとゲート絶縁膜110bの積層構造とすることにより、電荷は絶縁膜102aと絶縁膜102bや、ゲート絶縁膜110aとゲート絶縁膜110bの界面に優先的に捕獲されるため、酸化物半導体膜108の界面での電荷捕獲を十分に抑制することができるようになり、半導体装置の信頼性が向上する。

【0129】

なお、絶縁膜102bやゲート絶縁膜110a(つまり、酸化物半導体膜108と接する絶縁膜)は酸化物半導体膜108と同種の成分でなる絶縁材料でなる膜とし、絶縁膜102aやゲート絶縁膜110bは、絶縁膜102bやゲート絶縁膜110aの成分材料とは異なる材料を含む膜とすることが望ましい。例えば、酸化物半導体膜108がIn-Ga-Zn系の酸化物半導体材料によって構成される場合、同種の成分でなる絶縁材料としては酸化ガリウムなどがある。この場合、酸化ガリウム膜と酸化シリコン膜の積層構造や、酸化ガリウム膜と窒化シリコン膜との積層構造などを適用することができる。

【0130】

本実施の形態に係るトランジスタは、熱処理によって、水素、水、水酸基または水素化

10

20

30

40

50

物（水素化合物ともいう）などの水素原子を含む不純物を酸化物半導体より排除し、かつ、不純物の排除工程において減少する恐れのある酸素を供給することによって、高純度化および*i*型（真性）化を図った酸化物半導体膜を用いている。このように高純度化された酸化物半導体膜を含むトランジスタは、しきい値電圧などの電気的特性変動が抑制されており、電氣的に安定である。

【0131】

特に、酸素ドーブ処理によって酸化物半導体膜中の酸素の含有量を増大させることで、電氣的バイアスストレスや熱ストレスに起因する劣化を抑制し、光による劣化を低減することができる。

【0132】

このように、開示する発明の一態様によって、信頼性に優れたトランジスタを提供することが可能である。

【0133】

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせ用いることができる。

【0134】

（実施の形態2）

本実施の形態では、半導体装置の作製方法の別の例について、図4および図5を用いて説明する。

【0135】

半導体装置の構成例

本実施の形態の作製方法にて作製される半導体装置の構成は、先の実施の形態のトランジスタ120と同様である。すなわち、基板100上の絶縁膜102、ソース電極104a、ドレイン電極104b、酸化物半導体膜108、ゲート絶縁膜110、ゲート電極112を含む（図1参照）。

【0136】

先の実施の形態でも説明したように、トランジスタ120において、酸化物半導体膜108は、酸素ドーブ処理が行われた酸化物半導体膜である。さらに、本実施の形態では、絶縁膜102およびゲート絶縁膜110に対しても酸素ドーブ処理が行われている。このような酸素ドーブ処理によって、さらに信頼性が高められたトランジスタ120が実現する。なお、先の実施の形態と同様に、構成を変更したトランジスタを作製することもできる（図3（A）乃至図3（D）参照）。

【0137】

半導体装置の作製工程例

以下、図4および図5を用いて、上述の半導体装置の作製工程の一例を説明する。

【0138】

まず、基板100上に絶縁膜102を形成する（図4（A）参照）。

【0139】

基板100の材質等に大きな制限はないが、少なくとも、後の熱処理に耐える程度の耐熱性を有していることが必要となる。例えば、ガラス基板、セラミック基板、石英基板、サファイア基板などを、基板100として用いることができる。また、シリコンや炭化シリコンなどの単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウムなどの化合物半導体基板、SOI基板などを適用することも可能であり、これらの基板上に半導体素子が設けられたものを、基板100として用いてもよい。

【0140】

また、基板100として、可撓性基板を用いてもよい。可撓性基板上にトランジスタを設ける場合、可撓性基板上に直接的にトランジスタを作り込んでもよいし、他の基板にトランジスタを形成した後、これを剥離し、可撓性基板に転置しても良い。なお、トランジスタを剥離し、可撓性基板に転置するためには、上記他の基板とトランジスタとの間に剥離層を形成すると良い。

10

20

30

40

50

【0141】

絶縁膜102は、下地として機能する絶縁膜である。具体的には、絶縁膜102には、酸化シリコン、窒化シリコン、酸化アルミニウム、窒化アルミニウム、酸化ガリウム、これらの混合材料、などを用いればよい。また、絶縁膜102は、上述の材料を含む絶縁膜の単層構造としても良いし、積層構造としても良い。

【0142】

絶縁膜102の作製方法に特に限定はない。例えば、プラズマCVD法やスパッタリング法などの成膜方法を用いて絶縁膜102を作製することができる。なお、水素や水などが混入しにくいという点では、スパッタリング法が好適である。

【0143】

なお、絶縁膜102には、後に形成される酸化物半導体膜と同種の成分でなる絶縁材料を用いると特に好ましい。このような材料は酸化物半導体膜との相性が良く、これを絶縁膜102に用いることで、酸化物半導体膜との界面の状態を良好に保つことができるからである。ここで、「酸化物半導体膜と同種の成分」とは、酸化物半導体膜の成分元素から選択される一または複数の元素を意味する。例えば、酸化物半導体膜がIn-Ga-Zn系の酸化物半導体材料によって構成される場合、同種の成分でなる絶縁材料としては酸化ガリウムなどがある。

【0144】

また、絶縁膜102を積層構造とする場合には、酸化物半導体膜と同種の成分でなる絶縁材料でなる膜（以下、膜a）と、膜aの成分材料とは異なる材料を含む膜（以下、膜b）との積層構造とするとなお良い。膜aと膜bを酸化物半導体膜側から順に積層した構造とすることで、電荷は膜aと膜bとの界面の電荷捕獲中心に優先的に捕獲される（酸化物半導体膜と膜aとの界面との比較）ため、酸化物半導体膜の界面での電荷捕獲を十分に抑制することができるようになり、半導体装置の信頼性が向上するためである。

【0145】

なお、このような積層構造としては、酸化ガリウム膜と酸化シリコン膜の積層構造や、酸化ガリウム膜と窒化シリコン膜との積層構造などを適用することができる。

【0146】

次に、絶縁膜102に対して、酸素180aによる処理（酸素ドーブ処理や、酸素プラズマドーブ処理ともいう）を行う（図4（B）参照）。酸素180aには、少なくとも、酸素ラジカル、酸素原子、酸素イオン、のいずれかが含まれている。絶縁膜102に酸素ドーブ処理を行うことにより、絶縁膜102中に酸素を含有させることができ、後に形成される酸化物半導体膜108中、酸化物半導体膜108界面近傍、または、酸化物半導体膜108中および該界面近傍に酸素を含有させることができる。この場合、絶縁膜102中の酸素の含有量は、絶縁膜102の化学量論比を超える程度、好ましくは、化学量論比の1倍を超えて4倍まで（1倍より大きく4倍未満）、より好ましくは、1倍を超えて2倍まで（1倍より大きく2倍未満）とする。あるいは、酸素の含有量は、単結晶の場合の酸素の量をYとして、Yを超える程度、好ましくは、Yを超えて4Yまですることもある。あるいは、酸素の含有量は、酸素ドーブ処理を行わない場合の絶縁膜中の酸素の量Zを基準として、Zを超える程度、好ましくは、Zを超えて4Zまでとすることもある。

【0147】

例えば、組成が GaO_x （ $x > 0$ ）で表現される酸化ガリウムを用いる場合、単結晶の酸化ガリウムは Ga_2O_3 であるので、 x は1.5を超えて6まで（つまりGaの1.5倍を超えて6倍まで）、が許容される。また、例えば、組成が SiO_x （ $x > 0$ ）で表現される酸化シリコンを用いる場合、 SiO_2 （すなわちOがSiの2倍）であれば、 x は2を超えて8まで（つまりSiの2倍を超えて8倍まで）が許容される。なお、このような酸素過剰領域は、絶縁膜の一部（界面を含む）に存在していればよい。

【0148】

また、絶縁膜に添加される酸素180aの少なくとも一部は、酸化物半導体に供給された後、酸化物半導体中において未結合手を有することが好ましい。未結合手を有すること

10

20

30

40

50

により、膜中に残存しうる水素と結合して、水素を固定化（非可動イオン化）することができるためである。

【0149】

上述の酸素180aは、プラズマ発生装置やオゾン発生装置によって発生させることができる。より具体的には、例えば、半導体装置に対してエッチング処理を行うことができる装置や、レジストマスクに対してアッシングを行うことができる装置などを用いて酸素180aを発生させ、絶縁膜102を処理することができる。

【0150】

なお、酸素の添加をより好適に行うためには、基板には電氣的なバイアスを加えておくことが望ましい。

10

【0151】

次いで、絶縁膜102上に、ソース電極およびドレイン電極（これと同じ層で形成される配線を含む）を形成するための導電膜を形成し、当該導電膜を加工して、ソース電極104aおよびドレイン電極104bを形成する（図4（C）参照）。なお、ここで形成されるソース電極104aの端部とドレイン電極104bの端部との間隔によって、トランジスタのチャンネル長Lが決定されることになる。

【0152】

ソース電極104aおよびドレイン電極104bに用いる導電膜としては、例えば、Al、Cr、Cu、Ta、Ti、Mo、Wから選ばれた元素を含む金属膜、または上述した元素を成分とする金属窒化物膜（窒化チタン膜、窒化モリブデン膜、窒化タングステン膜）等がある。また、Al、Cuなどの金属膜の下側または上側の一方または双方にTi、Mo、Wなどの高融点金属膜またはそれらの金属窒化物膜（窒化チタン膜、窒化モリブデン膜、窒化タングステン膜）を積層させた導電膜を用いても良い。

20

【0153】

また、ソース電極104aおよびドレイン電極104bに用いる導電膜は、導電性の金属酸化物で形成しても良い。導電性の金属酸化物としては酸化インジウム（ In_2O_3 ）、酸化スズ（ SnO_2 ）、酸化亜鉛（ ZnO ）、酸化インジウム酸化スズ合金（ In_2O_3 SnO_2 、ITOと略記する）、酸化インジウム酸化亜鉛合金（ In_2O_3 ZnO ）またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。

【0154】

導電膜の加工は、レジストマスクを用いたエッチングによって行うことができる。当該エッチングに用いるレジストマスク形成時の露光には、紫外線やKrFレーザ光やArFレーザ光などを用いるとよい。

30

【0155】

なお、チャンネル長Lが25nm未満の露光を行う場合には、例えば、数nm～数10nmと極めて波長が短い超紫外線（Extreme Ultraviolet）を用いて、レジストマスク形成時の露光を行うとよい。超紫外線による露光は、解像度が高く焦点深度も大きい。したがって、後に形成されるトランジスタのチャンネル長Lを微細化することが可能であり、回路の動作速度を高めることができる。

【0156】

また、いわゆる多階調マスクによって形成されたレジストマスクを用いてエッチング工程を行ってもよい。多階調マスクを用いて形成されたレジストマスクは、複数の膜厚を有する形状となり、アッシングによってさらに形状を変形させることができるため、異なるパターンに加工する複数のエッチング工程に用いることが可能である。このため、一枚の多階調マスクによって、少なくとも二種類以上の異なるパターンに対応するレジストマスクを形成することができる。つまり、工程の簡略化が可能となる。

40

【0157】

次に、絶縁膜102上に、ソース電極104aおよびドレイン電極104bと接する酸化物半導体膜を形成し、当該酸化物半導体膜を加工して島状の酸化物半導体膜106を形成する（図4（D）参照）。

50

【0158】

酸化物半導体膜は、水素や水などが混入しにくい方法で作製するのが望ましい。例えば、スパッタリング法などを用いて作製することができる。また、酸化物半導体膜の厚さは、3 nm以上30 nm以下とするのが望ましい。酸化物半導体膜を厚くしすぎると（例えば、膜厚を50 nm以上）、トランジスタがノーマリーオンになってしまう恐れがあるためである。

【0159】

酸化物半導体膜に用いる材料としては、四元系金属酸化物であるIn-Sn-Ga-Zn-O系の材料や、三元系金属酸化物であるIn-Ga-Zn-O系の材料、In-Sn-Zn-O系の材料、In-Al-Zn-O系の材料、Sn-Ga-Zn-O系の材料、Al-Ga-Zn-O系の材料、Sn-Al-Zn-O系の材料や、二元系金属酸化物であるIn-Zn-O系の材料、Sn-Zn-O系の材料、Al-Zn-O系の材料、Zn-Mg-O系の材料、Sn-Mg-O系の材料、In-Mg-O系の材料、In-Ga-O系の材料や、単元系金属酸化物であるIn-O系の材料、Sn-O系の材料、Zn-O系の材料などがある。また、上記の材料に酸化珪素を含ませてもよい。ここで、例えば、In-Ga-Zn-O系の材料とは、インジウム（In）、ガリウム（Ga）、亜鉛（Zn）を有する酸化物膜、という意味であり、その組成比は特に問わない。また、InとGaとZn以外の元素を含んでいてもよい。

10

【0160】

また、酸化物半導体膜は、化学式 $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$) で表記される材料を用いた薄膜とすることができる。ここで、Mは、Ga、Al、MnおよびCoから選ばれた一または複数の金属元素を示す。例えば、Mとして、Ga、GaおよびAl、GaおよびMn、またはGaおよびCoなどを用いることができる。

20

【0161】

また、酸化物半導体膜としてIn-Zn-O系の材料を用いる場合、用いるターゲットの組成比は、原子数比で、 $\text{In}:\text{Zn} = 50:1 \sim 1:2$ （モル比に換算すると $\text{In}_2\text{O}_3:\text{ZnO} = 25:1 \sim 1:4$ ）、好ましくは $\text{In}:\text{Zn} = 20:1 \sim 1:1$ （モル比に換算すると $\text{In}_2\text{O}_3:\text{ZnO} = 10:1 \sim 1:2$ ）、さらに好ましくは $\text{In}:\text{Zn} = 15:1 \sim 1.5:1$ （モル比に換算すると $\text{In}_2\text{O}_3:\text{ZnO} = 15:2 \sim 3:4$ ）とする。例えば、In-Zn-O系酸化物半導体の形成に用いるターゲットは、原子数比が $\text{In}:\text{Zn}:\text{O} = X:Y:Z$ のとき、 $Z > 1.5X + Y$ とする。

30

【0162】

本実施の形態では、酸化物半導体膜を、In-Ga-Zn-O系の酸化物半導体成膜用ターゲットを用いたスパッタリング法により形成する。

【0163】

In-Ga-Zn-O系の酸化物半導体成膜用ターゲットとしては、例えば、組成比として、 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO} = 1:1:1$ [mol比] の酸化物半導体成膜用ターゲットを用いることができる。なお、ターゲットの材料および組成を上述に限定する必要はない。例えば、 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO} = 1:1:2$ [mol比] の組成比の酸化物半導体成膜用ターゲットを用いることもできる。

40

【0164】

酸化物半導体成膜用ターゲットの充填率は、90%以上100%以下、好ましくは95%以上99.9%以下とする。充填率の高い酸化物半導体成膜用ターゲットを用いることにより、成膜した酸化物半導体膜は緻密な膜とすることができるためである。

【0165】

成膜の雰囲気は、希ガス（代表的にはアルゴン）雰囲気下、酸素雰囲気下、または、希ガスと酸素の混合雰囲気下などとすればよい。また、酸化物半導体膜への水素、水、水酸基、水素化物などの混入を防ぐために、水素、水、水酸基、水素化物などの水素原子を含む不純物が十分に除去された高純度ガスを用いた雰囲気とすることが望ましい。

【0166】

50

なお、酸化物半導体膜の成膜の際に、絶縁膜 102 中の酸素が酸化物半導体膜に供給されることがある。このように、絶縁膜 102 に酸素を添加しておくことで、酸素が十分に添加された酸化物半導体膜を作製することが可能である。

【0167】

より具体的には、例えば、酸化物半導体膜は次のように形成することができる。

【0168】

まず、減圧状態に保持された成膜室内に基板 100 を保持し、基板温度を 100 以上 600 以下好ましくは 200 以上 400 以下とする。基板 100 が加熱された状態で成膜を行うことで、酸化物半導体膜に含まれる不純物濃度を低減することができるためである。また、スパッタリングによる酸化物半導体膜の損傷を軽減することができるため

10

【0169】

次に、成膜室内の残留水分を除去しつつ、水素および水などの水素原子を含む不純物が十分に除去された高純度ガスを導入し、上記ターゲットを用いて基板 100 上に酸化物半導体膜を成膜する。成膜室内の残留水分を除去するためには、排気手段として、クライオポンプ、イオンポンプ、チタンサブリーションポンプなどの吸着型の真空ポンプを用いることが望ましい。また、排気手段は、ターボ分子ポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素分子や、水 (H_2O) などの水素原子を含む化合物 (より好ましくは炭素原子を含む化合物も) などが除去されているため、当該成膜室で成膜した酸化物半導体膜に含まれる不純物の濃度を低減できる。

20

【0170】

成膜条件の一例として、基板とターゲットの間との距離を 100 mm、圧力を 0.6 Pa、直流 (DC) 電源を 0.5 kW、成膜雰囲気を酸素 (酸素流量比率 100%) 雰囲気とすることができる。なお、パルス直流電源を用いると、成膜時の粉状物質 (パーティクル、ごみともいう) の発生を軽減でき、膜厚のばらつきも小さくなるため好ましい。

【0171】

酸化物半導体膜の加工は、所望の形状のマスクを酸化物半導体膜上に形成した後、当該酸化物半導体膜をエッチングすることによって行うことができる。上述のマスクは、フォトリソグラフィなどの方法を用いて形成することができる。または、インクジェット法などの方法を用いてマスクを形成しても良い。

30

【0172】

なお、酸化物半導体膜のエッチングは、ドライエッチングでもウェットエッチングでもよい。もちろん、これらを組み合わせて用いてもよい。

【0173】

その後、酸化物半導体膜 106 に対して熱処理を行って、高純度化された酸化物半導体膜 108 を形成する (図 4 (E) 参照)。この熱処理によって酸化物半導体膜 106 中の、水素 (水や水酸基を含む) を除去し、酸化物半導体膜の構造を整え、エネルギーギャップ中の欠陥準位を低減することができる。また、この熱処理によって、絶縁膜 102 中の酸素が酸化物半導体膜に供給されることがある。上記熱処理の温度は、250 以上 650 以下、好ましくは 450 以上 600 以下である。なお、上記熱処理の温度は、基板の歪み点未満とすることが好ましい。

40

【0174】

熱処理は、例えば、抵抗発熱体などを用いた電気炉に被処理物を導入し、窒素雰囲気下、450、1 時間の条件で行うことができる。この間、酸化物半導体膜 106 は大気に触れないようにし、水や水素の混入が生じないようにする。

【0175】

熱処理装置は電気炉に限られず、加熱されたガスなどの媒体からの熱伝導、または熱輻射によって、被処理物を加熱する装置を用いても良い。例えば、LRTA (Lamp Rapid Thermal Anneal) 装置、GRTA (Gas Rapid Thermal Anneal) 装置、

50

ermal Anneal)装置等のRTA(Rapid Thermal Anneal)装置を用いることができる。LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光(電磁波)の輻射により、被処理物を加熱する装置である。GRTA装置は、高温のガスを用いて熱処理を行う装置である。ガスとしては、アルゴンなどの希ガス、または窒素のような、熱処理によって被処理物と反応しない不活性気体が用いられる。

【0176】

例えば、上記熱処理として、熱せられた不活性ガス雰囲気中に被処理物を投入し、数分間熱した後、当該不活性ガス雰囲気から被処理物を取り出すGRTA処理を行ってもよい。GRTA処理を用いると短時間での高温熱処理が可能となる。また、被処理物の耐熱温度を超える温度条件であっても適用が可能となる。なお、処理中に、不活性ガスを、酸素を含むガスに切り替えても良い。酸素を含む雰囲気において熱処理を行うことで、酸素欠損に起因するエネルギーギャップ中の欠陥準位を低減することができるためである。

【0177】

なお、不活性ガス雰囲気としては、窒素、または希ガス(ヘリウム、ネオン、アルゴン等)を主成分とする雰囲気であって、水、水素などが含まれない雰囲気を適用するのが望ましい。例えば、熱処理装置に導入する窒素や、ヘリウム、ネオン、アルゴン等の希ガスの純度を、6N(99.9999%)以上、好ましくは7N(99.99999%)以上(すなわち、不純物濃度が1ppm以下、好ましくは0.1ppm以下)とする。

【0178】

いずれにしても、上記熱処理によって不純物を低減し、i型(真性)半導体またはi型に限りなく近い酸化物半導体膜を形成することで、極めて優れた特性のトランジスタを実現することができる。

【0179】

ところで、上述の熱処理には水素や水などを除去する効果があるから、当該熱処理を、脱水化処理や、脱水素化処理などと呼ぶこともできる。当該脱水化処理や、脱水素化処理は、例えば、酸化物半導体膜を島状に加工する前などのタイミングにおいて行うことも可能である。また、このような脱水化処理、脱水素化処理は、一回に限らず複数回行っても良い。

【0180】

次に、酸化物半導体膜108に対して、酸素180bによる処理を行う(図4(F)参照)。酸素180bには、少なくとも、酸素ラジカル、酸素原子、酸素イオン、のいずれかが含まれている。酸化物半導体膜108に酸素ドーブ処理を行うことにより、酸化物半導体膜108中、酸化物半導体膜108界面近傍、または、酸化物半導体膜108中および該界面近傍に酸素を含有させることができる。この場合、酸素の含有量は、酸化物半導体膜108の化学量論比を超える程度、好ましくは、化学量論比の1倍を超えて2倍まで(1倍より大きく2倍未満)、とする。あるいは、酸素の含有量は、単結晶の場合の酸素の量をYとして、Yを超える程度、好ましくは、Yを超えて2Yまですることもできる。あるいは、酸素の含有量は、酸素ドーブ処理を行わない場合の酸化物半導体膜中の酸素の量Zを基準として、Zを超える程度、好ましくは、Zを超えて2Zまでとすることもできる。なお、上述の好ましい範囲に上限が存在するのは、酸素の含有量を多くしすぎると、水素吸蔵合金(水素貯蔵合金)のように、かえって酸化物半導体膜108が水素を取り込んでしまう恐れがあるためである。

【0181】

結晶構造が $\text{InGaO}_3(\text{ZnO})_m$ ($m > 0$)で表現される材料の場合、例えば、 $m = 1$ (InGaZnO_4)の結晶構造を基準にすれば、 InGaZnO_x においてxは4を越えて8まで、また、 $m = 2$ ($\text{InGaZn}_2\text{O}_5$)の結晶構造を基準にすれば、 $\text{InGaZn}_2\text{O}_x$ においてxは5を越えて10まで、が許容される。なお、このような酸素過剰領域は、酸化物半導体膜の一部(界面を含む)に存在していればよい。

【0182】

また、酸化物半導体膜に添加される酸素180bの少なくとも一部は、酸化物半導体中において未結合手を有することが好ましい。未結合手を有することにより、膜中に残存している水素と結合して、水素を固定化（非可動イオン化）することができるためである。

【0183】

上述の酸素180bは、プラズマ発生装置やオゾン発生装置によって発生させることができる。より具体的には、例えば、半導体装置に対してエッチング処理を行うことができる装置や、レジストマスクに対してアッシングを行うことができる装置などを用いて酸素180bを発生させ、酸化物半導体膜108を処理することができる。

【0184】

なお、酸素の添加をより好適に行うためには、基板には電気的なバイアスを加えておくことが望ましい。

【0185】

なお、酸素ドーブ処理を行った酸化物半導体膜108に熱処理（温度150～470）を行ってもよい。当該熱処理により、酸素または酸化物半導体材料が水素と反応することによって生成された水、水酸化物などを酸化物半導体膜から除去することができる。熱処理は、水、水素などが十分に低減された窒素、酸素、超乾燥空気（水分量が20ppm以下、好ましくは1ppm以下、好ましくは10ppb以下の空気）、希ガス（アルゴン、ヘリウムなど）などの雰囲気下で行えばよい。また、酸素ドーブ処理と熱処理を繰り返して行っても良い。当該処理を繰り返して行うことにより、トランジスタの信頼性をさらに高めることができる。なお、繰り返しの回数は適宜設定することができる。

【0186】

次に、酸化物半導体膜108の一部と接し、かつ、ソース電極104aおよびドレイン電極104bを覆うゲート絶縁膜110を形成する（図5（A）参照）。

【0187】

ゲート絶縁膜110は、絶縁膜102と同様に形成することができる。すなわち、ゲート絶縁膜110は、酸化シリコン、窒化シリコン、酸化アルミニウム、窒化アルミニウム、酸化ガリウム、これらの混合材料、などを用いて形成すればよい。ただし、トランジスタのゲート絶縁膜として機能することを考慮して、酸化ハフニウム、酸化タンタル、酸化イットリウム、ハフニウムシリケート（ HfSi_xO_y （ $x > 0$ 、 $y > 0$ ））、窒素が添加されたハフニウムシリケート（ HfSi_xO_y （ $x > 0$ 、 $y > 0$ ））、窒素が添加されたハフニウムアルミネート（ HfAl_xO_y （ $x > 0$ 、 $y > 0$ ））、などの比誘電率が高い材料を採用しても良い。

【0188】

また、絶縁膜102と同様に、積層構造を採用しても良い。この場合には、酸化物半導体膜と同種の成分でなる絶縁材料でなる膜（以下、膜a）と、膜aの成分材料とは異なる材料を含む膜（以下、膜b）との積層構造とするとよい。膜aと膜bを酸化物半導体膜側から順に積層した構造とすることで、電荷は膜aと膜bとの界面の電荷捕獲中心に優先的に捕獲される（酸化物半導体膜と膜aとの界面との比較）ため、酸化物半導体膜の界面での電荷捕獲を十分に抑制することができるようになり、半導体装置の信頼性が向上するためである。

【0189】

なお、このような積層構造としては、酸化ガリウム膜と酸化シリコン膜の積層構造や、酸化ガリウム膜と窒化シリコン膜との積層構造などを適用することができる。

【0190】

上述のゲート絶縁膜110の形成後には、熱処理を行うのが望ましい。当該熱処理の温度は、250以上700以下、好ましくは450以上600以下である。なお、当該熱処理の温度は、基板の歪み点未満とすることが好ましい。

【0191】

上記熱処理は、窒素、酸素、超乾燥空気（水の含有量が20ppm以下、好ましくは1

10

20

30

40

50

ppm以下、好ましくは10ppb以下の空気)、または希ガス(アルゴン、ヘリウムなど)の雰囲気下で行えばよいが、上記窒素、酸素、超乾燥空気、または希ガス等の雰囲気には、水、水素などが含まれないことが好ましい。また、熱処理装置に導入する窒素、酸素、または希ガスの純度は、6N(99.9999%)以上(即ち不純物濃度を1ppm以下)とするのが好ましく、7N(99.99999%)以上(即ち不純物濃度を0.1ppm以下)とすると、より好ましい。

【0192】

本実施の形態に係る上記の熱処理においては、酸化物半導体膜108と、絶縁膜102やゲート絶縁膜110と、が接した状態で加熱される。したがって、上述の脱水化(または脱水素化)処理によって減少してしまう可能性のある酸素を、絶縁膜102などから酸

10

【0193】

なお、加酸化を目的とする熱処理のタイミングは、酸化物半導体膜108の形成後であれば特に限定されない。例えば、ゲート電極の形成後に加酸化を目的とする熱処理を行っても良い。または、脱水化等を目的とする熱処理に続けて加酸化を目的とする熱処理を行っても良いし、脱水化等を目的とする熱処理に加酸化を目的とする熱処理を兼ねさせても良いし、加酸化を目的とする熱処理に脱水化等を目的とする熱処理を兼ねさせても良い。

【0194】

上述のように、脱水化等を目的とする熱処理と、酸素ドーブ処理または加酸化を目的とする熱処理とを適用することで、酸化物半導体膜108を、不純物が極力含まれないように高純度化することができる。高純度化された酸化物半導体膜108中にはドナーに由来するキャリアが極めて少ない(ゼロに近い)。

20

【0195】

次に、ゲート絶縁膜110に対して、酸素180cによる処理を行う(図5(B)参照)。酸素180cには、少なくとも、酸素ラジカル、酸素原子、酸素イオン、のいずれかが含まれている。ゲート絶縁膜110に酸素ドーブ処理を行うことにより、ゲート絶縁膜110中、酸化物半導体膜108中、酸化物半導体膜108界面近傍、または、酸化物半導体膜108中および該界面近傍に酸素を含有させることができる。この場合、ゲート絶縁膜110中の酸素の含有量は、ゲート絶縁膜110の化学量論比を超える程度、好ましくは、化学量論比の1倍を超えて4倍まで(1倍より大きく4倍未満)、より好ましくは、1倍を超えて2倍まで(1倍より大きく2倍未満)とする。あるいは、酸素の含有量は、単結晶の場合の酸素の量をYとして、Yを超える程度、好ましくは、Yを超えて4Yまですることもできる。あるいは、酸素の含有量は、酸素ドーブ処理を行わない場合のゲート絶縁膜中の酸素の量Zを基準として、Zを超える程度、好ましくは、Zを超えて4Zまでとすることもできる。

30

【0196】

例えば、組成が GaO_x ($x > 0$)で表現される酸化ガリウムを用いる場合、単結晶の酸化ガリウムは Ga_2O_3 であるので、 x は1.5を超えて6まで(つまりGaの1.5倍を超えて6倍まで)、が許容される。また、例えば、組成が SiO_x ($x > 0$)で表現される酸化シリコンを用いる場合、 SiO_2 (すなわちOがSiの2倍)であれば、 x は2を超えて8まで(つまりSiの2倍を超えて8倍まで)が許容される。なお、このような酸素過剰領域は、絶縁膜の一部(界面を含む)に存在していればよい。

40

【0197】

また、絶縁膜に添加される酸素180cの少なくとも一部は、酸化物半導体に供給された後、酸化物半導体中において未結合手を有することが好ましい。未結合手を有することにより、膜中に残存しうる水素と結合して、水素を固定化(非可動イオン化)することができるためである。

【0198】

上述の酸素180cは、プラズマ発生装置やオゾン発生装置によって発生させることが

50

できる。より具体的には、例えば、半導体装置に対してエッチング処理を行うことができる装置や、レジストマスクに対してアッシングを行うことができる装置などを用いて酸素 180 c を発生させ、ゲート絶縁膜 110 を処理することができる。

【0199】

なお、酸素の添加をより好適に行うためには、基板には電氣的なバイアスを加えておくことが望ましい。

【0200】

なお、上述の酸素ドーブ処理の後には、熱処理を行っても良い。この熱処理によって、十分な量の酸素を酸化物半導体膜に供給することが可能である。当該効果を得るための熱処理のタイミングは、上述の酸素ドーブ処理の後であればいつでも構わない。また、酸素ドーブ処理と熱処理を繰り返して行っても良い。当該処理を繰り返して行うことにより、トランジスタの信頼性をさらに高めることができる。なお、繰り返しの回数は適宜設定することができる。

10

【0201】

その後、ゲート電極 112 を形成する（図 5（C）参照）。ゲート電極 112 は、モリブデン、チタン、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料またはこれらを主成分とする合金材料を用いて形成することができる。なお、ゲート電極 112 は、単層構造としても良いし、積層構造としても良い。

【0202】

なお、ゲート電極 112 の形成後には、絶縁膜を形成しても良い。当該絶縁膜は、例えば、酸化シリコン、窒化シリコン、酸化アルミニウム、窒化アルミニウム、酸化ガリウム、これらの混合材料、などを用いて形成することができる。特に、絶縁膜として窒化シリコン膜を用いる場合には、添加された酸素の外部への放出を防ぐことができると共に、酸化物半導体膜 108 への外部からの水素等の混入を効果的に抑制することができるため好適である。また、ソース電極 104 a やドレイン電極 104 b、ゲート電極 112 などと接続される配線を形成しても良い。

20

【0203】

以上の工程でトランジスタ 120 が形成される。

【0204】

なお、上述の説明は、絶縁膜 102、酸化物半導体膜 108、およびゲート絶縁膜 110 の全てに酸素ドーブ処理を適用する例についてのものだが、開示する発明の一態様はこれに限定されない。例えば、絶縁膜 102 および酸化物半導体膜 108 に酸素ドーブ処理を適用しても良いし、酸化物半導体膜 108 およびゲート絶縁膜 110 に酸素ドーブ処理を適用しても良い。

30

【0205】

本実施の形態に係るトランジスタは、熱処理によって、水素、水、水酸基または水素化物（水素化合物ともいう）などの水素原子を含む不純物を酸化物半導体より排除し、かつ、不純物の排除工程において減少する恐れのある酸素を供給することによって、高純度化および i 型（真性）化を図った酸化物半導体膜を用いている。このように高純度化された酸化物半導体膜を含むトランジスタは、しきい値電圧などの電氣的特性変動が抑制されており、電氣的に安定である。

40

【0206】

特に、酸素ドーブ処理によって酸化物半導体膜中の酸素の含有量を増大させることで、電氣的バイアスストレスや熱ストレスに起因する劣化を抑制し、光による劣化を低減することができる。

【0207】

このように、開示する発明の一態様によって、信頼性に優れたトランジスタを提供することが可能である。

【0208】

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと

50

適宜組み合わせて用いることができる。

【0209】

(実施の形態3)

本実施の形態では、半導体装置の作製方法の別の例について、図6を用いて説明する。

【0210】

半導体装置の構成例

本実施の形態の作製方法にて作製される半導体装置の構成は、先の実施の形態のトランジスタ120と同様である。すなわち、基板100上の絶縁膜102、ソース電極104a、ドレイン電極104b、酸化物半導体膜108、ゲート絶縁膜110、ゲート電極112を含む(図1参照)。

10

【0211】

先の実施の形態でも説明したように、トランジスタ120において、酸化物半導体膜108は、酸素ドーブ処理が行われた酸化物半導体膜である。また、本実施の形態では、絶縁膜102およびゲート絶縁膜110に対しても酸素ドーブ処理が行われている。このような酸素ドーブ処理によって、さらに信頼性が高められたトランジスタ120が実現する。さらに、本実施の形態における絶縁膜102に対する酸素ドーブ処理は、ソース電極104aおよびドレイン電極104bの形成に用いるマスク103aおよびマスク103bの除去の工程を兼ねている。このようなプロセスを採用することで、工程の簡略化による製造コストの低減を図ることができる。なお、先の実施の形態と同様に、構成を変更したトランジスタを作製することもできる(図3(A)乃至図3(D)参照)。

20

【0212】

半導体装置の作製工程例

以下、図6を用いて、上述の半導体装置の作製工程の一例を説明する。なお、作製工程の基本的な内容は先の実施の形態と同様であるため、以下では相違点について述べるに留める。

【0213】

まず、基板100上に絶縁膜102を形成する(図6(A)参照)。詳細は、図4(A)に関する記載を参酌すればよい。

【0214】

次いで、絶縁膜102上に、ソース電極およびドレイン電極(これと同じ層で形成される配線を含む)を形成するための導電膜を形成し、当該導電膜を、マスク103aおよびマスク103bを用いて加工して、ソース電極104aおよびドレイン電極104bを形成する。そして、絶縁膜102に対して、酸素180aによる処理(酸素ドーブ処理や、酸素プラズマドーブ処理ともいう)を行う(図6(B)参照)。ソース電極104aおよびドレイン電極104bを形成するため工程の詳細は、図4(C)に関する記載を参酌すればよい。ここで、上述の酸素ドーブ処理は、マスク103aおよびマスク103bの除去工程を兼ねるものである。

30

【0215】

酸素180aには、少なくとも、酸素ラジカル、酸素原子、酸素イオン、のいずれかが含まれている。絶縁膜102に酸素ドーブ処理を行うことにより、絶縁膜102中に酸素を含有させることができ、後に形成される酸化物半導体膜108中、酸化物半導体膜108界面近傍、または、酸化物半導体膜108中および該界面近傍に酸素を含有させることができる。この場合、酸素の含有量は、絶縁膜102の化学量論比を超える程度、好ましくは、化学量論比の1倍を超えて4倍まで(1倍より大きく4倍未満)、より好ましくは、1倍を超えて2倍まで(1倍より大きく2倍未満)とする。あるいは、酸素の含有量は、単結晶の場合の酸素の量をYとして、Yを超える程度、好ましくは、Yを超えて4Yまですることもできる。あるいは、酸素の含有量は、酸素ドーブ処理を行わない場合の絶縁膜中の酸素の量Zを基準として、Zを超える程度、好ましくは、Zを超えて4Zまでとすることもできる。

40

【0216】

50

例えば、組成が GaO_x ($x > 0$) で表現される酸化ガリウムを用いる場合、単結晶の酸化ガリウムは Ga_2O_3 であるので、 x は 1.5 を超えて 6 まで (つまり Ga の 1.5 倍を超えて 6 倍まで)、が許容される。また、例えば、組成が SiO_x ($x > 0$) で表現される酸化シリコンを用いる場合、 SiO_2 (すなわち O が Si の 2 倍) であれば、 x は 2 を超えて 8 まで (つまり Si の 2 倍を超えて 8 倍まで) が許容される。なお、このような酸素過剰領域は、絶縁膜の一部 (界面を含む) に存在していればよい。

【0217】

また、絶縁膜に添加される酸素 180a の少なくとも一部は、酸化物半導体に供給された後、酸化物半導体中において未結合手を有することが好ましい。未結合手を有することにより、膜中に残存する水素と結合して、水素を固定化 (非可動イオン化) することができるためである。

10

【0218】

上述の酸素 180a は、プラズマ発生装置やオゾン発生装置によって発生させることができる。より具体的には、例えば、レジストマスクに対してアッシングを行うことができる装置などを用いて酸素 180a を発生させ、絶縁膜 102 を処理することができる。

【0219】

当該酸素ドーブ処理によってマスク 103a およびマスク 103b が除去される。ただし、通常のマスク除去工程とは異なり、当該工程は酸素の添加を目的とするものであるから、基板には強めのバイアスを加えておくことが望ましい。

【0220】

20

また、当該酸素ドーブ処理によって、絶縁膜 102 中には、酸素が高濃度に存在する領域と、酸素が低濃度に存在する領域とが形成される。具体的には、絶縁膜 102 の、ソース電極 104a およびドレイン電極 104b に覆われていない領域が、酸素が高濃度に存在する領域となり、ソース電極 104a およびドレイン電極 104b に覆われている領域が、酸素が低濃度に存在する領域となる。

【0221】

次に、絶縁膜 102 上に、ソース電極 104a およびドレイン電極 104b と接する酸化物半導体膜を形成し、当該酸化物半導体膜を加工して島状の酸化物半導体膜を形成する。そして、その後、島状の酸化物半導体膜に対して熱処理を行って、高純度化された酸化物半導体膜 108 を形成する (図 6 (C) 参照)。当該工程の詳細は、図 4 (D) および図 4 (E) に関する記載を参照すればよい。

30

【0222】

次に、酸化物半導体膜 108 に対して、酸素 180b による処理を行う (図 6 (D) 参照)。詳細は、図 4 (F) に関する記載を参照すればよい。

【0223】

次に、酸化物半導体膜 108 の一部と接し、かつ、ソース電極 104a およびドレイン電極 104b を覆うゲート絶縁膜 110 を形成する。そして、その後、ゲート絶縁膜 110 に対して、酸素 180c による処理を行う (図 6 (E) 参照)。詳細は、図 5 (A) および図 5 (B) に関する記載を参照すればよい。

【0224】

40

その後、ゲート電極 112 を形成する (図 6 (F) 参照)。詳細は、図 5 (C) に関する記載を参照すればよい。

【0225】

なお、ゲート電極 112 の形成後には、絶縁膜を形成しても良い。当該絶縁膜は、例えば、酸化シリコン、窒化シリコン、酸化アルミニウム、窒化アルミニウム、酸化ガリウム、これらの混合材料、などを用いて形成することができる。特に、絶縁膜として窒化シリコン膜を用いる場合には、添加された酸素の外部への放出を防ぐことができると共に、酸化物半導体膜 108 への外部からの水素等の混入を効果的に抑制することができるため好適である。また、ソース電極 104a やドレイン電極 104b、ゲート電極 112 などと接続される配線を形成しても良い。

50

【 0 2 2 6 】

以上の工程でトランジスタ 1 2 0 が形成される。

【 0 2 2 7 】

なお、上述の説明は、絶縁膜 1 0 2、酸化物半導体膜 1 0 8、およびゲート絶縁膜 1 1 0 の全てに酸素ドーブ処理を適用する例についてのものだが、開示する発明の一態様はこれに限定されない。例えば、絶縁膜 1 0 2 および酸化物半導体膜 1 0 8 に酸素ドーブ処理を適用しても良い。

【 0 2 2 8 】

本実施の形態に係るトランジスタは、熱処理によって、水素、水、水酸基または水素化物（水素化合物ともいう）などの水素原子を含む不純物を酸化物半導体より排除し、かつ、不純物の排除工程において減少する恐れのある酸素を供給することによって、高純度化および i 型（真性）化を図った酸化物半導体膜を用いている。このように高純度化された酸化物半導体膜を含むトランジスタは、しきい値電圧などの電気的特性変動が抑制されており、電氣的に安定である。

10

【 0 2 2 9 】

特に、酸素ドーブ処理によって酸化物半導体膜中の酸素の含有量を増大させることで、電気的バイアスストレスや熱ストレスに起因する劣化を抑制し、光による劣化を低減することができる。

【 0 2 3 0 】

さらに、本実施の形態に係る作製方法では、工程が簡略化されているため製造に係るコストを抑制することができる。

20

【 0 2 3 1 】

このように、開示する発明の一態様によって、製造コストを低く抑えつつ、信頼性に優れたトランジスタを提供することが可能である。

【 0 2 3 2 】

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせ用いることができる。

【 0 2 3 3 】

（実施の形態 4）

本実施の形態では、酸素ドーブ処理に用いることができるプラズマ装置（アッシング装置とも呼ぶ）の例を説明する。なお、この装置は、例えば、第 5 世代以降の大型のガラス基板などに対応することができる点で、イオン注入装置などよりも工業的に適している。

30

【 0 2 3 4 】

図 1 7（A）は、枚葉式マルチチャンバー設備の上面図の一例を示す。図 1 7（B）は、酸素プラズマドーブを行うプラズマ装置（アッシング装置とも呼ぶ）の断面図の一例を示す。

【 0 2 3 5 】

図 1 7（A）に示す枚葉式マルチチャンバー設備は、図 1 7（B）に示すプラズマ装置 1 0 を 3 つ有し、被処理基板を収容するカセットポート 1 4 を 3 つ有する基板供給室 1 1 や、ロードロック室 1 2 や、搬送室 1 3 などを有している。基板供給室に供給された基板は、ロードロック室 1 2 と搬送室 1 3 を介してプラズマ装置 1 0 内の真空チャンバー 1 5 に搬送されて酸素プラズマドーブが行われる。酸素プラズマドーブが終了した基板は、プラズマ装置 1 0 からロードロック室 1 2 と搬送室 1 3 を介して基板供給室 1 1 に搬送される。なお、基板供給室 1 1 および搬送室 1 3 には、被処理基板を搬送するための搬送ロボットがそれぞれ配置されている。

40

【 0 2 3 6 】

図 1 7（B）を参照すると、プラズマ装置 1 0 は、真空チャンバー 1 5 を備える。真空チャンバー 1 5 の上部には、複数のガス吹き出し口と、プラズマ発生源である I C P コイル 1 6（誘導結合プラズマコイル）が配置されている。

【 0 2 3 7 】

50

ガス吹き出し口は、プラズマ装置 10 の上面から見て中央部分に 12 個配置されている。それぞれのガス吹き出し口は、酸素ガスを供給するためのガス供給源とガス流路 17 を介して接続されており、ガス供給源は、マスフローコントローラ等を備え、所望の流量（0 より多く 1000 sccm 以下）でガス流路 17 に対して酸素ガスを供給することができる。ガス供給源から供給される酸素ガスは、ガス流路 17 から 12 個のガス吹き出し口を介して真空チャンバー 15 内に供給される。

【0238】

ICP コイル 16 は、複数本の帯状の導体を螺旋状に配置してなる。各導体の一端は、インピーダンス調整のためのマッチング回路を介して第 1 の高周波電源 18（13.56 MHz）に電氣的に接続され、他端は接地されている。

10

【0239】

真空チャンバーの下部には、下部電極として機能する基板ステージ 19 が配置されている。基板ステージ 19 に設けられた静電チャックなどにより、基板ステージ上に被処理基板 20 が着脱可能に保持される。基板ステージ 19 には、加熱機構としてヒータ、冷却機構として He ガス流路を備えている。基板ステージは、基板バイアス電圧印加用の第 2 の高周波電源 21（3.2 MHz）に接続されている。

【0240】

また、真空チャンバー 15 には、排気口が設けられ、自動圧力制御弁 22（Automatic Pressure Control valve、APC とも呼ぶ。）が備えられる。APC はターボ分子ポンプ 23 に接続され、さらにターボ分子ポンプ 23 を介してドライポンプ 24 に接続される。APC は真空チャンバー内の圧力制御を行い、ターボ分子ポンプ 23 およびドライポンプ 24 は、真空チャンバー 15 内を減圧する。

20

【0241】

次に、図 17（B）に示す真空チャンバー 15 内にプラズマを発生させ、被処理基板 20 に設けられている酸化物半導体膜、下地絶縁膜またはゲート絶縁膜に酸素プラズマドーピングを行う一例を示す。

【0242】

まず、ターボ分子ポンプ 23 およびドライポンプ 24 などを作動させて、真空チャンバー 15 内を所望の圧力に保持した後、被処理基板 20 を真空チャンバー 15 内の基板ステージに設置する。なお、基板ステージに保持する被処理基板 20 には少なくとも酸化物半導体膜または下地絶縁膜を備えるものとする。本実施の形態では、真空チャンバー 15 内の圧力を 1.33 Pa に保持する。なお、酸素ガスをガス吹き出し口から真空チャンバー 15 内に供給する流量を 250 sccm に設定する。

30

【0243】

次いで、第 1 の高周波電源 18 から ICP コイル 16 に高周波電力を印加し、プラズマを発生させる。そして、プラズマを発生させた状態を一定時間（30 秒以上 600 秒以下）維持する。なお、ICP コイル 16 に印加する高周波電力は、1 kW 以上 10 kW 以下とする。本実施の形態では、6000 W とする。この際、第 2 の高周波電源 21 から基板ステージに基板バイアス電圧を印加してもよい。本実施の形態では基板バイアス電圧印加に用いる電力を 1000 W とする。

40

【0244】

本実施の形態では、プラズマを発生させた状態を 60 秒維持した後、被処理基板 20 を真空チャンバー 15 から搬出する。こうして、被処理基板 20 に設けられている酸化物半導体膜、下地絶縁膜またはゲート絶縁膜に酸素プラズマドーピングを行うことができる。

【0245】

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせる用いることができる。

【0246】

（実施の形態 5）

本実施の形態では、半導体装置の一例として、記憶媒体（メモリ素子）を示す。本実施

50

の形態では、実施の形態 1 乃至実施の形態 3 などにおいて示す酸化物半導体を用いたトランジスタと、酸化物半導体以外の材料を用いたトランジスタとを同一基板上に形成する。

【0247】

図 7 は、半導体装置の構成の一例である。図 7 (A) には、半導体装置の断面を、図 7 (B) には、半導体装置の平面を、それぞれ示す。ここで、図 7 (A) は、図 7 (B) の C1 - C2 および D1 - D2 における断面に相当する。また、図 7 (C) には、上記半導体装置をメモリ素子として用いる場合の回路図の一例を示す。図 7 (A) および図 7 (B) に示される半導体装置は、下部に第 1 の半導体材料を用いたトランジスタ 240 を有し、上部に実施の形態 1 で示したトランジスタ 120 を有する。なお、トランジスタ 120 は、第 2 の半導体材料として酸化物半導体を用いている。本実施の形態では、第 1 の半導体材料を酸化物半導体以外の半導体材料とする。酸化物半導体以外の半導体材料としては、例えば、シリコン、ゲルマニウム、シリコンゲルマニウム、炭化シリコン、またはガリウムヒ素等を用いることができ、単結晶半導体を用いるのが好ましい。他に、有機半導体材料などを用いてもよい。このような半導体材料を用いたトランジスタは、高速動作が容易である。一方で、酸化物半導体を用いたトランジスタは、その特性により長時間の電荷保持を可能とする。

10

【0248】

なお、本実施の形態においては、トランジスタ 120 を用いて記憶媒体を構成する例を示すが、トランジスタ 120 に代えて、実施の形態 1 または実施の形態 2 で示したトランジスタ 130、トランジスタ 140、トランジスタ 150 およびトランジスタ 160 等を適用可能であることは、いうまでもない。

20

【0249】

図 7 におけるトランジスタ 240 は、半導体材料（例えば、シリコンなど）を含む基板 200 に設けられたチャネル形成領域 216 と、チャネル形成領域 216 を挟むように設けられた不純物領域 220 と、不純物領域 220 に接する金属化合物領域 224 と、チャネル形成領域 216 上に設けられたゲート絶縁膜 208 と、ゲート絶縁膜 208 上に設けられたゲート電極 210 と、を有する。

【0250】

半導体材料を含む基板 200 は、シリコンや炭化シリコンなどの単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウムなどの化合物半導体基板、SOI 基板などを適用することができる。なお、一般に「SOI 基板」は、絶縁表面上にシリコン半導体膜が設けられた構成の基板をいうが、本明細書等においては、絶縁表面上にシリコン以外の材料からなる半導体膜が設けられた構成の基板も含む。つまり、「SOI 基板」が有する半導体膜は、シリコン半導体膜に限定されない。また、SOI 基板には、ガラス基板などの絶縁基板上に絶縁膜を介して半導体膜が設けられた構成のものが含まれるものとする。

30

【0251】

基板 200 上にはトランジスタ 240 を囲むように素子分離絶縁膜 206 が設けられており、トランジスタ 240 を覆うように絶縁膜 228 および絶縁膜 230 が設けられている。なお、高集積化を実現するためには、図 7 (A) に示すようにトランジスタ 240 がサイドウォール絶縁膜を有しない構成とすることが望ましい。一方で、トランジスタ 240 の特性を重視する場合には、ゲート電極 210 の側面にサイドウォール絶縁膜を設け、不純物濃度が異なる領域を含む不純物領域 220 を設けても良い。

40

【0252】

トランジスタ 240 はシリコン、ゲルマニウム、シリコンゲルマニウム、炭化シリコン、またはガリウムヒ素等を用いて作製することができる。このようなトランジスタ 240 は、高速動作が可能であるという特徴を有する。このため、当該トランジスタを読み出し用のトランジスタとして用いることで、情報の読み出しを高速に行うことができる。

【0253】

トランジスタ 240 を形成した後、トランジスタ 120 および容量素子 164 の形成前の処理として、絶縁膜 228 や絶縁膜 230 に CMP 処理を施して、ゲート電極 210 の

50

上面を露出させる。ゲート電極 210 の上面を露出させる処理としては、CMP 処理の他にエッチング処理などを適用することも可能であるが、トランジスタ 120 の特性を向上させるために、絶縁膜 228 や絶縁膜 230 の表面は可能な限り平坦にしておくことが望ましい。

【0254】

次に、ゲート電極 210、絶縁膜 228、絶縁膜 230 などの上に導電膜を形成し、該導電膜を選択的にエッチングして、ソース電極 104a、ドレイン電極 104b を形成する。

【0255】

導電膜は、スパッタ法をはじめとする PVD 法や、プラズマ CVD 法などの CVD 法を用いて形成することができる。また、導電膜の材料としては、Al、Cr、Cu、Ta、Ti、Mo、W から選ばれた元素や、上述した元素を成分とする合金等を用いることができる。Mn、Mg、Zr、Be、Nd、Sc のいずれか、またはこれらを複数組み合わせた材料を用いてもよい。

10

【0256】

導電膜は、単層構造であっても良いし、2 層以上の積層構造としてもよい。例えば、チタン膜や窒化チタン膜の単層構造、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜が積層された 2 層構造、窒化チタン膜上にチタン膜が積層された 2 層構造、チタン膜とアルミニウム膜とチタン膜とが積層された 3 層構造などが挙げられる。なお、導電膜を、チタン膜や窒化チタン膜の単層構造とする場合には、テーパ形状を有するソース電極 104a、およびドレイン電極 104b への加工が容易であるというメリットがある。

20

【0257】

上部のトランジスタ 120 のチャネル長 (L) は、ソース電極 104a、およびドレイン電極 104b の下端部の間隔によって決定される。なお、チャネル長 (L) が 25 nm 未満のトランジスタを形成する場合に用いるマスク形成の露光を行う際には、数 nm ~ 数 10 nm と波長の短い超紫外線を用いるのが望ましい。

【0258】

次に、ソース電極 104a、およびドレイン電極 104b を覆うように酸化物半導体膜を形成した後、当該酸化物半導体膜を選択的にエッチングして酸化物半導体膜 108 を形成する。酸化物半導体膜は、実施の形態 1 に示す材料および形成プロセスを用いる。

30

【0259】

次に、酸化物半導体膜 108 に接するゲート絶縁膜 110 を形成する。ゲート絶縁膜 110 は、実施の形態 1 に示す材料および形成プロセスを用いる。

【0260】

次に、ゲート絶縁膜 110 上において酸化物半導体膜 108 と重畳する領域にゲート電極 112a を形成し、ソース電極 104a と重畳する領域に電極 112b を形成する。

【0261】

ゲート絶縁膜 110 の形成後には、不活性ガス雰囲気下、または酸素雰囲気下で熱処理 (加酸化などとも呼ぶ) を行うのが望ましい。熱処理の温度は、200 以上 450 以下、望ましくは 250 以上 350 以下である。例えば、窒素雰囲気下で 250、1 時間の熱処理を行えばよい。熱処理を行うことによって、トランジスタの電気的特性のばらつきを軽減することができる。

40

【0262】

なお、加酸化を目的とする熱処理のタイミングはこれに限定されない。例えば、ゲート電極の形成後に加酸化を目的とする熱処理を行っても良い。また、脱水化等を目的とする熱処理に続けて加酸化を目的とする熱処理を行っても良いし、脱水化等を目的とする熱処理に加酸化を目的とする熱処理を兼ねさせても良いし、加酸化を目的とする熱処理に脱水化等を目的とする熱処理を兼ねさせても良い。

【0263】

50

上述のように、脱水化等を目的とする熱処理と、酸素ドーピング処理または加酸化を目的とする熱処理とを適用することで、酸化物半導体膜 108 を、不純物が極力含まれないように高純度化することができる。

【0264】

ゲート電極 112a および電極 112b は、ゲート絶縁膜 110 上に導電膜を形成した後に、当該導電膜を選択的にエッチングすることによって形成することができる。

【0265】

次に、ゲート絶縁膜 110、ゲート電極 112a、および電極 112b 上に、絶縁膜 151 および絶縁膜 152 を形成する。絶縁膜 151 および絶縁膜 152 は、スパッタ法や CVD 法などを用いて形成することができる。また、酸化シリコン、酸化窒化シリコン、窒化シリコン、酸化ハフニウム、酸化アルミニウム、酸化ガリウム等の無機絶縁材料を含む材料を用いて形成することができる。

10

【0266】

次に、ゲート絶縁膜 110、絶縁膜 151、および絶縁膜 152 に、ドレイン電極 104b にまで達する開口を形成する。当該開口の形成は、マスクなどを用いた選択的なエッチングにより行われる。

【0267】

その後、上記開口に電極 154 を形成し、絶縁膜 152 上に電極 154 に接する配線 156 を形成する。

【0268】

20

電極 154 は、例えば、開口を含む領域に PVD 法や CVD 法などを用いて導電膜を形成した後、エッチング処理や CMP といった方法を用いて、上記導電膜の一部を除去することにより形成することができる。

【0269】

配線 156 は、スパッタ法をはじめとする PVD 法や、プラズマ CVD 法などの CVD 法を用いて導電膜を形成した後、当該導電膜をパターニングすることによって形成される。また、導電膜の材料としては、Al、Cr、Cu、Ta、Ti、Mo、W から選ばれた元素や、上述した元素を成分とする合金等を用いることができる。Mn、Mg、Zr、Be、Nd、Sc のいずれか、またはこれらを複数組み合わせた材料を用いてもよい。詳細は、ソース電極 104a またはドレイン電極 104b などと同様である。

30

【0270】

以上により、高純度化された酸化物半導体膜 108 を用いたトランジスタ 120、および容量素子 164 が完成する。容量素子 164 は、ソース電極 104a、酸化物半導体膜 108、ゲート絶縁膜 110、および電極 112b、で構成される。

【0271】

なお、図 7 の容量素子 164 では、酸化物半導体膜 108 とゲート絶縁膜 110 を積層させることにより、ソース電極 104a と、電極 112b との間の絶縁性を十分に確保することができる。もちろん、十分な容量を確保するために、酸化物半導体膜 108 を有しない構成の容量素子 164 を採用しても良い。さらに、容量が不要の場合は、容量素子 164 を設けない構成とすることも可能である。

40

【0272】

図 7 (C) には、上記半導体装置をメモリ素子として用いる場合の回路図の一例を示す。図 7 (C) において、トランジスタ 120 のソース電極またはドレイン電極の一方と、容量素子 164 の電極の一方と、トランジスタ 240 のゲート電極とは、電気的に接続されている。また、第 1 の配線 (1st Line: ソース線とも呼ぶ) とトランジスタ 240 のソース電極とは、電気的に接続され、第 2 の配線 (2nd Line: ビット線とも呼ぶ) とトランジスタ 240 のドレイン電極とは、電気的に接続されている。第 3 の配線 (3rd Line: 第 1 の信号線とも呼ぶ) とトランジスタ 120 のソース電極またはドレイン電極の他方とは、電気的に接続されている。また、第 4 の配線 (4th Line: 第 2 の信号線とも呼ぶ) と、トランジスタ 120 のゲート電極とは、電気的に接続

50

されている。そして、第5の配線（5th Line：ワード線とも呼ぶ）と、容量素子164の電極の他方は電氣的に接続されている。

【0273】

酸化物半導体を用いたトランジスタ120は、オフ電流が極めて小さいという特徴を有しているため、トランジスタ120をオフ状態とすることで、トランジスタ120のソース電極またはドレイン電極の一方と、容量素子164の電極の一方と、トランジスタ240のゲート電極とが電氣的に接続されたノード（以下、ノードFG）の電位を極めて長時間にわたって保持することが可能である。そして、容量素子164を有することにより、ノードFGに与えられた電荷の保持が容易になり、また、保持された情報の読み出しが容易になる。

10

【0274】

半導体装置に情報を記憶させる場合（書き込み）は、まず、第4の配線の電位を、トランジスタ120がオン状態となる電位にして、トランジスタ120をオン状態とする。これにより、第3の配線の電位が、ノードFGに供給され、ノードFGに所定量の電荷が蓄積される。ここでは、異なる二つの電位レベルを与える電荷（以下、ロー（Low）レベル電荷、ハイ（High）レベル電荷という）のいずれかが与えられるものとする。その後、第4の配線の電位を、トランジスタ120がオフ状態となる電位にして、トランジスタ120をオフ状態とすることにより、ノードFGが浮遊状態となるため、ノードFGには所定の電荷が保持されたままの状態となる。以上のように、ノードFGに所定量の電荷を蓄積および保持させることで、メモリセルに情報を記憶させることができる。

20

【0275】

トランジスタ120のオフ電流は極めて小さいため、ノードFGに供給された電荷は長時間にわたって保持される。したがって、リフレッシュ動作が不要となるか、または、リフレッシュ動作の頻度を極めて低くすることが可能となり、消費電力を十分に低減することができる。また、電力の供給がない場合であっても、長期にわたって記憶内容を保持することが可能である。

【0276】

記憶された情報を読み出す場合（読み出し）は、第1の配線に所定の電位（定電位）を与えた状態で、第5の配線に適切な電位（読み出し電位）を与えると、ノードFGに保持された電荷量に応じて、トランジスタ240は異なる状態をとる。一般に、トランジスタ240をnチャネル型とすると、ノードFGにHighレベル電荷が保持されている場合のトランジスタ240の見かけのしきい値 V_{th_H} は、ノードFGにLowレベル電荷が保持されている場合のトランジスタ240の見かけのしきい値 V_{th_L} より低くなるためである。ここで、見かけのしきい値とは、トランジスタ240を「オン状態」とするために必要な第5の配線の電位をいうものとする。したがって、第5の配線の電位を V_{th_H} と V_{th_L} の中間の電位 V_0 とすることにより、ノードFGに保持された電荷を判別できる。例えば、書き込みにおいて、Highレベル電荷が与えられていた場合には、第5の配線の電位が V_0 （ $> V_{th_H}$ ）となれば、トランジスタ240は「オン状態」となる。Lowレベル電荷が与えられていた場合には、第5の配線の電位が V_0 （ $< V_{th_L}$ ）となっても、トランジスタ240は「オフ状態」のままである。このため、第5の配線の電位を制御して、トランジスタ240のオン状態またはオフ状態を読み出す（第2の配線の電位を読み出す）ことで、記憶された情報を読み出すことができる。

30

40

【0277】

また、記憶させた情報を書き換える場合においては、上記の書き込みによって所定量の電荷を保持したノードFGに、新たな電位を供給することで、ノードFGに新たな情報に係る電荷を保持させる。具体的には、第4の配線の電位を、トランジスタ120がオン状態となる電位にして、トランジスタ120をオン状態とする。これにより、第3の配線の電位（新たな情報に係る電位）が、ノードFGに供給され、ノードFGに所定量の電荷が蓄積される。その後、第4の配線の電位をトランジスタ120がオフ状態となる電位にして、トランジスタ120をオフ状態とすることにより、ノードFGには、新たな情報に係

50

る電荷が保持された状態となる。すなわち、ノードFGに第1の書き込みによって所定量の電荷が保持された状態で、第1の書き込みと同様の動作（第2の書き込み）を行うことで、記憶させた情報を上書きすることが可能である。

【0278】

本実施の形態で示すトランジスタ120は、高純度化され、真性化された酸化物半導体膜108を用いることで、トランジスタ120のオフ電流を十分に低減することができる。また、酸化物半導体膜108を酸素過剰な層とすることで、トランジスタ120の電気的特性変動が抑制されており、電氣的に安定なトランジスタとすることができる。そして、このようなトランジスタを用いることで、極めて長期にわたり記憶内容を保持することが可能で、信頼性の高い半導体装置が得られる。

10

【0279】

また、本実施の形態において示す半導体装置では、トランジスタ240とトランジスタ120を重ねさせることで、集積度が十分に高められた半導体装置が実現される。

【0280】

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせる用いることができる。

【0281】

（実施の形態6）

実施の形態1乃至実施の形態3で例示したトランジスタを用いて表示機能を有する半導体装置（表示装置ともいう）を作製することができる。また、トランジスタを含む駆動回路の一部または全体を、画素部と同じ基板上に一体形成し、システムオンパネルを形成することができる。

20

【0282】

図8（A）において、第1の基板4001上に設けられた画素部4002を囲むようにして、シール材4005が設けられ、第2の基板4006によって封止されている。図8（A）においては、第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜または多結晶半導体膜で形成された走査線駆動回路4004、信号線駆動回路4003が実装されている。また、別途形成された信号線駆動回路4003と、走査線駆動回路4004または画素部4002に与えられる各種信号および電位は、FPC（Flexible printed circuit）4018a、FPC4018bから供給されている。

30

【0283】

図8（B）、図8（C）において、第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004とを囲むようにして、シール材4005が設けられている。また、画素部4002と、走査線駆動回路4004の上に第2の基板4006が設けられている。よって、画素部4002と、走査線駆動回路4004とは、第1の基板4001とシール材4005と第2の基板4006とによって、表示素子と共に封止されている。図8（B）、図8（C）においては、第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜または多結晶半導体膜で形成された信号線駆動回路4003が実装されている。図8（B）、図8（C）においては、別途形成された信号線駆動回路4003と、走査線駆動回路4004または画素部4002に与えられる各種信号および電位は、FPC4018から供給されている。

40

【0284】

また、実施の形態は図8（A）から図8（C）においてに示した構成に限定されない。信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装しても良い。

【0285】

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、COG（Chip On Glass）方法、ワイヤボンディング方法、或いはTAB（Tape Automated Bonding）方法などを用いることができる。図8（A）は、

50

COG方法により信号線駆動回路4003、走査線駆動回路4004を実装する例であり、図8(B)は、COG方法により信号線駆動回路4003を実装する例であり、図8(C)は、TAB方法により信号線駆動回路4003を実装する例である。

【0286】

また、表示装置は、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含むIC等を実装した状態にあるモジュールとを含む。

【0287】

なお、本明細書中における表示装置とは、画像表示デバイス、表示デバイス、もしくは光源（照明装置含む）を指す。また、コネクタ、例えば、FPCもしくはTABテープもしくはTCPが取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG方式によりIC（集積回路）が直接実装されたモジュールも全て表示装置に含むものとする。

【0288】

また、第1の基板上に設けられた画素部および走査線駆動回路は、トランジスタを複数有しており、実施の形態1乃至実施の形態3で例示したトランジスタを適用することができる。

【0289】

表示装置に設けられる表示素子としては液晶素子（液晶表示素子ともいう）、発光素子（発光表示素子ともいう）、を用いることができる。発光素子は、電流または電圧によって輝度が制御される素子とその範疇に含んでおり、具体的には無機EL（Electro Luminescence）素子、有機EL素子等が含まれる。また、電子インクなど、電気的作用によりコントラストが変化する表示媒体も適用することができる。

【0290】

半導体装置の一形態について、図9乃至図11を用いて説明する。図9乃至図11は、図8(B)のM-Nにおける断面図に相当する。

【0291】

図9乃至図11で示すように、半導体装置は接続端子電極4015および端子電極4016を有しており、接続端子電極4015および端子電極4016はFPC4018が有する端子と異方性導電膜4019を介して、電気的に接続されている。

【0292】

接続端子電極4015は、第1の電極層4030と同じ導電膜から形成され、端子電極4016は、トランジスタ4010、トランジスタ4011のソース電極およびドレイン電極と同じ導電膜で形成されている。

【0293】

また第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004は、トランジスタを複数有しており、図9乃至図11では、画素部4002に含まれるトランジスタ4010と、走査線駆動回路4004に含まれるトランジスタ4011とを例示している。図10および図11では、トランジスタ4010、トランジスタ4011上に、絶縁層4021が設けられている。

【0294】

本実施の形態では、トランジスタ4010、トランジスタ4011として、実施の形態1乃至実施の形態3のいずれかで示したトランジスタを適用することができる。トランジスタ4010、トランジスタ4011は、電気的特性変動が抑制されており、電気的に安定である。よって、図9乃至図11で示す本実施の形態の半導体装置として信頼性の高い半導体装置を提供することができる。

【0295】

画素部4002に設けられたトランジスタ4010は表示素子と電気的に接続し、表示パネルを構成する。表示素子は表示を行うことができれば特に限定されず、様々な表示素子を用いることができる。

【0296】

図9に表示素子として液晶素子を用いた液晶表示装置の例を示す。図9において、表示素子である液晶素子4013は、第1の電極層4030、第2の電極層4031、および液晶層4008を含む。なお、液晶層4008を挟持するように配向膜として機能する絶縁膜4032、絶縁膜4033が設けられている。第2の電極層4031は第2の基板4006側に設けられ、第1の電極層4030と第2の電極層4031とは液晶層4008を介して積層する構成となっている。

【0297】

また、柱状のスペーサ4035は絶縁膜を選択的にエッチングすることで得られ、液晶層4008の膜厚（セルギャップ）を制御するために設けられている。なお、スペーサの形状は、柱状に限定されるものではなく、例えば、球状のスペーサを用いていても良い。

【0298】

表示素子として、液晶素子を用いる場合、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す。

【0299】

また、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために数重量%以上のカイラル剤を混合させた液晶組成物を液晶層に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が1msec以下と短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。また、配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって、液晶表示装置の生産性を向上させることが可能となる。

【0300】

また、液晶材料の固有抵抗率は、 $1 \times 10^9 \sim 1 \times 10^{11} \text{ } \Omega \cdot \text{cm}$ 以上であり、好ましくは $1 \times 10^{11} \sim 1 \times 10^{12} \text{ } \Omega \cdot \text{cm}$ 以上であり、さらに好ましくは $1 \times 10^{12} \sim 1 \times 10^{13} \text{ } \Omega \cdot \text{cm}$ 以上である。なお、本明細書における固有抵抗率の値は、20℃で測定した値とする。

【0301】

液晶表示装置に設けられる保持容量の大きさは、画素部に配置されるトランジスタのリーク電流等を考慮して、所定の期間、電荷を保持できるように設定される。高純度の酸化物半導体膜を有するトランジスタを用いることにより、各画素における液晶容量に対して1/3以下、好ましくは1/5以下の容量の大きさを有する保持容量を設ければ充分である。

【0302】

本実施の形態で用いる高純度化された酸化物半導体膜を用いたトランジスタは、オフ状態における電流値（オフ電流値）を低くすることができる。よって、画像信号等の電気信号の保持時間を長くすることができ、電源オン状態では書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力を抑制する効果を奏する。

【0303】

また、本実施の形態で用いる高純度化された酸化物半導体膜を用いたトランジスタは、比較的高い電界効果移動度が得られるため、高速駆動が可能である。よって、液晶表示装置の画素部に上記トランジスタを用いることで、高画質な画像を提供することができる。また、上記トランジスタは、同一基板上に駆動回路部または画素部に作り分けて作製することができるため、液晶表示装置の部品点数を削減することができる。

【0304】

液晶表示装置には、TN（Twisted Nematic）モード、IPS（In-Plane-Switching）モード、FFS（Fringe Field Swi

10

20

30

40

50

tching)モード、ASM(Axially Symmetric aligned Micro-cell)モード、OCB(Optical Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)モードなどを用いることができる。

【0305】

また、ノーマリーブラック型の液晶表示装置、例えば、垂直配向(VA)モードを採用した透過型の液晶表示装置としてもよい。ここで、垂直配向モードとは、液晶表示パネルの液晶分子の配列を制御する方式の一種であり、電圧が印加されていないときにパネル面に対して液晶分子が垂直方向を向く方式である。垂直配向モードとしては、いくつか挙げられるが、例えば、MVA(Multi-Domain Vertical Alignment)モード、PVA(Patterned Vertical Alignment)モード、ASV(Advanced Super View)モードなどを用いることができる。また、画素(ピクセル)をいくつかの領域(サブピクセル)に分け、それぞれ別の方向に分子を倒すよう工夫されているマルチドメイン化あるいはマルチドメイン設計といわれる方法を用いることができる。

10

【0306】

また、表示装置において、ブラックマトリクス(遮光層)、偏光部材、位相差部材、反射防止部材などの光学部材(光学基板)などは適宜設ける。例えば、偏光基板および位相差基板による円偏光を用いてもよい。また、光源としてバックライト、サイドライトなど

20

【0307】

また、バックライトとして複数の発光ダイオード(LED)を用いて、時間分割表示方式(フィールドシーケンシャル駆動方式)を行うことも可能である。フィールドシーケンシャル駆動方式を適用することで、カラーフィルタを用いることなく、カラー表示を行うことができる。

【0308】

また、画素部における表示方式は、プログレッシブ方式やインターレース方式等を用いることができる。また、カラー表示する際に画素で制御する色要素としては、RGB(Rは赤、Gは緑、Bは青を表す)の三色に限定されない。例えば、RGBW(Wは白を表す)、またはRGBに、イエロー、シアン、マゼンタ等を一色以上追加したものがある。なお、色要素のドット毎にその表示領域の大きさが異なってもよい。ただし、本発明はカラー表示の表示装置に限定されるものではなく、モノクロ表示の表示装置に適用することもできる。

30

【0309】

また、表示装置に含まれる表示素子として、エレクトロルミネッセンスを利用する発光素子を適用することができる。エレクトロルミネッセンスを利用する発光素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機EL素子、後者は無機EL素子と呼ばれている。

【0310】

有機EL素子は、発光素子に電圧を印加することにより、一対の電極から電子および正孔がそれぞれ発光性の有機化合物を含む層に注入され、電流が流れる。そして、それらキャリア(電子および正孔)が再結合することにより、発光性の有機化合物が励起状態を形成し、その励起状態が基底状態に戻る際に発光する。このようなメカニズムから、このような発光素子は、電流励起型の発光素子と呼ばれる。

40

【0311】

無機EL素子は、その素子構成により、分散型無機EL素子と薄膜型無機EL素子とに分類される。分散型無機EL素子は、発光材料の粒子をバインダ中に分散させた発光層を有するものであり、発光メカニズムはドナー準位とアクセプター準位を利用するドナー-アクセプター再結合型発光である。薄膜型無機EL素子は、発光層を誘電体層で挟み込み

50

、さらにそれを電極で挟んだ構造であり、発光メカニズムは金属イオンの内殻電子遷移を利用する局在型発光である。なお、ここでは、発光素子として有機 E L 素子を用いて説明する。

【 0 3 1 2 】

発光素子は発光を取り出すために少なくとも一対の電極の一方が透明であればよい。そして、基板上にトランジスタおよび発光素子を形成し、基板とは逆側の面から発光を取り出す上面射出や、基板側の面から発光を取り出す下面射出や、基板側および基板とは反対側の面から発光を取り出す両面射出構造の発光素子があり、どの射出構造の発光素子も適用することができる。

【 0 3 1 3 】

10

図 10 に表示素子として発光素子を用いた発光装置の例を示す。表示素子である発光素子 4 5 1 3 は、画素部 4 0 0 2 に設けられたトランジスタ 4 0 1 0 と電気的に接続している。なお、発光素子 4 5 1 3 の構成は、第 1 の電極層 4 0 3 0、電界発光層 4 5 1 1、第 2 の電極層 4 0 3 1 の積層構造であるが、示した構成に限定されない。発光素子 4 5 1 3 から取り出す光の方向などに合わせて、発光素子 4 5 1 3 の構成は適宜変えることができる。

【 0 3 1 4 】

隔壁 4 5 1 0 は、有機絶縁材料、または無機絶縁材料を用いて形成する。特に感光性の樹脂材料を用い、第 1 の電極層 4 0 3 0 上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。

20

【 0 3 1 5 】

電界発光層 4 5 1 1 は、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。

【 0 3 1 6 】

発光素子 4 5 1 3 に酸素、水素、水分、二酸化炭素等が侵入しないように、第 2 の電極層 4 0 3 1 および隔壁 4 5 1 0 上に保護膜を形成してもよい。保護膜としては、窒化シリコン膜、窒化酸化シリコン膜、DLC (Diamond-Like Carbon) 膜等を形成することができる。また、第 1 の基板 4 0 0 1、第 2 の基板 4 0 0 6、およびシール材 4 0 0 5 によって封止された空間には充填材 4 5 1 4 が設けられ密封されている。このように外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（貼り合わせフィルム、紫外線硬化樹脂フィルム等）やカバー材でパッケージング（封入）することが好ましい。

30

【 0 3 1 7 】

充填材 4 5 1 4 としては、窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル、ポリイミド、エポキシ樹脂、シリコーン樹脂、PVB（ポリビニルブチラル）または EVA（エチレンビニルアセテート）を用いることができる。例えば充填材として窒素を用いればよい。

【 0 3 1 8 】

また、必要であれば、発光素子の射出面に偏光板、または円偏光板（楕円偏光板を含む）、位相差板（ $\lambda/4$ 板、 $\lambda/2$ 板）、カラーフィルタなどの光学フィルムを適宜設けてもよい。また、偏光板または円偏光板に反射防止膜を設けてもよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

40

【 0 3 1 9 】

また、表示装置として、電子インクを駆動させる電子ペーパーを提供することも可能である。電子ペーパーは、電気泳動表示装置（電気泳動ディスプレイ）とも呼ばれており、紙と同じ読みやすさ、他の表示装置に比べ低消費電力、薄くて軽い形状とすることが可能という利点を有している。

【 0 3 2 0 】

電気泳動表示装置は、様々な形態が考えられ得るが、プラスの電荷を有する第 1 の粒子

50

と、マイナスの電荷を有する第2の粒子とを含むマイクロカプセルが溶媒または溶質に複数分散されたものであり、マイクロカプセルに電界を印加することによって、マイクロカプセル中の粒子を互いに反対方向に移動させて一方側に集合した粒子の色のみを表示するものである。なお、第1の粒子または第2の粒子は染料を含み、電界がない場合において移動しないものである。また、第1の粒子の色と第2の粒子の色は異なるもの（無色を含む）とする。

【0321】

このように、電気泳動表示装置は、誘電定数の高い物質が高い電界領域に移動する、いわゆる誘電泳動的効果を利用したディスプレイである。

【0322】

上記マイクロカプセルを溶媒中に分散させたものが電子インクと呼ばれるものであり、この電子インクはガラス、プラスチック、布、紙などの表面に印刷することができる。また、カラーフィルタや色素を有する粒子を用いることによってカラー表示も可能である。

【0323】

なお、マイクロカプセル中の第1の粒子および第2の粒子は、導電体材料、絶縁体材料、半導体材料、磁性材料、液晶材料、強誘電性材料、エレクトロルミネセント材料、エレクトロクロミック材料、磁気泳動材料から選ばれた一種の材料、またはこれらの複合材料を用いればよい。

【0324】

また、電子ペーパーとして、ツイストボール表示方式を用いる表示装置も適用することができる。ツイストボール表示方式とは、白と黒に塗り分けられた球形粒子を表示素子に用いる電極層である第1の電極層および第2の電極層の間に配置し、第1の電極層および第2の電極層に電位差を生じさせての球形粒子の向きを制御することにより、表示を行う方法である。

【0325】

図11に、半導体装置の一形態としてアクティブマトリクス型の電子ペーパーを示す。図11の電子ペーパーは、ツイストボール表示方式を用いた表示装置の例である。

【0326】

トランジスタ4010と接続する第1の電極層4030と、第2の基板4006に設けられた第2の電極層4031との間には黒色領域4615aおよび白色領域4615bを有し、周りに液体で満たされているキャビティ4612を含む球形粒子4613が設けられており、球形粒子4613の周囲は樹脂等の充填材4614で充填されている。第2の電極層4031が共通電極（対向電極）に相当する。第2の電極層4031は、共通電位線と電氣的に接続される。

【0327】

なお、図9乃至図11において、第1の基板4001、第2の基板4006としては、ガラス基板の他、可撓性を有する基板も用いることができる。例えば、透光性を有するプラスチック基板などを用いることができる。プラスチックとしては、FRP（Fiber glass - Reinforced Plastics）板、PVF（ポリビニルフルオライド）フィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。また、アルミニウムホイルをPVFフィルムやポリエステルフィルムで挟んだ構造のシートを用いることもできる。

【0328】

絶縁層4021は、無機絶縁材料または有機絶縁材料を用いて形成することができる。なお、アクリル樹脂、ポリイミド、ベンゾシクロブテン系樹脂、ポリアミド、エポキシ樹脂等の、耐熱性を有する有機絶縁材料を用いると、平坦化絶縁膜として好適である。また、上記有機絶縁材料の他に、低誘電率材料（low-k材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁層を形成してもよい。

【0329】

絶縁層 4021 の形成法は、特に限定されず、その材料に応じて、スパッタリング法、スピンコート法、ディッピング法、スプレー塗布、液滴吐出法（インクジェット法等）、スクリーン印刷、オフセット印刷等を適用することができる。ロールコーティング、カーテンコーティング、ナイフコーティング等を用いて絶縁層 4021 を形成することもできる。

【0330】

表示装置は、光源または表示素子からの光を透過させて表示を行う。よって、光が透過する画素部に設けられる基板、絶縁膜、導電膜などの薄膜はすべて可視光の波長領域の光に対して透光性とする。

【0331】

表示素子に電圧を印加する第1の電極層および第2の電極層（画素電極層、共通電極層、対向電極層などともいう）においては、取り出す光の方向、電極層が設けられる場所、および電極層のパターン構造によって透光性、反射性を選択すればよい。

【0332】

第1の電極層 4030、第2の電極層 4031 は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITO と示す。）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

【0333】

また、第1の電極層 4030、第2の電極層 4031 はタングステン（W）、モリブデン（Mo）、ジルコニウム（Zr）、ハフニウム（Hf）、バナジウム（V）、ニオブ（Nb）、タンタル（Ta）、クロム（Cr）、コバルト（Co）、ニッケル（Ni）、チタン（Ti）、白金（Pt）、アルミニウム（Al）、銅（Cu）、銀（Ag）等の金属、またはその合金、若しくはその窒化物から一つ、または複数種を用いて形成することができる。

【0334】

また、トランジスタは静電気などにより破壊されやすいため、駆動回路保護用の保護回路を設けることが好ましい。保護回路は、非線形素子を用いて構成することが好ましい。

【0335】

以上のように、実施の形態1乃至実施の形態3で例示したトランジスタを適用することで、信頼性の高い半導体装置を提供することができる。

【0336】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0337】

（実施の形態7）

実施の形態1乃至実施の形態3のいずれかで一例を示したトランジスタを用いて、対象物の情報を読み取るイメージセンサ機能を有する半導体装置を作製することができる。

【0338】

図12（A）に、イメージセンサ機能を有する半導体装置の一例を示す。図12（A）はフォトセンサの等価回路であり、図12（B）はフォトセンサの一部を示す断面図である。

【0339】

フォトダイオード 602 は、一方の電極がフォトダイオードリセット信号線 658 に、他方の電極がトランジスタ 640 のゲートに電氣的に接続されている。トランジスタ 640 は、ソースまたはドレインの一方がフォトセンサ基準信号線 672 に、ソースまたはドレインの他方がトランジスタ 656 のソースまたはドレインの一方に電氣的に接続されている。トランジスタ 656 は、ゲートがゲート信号線 659 に、ソースまたはドレインの他方がフォトセンサ出力信号線 671 に電氣的に接続されている。

10

20

30

40

50

【0340】

なお、本明細書における回路図において、酸化物半導体膜を用いるトランジスタと明確に判明できるように、酸化物半導体膜を用いるトランジスタの記号には「OS」と記載している。図12(A)において、トランジスタ640、トランジスタ656は酸化物半導体膜を用いるトランジスタである。

【0341】

図12(B)は、フォトセンサにおけるフォトダイオード602およびトランジスタ640に示す断面図であり、絶縁表面を有する基板601(TFT基板)上に、センサとして機能するフォトダイオード602およびトランジスタ640が設けられている。フォトダイオード602、トランジスタ640の上には接着層608を用いて基板613が設けられている。また、トランジスタ640上には絶縁膜631、第1の層間絶縁層633、第2の層間絶縁層634が設けられている。

10

【0342】

また、トランジスタ640のゲート電極と電氣的に接続されるように、該ゲート電極と同じ層にゲート電極645が設けられている。ゲート電極645は、絶縁膜631および第1の層間絶縁層633に設けられた開口を介して、電極層641と電氣的に接続している。電極層641は、第2の層間絶縁層634に形成された導電層643と電氣的に接続し、電極層642は電極層644を介してゲート電極645と電氣的に接続しているため、フォトダイオード602はトランジスタ640と電氣的に接続している。

【0343】

20

フォトダイオード602は、第1の層間絶縁層633上に設けられ、第1の層間絶縁層633上に形成した電極層641と、第2の層間絶縁層634上に設けられた電極層642との間に、第1の層間絶縁層633側から順に第1半導体層606a、第2半導体層606b、および第3半導体層606cを積層した構造を有している。

【0344】

本実施の形態では、トランジスタ640として、実施の形態1乃至実施の形態3のいずれかで示したトランジスタを適用することができる。トランジスタ640、トランジスタ656は、電氣的特性変動が抑制されており、電氣的に安定であるため、図12で示す本実施の形態の半導体装置として信頼性の高い半導体装置を提供することができる。

【0345】

30

ここでは、第1半導体層606aとしてp型の導電性を有する半導体層と、第2半導体層606bとして高抵抗な半導体層(i型半導体層)、第3半導体層606cとしてn型の導電性を有する半導体層を積層するpin型のフォトダイオードを例示している。

【0346】

第1半導体層606aはp型半導体層であり、p型を付与する不純物元素を含むアモルファスシリコン膜により形成することができる。第1半導体層606aの形成には13族の不純物元素(例えばボロン(B))を含む半導体材料ガスを用いて、プラズマCVD法により形成する。半導体材料ガスとしてはシラン(SiH_4)を用いればよい。または、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等を用いてもよい。また、不純物元素を含まないアモルファスシリコン膜を形成した後に、拡散法やイオン注入法を用いて該アモルファスシリコン膜に不純物元素を導入してもよい。イオン注入法等により不純物元素を導入した後に加熱等を行うことで、不純物元素を拡散させるとよい。この場合にアモルファスシリコン膜を形成する方法としては、LPCVD法、気相成長法、またはスパッタリング法等を用いればよい。第1半導体層606aの膜厚は10nm以上50nm以下となるよう形成することが好ましい。

40

【0347】

第2半導体層606bは、i型半導体層(真性半導体層)であり、アモルファスシリコン膜により形成する。第2半導体層606bの形成には、半導体材料ガスを用いて、アモルファスシリコン膜をプラズマCVD法により形成する。半導体材料ガスとしては、シラン(SiH_4)を用いればよい。または、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、

50

SiCl_4 、 SiF_4 等を用いてもよい。第2半導体層606bの形成は、LPCVD法、気相成長法、スパッタリング法等により行っても良い。第2半導体層606bの膜厚は200nm以上1000nm以下となるように形成することが好ましい。

【0348】

第3半導体層606cは、n型半導体層であり、n型を付与する不純物元素を含むアモルファスシリコン膜により形成する。第3半導体層606cの形成には、15族の不純物元素（例えばリン（P））を含む半導体材料ガスを用いて、プラズマCVD法により形成する。半導体材料ガスとしてはシラン（ SiH_4 ）を用いればよい。または、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等を用いてもよい。また、不純物元素を含まないアモルファスシリコン膜を形成した後に、拡散法やイオン注入法を用いて該アモルファスシリコン膜に不純物元素を導入してもよい。イオン注入法等により不純物元素を導入した後に加熱等を行うことで、不純物元素を拡散させるとよい。この場合にアモルファスシリコン膜を形成する方法としては、LPCVD法、気相成長法、またはスパッタリング法等を用いればよい。第3半導体層606cの膜厚は20nm以上200nm以下となるよう形成することが好ましい。

【0349】

また、第1半導体層606a、第2半導体層606b、および第3半導体層606cは、アモルファス半導体ではなく、多結晶半導体を用いて形成してもよいし、微結晶半導体（セミアモルファス半導体（Semiamorphous Semiconductor：SAS））を用いて形成してもよい。

【0350】

微結晶半導体は、ギブスの自由エネルギーを考慮すれば非晶質と単結晶の中間的な準安定状態に属するものである。すなわち、熱力学的に安定な第3の状態を有する半導体であって、短距離秩序を持ち、格子歪みを有する。柱状または針状の結晶が基板表面に対して法線方向に成長している。微結晶半導体の代表例である微結晶シリコンは、そのラマンスペクトルが単結晶シリコンを示す 520cm^{-1} よりも低波数側に、シフトしている。即ち、単結晶シリコンを示す 520cm^{-1} とアモルファスシリコンを示す 480cm^{-1} の間に微結晶シリコンのラマンスペクトルのピークがある。また、ダングリングボンドを終端するため水素またはハロゲンを少なくとも1原子%またはそれ以上含ませている。さらに、ヘリウム、ネオン、アルゴン、クリプトンなどの希ガス元素を含ませて格子歪みをさらに助長させることで、安定性が増し良好な微結晶半導体膜が得られる。

【0351】

この微結晶半導体膜は、周波数が数十MHz～数百MHzの高周波プラズマCVD法、または周波数が1GHz以上のマイクロ波プラズマCVD装置により形成することができる。代表的には、 SiH_4 、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 などを水素で希釈して形成することができる。また、水素化珪素および水素に加え、ヘリウム、ネオン、アルゴン、クリプトンから選ばれた一種または複数種の希ガス元素で希釈して微結晶半導体膜を形成することができる。これらのときの水素化珪素に対して水素の流量比を5倍以上200倍以下、好ましくは50倍以上150倍以下、さらに好ましくは100倍とする。さらには、シリコンを含む気体中に、 CH_4 、 C_2H_6 等の炭化物気体、 GeH_4 、 GeF_4 等のゲルマニウム化気体、 F_2 等を混入させてもよい。

【0352】

また、光電効果で発生した正孔の移動度は電子の移動度に比べて小さいため、pin型のフォトダイオードはp型の半導体層側を受光面とする方がよい特性を示す。ここでは、pin型のフォトダイオードが形成されている基板601の面からフォトダイオード602が受ける光622を電気信号に変換する例を示す。また、受光面とした半導体層側とは逆の導電型を有する半導体層側からの光は外乱光となるため、電極層642は遮光性を有する導電膜を用いるとよい。また、n型の半導体層側を受光面として用いることもできる。

【0353】

10

20

30

40

50

第1の層間絶縁層633、第2の層間絶縁層634としては、表面凹凸を低減するため平坦化絶縁膜として機能する絶縁層が好ましい。第1の層間絶縁層633、第2の層間絶縁層634としては、例えばポリイミド、アクリル樹脂、ベンゾシクロブテン系樹脂、ポリアミド、エポキシ樹脂等の有機絶縁材料を用いることができる。また上記有機絶縁材料の他に、低誘電率材料（low-k材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等の単層、または積層を用いることができる。

【0354】

絶縁膜631、第1の層間絶縁層633、第2の層間絶縁層634としては、絶縁性材料を用いて、その材料に応じて、スパッタリング法、スピコート法、ディッピング法、スプレー塗布、液滴吐出法（インクジェット法）、スクリーン印刷、オフセット印刷、ロールコーティング、カーテンコーティング、ナイフコーティング等を用いて形成することができる。

【0355】

フォトダイオード602に入射する光622を検出することによって、被検出物の情報を読み取ることができる。なお、被検出物の情報を読み取る際にバックライトなどの光源を用いることができる。

【0356】

トランジスタ640として、実施の形態1乃至実施の形態3で一例を示したトランジスタを用いることができる。水素、水分、水酸基または水素化合物（水素化合物ともいう）などの不純物を意図的に排除することで高純度化され、また、酸素ドーブ処理により酸素を過剰に含有する酸化物半導体膜を含むトランジスタは、トランジスタの電気的特性変動が抑制されており、電氣的に安定である。よって、信頼性の高い半導体装置を提供することができる。

【0357】

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせて用いることができる。

【0358】

（実施の形態8）

本明細書に開示する半導体装置は、さまざまな電子機器（遊技機も含む）に適用することができる。電子機器としては、例えば、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ等のカメラ、デジタルフォトフレーム、携帯電話機（携帯電話、携帯電話装置ともいう）、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。上記実施の形態で説明した液晶表示装置を具備する電子機器の例について説明する。

【0359】

図13（A）は電子書籍（E-bookともいう）であり、筐体9630、表示部9631、操作キー9632、太陽電池9633、充放電制御回路9634を有することができる。図13（A）に示した電子書籍は、様々な情報（静止画、動画、テキスト画像など）を表示する機能、カレンダー、日付または時刻などを表示部に表示する機能、表示部に表示した情報を操作または編集する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、等を有することができる。なお、図13（A）では充放電制御回路9634の一例としてバッテリー9635、DCDCコンバータ（以下、コンバータと略記）9636を有する構成について示している。先の実施の形態で示した半導体装置を表示部9631に適用することにより、信頼性の高い電子書籍とすることができる。

【0360】

図13（A）に示す構成とすることにより、表示部9631として半透過型、または反射型の液晶表示装置を用いる場合、比較的明るい状況下での使用も予想され、太陽電池9633による発電、およびバッテリー9635での充電を効率よく行うことができ、好適である。なお、太陽電池9633は、筐体9630の空きスペース（表面や裏面）に適宜

設けることができるため、効率的なバッテリー 9 6 3 5 の充電を行う構成とすることができるため好適である。なお、バッテリー 9 6 3 5 としては、リチウムイオン電池を用いると、小型化を図れる等の利点がある。

【0361】

また、図 1 3 (A) に示す充放電制御回路 9 6 3 4 の構成、および動作について図 1 3 (B) にブロック図を示し説明する。図 1 3 (B) には、太陽電池 9 6 3 3、バッテリー 9 6 3 5、コンバータ 9 6 3 6、コンバータ 9 6 3 7、スイッチ S W 1 乃至スイッチ S W 3、表示部 9 6 3 1 について示しており、バッテリー 9 6 3 5、コンバータ 9 6 3 6、コンバータ 9 6 3 7、スイッチ S W 1 乃至スイッチ S W 3 が充放電制御回路 9 6 3 4 に対応する箇所となる。

10

【0362】

まず、外光により太陽電池 9 6 3 3 により発電がされる場合の動作の例について説明する。太陽電池で発電した電力は、バッテリー 9 6 3 5 を充電するための電圧となるようコンバータ 9 6 3 6 で昇圧または降圧がなされる。そして、表示部 9 6 3 1 の動作に太陽電池 9 6 3 3 からの電力が用いられる際にはスイッチ S W 1 をオンにし、コンバータ 9 6 3 7 で表示部 9 6 3 1 に必要な電圧に昇圧または降圧をすることとなる。また、表示部 9 6 3 1 での表示を行わない際には、S W 1 をオフにし、S W 2 をオンにしてバッテリー 9 6 3 5 の充電を行う構成とすればよい。

【0363】

次いで、外光により太陽電池 9 6 3 3 により発電がされない場合の動作の例について説明する。バッテリー 9 6 3 5 に蓄電された電力は、スイッチ S W 3 をオンにすることでコンバータ 9 6 3 7 により昇圧または降圧がなされる。そして、表示部 9 6 3 1 の動作にバッテリー 9 6 3 5 からの電力が用いられることとなる。

20

【0364】

なお、太陽電池 9 6 3 3 については、充電手段の一例として示したが、他の手段によるバッテリー 9 6 3 5 の充電を行う構成であってもよい。また、他の充電手段を組み合わせで行う構成としてもよい。

【0365】

図 1 4 (A) は、ノート型のパーソナルコンピュータであり、本体 3 0 0 1、筐体 3 0 0 2、表示部 3 0 0 3、キーボード 3 0 0 4 などによって構成されている。先の実施の形態で示した半導体装置を表示部 3 0 0 3 に適用することにより、信頼性の高いノート型のパーソナルコンピュータとすることができる。

30

【0366】

図 1 4 (B) は、携帯情報端末 (P D A) であり、本体 3 0 2 1 には表示部 3 0 2 3 と、外部インターフェイス 3 0 2 5 と、操作ボタン 3 0 2 4 等が設けられている。また操作用の付属品としてスタイラス 3 0 2 2 がある。先の実施の形態で示した半導体装置を表示部 3 0 2 3 に適用することにより、より信頼性の高い携帯情報端末 (P D A) とすることができる。

【0367】

図 1 4 (C) は、電子書籍の一例を示している。例えば、電子書籍 2 7 0 0 は、筐体 2 7 0 1 および筐体 2 7 0 3 の 2 つの筐体で構成されている。筐体 2 7 0 1 および筐体 2 7 0 3 は、軸部 2 7 1 1 により一体とされており、該軸部 2 7 1 1 を軸として開閉動作を行うことができる。このような構成により、紙の書籍のような動作を行うことが可能となる。

40

【0368】

筐体 2 7 0 1 には表示部 2 7 0 5 が組み込まれ、筐体 2 7 0 3 には表示部 2 7 0 7 が組み込まれている。表示部 2 7 0 5 および表示部 2 7 0 7 は、続き画面を表示する構成としてもよいし、異なる画面を表示する構成としてもよい。異なる画面を表示する構成とすることで、例えば、右側の表示部 (図 1 4 (C) では表示部 2 7 0 5) に文章を表示し、左側の表示部 (図 1 4 (C) では表示部 2 7 0 7) に画像を表示することができる。先の実

50

施の形態で示した半導体装置を表示部 2705、表示部 2707 に適用することにより、信頼性の高い電子書籍 2700 とすることができる。

【0369】

また、図 14 (C) では、筐体 2701 に操作部などを備えた例を示している。例えば、筐体 2701 において、電源スイッチ 2721、操作キー 2723、スピーカー 2725などを備えている。操作キー 2723 により、頁を送ることができる。なお、筐体の表示部と同一面にキーボードやポインティングデバイスなどを備える構成としてもよい。また、筐体の裏面や側面に、外部接続用端子（イヤホン端子、USB 端子など）、記録媒体挿入部などを備える構成としてもよい。さらに、電子書籍 2700 は、電子辞書としての機能を持たせた構成としてもよい。

10

【0370】

また、電子書籍 2700 は、無線で情報を送受信できる構成としてもよい。無線により、電子書籍サーバから、所望の書籍データなどを購入し、ダウンロードする構成とすることも可能である。

【0371】

図 14 (D) は、携帯電話であり、筐体 2800 および筐体 2801 の二つの筐体で構成されている。筐体 2801 には、表示パネル 2802、スピーカー 2803、マイクロフォン 2804、ポインティングデバイス 2806、カメラ用レンズ 2807、外部接続端子 2808などを備えている。また、筐体 2800 には、携帯電話の充電を行う太陽電池セル 2810、外部メモリスロット 2811などを備えている。また、アンテナは筐体 2801 内部に内蔵されている。先の実施の形態で示した半導体装置を表示パネル 2802 に適用することにより、信頼性の高い携帯電話とすることができる。

20

【0372】

また、表示パネル 2802 はタッチパネルを備えており、図 14 (D) には映像表示されている複数の操作キー 2805 を点線で示している。なお、太陽電池セル 2810 で出力される電圧を各回路に必要な電圧に昇圧するための昇圧回路も実装している。

【0373】

表示パネル 2802 は、使用形態に応じて表示の方向が適宜変化する。また、表示パネル 2802 と同一面上にカメラ用レンズ 2807 を備えているため、テレビ電話が可能である。スピーカー 2803 およびマイクロフォン 2804 は音声通話に限らず、テレビ電話、録音、再生などが可能である。さらに、筐体 2800 と筐体 2801 は、スライドし、図 14 (D) のように展開している状態から重なり合った状態とすることができ、携帯に適した小型化が可能である。

30

【0374】

外部接続端子 2808 は AC アダプタおよび USB ケーブルなどの各種ケーブルと接続可能であり、充電およびパーソナルコンピュータなどとのデータ通信が可能である。また、外部メモリスロット 2811 に記録媒体を挿入し、より大量のデータ保存および移動に対応できる。

【0375】

また、上記機能に加えて、赤外線通信機能、テレビ受信機能などを備えたものであってもよい。

40

【0376】

図 14 (E) は、デジタルビデオカメラであり、本体 3051、表示部 (A) 3057、接眼部 3053、操作スイッチ 3054、表示部 (B) 3055、バッテリー 3056 などによって構成されている。先の実施の形態で示した半導体装置を表示部 (A) 3057、表示部 (B) 3055 に適用することにより、信頼性の高いデジタルビデオカメラとすることができる。

【0377】

図 14 (F) は、テレビジョン装置の一例を示している。テレビジョン装置 9600 は、筐体 9601 に表示部 9603 が組み込まれている。表示部 9603 により、映像を表

50

示することが可能である。また、ここでは、スタンド 9 6 0 5 により筐体 9 6 0 1 を支持した構成を示している。先の実施の形態で示した半導体装置を表示部 9 6 0 3 に適用することにより、信頼性の高いテレビジョン装置 9 6 0 0 とすることができる。

【 0 3 7 8 】

テレビジョン装置 9 6 0 0 の操作は、筐体 9 6 0 1 が備える操作スイッチや、別体のリモコン操作機により行うことができる。また、リモコン操作機に、当該リモコン操作機から出力する情報を表示する表示部を設ける構成としてもよい。

【 0 3 7 9 】

なお、テレビジョン装置 9 6 0 0 は、受信機やモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができ、さらにモデムを介して有線または無線による通信ネットワークに接続することにより、一方向（送信者から受信者）または双方向（送信者と受信者間、あるいは受信者間同士など）の情報通信を行うことも可能である。

10

【 0 3 8 0 】

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせて用いることができる。

【 符号の説明 】

【 0 3 8 1 】

- 1 0 プラズマ装置
- 1 1 基板供給室
- 1 2 ロードロック室
- 1 3 搬送室
- 1 4 カセットポート
- 1 5 真空チャンバー
- 1 6 I C P コイル
- 1 7 ガス流路
- 1 8 第 1 の高周波電源
- 1 9 基板ステージ
- 2 0 被処理基板
- 2 1 第 2 の高周波電源
- 2 2 自動圧力制御弁
- 2 3 ターボ分子ポンプ
- 2 4 ドライポンプ
- 1 0 0 基板
- 1 0 2 絶縁膜
- 1 0 2 a 絶縁膜
- 1 0 2 b 絶縁膜
- 1 0 3 a マスク
- 1 0 3 b マスク
- 1 0 4 a ソース電極
- 1 0 4 b ドレイン電極
- 1 0 6 酸化物半導体膜
- 1 0 8 酸化物半導体膜
- 1 1 0 ゲート絶縁膜
- 1 1 0 a ゲート絶縁膜
- 1 1 0 b ゲート絶縁膜
- 1 1 2 ゲート電極
- 1 1 2 a ゲート電極
- 1 1 2 b 電極
- 1 1 4 絶縁膜

20

30

40

50

1 2 0	トランジスタ	
1 3 0	トランジスタ	
1 4 0	トランジスタ	
1 5 0	トランジスタ	
1 5 1	絶縁膜	
1 5 2	絶縁膜	
1 5 4	電極	
1 5 6	配線	
1 6 0	トランジスタ	
1 6 4	容量素子	10
1 8 0	酸素	
1 8 0 a	酸素	
1 8 0 b	酸素	
1 8 0 c	酸素	
2 0 0	基板	
2 0 6	素子分離絶縁膜	
2 0 8	ゲート絶縁膜	
2 1 0	ゲート電極	
2 1 6	チャネル形成領域	
2 2 0	不純物領域	20
2 2 4	金属化合物領域	
2 2 8	絶縁膜	
2 3 0	絶縁膜	
2 4 0	トランジスタ	
6 0 1	基板	
6 0 2	フォトダイオード	
6 0 6 a	半導体層	
6 0 6 b	半導体層	
6 0 6 c	半導体層	
6 0 8	接着層	30
6 1 3	基板	
6 2 2	光	
6 3 1	絶縁膜	
6 3 3	層間絶縁層	
6 3 4	層間絶縁層	
6 4 0	トランジスタ	
6 4 1	電極層	
6 4 2	電極層	
6 4 3	導電層	
6 4 4	電極層	40
6 4 5	ゲート電極	
6 5 6	トランジスタ	
6 5 8	フォトダイオードリセット信号線	
6 5 9	ゲート信号線	
6 7 1	フォトセンサ出力信号線	
6 7 2	フォトセンサ基準信号線	
2 7 0 0	電子書籍	
2 7 0 1	筐体	
2 7 0 3	筐体	
2 7 0 5	表示部	50

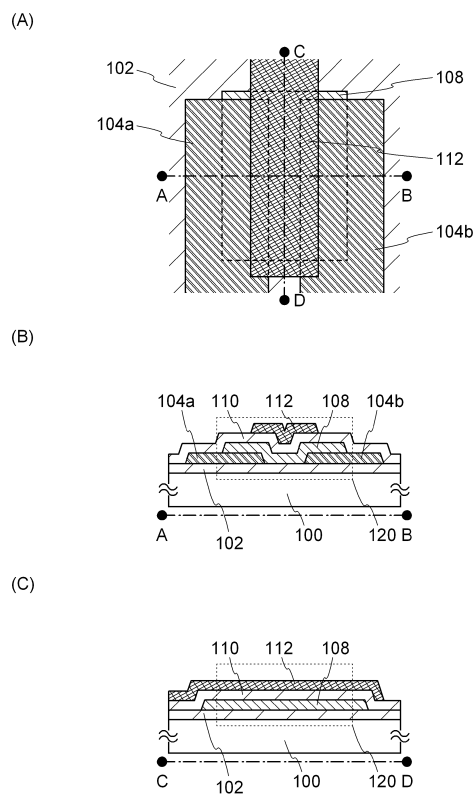
2 7 0 7	表示部	
2 7 1 1	軸部	
2 7 2 1	電源スイッチ	
2 7 2 3	操作キー	
2 7 2 5	スピーカー	
2 8 0 0	筐体	
2 8 0 1	筐体	
2 8 0 2	表示パネル	
2 8 0 3	スピーカー	
2 8 0 4	マイクロフォン	10
2 8 0 5	操作キー	
2 8 0 6	ポインティングデバイス	
2 8 0 7	カメラ用レンズ	
2 8 0 8	外部接続端子	
2 8 1 0	太陽電池セル	
2 8 1 1	外部メモリスロット	
3 0 0 1	本体	
3 0 0 2	筐体	
3 0 0 3	表示部	
3 0 0 4	キーボード	20
3 0 2 1	本体	
3 0 2 2	スタイラス	
3 0 2 3	表示部	
3 0 2 4	操作ボタン	
3 0 2 5	外部インターフェイス	
3 0 5 1	本体	
3 0 5 3	接眼部	
3 0 5 4	操作スイッチ	
3 0 5 5	表示部 (B)	
3 0 5 6	バッテリー	30
3 0 5 7	表示部 (A)	
4 0 0 1	基板	
4 0 0 2	画素部	
4 0 0 3	信号線駆動回路	
4 0 0 4	走査線駆動回路	
4 0 0 5	シール材	
4 0 0 6	基板	
4 0 0 8	液晶層	
4 0 1 0	トランジスタ	
4 0 1 1	トランジスタ	40
4 0 1 3	液晶素子	
4 0 1 5	接続端子電極	
4 0 1 6	端子電極	
4 0 1 8	F P C	
4 0 1 8 a	F P C	
4 0 1 8 b	F P C	
4 0 1 9	異方性導電膜	
4 0 2 1	絶縁層	
4 0 3 0	電極層	
4 0 3 1	電極層	50

4 0 3 2	絶縁膜
4 0 3 3	絶縁膜
4 5 1 0	隔壁
4 5 1 1	電界発光層
4 5 1 3	発光素子
4 5 1 4	充填材
4 6 1 2	キャピティ
4 6 1 3	球形粒子
4 6 1 4	充填材
4 6 1 5 a	黒色領域
4 6 1 5 b	白色領域
9 6 0 0	テレビジョン装置
9 6 0 1	筐体
9 6 0 3	表示部
9 6 0 5	スタンド
9 6 3 0	筐体
9 6 3 1	表示部
9 6 3 2	操作キー
9 6 3 3	太陽電池
9 6 3 4	充放電制御回路
9 6 3 5	バッテリー
9 6 3 6	コンバータ
9 6 3 7	コンバータ

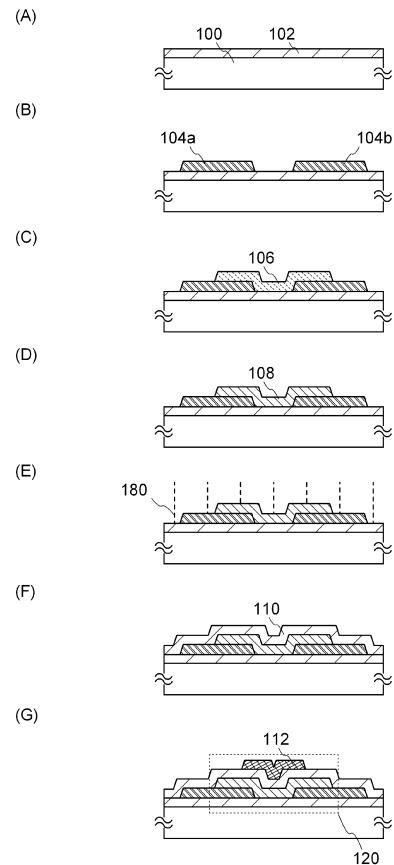
10

20

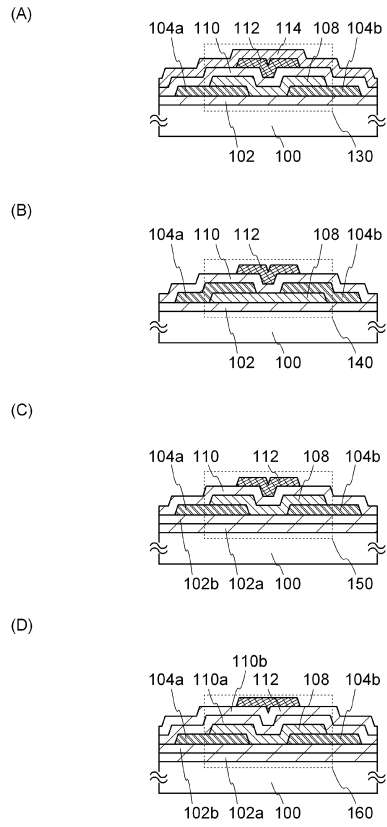
【図 1】



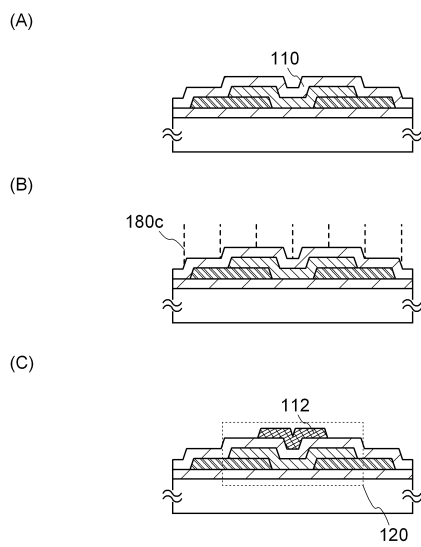
【図 2】



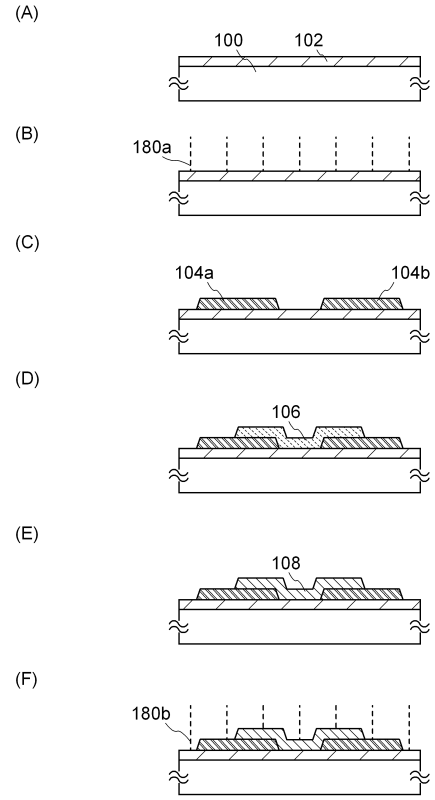
【図 3】



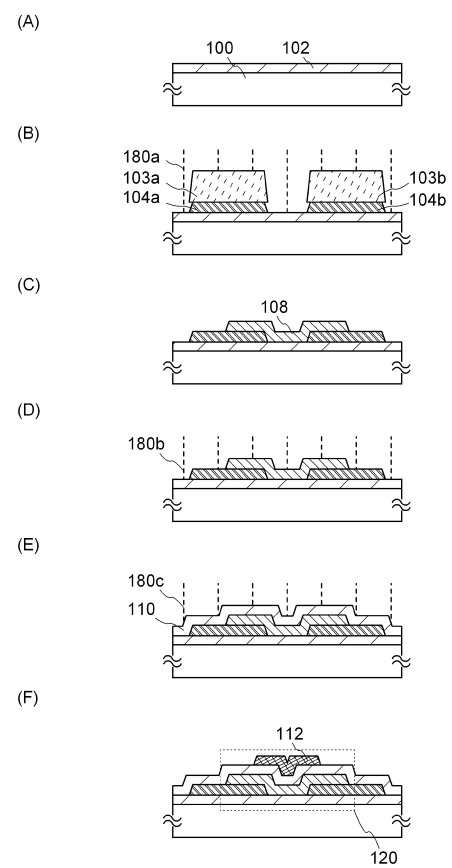
【図 5】



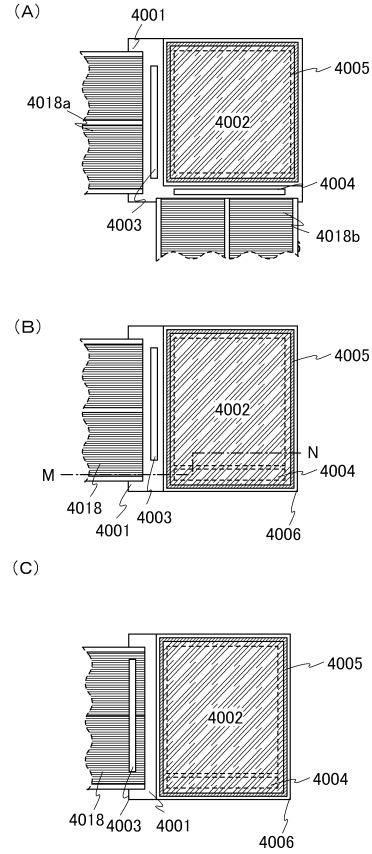
【図 4】



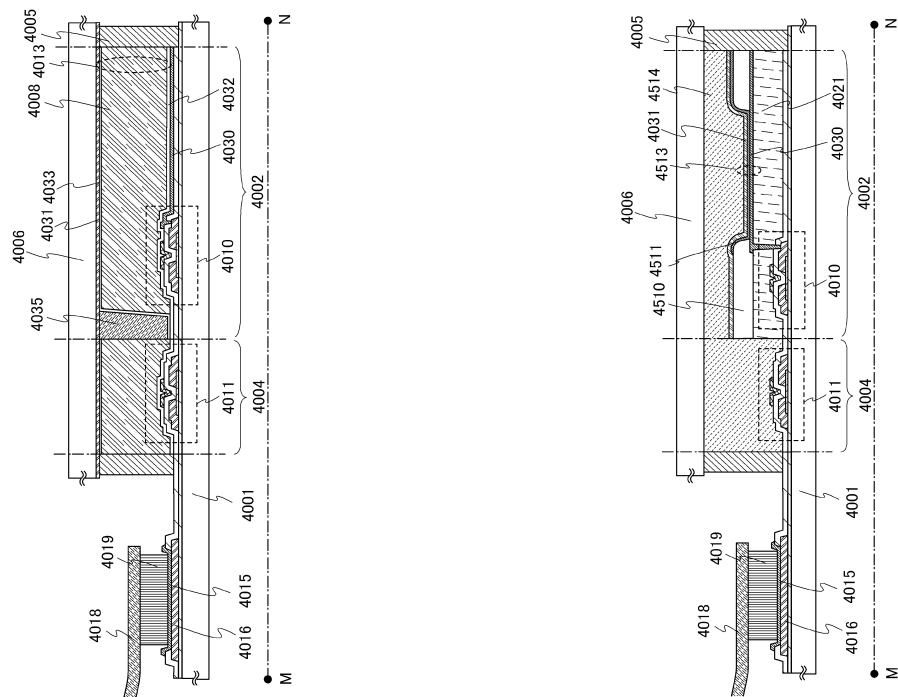
【図 6】



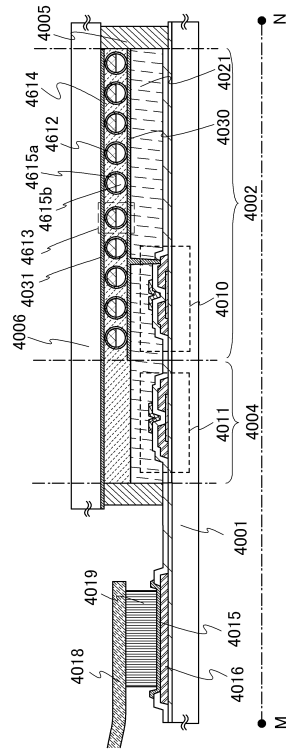
【 図 8 】



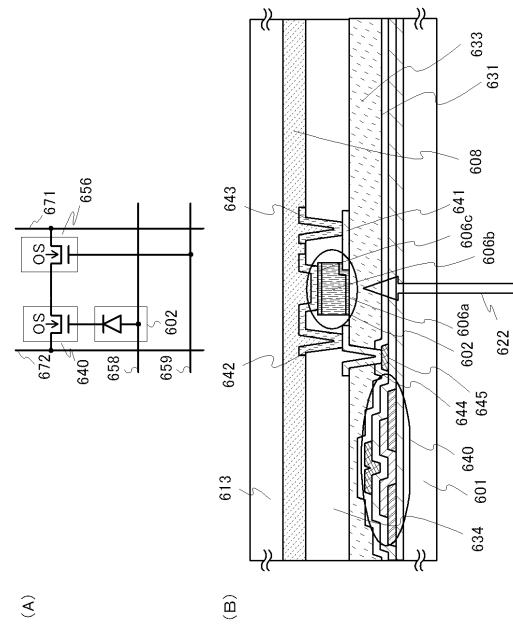
【 図 1 0 】



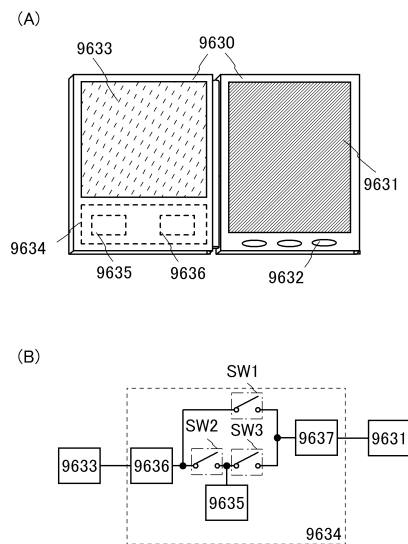
【図 1 1】



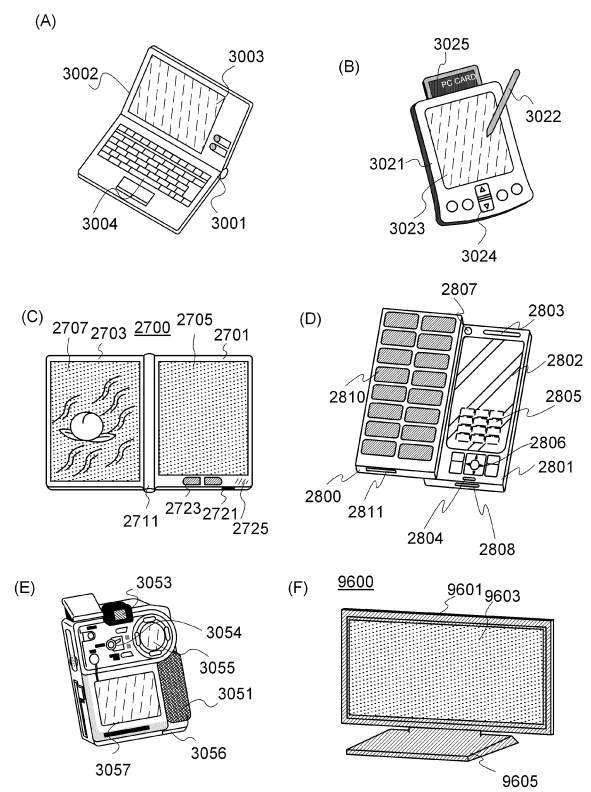
【図 1 2】



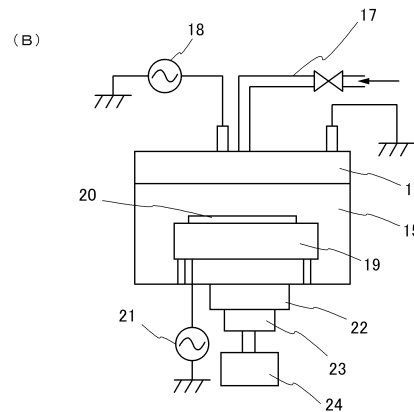
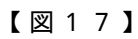
【図 1 3】



【図 1 4】



【 図 1 6 】



フロントページの続き

(56)参考文献 特開2010-074061(JP,A)
特開2010-080947(JP,A)
特開2010-056546(JP,A)
特開2010-080952(JP,A)
特開2007-201366(JP,A)
特開2010-067954(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L	21/336
H01L	21/8242
H01L	27/108
H01L	27/146
H01L	29/786