

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 6 月 11 日 (11.06.2020)



(10) 国际公布号
WO 2020/113761 A1

- (51) 国际专利分类号:
H01L 27/12 (2006.01) H01L 27/32 (2006.01)
- (21) 国际申请号: PCT/CN2019/070729
- (22) 国际申请日: 2019 年 1 月 8 日 (08.01.2019)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201811476247.5 2018 年 12 月 4 日 (04.12.2018) CN
- (71) 申请人: 武汉华星光电半导体显示技术有限公司(WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖新技术开发区高新大道 666 号光谷生物创新园 C5 栋 305 室, Hubei 430079 (CN)。

- (72) 发明人: 胡俊艳(HU, Junyan); 中国湖北省武汉市东湖新技术开发区高新大道 666 号光谷生物创新园 C5 栋 305 室, Hubei 430079 (CN)。
- (74) 代理人: 深圳翼盛智成知识产权事务所(普通合伙)(ESSEN PATENT&TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。
- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: ARRAY SUBSTRATE AND MANUFACTURING METHOD THEREFOR, AND DISPLAY DEVICE

(54) 发明名称: 阵列基板及其制作方法、显示装置

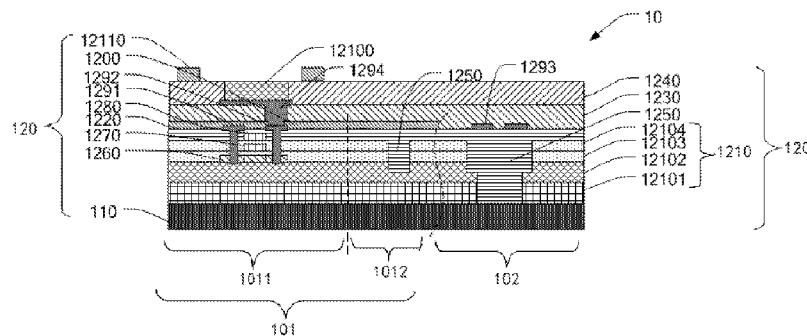


图 10

(57) Abstract: An array substrate (10) and a manufacturing method therefor, and a display device (1). The array substrate (10) has a bending region (102) and a pixel region (101) adjacent to the bending region (102), the pixel region (101) having several pixel unit regions (1011) and a non-pixel unit region (1012) connected to the pixel unit regions (1011); and the array substrate (10) comprises a flexible substrate (110) and an array layer (120), the array layer (120) comprising an array base layer (1210) having a first groove (123) and a second groove (124), the first groove (123) corresponding to the non-pixel unit region (1012) in the pixel region (101), and the second groove (124) corresponding to the bending region (102); a filling layer (1250), filled in the first groove (123) and the second groove (124); and an organic dielectric layer (1220), covering the array base layer (1210) and the filling layer (1250), the materials used for the organic dielectric layer (1220) and the filling layer (1250) both being an organic photoresist material. The array substrate (10) and the manufacturing method therefor, and the display device (1) having the array substrate (10) effectively reduce the stress of each film layer in the array substrate (10) during bending, and are able to realize bending of the pixel region (101).

SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告 (条约第21条(3))。

(57) 摘要: 一种阵列基板(10)及其制作方法、显示装置(1), 阵列基板(10)具有弯折区(102)和与弯折区(102)相邻的像素区(101), 像素区(101)具有若干像素单元区(1011)和连接于所述像素单元区(1011)的非像素单元区(1012); 阵列基板(10)包括柔性基板(110)和阵列层(120); 所述阵列层(120)包括阵列基层(1210), 具有第一凹槽(123)和第二凹槽(124), 第一凹槽(123)对应于像素区(101)中的非像素单元区(1012); 第二凹槽(124)对应于弯折区(102); 以及填充层(1250), 填充于所述第一凹槽(123)和第二凹槽(124)内; 以及有机介电层(1220), 覆于阵列基层(1210)与填充层(1250)上, 有机介电层(1220)和填充层(1250)所用材料均为有机光阻材料。该阵列基板(10)及其制作方法、具有该阵列基板(10)的显示装置(1), 有效降低了阵列基板(10)中各膜层在弯折时的应力, 能够实现像素区(101)的弯折。

发明名称:阵列基板及其制作方法、显示装置

技术领域

[0001] 本发明涉及显示装置等领域，具体为一种阵列基板及其制作方法、显示装置。

背景技术

[0002] OLED (Organic Light-Emitting Diode) 显示屏以其自发光，广视角、高对比度、响应速度快等特点成为当前显示主流趋势。当前，随着人们对极致显示体验的追求，全面屏、窄边框等成为当前显示领域中的开发热点。而柔性OLED显示屏更是炙手可热，成为一种潮流，其具有众多优点，屏幕超薄超轻，体积更小，在携带方面更加方便，客户体验感更强。

[0003] 目前市面上还未出现全柔的显示屏手机，仅在弯折区域进行部分弯折，现有技术中的柔性OLED显示屏，一般在弯折区域将无机膜层进行刻蚀，将有机光阻对其进行填充，这种结构，在像素区较难做到弯折。

发明概述

技术问题

[0004] 本发明所要解决的技术问题是：提供一种阵列基板及其制作方法、具有该阵列基板的显示装置，通过有机光阻材料取代传统的介电层的材料，并在像素区设置第一凹槽，在弯折区设置第二凹槽，且第一凹槽和第二凹槽内均填充有机光阻材料，以有效降低阵列基板中各膜层在弯折时的应力，能够实现像素区的弯折。

问题的解决方案

技术解决方案

[0005] 为解决上述技术问题：提供一种阵列基板，具有弯折区和与弯折区相邻的像素区，所述像素区具有若干像素单元区和连接于所述像素单元区的非像素单元区；所述阵列基板包括柔性基板和阵列层，所述阵列层覆于所述柔性基板上；所述阵列层包括阵列基层，具有第一凹槽和第二凹槽，所述第一凹槽对应于所述像素区中的所述非像素单元区；所述第二凹槽对应于所述弯折区；以及填充层

，填充于所述第一凹槽和第二凹槽内；以及有机介电层，覆于所述阵列基层与所述填充层上，所述有机介电层和所述填充层所用材料均为有机光阻材料。

[0006] 在本发明一实施例中，所述第二凹槽在所述阵列基层内形成台阶结构。

[0007] 在本发明一实施例中，所述阵列层还包括钝化层，覆于所述有机介电层上，且对应于所述像素区；以及平坦层，覆于所述钝化层上以及所述有机介电层上；像素限定层，覆于所述平坦层上。

[0008] 在本发明一实施例中，所述钝化层的所用材料为氮化硅，厚度小于或等于3000埃米；所述有机介电层的厚度为1 μm -1.8 μm ，所述有机介电层的杨氏模量小于或等于5Gpa，所述有机介电层的耐热温度在350°C-500°C。

[0009] 在本发明一实施例中，所述阵列层还包括阻挡层，覆于所述柔性基板上；缓冲层，覆于所述阻挡层上；第一栅绝缘层，覆于所述缓冲层上；第二栅绝缘层，覆于所述第一栅绝缘层上；所述有机介电层覆于所述第二栅绝缘层上；在所述像素区，所述阵列层还包括半导体层，设于所述缓冲层上，且所述第一栅绝缘层完全包覆所述半导体层；第一栅极层，设于所述第一栅绝缘层上，且所述第二栅绝缘层完全包覆所述第一栅极层；第二栅极层，设于所述第二栅绝缘层上，且所述有机介电层覆于所述第二栅极层上；源漏极接触孔，从所述有机介电层贯穿至所述缓冲层的内部；源极和漏极，覆于所述有机介电层上且分别通过对应的所述源漏极接触孔延伸并连接至所述半导体层；所述钝化层覆于所述源极和所述漏极上；阳极接触孔，从所述平坦层贯穿所述钝化层并延伸至所述漏极的表面；阳极走线，覆于所述平坦层上且通过所述阳极接触孔延伸并连接至所述漏极；开槽，贯穿于整个所述像素限定层，且对应于所述阳极走线；以及发光层，填充于所述开槽中；在所述弯折区，所述阵列基板还设有源漏极走线，覆于所述有机介电层上；所述平坦层覆于所述源漏极走线与所述有机介电层上。

[0010] 本发明还提供了一种阵列基板的制作方法，所述阵列基板具有弯折区和与弯折区相邻的像素区，所述像素区具有若干像素单元区和连接于所述像素单元区的非像素单元区；包括以下步骤：S1) 提供一柔性基板；S2) 在所述柔性基板上形成阵列基层；S3) 在所述阵列基层上形成第一凹槽和第二凹槽，其中所述第

一凹槽对应于所述像素区中的所述非像素单元区；所述第二凹槽对应于所述弯折区；S4）将有机光阻材料填充于所述第一凹槽和所述第二凹槽中形成填充层以及在所述填充层和所述阵列基层上继续涂覆所述有机光阻材料形成有机介电层。

[0011] 在本发明一实施例中，在所述步骤S2）中包括S21）在所述柔性基板上依次沉积阻挡层、缓冲层；S22）在所述像素区，在所述缓冲层上形成半导体层；S23）在所述半导体层以及所述缓冲层上沉积第一栅绝缘层，在所述第一栅绝缘层上沉积第一栅极层并对所述第一栅极层进行图案化形成第一栅极；S24）在所述第一栅极以及所述第一栅绝缘层上沉积第二栅绝缘层，在所述第二栅绝缘层上沉积第二栅极层并对所述第二栅极层进行图案化形成第二栅极；在步骤S3）中，还包括在所述阵列基层上进行开孔，形成第一开孔，该所述第一开孔从所述第二栅绝缘层贯穿至所述缓冲层的内部，且对应于所述半导体层；在步骤S4）中，在形成所述有机介电层后，在所述第一开孔的位置对所述有机介电层进行显影，形成连通所述第一开孔的第二开孔，所述第二开孔和所述第一开孔形成所述源漏极接触孔。

[0012] 在本发明一实施例中，在步骤S4）之后还包括S5）在所述源漏极接触孔中以及所述有机介电层上沉积第一金属膜层，并对所述第一金属膜层进行图案化形成源极、漏极和源漏极走线；S6）在所述源极、所述漏极以及所述有机介电层上沉积钝化层，并刻蚀掉所述弯折区中的全部所述钝化层；S7）在所述钝化层、所述有机介电层以及所述源漏极走线上形成平坦层，并对所述平坦层进行开孔形成阳极接触孔，所述阳极接触孔从所述平坦层贯穿所述钝化层并延伸至所述漏极的表面；在所述阳极接触孔中以及所述平坦层上沉积第二金属膜层，并对所述第二金属膜层进行图案化形成连接于所述漏极的阳极走线；S8）在所述平坦层和所述阳极走线上形成像素限定层并在所述像素限定层上挖一开槽，所述开槽贯穿于整个所述像素限定层，且对应于所述阳极走线；S9）在所述开槽中填充发光层。

[0013] 在本发明一实施例中，在步骤S3）中的形成所述第二开槽步骤中，包括以下步骤：S31）形成第一槽体，所述第一槽体从所述第二栅绝缘层贯穿至所述缓冲层

的内部，所述第一槽体具有一第一槽底，该第一槽底在所述缓冲层的内部；S32）形成第二槽体，所述第二槽体从所述第一凹槽的第一槽底贯穿至所述柔性基板的表面，并在所述柔性基板的表面形成第二槽底，所述第二槽体在所述柔性基板上的垂直投影完全落入所述第一槽体在所述柔性基板上的垂直投影内，所述第一槽体和所述第二槽体所构成所述第二凹槽，所述第二凹槽为台阶结构。

[0014] 本发明还提供了一种显示装置，包括所述的阵列基板。

发明的有益效果

有益效果

[0015] 本发明的阵列基板及显示装置，通过将像素区域的介电层用有机光阻代替，并且在非像素区中进行挖孔形成第一凹槽，在弯折区，挖孔形成第二凹槽，并在第一凹槽和第二凹槽中填充有机光阻材料，能够有效的将弯折时产生的应力进行分散，因源极、漏极和源漏极走线刻蚀时会对有机介电层（O-ILD）表面进行伤害，平坦层涂布时因有机介电层（O-ILD）表面性能会发生一定变化，容易形成断膜现象，源极、漏极上方的钝化层则可很好的改善平坦层和有机介电层（O-ILD）之间的附着力，并且钝化层可以对薄膜晶体管的沟道进行一定补氢作用，起到改善电性的作用。本发明的阵列基板的制作方法，步骤简单，一定程度上简化了步骤流程，便于制程。

对附图的简要说明

附图说明

[0016] 为了更清楚地说明本发明实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0017] 下面结合附图和实施例对本发明作进一步解释。

[0018] 图1是本发明实施例的阵列基板制作过程中，阻挡层、缓冲层以及半导体层形成后的层状图。

[0019] 图2是本发明实施例的阵列基板制作过程中，第二栅极层形成后的层状图。

[0020] 图3是本发明实施例的阵列基板制作过程中，第一槽体层形成后的层状图。

- [0021] 图4是本发明实施例的阵列基板制作过程中，第二槽体层形成后的层状图。
- [0022] 图5是本发明实施例的阵列基板制作过程中，有机介电层形成后的层状图。
- [0023] 图6是本发明实施例的阵列基板制作过程中，源漏极走线形成后的层状图。
- [0024] 图7是本发明实施例的阵列基板制作过程中，平坦层形成后的层状图。
- [0025] 图8是本发明实施例的阵列基板制作过程中，阳极走线形成后的层状图。
- [0026] 图9是本发明实施例的阵列基板制作过程中，像素限定层形成后的层状图。
- [0027] 图10是本发明实施例的阵列基板制作过程中，整个阵列基板的层状图。
- [0028] 图11是本发明实施例的显示装置结构图。
- [0029] 附图标记：
- [0030] 1显示装置； 10阵列基板；
- [0031] 20 IC； 30印制电路板；
- [0032] 101像素区； 102弯折区；
- [0033] 1011像素单元区； 1012非像素单元区；
- [0034] 110柔性基板； 120阵列层；
- [0035] 1210阵列基层； 1220有机介电层；
- [0036] 1230平坦层； 1240像素限定层；
- [0037] 1250填充层； 1260半导体层；
- [0038] 1270第一栅极层； 1280第二栅极层；
- [0039] 1291源极； 1292漏极；
- [0040] 1293源漏极走线； 1294阳极走线；
- [0041] 1200钝化层； 12100发光层；
- [0042] 12101阻挡层； 12102缓冲层；
- [0043] 12103第一栅绝缘层； 12104第二栅绝缘层；
- [0044] 121源漏极接触孔； 122阳极接触孔；
- [0045] 123第一凹槽； 124第二凹槽；
- [0046] 125开槽；
- [0047] 1211第一开孔； 1212第二开孔；
- [0048] 1241第一槽体； 1242第二槽体；

[0049] 12411第一槽底； 12421第二槽底。

发明实施例

本发明的实施方式

[0050] 下面详细描述本发明的实施方式，所述实施方式的示例在附图中示出，其中自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。下面通过参考附图描述的实施方式是示例性的，仅用于解释本发明，而不能理解为对本发明的限制。

[0051] 以下实施例的说明是参考附加的图式，用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语，例如「上」、「下」、「前」、「后」、「左」、「右」、「顶」、「底」等，仅是参考附加图式的方向。因此，使用的方向用语是用以说明及理解本发明，而非用以限制本发明。

[0052] 如图10所示，在一实施例中，本发明的阵列基板10，具有弯折区102和与弯折区102相邻的像素区101，所述像素区101具有若干像素单元区1011和连接于所述像素单元区1011的非像素单元区1012。

[0053] 所述阵列基板10包括柔性基板110和阵列层120。所述阵列层120覆于所述柔性基板110上。所述阵列层120包括阵列基层1210、有机介电层1220、平坦层1230、像素限定层1240、填充层1250、半导体层1260、第一栅极层1270、第二栅极层1280、源极1291和漏极1292、源漏极走线1293、阳极走线1294、钝化层1200、发光层12100。所述阵列基层1210包括阻挡层12101、缓冲层12102、第一栅绝缘层12103、第二栅绝缘层12104。

[0054] 如图1所示，所述阻挡层12101覆于所述柔性基板110上；所述缓冲层12102覆于所述阻挡层12101上；所述第一栅绝缘层12103覆于所述缓冲层12102上；所述第二栅绝缘层12104覆于所述第一栅绝缘层12103上。在所述像素区101，所述半导体层1260设于所述缓冲层12102上。

[0055] 如图2所示，所述第一栅绝缘层12103完全包覆所述半导体层1260；所述第一栅极层1270设于所述第一栅绝缘层12103上，且所述第二栅绝缘层12104完全包覆所述第一栅极层1270；所述第二栅极层1280设于所述第二栅绝缘层12104上，且所述有机介电层1220覆于所述第二栅极层1280上。

[0056] 如图5所示。所述有机介电层1220覆于所述第二栅绝缘层12104上；所述钝化层1200覆于所述有机介电层1220上且对应于所述像素区101；本实施例中，所述钝化层1200的所用材料为氮化硅，厚度小于或等于3000埃米，所述钝化层1200能够有效的对所述阵列层120中的薄膜晶体管的沟道进行补氢，在所述弯折区102，所述钝化层1200全部进行刻蚀，利于源漏极走线1293弯折。所述平坦层1230覆于所述钝化层1200上以及所述有机介电层1220上；所述像素限定层1240覆于所述平坦层1230上。

[0057] 如图3至图7所示，在所述像素区101，所述阵列层120设有源漏极接触孔121和阳极接触孔122，所述源漏极接触孔121从所述有机介电层1220贯穿至所述缓冲层12102的内部。所述源极1291和所述漏极1292覆于所述有机介电层1220上且分别通过对应的所述源漏极接触孔121延伸并连接至所述半导体层1260。所述阳极接触孔122从所述平坦层1230贯穿所述钝化层1200并延伸至所述漏极1292的表面，所述阳极走线1294覆于所述平坦层1230上且通过所述阳极接触孔122延伸并连接至所述漏极1292。其中，本实施例所述的像素单元区1011为所述半导体层1260、所述源极1291、所述漏极1292等所构成的单个薄膜晶体管所对应的区域，而在非薄膜晶体管对应区域，如两个薄膜晶体管之间的区域或者薄膜晶体管与弯折区102相邻的区域为非像素单元区1012。

[0058] 如图3、图4所示，为了实现本发明的目的，本实施例中，在所述阵列基层1210中挖开第一凹槽123和第二凹槽124，其中，所述第一凹槽123对应于所述像素区101中的所述非像素单元区1012；所述第二凹槽124对应于所述弯折区102。所述第一凹槽123设置在所述非像素单元区1012能够有利于避开半导体层1260、源极1291、漏极1292、第一栅极层1270、第二栅极层1280等。所述第二凹槽124在所述阵列基层1210内形成台阶结构。在实际的制程过程中，可以先形成第一槽体1241，所述第一槽体1241从所述第二栅绝缘层12104贯穿至所述缓冲层12102的内部，所述第一槽体1241具有一第一槽底12411，该第一槽底12411在所述缓冲层12102的内部；再形成第二槽体1242，所述第二槽体1242从所述第一凹槽123的第一槽底12411贯穿至所述柔性基板110的表面，并在所述柔性基板110的表面形成第二槽底12421，所述第二槽体1242在所述柔性基板110上的垂直投影完全落入

所述第一槽体1241在所述柔性基板110上的垂直投影内，所述第一槽体1241和所述第二槽体1242所构成台阶结构的所述第二凹槽124。当然，在实际的制程中，所述第一槽体1241、第二槽体1242的深度以及第一槽体1241、第二槽体1242形成的台阶宽度可进行根据源漏极走线1293所受应力进行调整。

[0059] 如图5所示，所述填充层1250填充于所述第一凹槽123和第二凹槽124内。

[0060] 如图7所示，在所述弯折区102，所述阵列基板10的所述源漏极走线1293覆于所述有机介电层1220上；所述平坦层1230覆于所述源漏极走线1293与所述有机介电层1220上。所述有机介电层1220覆于所述阵列基层1210与所述填充层1250上，所述有机介电层1220和所述填充层1250所用材料均为有机光阻材料。所述有机介电层1220的厚度为1 μm -1.8 μm ，所述有机介电层1220的杨氏模量小于或等于5Gpa，所述有机介电层1220的耐热温度在350°C-500°C。

[0061] 如图9所示，在所述像素区101，所述阵列层120还设置有开槽125，该开槽125贯穿于整个所述钝化层1200和所述像素限定层1240，且对应于所述阳极走线1294；所述发光层12100填充于所述开槽125中。

[0062] 为了更加清楚的说明本发明的阵列基板10，本实施例还提供了一种阵列基板10的制作方法，包括步骤S1) - S9)。

[0063] S1)，参照图1所示，提供一柔性基板110；该柔性基板110所用材料可以选择聚酰亚胺。

[0064] S2)，参照图1、图2所示，在所述柔性基板110上形成阵列基层1210。具体的，步骤S2)中包括步骤S21) - S24)。S21)在所述柔性基板110上依次沉积阻挡层12101、缓冲层12102；S22)在所述像素区101，在所述缓冲层12102上形成半导体层1260；S23)在所述半导体层1260以及所述缓冲层12102上沉积第一栅绝缘层12103，在所述第一栅绝缘层12103上沉积第一栅极层1270并对所述第一栅极层1270进行图案化形成第一栅极；S24)在所述第一栅极以及所述第一栅绝缘层12103上沉积第二栅绝缘层12104，在所述第二栅绝缘层12104上沉积第二栅极层1280并对所述第二栅极层1280进行图案化形成第二栅极。

[0065] S3)参照图3、图4所示，在所述阵列基层1210上形成第一凹槽123和第二凹槽124，其中所述第一凹槽123对应于所述像素区101中的所述非像素单元区1012；

所述第二凹槽124对应于所述弯折区102。步骤S3) 中还包括在所述阵列基层1210上进行开孔, 形成第一开孔1211, 该所述第一开孔1211从所述第二栅绝缘层12104贯穿至所述缓冲层12102的内部, 且对应于所述半导体层1260。在步骤S3) 中的形成所述第二开槽125步骤中, 包括以下步骤S31) - S32): S31) 形成第一槽体1241, 所述第一槽体1241从所述第二栅绝缘层12104贯穿至所述缓冲层12102的内部, 所述第一槽体1241具有一第一槽底12411, 该第一槽底12411在所述缓冲层12102的内部; S32) 形成第二槽体1242, 所述第二槽体1242从所述第一凹槽123的第一槽底12411贯穿至所述柔性基板110的表面, 并在所述柔性基板110的表面形成第二槽底12421, 所述第二槽体1242在所述柔性基板110上的垂直投影完全落入所述第一槽体1241在所述柔性基板110上的垂直投影内, 所述第一槽体1241和所述第二槽体1242所构成所述第二凹槽124, 所述第二凹槽124为台阶结构。

[0066] S4) 参照图5所示, 将有机光阻材料填充于所述第一凹槽123和所述第二凹槽124中形成填充层1250以及在所述填充层1250和所述阵列基层1210上继续涂覆所述有机光阻材料形成有机介电层1220。在步骤S4) 中, 在形成所述有机介电层1220后, 在所述第一开孔1211的位置对所述有机介电层1220进行显影, 形成连通所述第一开孔1211的第二开孔1212, 所述第二开孔1212和所述第一开孔1211形成所述源漏极接触孔121。

[0067] S5) 参照图6所示, 在所述源漏极接触孔121中以及所述有机介电层1220上沉积第一金属膜层, 并对所述第一金属膜层进行图案化形成源极1291、所述漏极1292和源漏极走线1293。所述源极1291、所述漏极1292对应连接于所述半导体层1260, 所述源漏极走线1293位于所述弯折区102。

[0068] S6) 参照图7所示, 在所述源极1291、所述漏极1292以及所述有机介电层1220上沉积钝化层1200, 并刻蚀掉所述弯折区102中的全部所述钝化层1200。

[0069] S7) 参照图7、图8所示, 在所述钝化层1200、所述有机介电层1220以及所述源漏极走线1293上形成平坦层1230, 并对所述平坦层1230进行开孔形成阳极接触孔122, 所述阳极接触孔122从所述平坦层1230贯穿所述钝化层1200并延伸至所述漏极1292的表面; 在所述阳极接触孔122中以及所述平坦层1230上沉积第二金

属膜层，并对所述第二金属膜层进行图案化形成连接于所述漏极1292的阳极走线1294。

[0070] S8) 参照图9所示，在所述平坦层1230和所述阳极走线1294上形成像素限定层1240并在所述像素限定层1240上挖一开槽125，所述开槽125贯穿于整个所述像素限定层1240，且对应于所述阳极走线1294。

[0071] S9)，参照图10所示在所述开槽125中填充发光层12100。

[0072] 本发明还提供了一种显示装置1，包括阵列基板10、IC 20、印制电路板30。其中。该阵列基板10具有弯折区102和像素区101。所述弯折区102中的金属走线相比于刚性OLED，柔性垫弯曲（Pad bending）的扇出（Fanout）区域不采用栅（Gate）引线，而是采用源漏电极走线与外部电路连接。本实施例中，所述阵列基板10的像素区101的源漏极走线1293作为Fanout区域的连接线与IC20连接，所述IC20连接于所述印制电路板30。本实施例中的显示装置1主要设计要点在于所述阵列基板10，能够使具有本发明的阵列基板10的显示装置1，在所述像素区101也能实现弯折功能，因此对于显示装置1的其他构件（例如基座、框架或其它改善光学品质的膜片等）就不在此处一一赘述。

[0073] 以上仅为本发明的较佳实施例而已，并不用以限制本发明，凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等，均应包含在本发明的保护范围之内。

[0074] 以上仅为本发明的较佳实施例而已，并不用以限制本发明，凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等，均应包含在本发明的保护范围之内。

权利要求书

- [权利要求 1] 一种阵列基板，具有弯折区和与弯折区相邻的像素区，所述像素区具有若干像素单元区和连接于所述像素单元区的非像素单元区；其中，所述阵列基板包括柔性基板和阵列层，所述阵列层覆于所述柔性基板上；所述阵列层包括阵列基层，具有第一凹槽和第二凹槽，所述第一凹槽对应于所述像素区中的所述非像素单元区；所述第二凹槽对应于所述弯折区；填充层，填充于所述第一凹槽和第二凹槽内；以及有机介电层，覆于所述阵列基层与所述填充层上，所述有机介电层和所述填充层所用材料均为有机光阻材料。
- [权利要求 2] 根据权利要求1所述的阵列基板，其中，所述第二凹槽在所述阵列基层内形成台阶结构。
- [权利要求 3] 根据权利要求1所述的阵列基板，其中，所述阵列层还包括钝化层，覆于所述有机介电层上，且对应于所述像素区；平坦层，覆于所述钝化层上以及所述有机介电层上；以及像素限定层，覆于所述平坦层上。
- [权利要求 4] 根据权利要求3所述的阵列基板，其中，所述钝化层的所用材料为氮化硅，厚度小于或等于3000埃米；所述有机介电层的厚度为1 μm -1.8 μm ，所述有机介电层的杨氏模量小于或等于5Gpa，所述有机介电层的耐热温度在350°C-500°C。
- [权利要求 5] 根据权利要求3所述的阵列基板，其中，所述阵列基层包括阻挡层，覆于所述柔性基板上；缓冲层，覆于所述阻挡层上；第一栅绝缘层，覆于所述缓冲层上；以及第二栅绝缘层，覆于所述第一栅绝缘层上；所述有机介电层覆于所述第二栅绝缘层上；在所述像素区，所述阵列层还包括半导体层，设于所述缓冲层上，且所述第一栅绝缘层完全包覆所述半

导体层；

第一栅极层，设于所述第一栅绝缘层上，且所述第二栅绝缘层完全包覆所述第一栅极层；

第二栅极层，设于所述第二栅绝缘层上，且所述有机介电层覆于所述第二栅极层上；

源漏极接触孔，从所述有机介电层贯穿至所述缓冲层的内部；

源极和漏极，覆于所述有机介电层上且分别通过对应的所述源漏极接触孔延伸并连接至所述半导体层；所述钝化层覆于所述源极和所述漏极上；

阳极接触孔，从所述平坦层贯穿所述钝化层并延伸至所述漏极的表面；

阳极走线，覆于所述平坦层上且通过所述阳极接触孔延伸并连接至所述漏极；

开槽，贯穿于整个所述像素限定层，且对应于所述阳极走线；以及发光层，填充于所述开槽中；

在所述弯折区，所述阵列基板还设有

源漏极走线，覆于所述有机介电层上；所述平坦层覆于所述源漏极走线与所述有机介电层上。

[权利要求 6]

一种阵列基板的制作方法，所述阵列基板具有弯折区和与弯折区相邻的像素区，所述像素区具有若干像素单元区和连接于所述像素单元区的非像素单元区；其包括以下步骤：

S1) 提供一柔性基板；

S2) 在所述柔性基板上形成阵列基层；

S3) 在所述阵列基层上形成第一凹槽和第二凹槽，其中所述第一凹槽对应于所述像素区中的所述非像素单元区；所述第二凹槽对应于所述弯折区；

S4) 将有机光阻材料填充于所述第一凹槽和所述第二凹槽中形成填充层以及在所述填充层和所述阵列基层上继续涂覆所述有机光阻材料形

成有机介电层。

[权利要求 7] 根据权利要求6所述的阵列基板的制作方法，其中，在所述步骤S2) 中包括

S21) 在所述柔性基板上依次沉积阻挡层、缓冲层；

S22) 在所述像素区，在所述缓冲层上形成半导体层；

S23) 在所述半导体层以及所述缓冲层上沉积第一栅绝缘层，在所述第一栅绝缘层上沉积第一栅极层并对所述第一栅极层进行图案化形成第一栅极；

S24) 在所述第一栅极以及所述第一栅绝缘层上沉积第二栅绝缘层，在所述第二栅绝缘层上沉积第二栅极层并对所述第二栅极层进行图案化形成第二栅极；

在步骤S3) 中，还包括在所述阵列基层上进行开孔，形成第一开孔，该所述第一开孔从所述第二栅绝缘层贯穿至所述缓冲层的内部，且对应于所述半导体层；

在步骤S4) 中，在形成所述有机介电层后，在所述第一开孔的位置对所述有机介电层进行显影，形成连通所述第一开孔的第二开孔，所述第二开孔和所述第一开孔形成所述源漏极接触孔。

[权利要求 8] 根据权利要求7所述的阵列基板的制作方法，其中，在步骤S4) 之后还包括

S5) 在所述源漏极接触孔中以及所述有机介电层上沉积第一金属膜层，并对所述第一金属膜层进行图案化形成源极、漏极和源漏极走线；

S6) 在所述源极、所述漏极以及所述有机介电层上沉积钝化层，并刻蚀掉所述弯折区中的全部所述钝化层；

S7) 在所述钝化层、所述有机介电层以及所述源漏极走线上形成平坦层，并对所述平坦层进行开孔形成阳极接触孔，所述阳极接触孔从所述平坦层贯穿所述钝化层并延伸至所述漏极的表面；在所述阳极接触孔中以及所述平坦层上沉积第二金属膜层，并对所述第二金属膜层进行图案化形成连接于所述漏极的阳极走线；

S8) 在所述平坦层和所述阳极走线上形成像素限定层并在所述像素限定层上挖一开槽, 所述开槽贯穿于整个所述像素限定层, 且对应于所述阳极走线; S9) 在所述开槽中填充发光层。

[权利要求 9] 根据权利要求7所述的阵列基板的制作方法, 其中, 在步骤S3) 中的形成所述第二凹槽步骤中, 包括以下步骤:

S31) 形成第一槽体, 所述第一槽体从所述第二栅绝缘层贯穿至所述缓冲层的内部, 所述第一槽体具有一第一槽底, 该第一槽底在所述缓冲层的内部;

S32) 形成第二槽体, 所述第二槽体从所述第一凹槽的第一槽底贯穿至所述柔性基板的表面, 并在所述柔性基板的表面形成第二槽底, 所述第二槽体在所述柔性基板上的垂直投影完全落入所述第一槽体在所述柔性基板上的垂直投影内, 所述第一槽体和所述第二槽体所构成所述第二凹槽, 所述第二凹槽为台阶结构。

[权利要求 10] 一种显示装置, 其包括如权利要求1所述的阵列基板。

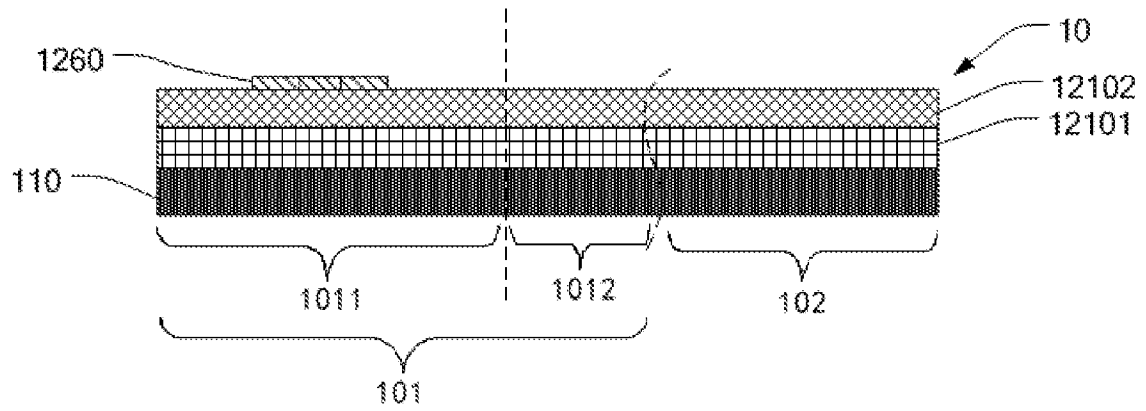


图 1

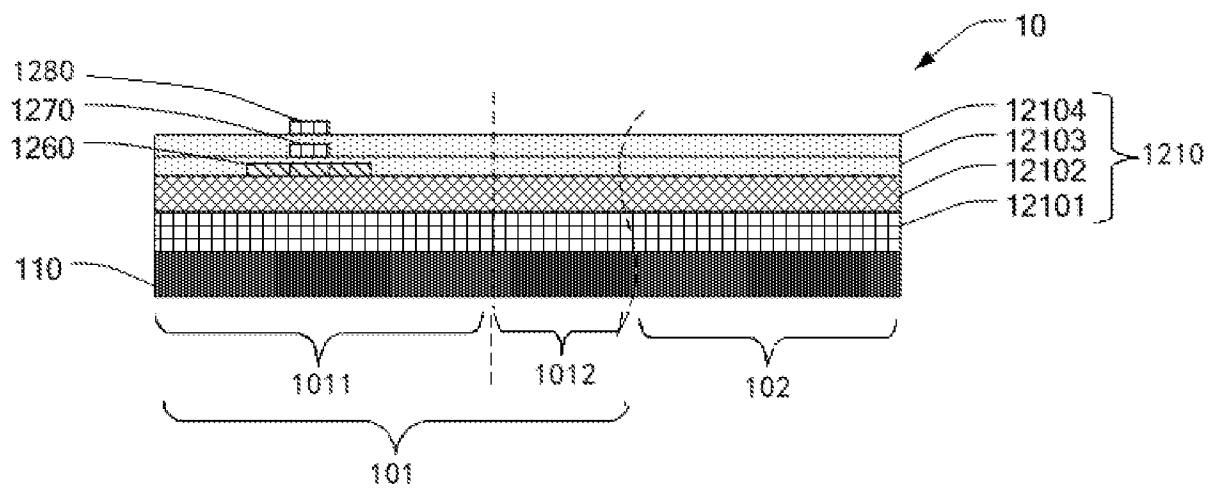


图 2

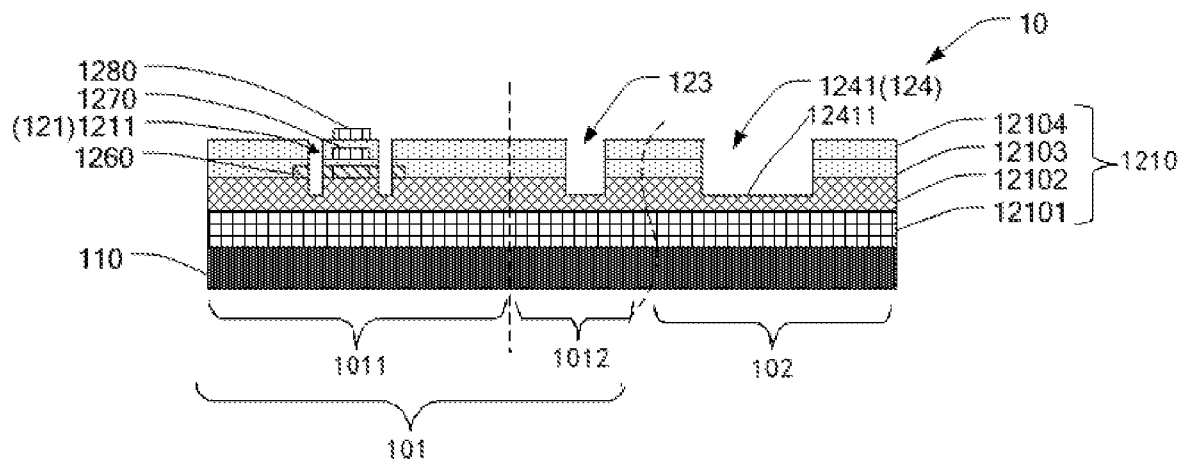


图 3

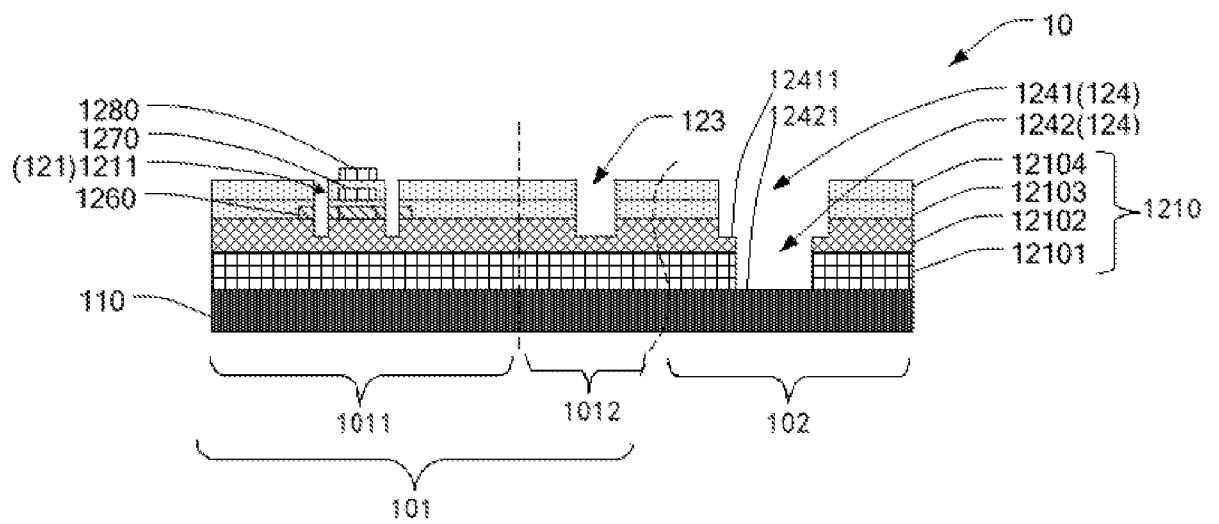


图 4

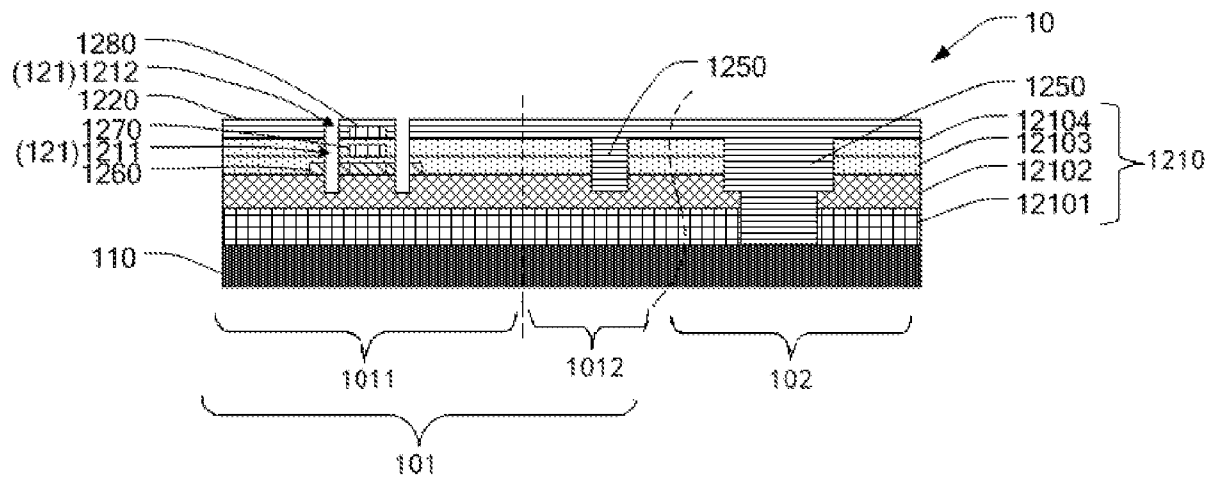


图 5

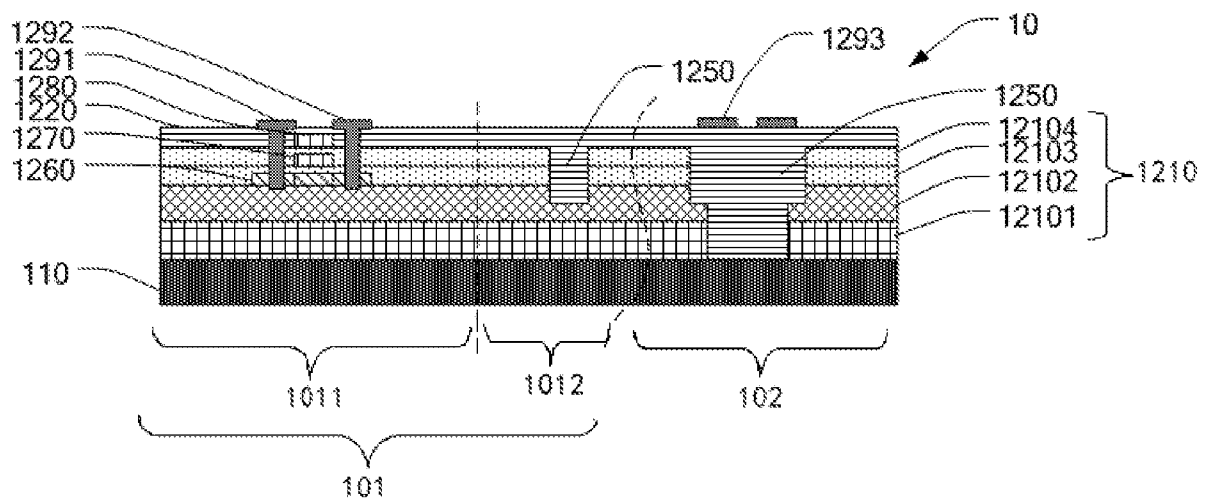


图 6

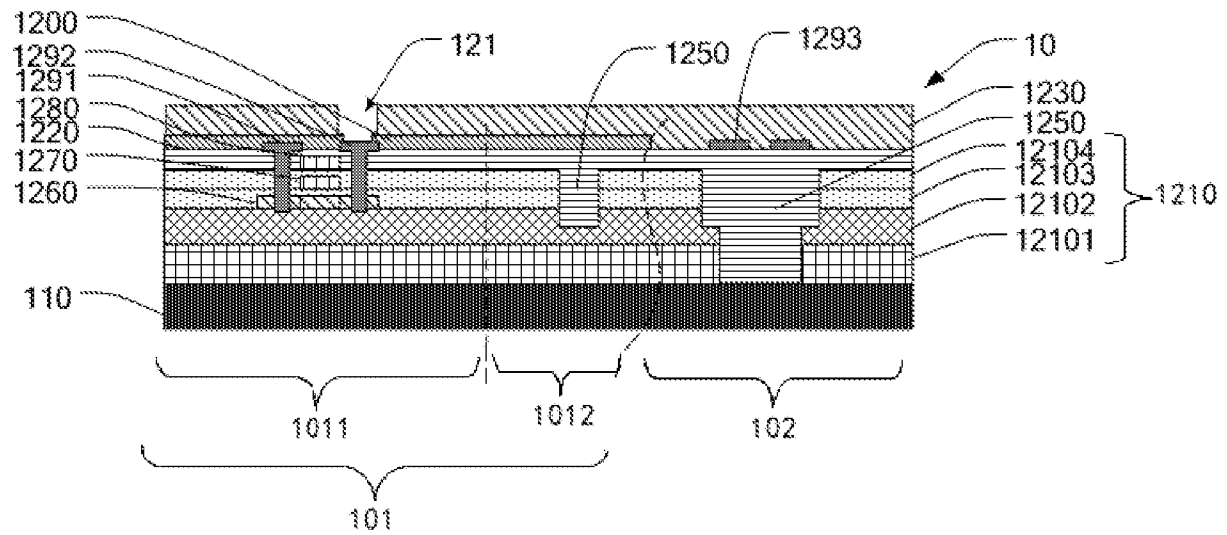


图 7

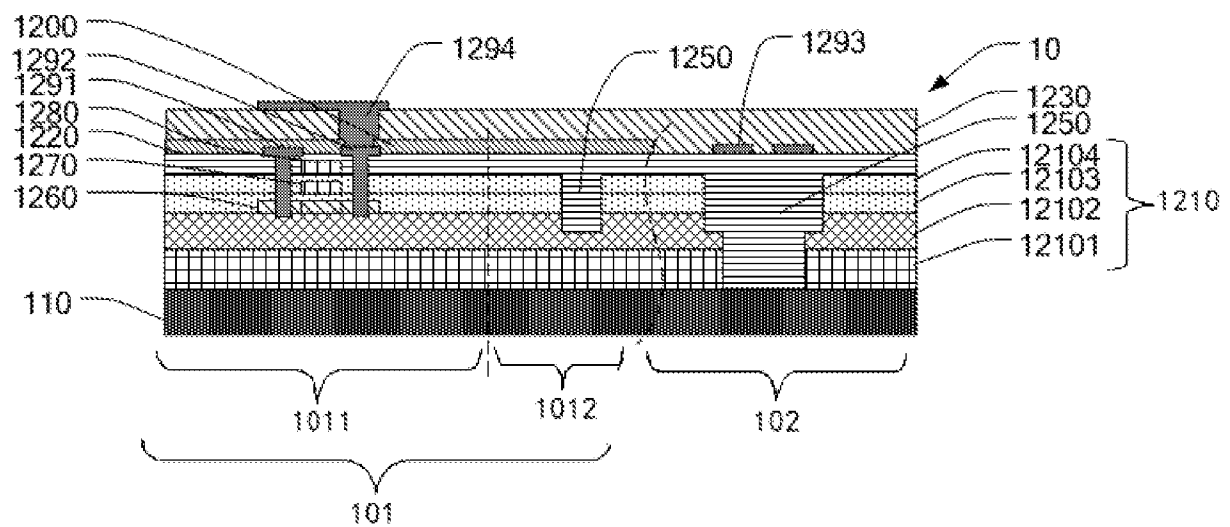


图 8

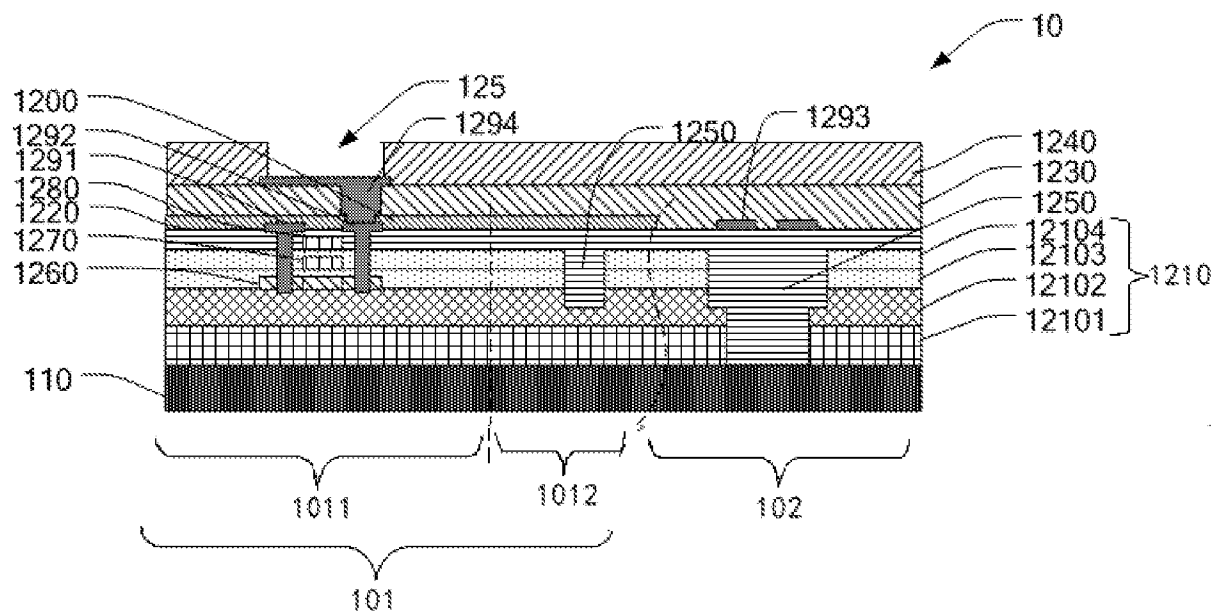


图 9

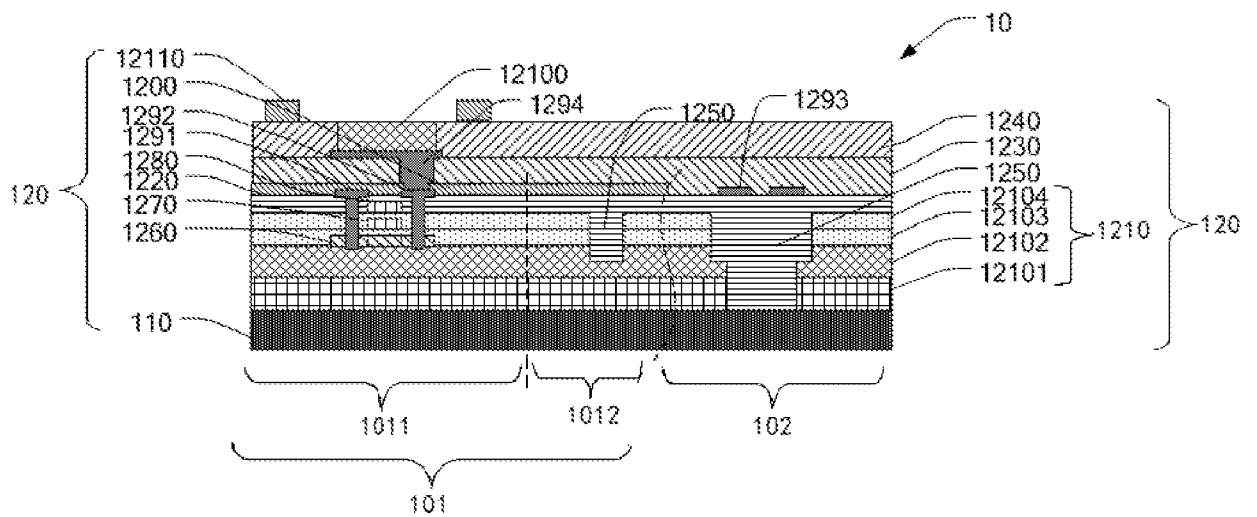


图 10

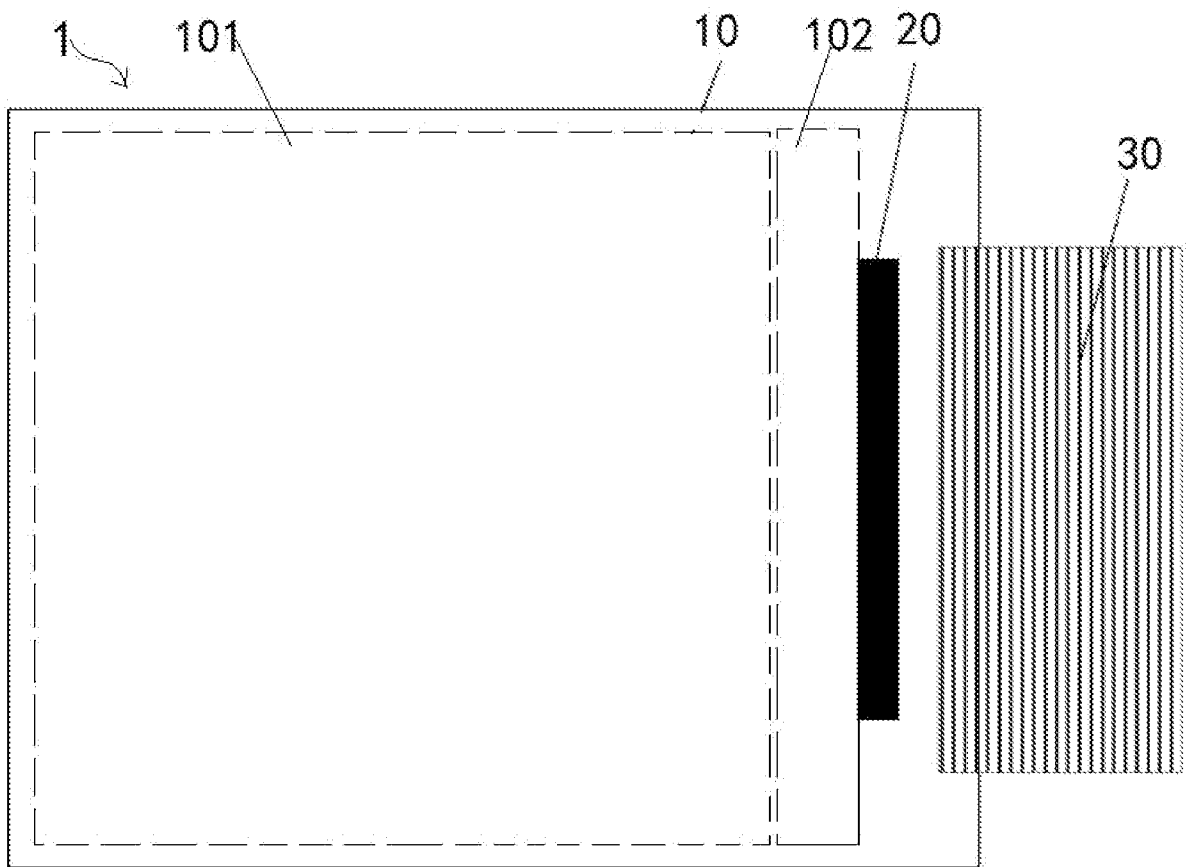


图 11

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/070729

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12(2006.01)i; H01L 27/32(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI, IEEE: 阵列基板, 显示面板, 弯折, 柔性, 挠性, 折叠, 像素, 凹槽, 填充, 钝化, array substrate, display panel, flexing, flexible, pixel, trench, groove, passivation

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 108288637 A (WUHAN CSOT SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 17 July 2018 (2018-07-17) description, paragraphs 33-49, and figures 1-4	1-10
Y	CN 107424957 A (WUHAN CSOT SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 01 December 2017 (2017-12-01) description, paragraphs 32-51, and figures 1-6	1-10
Y	CN 1691348 A (SAMSUNG SDI CO., LTD.) 02 November 2005 (2005-11-02) description, p. 3, line 2 to p. 5, line 7, and figure 2	3-5, 8
A	US 2018138448 A1 (SHANGHAI TIANMA AM-OLED CO., LTD. et al.) 17 May 2018 (2018-05-17) entire document	1-10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

16 August 2019

Date of mailing of the international search report

06 September 2019

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/070729

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	108288637	A	17 July 2018	None			
CN	107424957	A	01 December 2017	WO	2018227750	A1	20 December 2018
				US	2018366496	A1	20 December 2018
CN	1691348	A	02 November 2005	KR	100699988	B1	26 March 2007
				EP	1577963	A2	21 September 2005
				US	2005206304	A1	22 September 2005
				EP	1577963	A3	10 May 2006
				JP	2005268740	A	29 September 2005
				KR	20050093527	A	23 September 2005
				US	7557501	B2	07 July 2009
				CN	100463207	C	18 February 2009
US	2018138448	A1	17 May 2018	US	10014490	B2	03 July 2018
				US	2017229674	A1	10 August 2017
				US	9929374	B2	27 March 2018
				CN	106784377	B	29 June 2018
				CN	106784377	A	31 May 2017
				CN	108400138	A	14 August 2018
				US	2019140202	A1	09 May 2019
				US	2018175311	A1	17 May 2018

国际检索报告

国际申请号

PCT/CN2019/070729

A. 主题的分类 H01L 27/12(2006.01)i; H01L 27/32(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																	
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) WPI, EPDOC, CNPAT, CNKI, IEEE: 阵列基板, 显示面板, 弯折, 柔性, 挠性, 折叠, 像素, 凹槽, 填充, 钝化, array substrate, display panel, flexing, flexible, pixel, trench, groove, passivation																	
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>CN 108288637 A (武汉华星光电半导体显示技术有限公司) 2018年 7月 17日 (2018 - 07 - 17) 说明书第33-49段, 附图1-4</td> <td>1-10</td> </tr> <tr> <td>Y</td> <td>CN 107424957 A (武汉华星光电半导体显示技术有限公司) 2017年 12月 1日 (2017 - 12 - 01) 说明书第32-51段, 附图1-6</td> <td>1-10</td> </tr> <tr> <td>Y</td> <td>CN 1691348 A (三星SDI株式会社) 2005年 11月 2日 (2005 - 11 - 02) 说明书第3页第2行-第5页第7行, 附图2</td> <td>3-5, 8</td> </tr> <tr> <td>A</td> <td>US 2018138448 A1 (SHANGHAI TIANMA AM-OLED CO., LTD. 等) 2018年 5月 17日 (2018 - 05 - 17) 全文</td> <td>1-10</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	Y	CN 108288637 A (武汉华星光电半导体显示技术有限公司) 2018年 7月 17日 (2018 - 07 - 17) 说明书第33-49段, 附图1-4	1-10	Y	CN 107424957 A (武汉华星光电半导体显示技术有限公司) 2017年 12月 1日 (2017 - 12 - 01) 说明书第32-51段, 附图1-6	1-10	Y	CN 1691348 A (三星SDI株式会社) 2005年 11月 2日 (2005 - 11 - 02) 说明书第3页第2行-第5页第7行, 附图2	3-5, 8	A	US 2018138448 A1 (SHANGHAI TIANMA AM-OLED CO., LTD. 等) 2018年 5月 17日 (2018 - 05 - 17) 全文	1-10
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求															
Y	CN 108288637 A (武汉华星光电半导体显示技术有限公司) 2018年 7月 17日 (2018 - 07 - 17) 说明书第33-49段, 附图1-4	1-10															
Y	CN 107424957 A (武汉华星光电半导体显示技术有限公司) 2017年 12月 1日 (2017 - 12 - 01) 说明书第32-51段, 附图1-6	1-10															
Y	CN 1691348 A (三星SDI株式会社) 2005年 11月 2日 (2005 - 11 - 02) 说明书第3页第2行-第5页第7行, 附图2	3-5, 8															
A	US 2018138448 A1 (SHANGHAI TIANMA AM-OLED CO., LTD. 等) 2018年 5月 17日 (2018 - 05 - 17) 全文	1-10															
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																	
<table border="0"> <tr> <td style="vertical-align: top;"> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td style="vertical-align: top;"> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件													
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																
国际检索实际完成的日期 2019年 8月 16日		国际检索报告邮寄日期 2019年 9月 6日															
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 李勇 电话号码 (86-10) 53961453															

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/070729

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	108288637	A	2018年 7月 17日	无			
CN	107424957	A	2017年 12月 1日	WO	2018227750	A1	2018年 12月 20日
				US	2018366496	A1	2018年 12月 20日
CN	1691348	A	2005年 11月 2日	KR	100699988	B1	2007年 3月 26日
				EP	1577963	A2	2005年 9月 21日
				US	2005206304	A1	2005年 9月 22日
				EP	1577963	A3	2006年 5月 10日
				JP	2005268740	A	2005年 9月 29日
				KR	20050093527	A	2005年 9月 23日
				US	7557501	B2	2009年 7月 7日
				CN	100463207	C	2009年 2月 18日
US	2018138448	A1	2018年 5月 17日	US	10014490	B2	2018年 7月 3日
				US	2017229674	A1	2017年 8月 10日
				US	9929374	B2	2018年 3月 27日
				CN	106784377	B	2018年 6月 29日
				CN	106784377	A	2017年 5月 31日
				CN	108400138	A	2018年 8月 14日
				US	2019140202	A1	2019年 5月 9日
				US	2018175311	A1	2018年 5月 17日