

SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国(除另有指明，要求每一种可提供的地区
保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

- 包括国际检索报告(条约第21条(3))。

防止ESD器件漏电的测试电路及显示面板

技术领域

[0001] 本申请涉及显示技术领域，具体涉及一种防止ESD器件漏电的测试电路及显示面板。

背景技术

[0002] ESD（Electro-Static discharge，静电放电），是指具有不同静电电位的物体互相靠近或直接接触引起的电荷转移。现有的显示面板在进行点灯测试时，信号需先通过ESD器件后再进入显示面板，从而可以避免对显示面板进行点灯测试时造成ESD损坏。

[0003] 然而，当显示面板没有进行点灯测试，正常使用时，ESD器件仍接入至显示面板，且由ESD器件尺寸较大，导致显示面板存在一定漏电，造成功耗过大。

发明概述

技术问题

[0004] 本申请实施例的目的在于提供一种防止ESD器件漏电的测试电路及显示面板，能够解决现有的显示面板因漏电造成功耗过大的技术问题。

问题的解决方案

技术解决方案

[0005] 本申请实施例提供一种防止ESD器件漏电的测试电路，用于对显示面板进行点灯测试，其包括：

[0006] 多个ESD器件，每个所述ESD器件均具有第一输入端、第二输入端以及第三输入端；

[0007] 信号输入端，所述信号输入端包括第一信号输入端、第二信号输入端以及多个第三信号输入端，所述第一信号输入端与每个所述ESD器件的所述第一输入端以及所述显示面板电性连接，所述第二信号输入端与每个所述ESD器件的所述第二输入端以及所述显示面板电性连接，所述第三信号输入端与所述ESD器件一一对应，且所述第三输入端与相应的所述ESD器件的所述第三输入端以及所述显示面

板电性连接；以及

- [0008] 开关模块，所述开关模块接入控制信号，并电性连接于所述信号输入端与所述显示面板，当所述显示面板没有进行点灯测试时，所述开关模块用于在所述控制信号的控制下控制所述ESD器件不再接入所述显示面板内；
- [0009] 每个所述ESD器件均包括第一晶体管和第二晶体管；
- [0010] 所述第一晶体管的栅极和源极均与所述第一信号输入端电性连接；所述第二晶体管的栅极和源极均与所述第二信号输入端电性连接；所述第一晶体管的漏极以及所述第二晶体管的漏极电性连接，且与相应的所述第三信号输入端电性连接；
- [0011] 所述显示面板上设置有第一信号接入点、第二信号接入点以及多个第三信号接入点；
- [0012] 其中，所述第一信号接入点与所述第一信号输入端连接，所述第二信号接入点与所述第二信号输入端连接，所述第三信号接入点与所述第三信号输入端一一对应连接。
- [0013] 在本申请所述的防止ESD器件漏电的测试电路中，所述开关模块包括第一开关单元、第二开关单元以及多个第三开关单元；
- [0014] 其中，所述第一开关单元设置在所述第一信号输入端与所述第一信号接入点之间；所述第二开关单元设置在所述第二信号输入端与所述第二信号接入点之间；所述第三开关单元、所述第三信号输入端以及所述第三信号接入点一一对应，且所述第三开关单元设置在相应所述第三输入端与相应所述第三信号接入点之间。
- [0015] 在本申请所述的防止ESD器件漏电的测试电路中，所述第一开关单元包括第三晶体管，所述第三晶体管的栅极与所述控制信号电性连接，所述第三晶体管的源极与所述第一信号输入端电性连接，所述第三晶体管的漏极与所述第一信号接入点电性连接；
- [0016] 所述第二开关单元包括第四晶体管，所述第四晶体管的栅极与所述控制信号电性连接，所述第四晶体管的源极与所述第二信号输入端电性连接，所述第四晶体管的漏极与所述第二信号接入点电性连接；

- [0017] 每个所述第三开关单元均包括第五晶体管，所述第五晶体管的栅极与所述控制信号电性连接，所述第五晶体管的源极与相应所述第三信号输入端电性连接，所述第五晶体管的漏极与相应所述第三信号接入点电性连接。
- [0018] 在本申请所述的防止ESD器件漏电的测试电路中，所述第一信号输入端以及每个所述ESD器件的所述第一输入端串联设置；所述第二信号输入端以及每个所述ESD器件的所述第二输入端串联设置。
- [0019] 在本申请所述的防止ESD器件漏电的测试电路中，所述开关模块包括第六晶体管；
- [0020] 所述第一信号接入点以及与所述第一信号接入点相邻的所述ESD器件的所述第一输入端之间设置有一个第六晶体管，相邻所述ESD器件的所述第一输入端之间设置有一个第六晶体管；
- [0021] 所述第二信号接入点以及与所述第二信号接入点相邻的所述ESD器件的所述第二输入端之间设置有一个第六晶体管，相邻所述ESD器件的所述第二输入端之间设置有一个第六晶体管。
- [0022] 在本申请所述的防止ESD器件漏电的测试电路中，所述第一信号输入端接入的信号为高电平信号，所述第二信号输入端接入的信号为低电平信号。
- [0023] 在本申请所述的防止ESD器件漏电的测试电路中，所述晶体管均为N型晶体管或P型晶体管。
- [0024] 本申请实施例还提供一种防止ESD器件漏电的测试电路，用于对显示面板进行点灯测试，其特征在于，包括：
- [0025] 多个ESD器件，每个所述ESD器件均具有第一输入端、第二输入端以及第三输入端；
- [0026] 信号输入端，所述信号输入端包括第一信号输入端、第二信号输入端以及多个第三信号输入端，所述第一信号输入端与每个所述ESD器件的所述第一输入端以及所述显示面板电性连接，所述第二信号输入端与每个所述ESD器件的所述第二输入端以及所述显示面板电性连接，所述第三信号输入端与所述ESD器件一一对应，且所述第三输入端与相应的所述ESD器件的所述第三输入端以及所述显示面板电性连接；以及

- [0027] 开关模块，所述开关模块接入控制信号，并电性连接于所述信号输入端与所述显示面板，当所述显示面板没有进行点灯测试时，所述开关模块用于在所述控制信号的控制下控制所述ESD器件不再接入所述显示面板内。
- [0028] 在本申请所述的防止ESD器件漏电的测试电路中，每个所述ESD器件均包括第一晶体管和第二晶体管；
- [0029] 所述第一晶体管的栅极和源极均与所述第一信号输入端电性连接；所述第二晶体管的栅极和源极均与所述第二信号输入端电性连接；所述第一晶体管的漏极以及所述第二晶体管的漏极电性连接，且与相应的所述第三信号输入端电性连接。
- [0030] 在本申请所述的防止ESD器件漏电的测试电路中，所述显示面板上设置有第一信号接入点、第二信号接入点以及多个第三信号接入点；
- [0031] 其中，所述第一信号接入点与所述第一信号输入端连接，所述第二信号接入点与所述第二信号输入端连接，所述第三信号接入点与所述第三信号输入端一一对应连接。
- [0032] 在本申请所述的防止ESD器件漏电的测试电路中，所述开关模块包括第一开关单元、第二开关单元以及多个第三开关单元；
- [0033] 其中，所述第一开关单元设置在所述第一信号输入端与所述第一信号接入点之间；所述第二开关单元设置在所述第二信号输入端与所述第二信号接入点之间；所述第三开关单元、所述第三信号输入端以及所述第三信号接入点一一对应，且所述第三开关单元设置在相应所述第三输入端与相应所述第三信号接入点之间。
- [0034] 在本申请所述的防止ESD器件漏电的测试电路中，所述第一开关单元包括第三晶体管，所述第三晶体管的栅极与所述控制信号电性连接，所述第三晶体管的源极与所述第一信号输入端电性连接，所述第三晶体管的漏极与所述第一信号接入点电性连接；
- [0035] 所述第二开关单元包括第四晶体管，所述第四晶体管的栅极与所述控制信号电性连接，所述第四晶体管的源极与所述第二信号输入端电性连接，所述第四晶体管的漏极与所述第二信号接入点电性连接；

- [0036] 每个所述第三开关单元均包括第五晶体管，所述第五晶体管的栅极与所述控制信号电性连接，所述第五晶体管的源极与相应所述第三信号输入端电性连接，所述第五晶体管的漏极与相应所述第三信号接入点电性连接。
- [0037] 在本申请所述的防止ESD器件漏电的测试电路中，所述第一信号输入端以及每个所述ESD器件的所述第一输入端串联设置；所述第二信号输入端以及每个所述ESD器件的所述第二输入端串联设置。
- [0038] 在本申请所述的防止ESD器件漏电的测试电路中，所述开关模块包括第六晶体管；
- [0039] 所述第一信号接入点以及与所述第一信号接入点相邻的所述ESD器件的所述第一输入端之间设置有一个第六晶体管，相邻所述ESD器件的所述第一输入端之间设置有一个第六晶体管；
- [0040] 所述第二信号接入点以及与所述第二信号接入点相邻的所述ESD器件的所述第二输入端之间设置有一个第六晶体管，相邻所述ESD器件的所述第二输入端之间设置有一个第六晶体管。
- [0041] 在本申请所述的防止ESD器件漏电的测试电路中，所述第一信号输入端接入的信号为高电平信号，所述第二信号输入端接入的信号为低电平信号。
- [0042] 在本申请所述的防止ESD器件漏电的测试电路中，所述晶体管均为N型晶体管或P型晶体管。
- [0043] 本申请实施例还提供一种显示面板，其包括防止ESD器件漏电的测试电路，所述防止ESD器件漏电的测试电路，用于对显示面板进行点灯测试，其包括：
- [0044] 多个ESD器件，每个所述ESD器件均具有第一输入端、第二输入端以及第三输入端；
- [0045] 信号输入端，所述信号输入端包括第一信号输入端、第二信号输入端以及多个第三信号输入端，所述第一信号输入端与每个所述ESD器件的所述第一输入端以及所述显示面板电性连接，所述第二信号输入端与每个所述ESD器件的所述第二输入端以及所述显示面板电性连接，所述第三信号输入端与所述ESD器件一一对应，且所述第三输入端与相应的所述ESD器件的所述第三输入端以及所述显示面板电性连接；以及

[0046] 开关模块，所述开关模块接入控制信号，并电性连接于所述信号输入端与所述显示面板，当所述显示面板没有进行点灯测试时，所述开关模块用于在所述控制信号的控制下控制所述ESD器件不再接入所述显示面板内。

[0047] 在本申请所述的显示面板中，每个所述ESD器件均包括第一晶体管和第二晶体管；

[0048] 所述第一晶体管的栅极和源极均与所述第一信号输入端电性连接；所述第二晶体管的栅极和源极均与所述第二信号输入端电性连接；所述第一晶体管的漏极以及所述第二晶体管的漏极电性连接，且与相应的所述第三信号输入端电性连接。

发明的有益效果

有益效果

[0049] 本申请实施例提供的防止ESD器件漏电的测试电路及显示面板，通过设置一开关模块控制ESD器件接入显示面板内，从而可以防止显示面板漏电，进而减小功耗。

对附图的简要说明

附图说明

[0050] 为了更清楚地说明本申请实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0051] 图1为本申请实施例的防止ESD器件漏电的测试电路的第一结构示意图；

[0052] 图2为本申请实施例的防止ESD器件漏电的测试电路的第一电路示意图；

[0053] 图3为本申请实施例的防止ESD器件漏电的测试电路的第二结构示意图；

[0054] 图4为本申请实施例的防止ESD器件漏电的测试电路的第二电路示意图。

发明实施例

本发明的实施方式

[0055] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、

完整地描述。显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

[0056] 本申请所有实施例中采用的晶体管可以为薄膜晶体管或场效应管或其他特性相同的器件，由于这里采用的晶体管的源极、漏极是对称的，所以其源极、漏极是可以互换的。在本申请实施例中，为区分晶体管除栅极之外的两极，将其中一极称为源极，另一极称为漏极。按附图中的形态规定开关晶体管的中间端为栅极、信号输入端为源极、输出端为漏极。此外本申请实施例所采用的晶体管可以包括P型晶体管和/或N型晶体管两种，其中，P型晶体管在栅极为低电平时导通，在栅极为高电平时截止，N型晶体管为在栅极为高电平时导通，在栅极为低电平时截止。

[0057] 请参阅图1，图1为本申请实施例的防止ESD器件漏电的测试电路的第一结构示意图。如图1所示，本申请实施例提供的防止ESD器件漏电的测试电路，用于对显示面板10进行点灯测试，包括：多个ESD器件20、信号输入端30以及开关模块40。

[0058] 其中，每个ESD器件20均具有第一输入端A、第二输入端B以及第三输入端C。信号输入端30包括第一信号输入端H、第二信号输入端L以及多个第三信号输入端Pad1、Pad2和Pad3。第一信号输入端H与每个ESD器件20的第一输入端A以及显示面板10电性连接。第二信号输入端L与每个ESD器件20的第二输入端B以及显示面板10电性连接。第三信号输入端Pad1、Pad2和Pad3与ESD器件30一一对应，且第三输入端Pad1、Pad2和Pad3与相应的ESD器件30的第三输入端C以及显示面板10电性连接。开关模块40接入控制信号G，并电性连接于信号输入端30与显示面板10。

[0059] 在本申请实施例中，当显示面板10进行点灯测试时，开关模块40在控制信号G的控制下控制ESD器件20接入显示面板10内；当显示面板10没有进行点灯测试时，开关模块40在控制信号G的控制下控制ESD器件20不再接入显示面板10内。

[0060] 在一些实施例中，显示面板10上设置有第一信号接入点H1、第二信号接入点L1以及多个第三信号接入点CT1、CT2和CT3。第一信号接入点H1与第一信号输

入端H连接，第二信号接入点L1与第二信号输入端L连接，第三信号输入点CT1、CT2和CT3与第三信号输入端Pad1、Pad2和Pad3一一对应连接。

[0061] 开关模块40包括第一开关单元401、第二开关单元402以及多个第三开关单元403。第一开关单元401设置在第一信号输入端H与第一信号接入点H1之间。第二开关单元402设置在第二信号输入端L与第二信号接入点L1之间。第三开关单元403、第三信号输入端Pad1、Pad2和Pad3以及第三信号接入点CT1、CT2和CT3一一对应，且第三开关单元403设置在相应第三输入端Pad1、Pad2和Pad3与相应第三信号接入点CT1、CT2和CT3之间。

[0062] 进一步的，请结合图1、图2，图2为本申请实施例的防止ESD器件漏电的测试电路的第一电路示意图。如图1、图2所示，第一开关单元401包括第三晶体管T3，第三晶体管T3的栅极与控制信号G电性连接，第三晶体管T3的源极与第一信号输入端H电性连接，第三晶体管T3的漏极与第一信号接入点H1电性连接。

[0063] 第二开关单元402包括第四晶体管T4，第四晶体管T4的栅极与控制信号G电性连接，第四晶体管T4的源极与第二信号输入端L电性连接，第四晶体管T4的漏极与第二信号接入点L1电性连接。

[0064] 每个第三开关单元403均包括第五晶体管T5，第五晶体管T5的栅极与控制信号G电性连接，第五晶体管T5的源极与相应第三信号输入端Pad1、Pad2和Pad3电性连接，第五晶体管T5的漏极与相应第三信号接入点CT1、CT2和CT3电性连接。

[0065] 每个ESD器件20均包括第一晶体管T1和第二晶体管T2。第一晶体管T1的栅极和源极均与第一信号输入端H电性连接；第二晶体管T2的栅极和源极均与第二信号输入端L电性连接；第一晶体管T1的漏极以及第二晶体管T2的漏极电性连接，且与相应的第三信号输入端Pad1、Pad2和Pad3电性连接。

[0066] 其中，第一信号输入端H接入的信号为高电平信号，第二信号输入端接L入的信号为低电平信号，第三信号输入端Pad1、Pad2和Pad3输入的信号为显示面板需要的其他测试信号。

[0067] 下面将以该防止ESD器件漏电的测试电路中的晶体管均为N型晶体管为例，对图2所示的防止ESD器件漏电的测试电路的工作原理进行详细说明。

[0068] 当显示面板进行点灯测试时，控制信号G为高电平，从而第一晶体管T1、第二

晶体管T2以及第三晶体管T3均打开，第一信号输入端H输入的信号经每个ESD器件20的第一输入端A输出至显示面板10上的第一信号接入点H1，第二信号输入端L输入的信号经每个ESD器件20的第二输入端B输出至显示面板10上的第二信号接入点L1，每个第三信号输入端Pad1、Pad2和Pad3输入的信号经相应ESD器件20的第三输入端C输出至显示面板10上的相应第三信号接入点CT1、CT2和CT3。从而当显示面板10进行点灯测试时，可以将ESD器件20接入显示面板10内，进而防止显示面板10静电损坏。

[0069] 当显示面板10没有进行点灯测试时，控制信号G为低电平，从而第一晶体管T1、第二晶体管T2、第三晶体管T3均关闭，从而将ESD器件20与显示面板10上的第一信号接入点H1、第二信号接入点L1以及第三信号接入点CT1、CT2和CT3阻隔开。也即，此时，ESD器件20不再接入显示面板10内，从而可以防止显示面板10漏电，进而减小功耗。

[0070] 请参阅图3，图4，图3为本申请实施例的防止ESD器件漏电的测试电路的第二结构示意图。图4为本申请实施例的防止ESD器件漏电的测试电路的第二电路示意图。图3所示的防止ESD器件漏电的测试电路200与图1所示的防止ESD器件漏电的测试电路100的区别在于：图1所示的防止ESD器件漏电的测试电路100是将整个ESD器件20阻隔在显示面板10外，而图3所示的防止ESD器件漏电的测试电路200是将ESD器件20的第一输入端A和第二输入端B阻隔在显示面板10外，且相邻ESD器件20的第一输入端A之间相互阻隔开，相邻ESD器件20的第二输入端B之间相互阻隔开。

[0071] 结合图3、图4所示，第一信号输入端H以及每个ESD器件20的第一输入端A串联设置；第二信号输入端L以及每个ESD器件20的第二输入端B串联设置。

[0072] 其中，开关模块40包括第六晶体管T6；第一信号接入点H1以及与第一信号接入点H1相邻的ESD器件20的第一输入端A之间设置有一个第六晶体管T6，相邻ESD器件20的第一输入端A之间设置有一个第六晶体管T6。第二信号接入点L1以及与第二信号接入点L1相邻的ESD器件20的第二输入端B之间设置有一个第六晶体管T6，相邻ESD器件20的第二输入端B之间设置有一个第六晶体管T6。

[0073] 下面将以该防止ESD器件漏电的测试电路中的晶体管均为N型晶体管为例，对

图3所示的防止ESD器件漏电的测试电路的工作原理进行详细说明。

- [0074] 当显示面板进行点灯测试时，控制信号G为高电平，从而第六晶体管T6均打开，第一信号输入端H输入的信号经每个ESD器件20的第一输入端A输出至显示面板10上的第一信号接入点H1，第二信号输入端L输入的信号经每个ESD器件20的第二输入端B输出至显示面板10上的第二信号接入点L1，每个第三信号输入端Pad1、Pad2和Pad3输入的信号经相应ESD器件20的第三输入端C输出至显示面板10上的相应第三信号接入点CT1、CT2和CT3。从而当显示面板10进行点灯测试时，可以将ESD器件20接入显示面板10内，进而防止显示面板10静电损坏。
- [0075] 当显示面板10没有进行点灯测试时，控制信号G为低电平，从而第六晶体管T6均关闭，从而将ESD器件20的第一输入端A和第二输入端B阻隔在显示面板10外，且相邻ESD器件20的第一输入端A之间相互阻隔开，相邻ESD器件20的第二输入端B之间相互阻隔开，从而可以防止显示面板10漏电，进而减小功耗。
- [0076] 本申请实施例还提供一种显示面板，其包括以上的防止ESD器件漏电的测试电路。具体可参照以上描述，在此不做赘述。
- [0077] 以上仅为本发明的实施例，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本发明的专利保护范围内。

权利要求书

- [权利要求 1] 一种防止ESD器件漏电的测试电路，用于对显示面板进行点灯测试，其包括：
- 多个ESD器件，每个所述ESD器件均具有第一输入端、第二输入端以及第三输入端；
- 信号输入端，所述信号输入端包括第一信号输入端、第二信号输入端以及多个第三信号输入端，所述第一信号输入端与每个所述ESD器件的所述第一输入端以及所述显示面板电性连接，所述第二信号输入端与每个所述ESD器件的所述第二输入端以及所述显示面板电性连接，所述第三信号输入端与所述ESD器件一一对应，且所述第三输入端与相应的所述ESD器件的所述第三输入端以及所述显示面板电性连接；
- 以及
- 开关模块，所述开关模块接入控制信号，并电性连接于所述信号输入端与所述显示面板，当所述显示面板没有进行点灯测试时，所述开关模块用于在所述控制信号的控制下控制所述ESD器件不再接入所述显示面板内；
- 每个所述ESD器件均包括第一晶体管和第二晶体管；
- 所述第一晶体管的栅极和源极均与所述第一信号输入端电性连接；所述第二晶体管的栅极和源极均与所述第二信号输入端电性连接；所述第一晶体管的漏极以及所述第二晶体管的漏极电性连接，且与相应的所述第三信号输入端电性连接；
- 所述显示面板上设置有第一信号接入点、第二信号接入点以及多个第三信号接入点；
- 其中，所述第一信号接入点与所述第一信号输入端连接，所述第二信号接入点与所述第二信号水端连接，所述第三信号输入点与所述第三信号输入端一一对应连接。
- [权利要求 2] 根据权利要求1所述防止ESD器件漏电的测试电路，其中，所述开关模块包括第一开关单元、第二开关单元以及多个第三开关单元；

其中，所述第一开关单元设置在所述第一信号输入端与所述第一信号接入点之间；所述第二开关单元设置在所述第二信号输入端与所述第二信号接入点之间；所述第三开关单元、所述第三信号输入端以及所述第三信号接入点一一对应，且所述第三开关单元设置在相应所述第三输入端与相应所述第三信号接入点之间。

[权利要求 3] 根据权利要求2所述的防止ESD器件漏电的测试电路，其中，所述第一开关单元包括第三晶体管，所述第三晶体管的栅极与所述控制信号电性连接，所述第三晶体管的源极与所述第一信号输入端电性连接，所述第三晶体管的漏极与所述第一信号接入点电性连接；
所述第二开关单元包括第四晶体管，所述第四晶体管的栅极与所述控制信号电性连接，所述第四晶体管的源极与所述第二信号输入端电性连接，所述第四晶体管的漏极与所述第二信号接入点电性连接；
每个所述第三开关单元均包括第五晶体管，所述第五晶体管的栅极与所述控制信号电性连接，所述第五晶体管的源极与相应所述第三信号输入端电性连接，所述第五晶体管的漏极与相应所述第三信号接入点电性连接。

[权利要求 4] 根据权利要求1所述的防止ESD器件漏电的测试电路，其中，所述第一信号输入端以及每个所述ESD器件的所述第一输入端串联设置；所述第二信号输入端以及每个所述ESD器件的所述第二输入端串联设置。

[权利要求 5] 根据权利要求4所述的防止ESD器件漏电的测试电路，其中，所述开关模块包括第六晶体管；
所述第一信号接入点以及与所述第一信号接入点相邻的所述ESD器件的所述第一输入端之间设置有一个第六晶体管，相邻所述ESD器件的所述第一输入端之间设置有一个第六晶体管；
所述第二信号接入点以及与所述第二信号接入点相邻的所述ESD器件的所述第二输入端之间设置有一个第六晶体管，相邻所述ESD器件的所述第二输入端之间设置有一个第六晶体管。

- [权利要求 6] 根据权利要求1所述的防止ESD器件漏电的测试电路，其中，所述第一信号输入端接入的信号为高电平信号，所述第二信号输入端接入的信号为低电平信号。
- [权利要求 7] 根据权利要求1所述的防止ESD器件漏电的测试电路，其中，所述晶体管均为N型晶体管或P型晶体管。
- [权利要求 8] 一种防止ESD器件漏电的测试电路，用于对显示面板进行点灯测试，其包括：
多个ESD器件，每个所述ESD器件均具有第一输入端、第二输入端以及第三输入端；
信号输入端，所述信号输入端包括第一信号输入端、第二信号输入端以及多个第三信号输入端，所述第一信号输入端与每个所述ESD器件的所述第一输入端以及所述显示面板电性连接，所述第二信号输入端与每个所述ESD器件的所述第二输入端以及所述显示面板电性连接，所述第三信号输入端与所述ESD器件一一对应，且所述第三输入端与相应的所述ESD器件的所述第三输入端以及所述显示面板电性连接；
以及
开关模块，所述开关模块接入控制信号，并电性连接于所述信号输入端与所述显示面板，当所述显示面板没有进行点灯测试时，所述开关模块用于在所述控制信号的控制下控制所述ESD器件不再接入所述显示面板内。
- [权利要求 9] 根据权利要求8所述的防止ESD器件漏电的测试电路，其中，每个所述ESD器件均包括第一晶体管和第二晶体管；
所述第一晶体管的栅极和源极均与所述第一信号输入端电性连接；所述第二晶体管的栅极和源极均与所述第二信号输入端电性连接；所述第一晶体管的漏极以及所述第二晶体管的漏极电性连接，且与相应的所述第三信号输入端电性连接。
- [权利要求 10] 根据权利要求8所述的防止ESD器件漏电的测试电路，其中，所述显示面板上设置有第一信号接入点、第二信号接入点以及多个第三信号

接入点；

其中，所述第一信号接入点与所述第一信号输入端连接，所述第二信号接入点与所述第二信号输入端连接，所述第三信号输入点与所述第三信号输入端一一对应连接。

[权利要求 11] 根据权利要求10所述的防止ESD器件漏电的测试电路，其中，所述开关模块包括第一开关单元、第二开关单元以及多个第三开关单元；其中，所述第一开关单元设置在所述第一信号输入端与所述第一信号接入点之间；所述第二开关单元设置在所述第二信号输入端与所述第二信号接入点之间；所述第三开关单元、所述第三信号输入端以及所述第三信号接入点一一对应，且所述第三开关单元设置在相应所述第三输入端与相应所述第三信号接入点之间。

[权利要求 12] 根据权利要求11所述的防止ESD器件漏电的测试电路，其中，所述第一开关单元包括第三晶体管，所述第三晶体管的栅极与所述控制信号电性连接，所述第三晶体管的源极与所述第一信号输入端电性连接，所述第三晶体管的漏极与所述第一信号接入点电性连接；所述第二开关单元包括第四晶体管，所述第四晶体管的栅极与所述控制信号电性连接，所述第四晶体管的源极与所述第二信号输入端电性连接，所述第四晶体管的漏极与所述第二信号接入点电性连接；每个所述第三开关单元均包括第五晶体管，所述第五晶体管的栅极与所述控制信号电性连接，所述第五晶体管的源极与相应所述第三信号输入端电性连接，所述第五晶体管的漏极与相应所述第三信号接入点电性连接。

[权利要求 13] 根据权利要求10所述的防止ESD器件漏电的测试电路，其中，所述第一信号输入端以及每个所述ESD器件的所述第一输入端串联设置；所述第二信号输入端以及每个所述ESD器件的所述第二输入端串联设置。

[权利要求 14] 根据权利要求13所述的防止ESD器件漏电的测试电路，其中，所述开关模块包括第六晶体管；

所述第一信号接入点以及与所述第一信号接入点相邻的所述ESD器件的所述第一输入端之间设置有一个第六晶体管，相邻所述ESD器件的所述第一输入端之间设置有一个第六晶体管；

所述第二信号接入点以及与所述第二信号接入点相邻的所述ESD器件的所述第二输入端之间设置有一个第六晶体管，相邻所述ESD器件的所述第二输入端之间设置有一个第六晶体管。

[权利要求 15] 根据权利要求8所述的防止ESD器件漏电的测试电路，其中，所述第一信号输入端接入的信号为高电平信号，所述第二信号输入端接入的信号为低电平信号。

[权利要求 16] 根据权利要求9所述的防止ESD器件漏电的测试电路，其中，所述晶体管均为N型晶体管或P型晶体管。

[权利要求 17] 根据权利要求12所述的防止ESD器件漏电的测试电路，其中，所述晶体管均为N型晶体管或P型晶体管。

[权利要求 18] 根据权利要求14所述的防止ESD器件漏电的测试电路，其中，所述晶体管均为N型晶体管或P型晶体管。

[权利要求 19] 一种显示面板，其包括防止ESD器件漏电的测试电路，所述防止ESD器件漏电的测试电路，用于对显示面板进行点灯测试，其包括：
多个ESD器件，每个所述ESD器件均具有第一输入端、第二输入端以及第三输入端；

信号输入端，所述信号输入端包括第一信号输入端、第二信号输入端以及多个第三信号输入端，所述第一信号输入端与每个所述ESD器件的所述第一输入端以及所述显示面板电性连接，所述第二信号输入端与每个所述ESD器件的所述第二输入端以及所述显示面板电性连接，所述第三信号输入端与所述ESD器件一一对应，且所述第三输入端与相应的所述ESD器件的所述第三输入端以及所述显示面板电性连接；
以及

开关模块，所述开关模块接入控制信号，并电性连接于所述信号输入端与所述显示面板，当所述显示面板没有进行点灯测试时，所述开关

模块用于在所述控制信号的控制下控制所述ESD器件不再接入所述显示面板内。

- [权利要求 20] 根据权利要求19所述的显示面板，其中，每个所述ESD器件均包括第一晶体管和第二晶体管；
- 所述第一晶体管的栅极和源极均与所述第一信号输入端电性连接；所述第二晶体管的栅极和源极均与所述第二信号输入端电性连接；所述第一晶体管的漏极以及所述第二晶体管的漏极电性连接，且与相应的所述第三信号输入端电性连接。

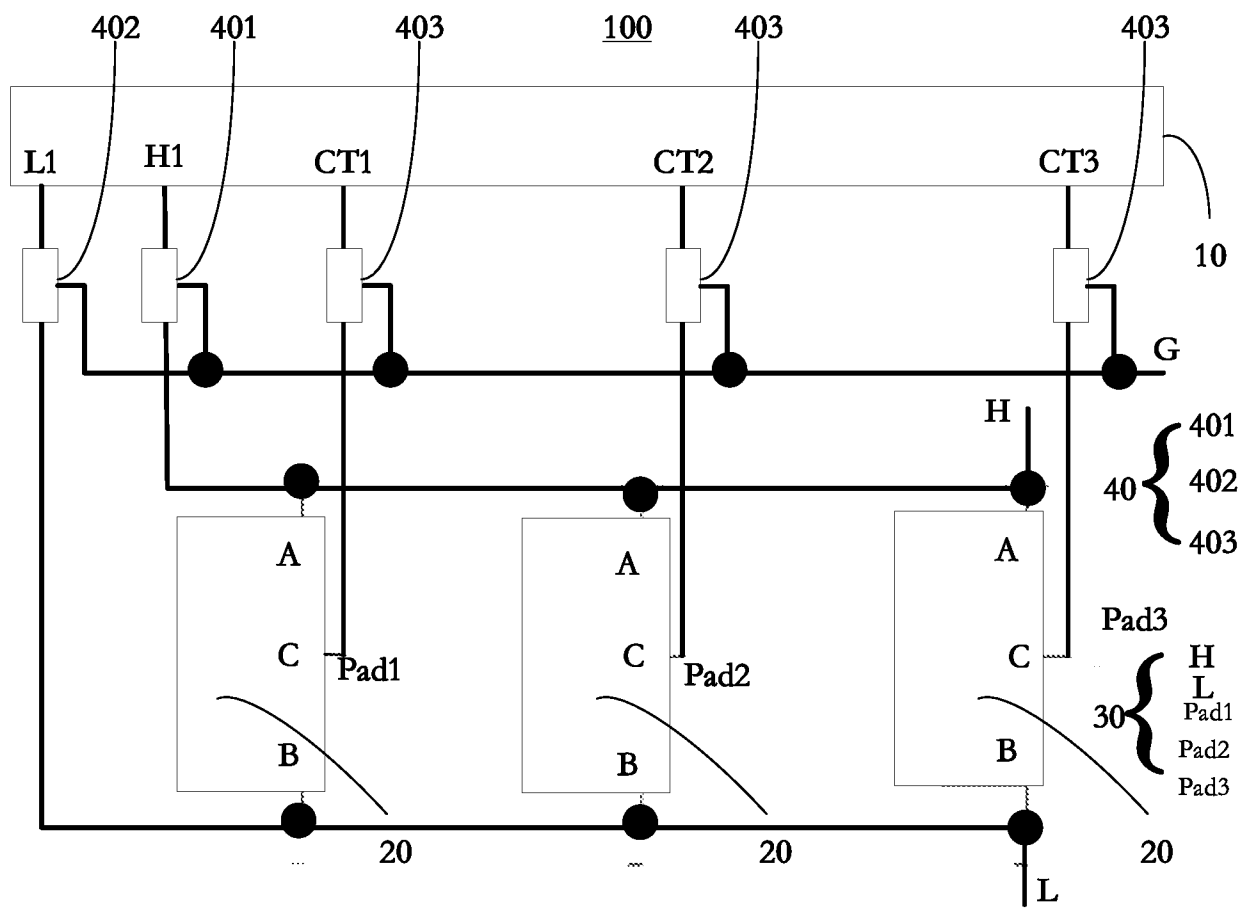


图 1

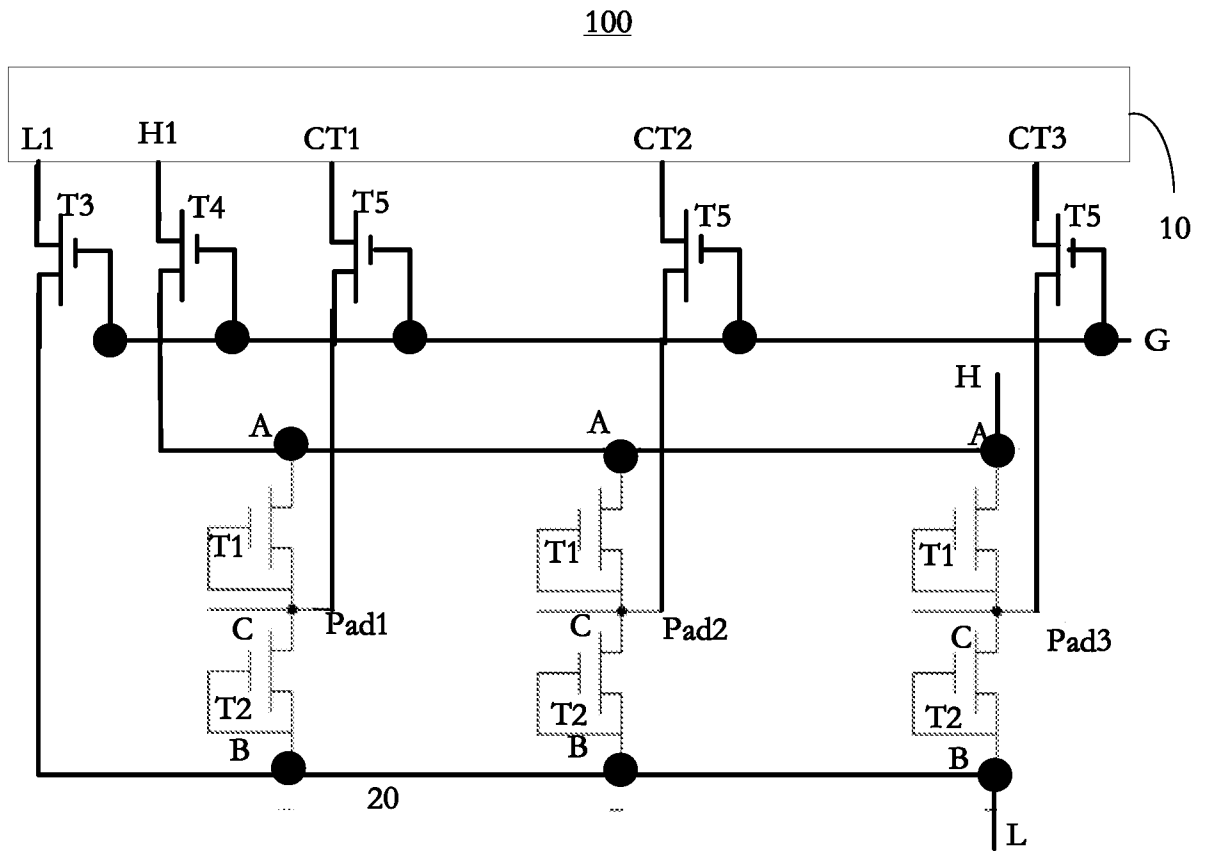


图 2

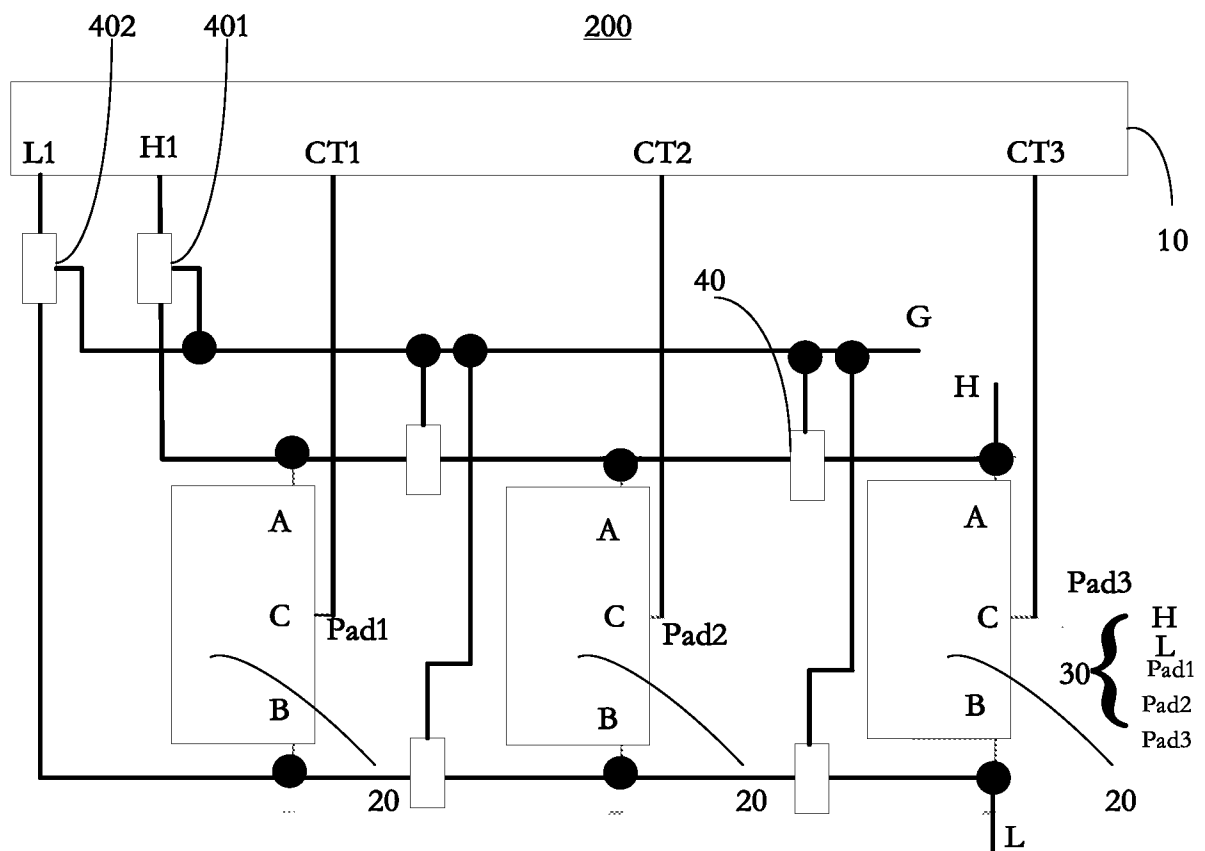


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/082180

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3,G02F1

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; CNKI; VEN: 静电释放, 静电排放, 漏电, 漏电流, 显示, 测试, 开关, 晶体管, 关断, 打开, ESD, electro w static, discharge, leakage, test+, switch+, transistor

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 109461396 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 12 March 2019 (2019-03-12) description, paragraphs [0032]-[0052], and figures 1-4	1-20
A	CN 206163101 U (SHANGHAI TIANMA MICROELECTRONICS CO., LTD. et al.) 10 May 2017 (2017-05-10) description, paragraphs [0049]-[0086], and figures 1-5	1-20
A	CN 105070239 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 18 November 2015 (2015-11-18) entire document	1-20
A	CN 103294251 A (SHANGHAI TIANMA MICROELECTRONICS CO., LTD.) 11 September 2013 (2013-09-11) entire document	1-20
A	US 7342579 B2 (CHUNGHWA PICTURE TUBES, LTD.) 11 March 2008 (2008-03-11) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

28 August 2019

Date of mailing of the international search report

06 September 2019

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/082180

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	109461396	A	12 March 2019	None			
CN	206163101	U	10 May 2017	None			
CN	105070239	A	18 November 2015	CN	105070239	B	16 October 2018
CN	103294251	A	11 September 2013	EP	2902885	A4	25 May 2016
				EP	2902885	A1	05 August 2015
				CN	103294251	B	18 May 2016
				EP	2902885	B1	24 October 2018
				WO	2014048009	A1	03 April 2014
US	7342579	B2	11 March 2008	US	2006077162	A1	13 April 2006

国际检索报告

国际申请号

PCT/CN2019/082180

A. 主题的分类

G09G 3/00 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G3, G02F1

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS;CNTXT;CNKI;VEN:静电释放, 静电排放, 漏电, 漏电流, 显示, 测试, 开关, 晶体管, 关断, 打开, ESD, electro w static, discharge, leakage, test+, switch+, transistor

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 109461396 A (武汉华星光电技术有限公司) 2019年 3月 12日 (2019 - 03 - 12) 说明书第0032-0052、附图1-4	1-20
A	CN 206163101 U (上海天马微电子有限公司等) 2017年 5月 10日 (2017 - 05 - 10) 说明书第0049-0086段、附图1-5	1-20
A	CN 105070239 A (武汉华星光电技术有限公司) 2015年 11月 18日 (2015 - 11 - 18) 全文	1-20
A	CN 103294251 A (上海天马微电子有限公司) 2013年 9月 11日 (2013 - 09 - 11) 全文	1-20
A	US 7342579 B2 (CHUNGHWA PICTURE TUBES LTD) 2008年 3月 11日 (2008 - 03 - 11) 全文	1-20

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2019年 8月 28日

国际检索报告邮寄日期

2019年 9月 6日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

杨曦

电话号码 86-(010)-62085797

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/082180

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	109461396	A	2019年 3月 12日	无			
CN	206163101	U	2017年 5月 10日	无			
CN	105070239	A	2015年 11月 18日	CN	105070239	B	2018年 10月 16日
CN	103294251	A	2013年 9月 11日	EP	2902885	A4	2016年 5月 25日
				EP	2902885	A1	2015年 8月 5日
				CN	103294251	B	2016年 5月 18日
				EP	2902885	B1	2018年 10月 24日
				WO	2014048009	A1	2014年 4月 3日
US	7342579	B2	2008年 3月 11日	US	2006077162	A1	2006年 4月 13日