



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0055040
(43) 공개일자 2014년05월09일

(51) 국제특허분류(Int. Cl.)
H01L 31/101 (2006.01) H01L 27/14 (2006.01)
(21) 출원번호 10-2012-0121290
(22) 출원일자 2012년10월30일
심사청구일자 2012년10월30일

(71) 출원인
국방과학연구소
대전광역시 유성구 북유성대로488번길 160 (수남동)
(72) 발명자
이지
서울특별시 강동구 동남로71길 41, 16동 604호(명일동, 고덕현대아파트)
박일홍
서울 서대문구 이화여대길 52, (대현동)
(뒀면에 계속)
(74) 대리인
박장원

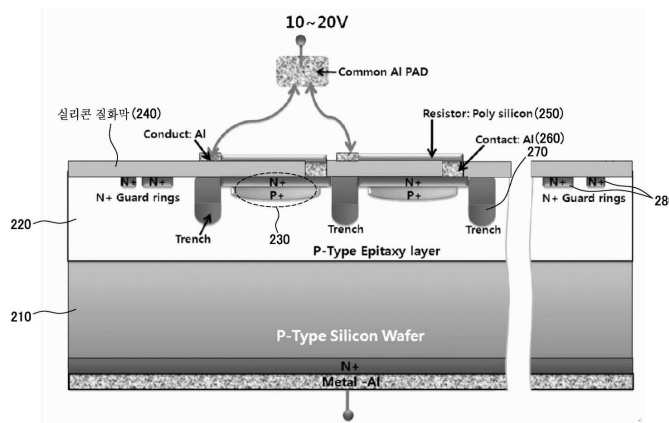
전체 청구항 수 : 총 5 항

(54) 발명의 명칭 광검출 효율이 향상된 실리콘 광증배관 소자

(57) 요약

본 발명은 다수의 마이크로 픽셀로 이루어진 광검출 효율이 향상된 실리콘 광증배관 소자(Silicon Photomultiplier)에 대해 개시한다. 마이크로 픽셀은 p 전도성 타입 또는 n 전도성 타입의 실리콘 기판; 기판 위에 형성되는 기판과 동일한 전도성 타입의 에피택시층; 에피택시층 내에 형성되는 PN 접합층; 및 PN 접합층에서 발생하는 유효 광전류를 증가시키도록 PN 접합층 위에 실리콘 질화막으로 형성되는 절연층을 포함한다.

대표도



(72) 발명자

이혜영

충북 청원군 오송읍 오송가락로 235, 110동 301호
(오송휴먼시아1단지아파트)

전진아

서울 송파구 올림픽로35길 104, 25동 1006호 (신천
동, 장미아파트)

이 발명을 지원한 국가연구개발사업

과제고유번호	UD110112FD
부처명	차세대광센서 연구실
연구사업명	차세대광센서 국방특화 연구실
연구과제명	차세대광센서 연구실
기여율	1/1
주관기관	이화여자대학교 산업협력단
연구기간	2011.10.01 ~ 2013.12.31

특허청구의 범위

청구항 1

다수의 마이크로 픽셀로 이루어진 실리콘 광증배관 소자(Silicon Photomultiplier)에 있어서,

상기 마이크로 픽셀은

p 전도성 타입 또는 n 전도성 타입의 실리콘 기판;

상기 기판 위에 형성되는 상기 기판과 동일한 전도성 타입의 에피택시층;

상기 에피택시층 내에 형성되는 PN 접합층; 및

상기 PN 접합층에서 발생하는 유효 광전류를 증가시키도록 상기 PN 접합층 위에 실리콘 질화막으로 형성되는 절연층을 포함하는

실리콘 광증배관 소자.

청구항 2

제 1 항에 있어서,

상기 절연층은 50~200nm의 두께를 가지며 형성되는 실리콘 광증배관 소자.

청구항 3

제 1 항에 있어서, 상기 PN 접합층은 상기 마이크로 픽셀에 형성되는 전기장이 상기 기판과 수평이 되도록 형성되는 실리콘 광증배관 소자.

청구항 4

제 1 항에 있어서, 상기 PN 접합층은

상기 에피택시층 내에 $10^{17} \sim 10^{18} \text{ cm}^{-3}$ 의 도핑 농도로 형성되는 상기 기판과 동일한 전도성 타입의 제 1 전도성층; 및

상기 제 1 전도성층 위에 $10^{19} \sim 10^{21} \text{ cm}^{-3}$ 의 도핑 농도로 형성되는 상기 기판과 반대인 전도성 타입의 제 2 전도성층을 포함하는 실리콘 광증배관 소자.

청구항 5

다수의 마이크로 픽셀로 이루어진 실리콘 광증배관 소자(Silicon Photomultiplier)에 있어서,

상기 마이크로 픽셀은

$10^{12} \sim 10^{16} \text{ cm}^{-3}$ 의 도핑 농도로 형성되는 p 전도성 타입 또는 n 전도성 타입의 실리콘 기판;

상기 기판의 도핑 농도와 동일한 도핑 농도로 상기 기판 위에 형성되는 상기 기판과 동일한 전도성 타입의 에피택시층;

상기 에피택시층 내에 형성되는 PN 접합층; 및

상기 PN 접합층에서 발생하는 유효 광전류를 증가시키도록 상기 PN 접합층 위에 실리콘 질화막으로 형성되는 절연층을 포함하는

실리콘 광증배관 소자.

명세서

기술분야

[0001] 본 발명은 실리콘 광증배관 소자에 관한 것이고, 보다 상세하게는 광검출 효율이 향상된 실리콘 광증배관 소자에 관한 것이다.

배경기술

[0002] 최근 광센서 분야에서 기존의 광증배관 소자(PMT, Photomultiplier)를 대체하기 위해 고안된 실리콘 광증배관 소자(Silicon Photomultiplier; SiPM)는 초소형으로 제작이 가능하고, 상온에서 매우 낮은 전압으로 동작되며 (일반적으로 25~100V), 자기장에 영향을 받지 않는 특징을 가지고 있다. 또한, 실리콘 광증배관 소자는 100만 배로 신호를 증폭시킬 수 있어, 단일 광자의 측정이 가능하고 암실에서 밝은 영상을 얻을 수 있다.

[0003] 도 1은 일반적인 실리콘 광증배관 소자의 단면도이다. 도 1에 도시된 것처럼, 실리콘 광증배관 소자(100)는 다수의 마이크로 픽셀(Micro-pixel, 110)을 포함하여 이루어진다. 각 마이크로 픽셀(110)의 크기는 10~100 μ m로 1mm의 면적당 마이크로 픽셀 100~1000개가 집적된다. 각 마이크로 픽셀(110)은 p+ 전도성 타입의 기판(140) 위에 5 μ m 이하의 두께로 형성된 p- 전도성 타입의 에피택시층(Epitaxial Layer, 130)과, 에피택시층(130) 내에 순차적으로 p 이온과 n+ 이온을 주입하여 형성된 PN 접합층(PN-Junction Layer, 120)을 포함한다.

[0004] 마이크로 픽셀(110)의 간단한 동작 원리는 다음과 같다. PN 접합층(120)에서는 n형에서 p형 방향으로 매우 강한 전기장이 형성됨에 따라 얇은 공핍 영역(Depletion Region)이 형성된다. 이때, 마이크로 픽셀(110)로 입사되는 빛(광자)에 의해 생성된 전자-정공 짝(Electron-Hole Pair)이 형성되어 있는 전기장에 의해 가속된다. 이렇게 가속된 전자-정공 짝은 전자사태 방전(Avalanche Breakdown)을 야기시키고, 전자사태 방전에 의해 신호가 증폭된다. 각 마이크로 픽셀(110)은 도 2에 도시된 게이저 모드(Geiger Mode)에서 동작하며, 복수의 증폭된 신호가 하나의 출력으로 합쳐진다. 도 2는 일반적인 실리콘 광증배관 소자에서 에피택시층 내 전기장의 분포를 나타내는 도면이다.

[0005] 그러나 일반적인 실리콘 광증배관 소자(100)에서는 각 마이크로 픽셀(110)로 입사되는 빛이 에피택시층(130) 내 PN 접합층(120)까지 도달하는 확률이 낮아, 실리콘 광증배 소자의 양자효율(Quantum Efficiency) 및 PN 접합층(120)에서 발생하는 유효 광전류(Available Photo Current)를 극대화시킬 수 없다는 문제점이 있었다. 특히, 짧은 파장(200~400nm)을 가진 자외선(30)의 경우 양자효율이 10% 이하로 매우 낮다는 문제점을 가지고 있었고, 가시광선(10) 및 적외선(20)을 포함하는 전체 파장 영역(200~900nm)에서 양자효율을 극대화하는 연구가 활발하였다.

[0006] 또한, 종래 실리콘 광증배관 소자(100)는 일반적으로 10¹⁸~10²⁰cm⁻³ 정도의 고농도 p 전도성 타입의 기판(140)을 사용한다. 이는 기판(140) 자체의 저항을 최소화하여 빛(광자)에 의해 발생하는 신호의 손실을 최소화하기 위함이다. 그러나 고농도(저저항) 기판을 사용함에 따라, 기판 자체에서 자연적으로 발생하는 기판 전류(Substrate Current) 즉, 암전류(Dark Current) 비율이 매우 높아지는 문제점이 있다.

[0007] 한편, 한국등록특허 제10-1113364호(발명의 명칭: 실리콘 광전자 증배관 및 상기 실리콘 광전자 증배관을 위한 셀)는 종래 실리콘 광증배관 소자의 구조를 개시하고 있다.

발명의 내용

해결하려는 과제

[0008] 본 발명은 전술한 종래 기술의 문제점을 해결하기 위한 것으로서, 본 발명의 일부 실시예는 전체 파장 영역에서 유효 광전류 및 광 검출효율을 증가시킬 수 있는 실리콘 광증배관 소자를 제공하는 데에 그 목적이 있다. 또한, 본 발명의 일부 실시예는 유효 광전류를 증가시키고 동시에 전체 동작에 불필요한 암전류 발생을 감소시킬 수 있는 실리콘 광증배관 소자를 제공하는 데에 다른 목적이 있다. 다만, 본 실시예가 이루고자 하는 기술

적 과제는 상기된 바와 같은 기술적 과제들로 한정되지 않으며, 또 다른 기술적 과제들이 존재할 수 있다.

과제의 해결 수단

[0009] 상술한 기술적 과제를 달성하기 위한 기술적 수단으로서, 본 발명의 일 실시예는 다수의 마이크로 픽셀로 이루어진 실리콘 광증배관 소자(Silicon Photomultiplier)에 있어서, 마이크로 픽셀은 p 전도성 타입 또는 n 전도성 타입의 실리콘 기판; 기판 위에 형성되는 기판과 동일한 전도성 타입의 에피택시층; 에피택시층 내에 형성되는 PN 접합층; 및 PN 접합층에서 발생하는 유효 광전류를 증가시키도록 PN 접합층 위에 실리콘 질화막으로 형성되는 절연층을 포함하는 실리콘 광증배관 소자를 제공할 수 있다.

[0010] 또한, 본 발명의 다른 실시예는 다수의 마이크로 픽셀로 이루어진 실리콘 광증배관 소자(Silicon Photomultiplier)에 있어서, 마이크로 픽셀은 $10^{12} \sim 10^{16} \text{ cm}^{-3}$ 의 도핑 농도로 형성되는 p 전도성 타입 또는 n 전도성 타입의 실리콘 기판; 기판의 도핑 농도와 동일한 도핑 농도로 기판 위에 형성되는 기판과 동일한 전도성 타입의 에피택시층; 에피택시층 내에 형성되는 PN 접합층; 및 PN 접합층에서 발생하는 유효 광전류를 증가시키도록 PN 접합층 위에 실리콘 질화막으로 형성되는 절연층을 포함하는 실리콘 광증배관 소자를 제공할 수 있다.

발명의 효과

[0011] 전술한 본 발명의 과제 해결 수단 중 어느 하나인 실리콘 광증배관 소자에 의하면, PN 접합층에서 발생하는 유효 광전류를 증가시키도록 절연층을 실리콘 질화막으로 구성함으로써, 전체 실리콘 광증배관 소자의 성능을 향상시킬 수 있다.

[0012] 또한, 본 발명의 과제 해결 수단 중 어느 하나인 실리콘 광증배관 소자에 의하면, 광 검출 특성을 향상시키고 동시에 실리콘 기판에 발생하는 암전류를 감소시킴으로써, 신호 대 잡음(SNR) 특성을 향상시킬 수 있다.

도면의 간단한 설명

[0013] 도 1은 일반적인 실리콘 광증배관 소자의 단면도이다.
 도 2는 일반적인 실리콘 광증배관 소자에서 에피택시층 내 전기장의 분포를 나타내는 도면이다.
 도 3은 본 발명의 일 실시예에 따른 광검출 효율이 향상된 실리콘 광증배관 소자의 단면을 나타내는 도면이다.
 도 4a 및 도 4b는 종래 실리콘 광증배관 소자의 경우 유효 광전류를 나타내는 그래프이다.
 도 5는 본 발명의 일 실시예에 따른 광검출 효율이 향상된 실리콘 광증배관 소자의 경우 유효 광전류를 나타내는 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0014] 아래에서는 첨부한 도면을 참조하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예를 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.

[0015] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.

[0016] 도 3은 본 발명의 일 실시예에 따른 광검출 효율이 향상된 실리콘 광증배관 소자의 단면을 나타내는 도면이다. 도 3에 도시된 바와 같이, 본 발명에서 제안하는 실리콘 광증배관 소자(200)는 실리콘 기판(210), 에피택시층(220), PN 접합층(230), 절연층(240)을 포함하는 다수의 마이크로 픽셀로 이루어진다.

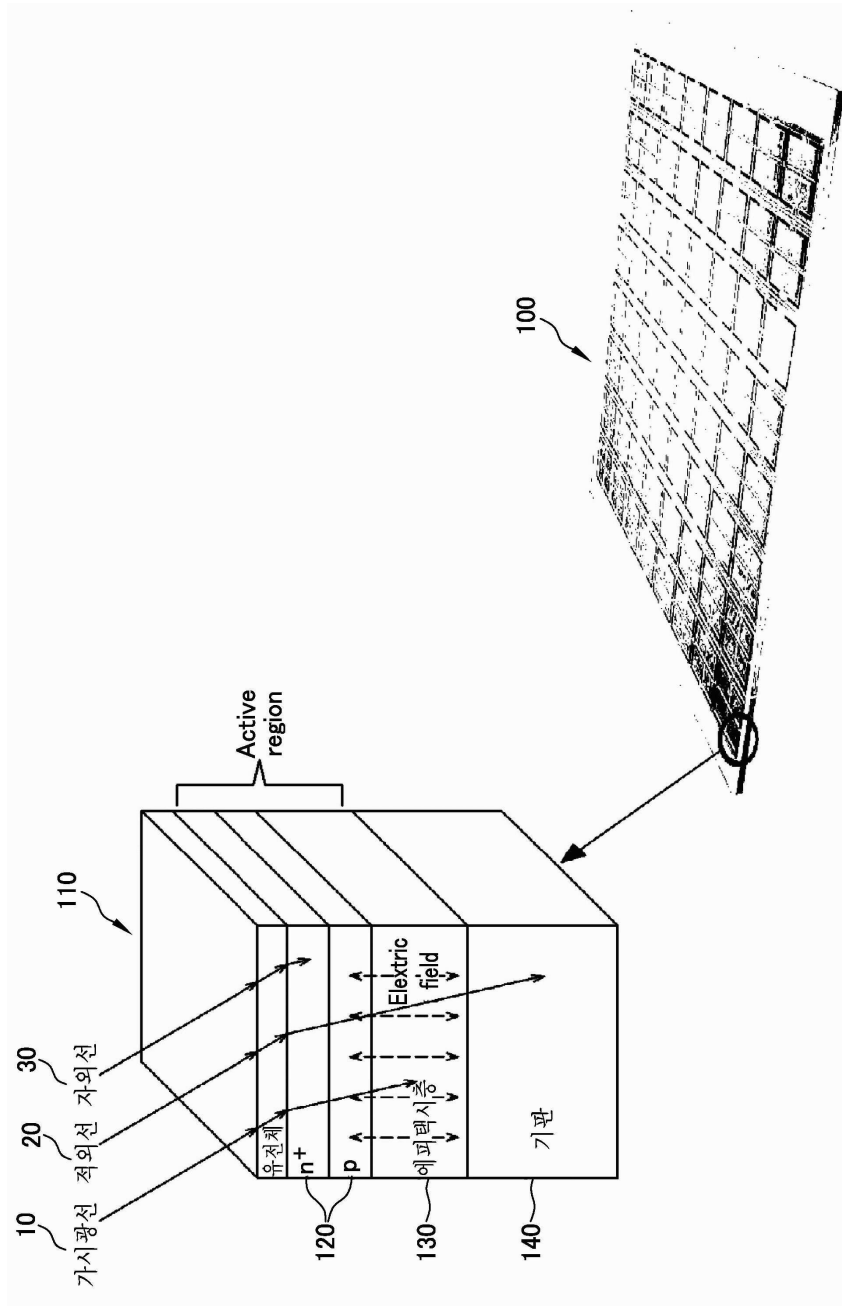
[0017] 실리콘 기판(210)은 p 전도성 타입 또는 n 전도성 타입으로 도핑된 것이고, 도 3의 경우 p 전도성 타입의 실리콘

큰 기관(210)을 도시한 것이다.

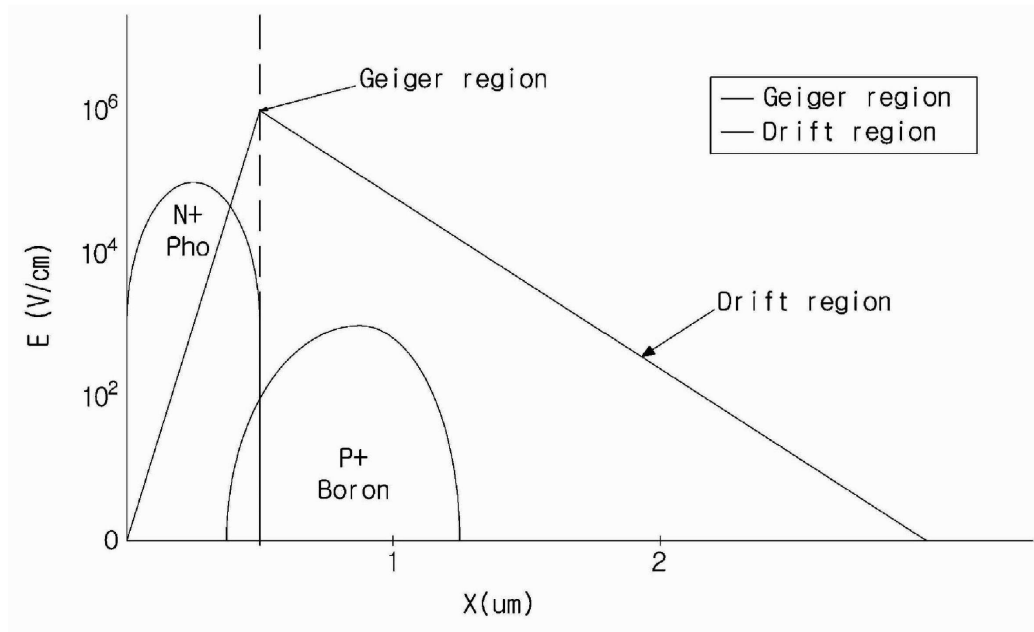
- [0018] 에피택시층(220)은 실리콘 기관(210) 위에 형성되고, 실리콘 기관(210)과 동일한 전도성 타입으로 도핑된다. 즉, 도 3에 도시된 것처럼 실리콘 기관(210)이 p 전도성 타입이면 에피택시층(220)도 p 전도성 타입이다.
- [0019] PN 접합층(230)은 에피택시층(220) 내에서 성장되고, PN 접합이 일어나 공핍 영역을 형성한다. 이러한 공핍 영역에서 발생하는 전자사태 방전은 마이크로 픽셀로 입사되는 빛의 증폭과 매우 밀접한 관계를 가진다. 즉, 마이크로 픽셀로 입사되는 빛이 증폭되기 위해서는, 입사광이 PN 접합층(230)까지 효율적으로 전달되어야 한다.
- [0020] 구체적으로, PN 접합층(230)은 $10^{17} \sim 10^{18} \text{ cm}^{-3}$ 의 도핑 농도로 형성되고 실리콘 기관(210)과 동일한 전도성 타입의 제 1 전도성층과, $10^{19} \sim 10^{21} \text{ cm}^{-3}$ 의 도핑 농도로 형성되고 실리콘 기관(210)과 반대인 전도성 타입의 제 2 전도성층으로 이루어진다. 즉, 도 3에 도시된 것처럼 실리콘 기관(210)이 p 전도성 타입이면, PN 접합층(230)을 이루는 제 1 전도성층은 p 전도성 타입이고 제 2 전도성층은 n 전도성 타입이다.
- [0021] 또한, PN 접합층(230)은 마이크로 픽셀에 형성되는 전기장이 상술한 실리콘 기관(210)과 수평 또는 수직이 되도록 형성될 수 있다. 도 3에 도시된 것처럼 PN 접합층(230)은 에피택시층(220) 내에서 수평으로 형성되어, 역 바이어스가 인가된 경우 형성되는 전기장이 수직 방향이 되도록 할 수 있다. 또는 PN 접합층(230)은 에피택시층(220) 내에서 수직으로 형성되어, 역 바이어스가 인가된 경우 형성되는 전기장이 수평 방향이 되도록 할 수 있다. 이렇게 PN 접합층(230)을 에피택시층(220) 내에 수직으로 형성시킨 경우, 제 1 전도성층과 제 2 전도성층 사이에 보다 강한 전기장이 형성되며, 공핍 영역 형성도 용이하게 조절할 수 있다. 이로부터 각 마이크로 픽셀의 광 검출 효율이 향상될 수 있다.
- [0022] 절연층(240)은 상술한 PN 접합층(230)에서 발생하는 유효 광전류를 증가시키기 위해 PN 접합층(230) 위에 형성된다. 특히, 절연층(240)은 종래 사용되던 실리콘 옥사이드 계열의 물질 대신에 실리콘 질화막으로 제작되어 각 마이크로 픽셀의 광 검출 효율(Photo Detection Efficiency)을 높인다. 광 검출 효율을 높이기 위해 절연층(240)은 50~200nm의 두께를 가지며 형성되는 것이 바람직하다.
- [0023] 이때, 광 검출 효율은 마이크로 픽셀에 입사되는 빛에 의한 광전류(Source Photo Current) 대비 PN 접합층(230)에서 발생하는 유효 광전류(Available Photo Current)로 결정될 수 있는데, 이에 대해 도 4a, 도 4b 및 도 5를 참조하여 설명하기로 한다.
- [0024] 도 4a 및 도 4b는 종래 실리콘 광증배관 소자의 경우 유효 광전류를 나타내는 그래프이고, 도 5는 본 발명의 일 실시예에 따른 광검출 효율이 향상된 실리콘 광증배관 소자의 경우 유효 광전류를 나타내는 그래프이다.
- [0025] 종래 실리콘 광증배관 소자는 실리콘 옥사이드 계열의 물질로 이루어진 절연층(240)을 포함하는데, 실리콘 옥사이드 계열의 물질은 입사되는 빛의 상당량을 반사시키고, 입사되는 빛의 일부만을 PN 접합층(230)으로 전달할 수 있다. 도 4a 및 도 4b에 도시된 것처럼 절연층(240)으로 제작된 실리콘 옥사이드의 두께를 200Å 내지 1000Å 범위에서 변화시킨다 하더라도, 유효 광전류는 크게 변화하지 않는다.
- [0026] 이에 반해, 본 발명의 일 실시예에 따른 광검출 효율이 향상된 실리콘 광증배관 소자는 실리콘 질화막으로 이루어진 절연층(240)을 포함한다. 도 5에 도시된 것처럼 절연층(240)에 1000Å의 두께를 가진 실리콘 질화막을 사용한 경우, PN 접합층(230)에서 발생하는 유효 광전류가 마이크로 픽셀에 입사되는 빛에 의한 광전류에 가까워지게 된다. 입사되는 빛의 과장과 상관없이 유효 광전류가 증가함에 따라 각 마이크로 픽셀의 광 검출 효율이 향상될 수 있다.
- [0027] 다시 도 3을 참고하면, 가이거 모드 방전에 의해 일정량의 전류가 흐른 이후에 전기의 흐름을 끊어주기 위해, 절연층(240) 위에 $1\text{k}\Omega \sim 100\text{M}\Omega$ 의 값을 갖는 폴리실리콘 저항(250)이 위치한다. 또한, 각 마이크로 픽셀에서 발생한 전류를 한 곳으로 모으는 역할의 알루미늄 구성(260)을 포함한다. 덧붙여, 각 마이크로 픽셀을 광학적으로 분리하기 위해 마이크로 픽셀 사이에 트랜치(Trench) 구조(270) 및 가드링(Guard Rings) 구조(280)가 배치된다.
- [0028] 지금까지 상술한 것과 같이, 본 발명의 일 실시예에 따른 광검출 효율이 향상된 실리콘 광증배관 소자는 절연층(240)을 실리콘 질화막으로 구성함으로써, 마이크로 픽셀에 입사되는 빛에 의한 광전류에 가까워지는 PN 접합층(230)에서 발생하는 유효 광전류를 얻을 수 있다. 이렇게 유효 광전류를 증가시킴에 따라 각 마이크로 픽셀의 광 검출 효율이 향상되고, 실리콘 광증배관 소자의 성능도 증가시킬 수 있다.
- [0029] 한편, 본 발명의 다른 실시예에 따른 광검출 효율이 향상된 실리콘 광증배관 소자는 도 3과 동일한 구조로 가질

도면

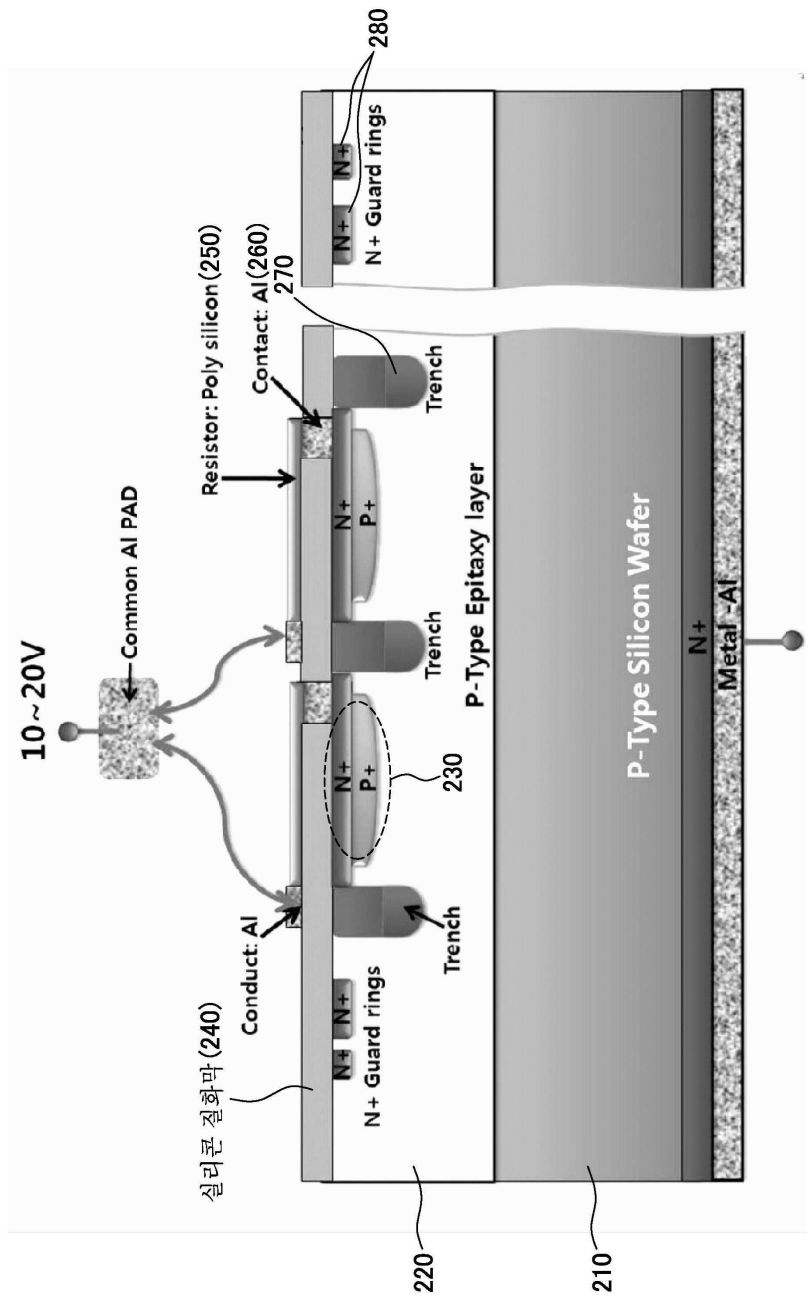
도면1



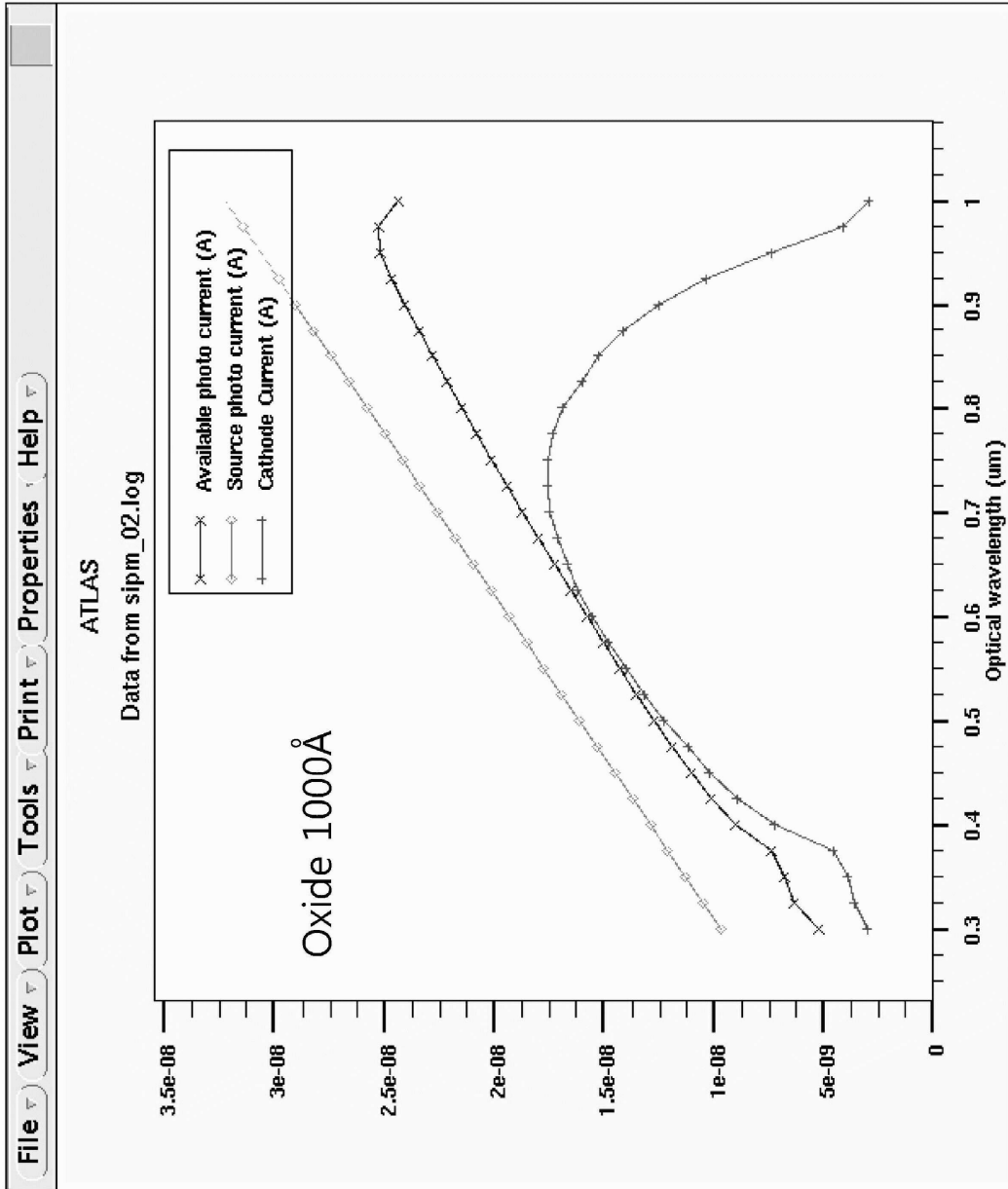
도면2



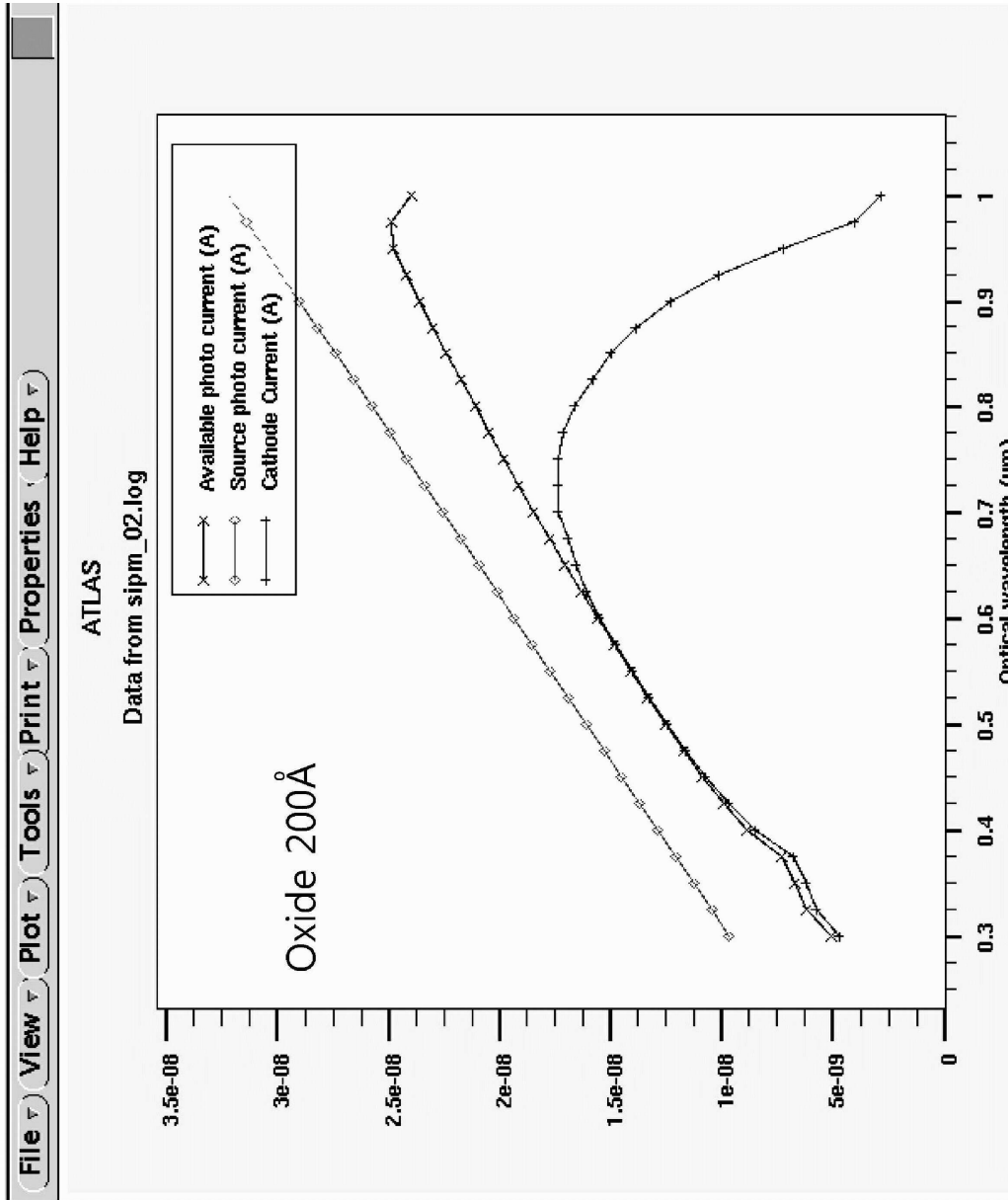
도면3



도면4a



도면4b



도면5

