



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I713961 B

(45) 公告日：中華民國 109 (2020) 年 12 月 21 日

(21) 申請案號：107146738

(22) 申請日：中華民國 107 (2018) 年 12 月 24 日

(51) Int. Cl. : C23C16/32 (2006.01)

C23C16/44 (2006.01)

C23C16/455 (2006.01)

C23C16/458 (2006.01)

C23C16/50 (2006.01)

C23C16/52 (2006.01)

H01L21/033 (2006.01)

H01L21/32 (2006.01)

(30) 優先權：2018/01/15 美國

62/617,376

(71) 申請人：美商應用材料股份有限公司 (美國) APPLIED MATERIALS, INC. (US)

美國

(72) 發明人：夏 密維克布拉 SHAH, VIVEK BHARAT (IN)；辛格 阿努普庫馬爾 SINGH, ANUP KUMAR (IN)；古莫 巴斯卡 KUMAR, BHASKAR (IN)；巴拉蘇拔馬尼安 葛尼斯 BALASUBRAMANIAN, GANESH (US)

(74) 代理人：李世章；彭國洋

(56) 參考文獻：

TW I350858B

US 2004/0208994A1

審查人員：鐘文宏

申請專利範圍項數：20 項 圖式數：3 共 33 頁

(54) 名稱

針對碳化鎢膜改善附著及缺陷之技術

(57) 摘要

本揭露內容之實作一般與硬遮罩膜和用於沉積硬遮罩膜之方法有關。更具體而言，本揭露內容之實作一般與碳化鎢硬遮罩膜和用於沉積碳化鎢硬遮罩膜之製程有關。在一個實作中，提供了形成碳化鎢膜之方法。所述方法包含以下步驟：於第一沉積速率下，在基板之含矽表面上形成碳化鎢初始層。所述方法進一步包含以下步驟：於第二沉積速率下，在碳化鎢初始層上形成碳化鎢膜，其中第二沉積速率大於第一沉積速率。

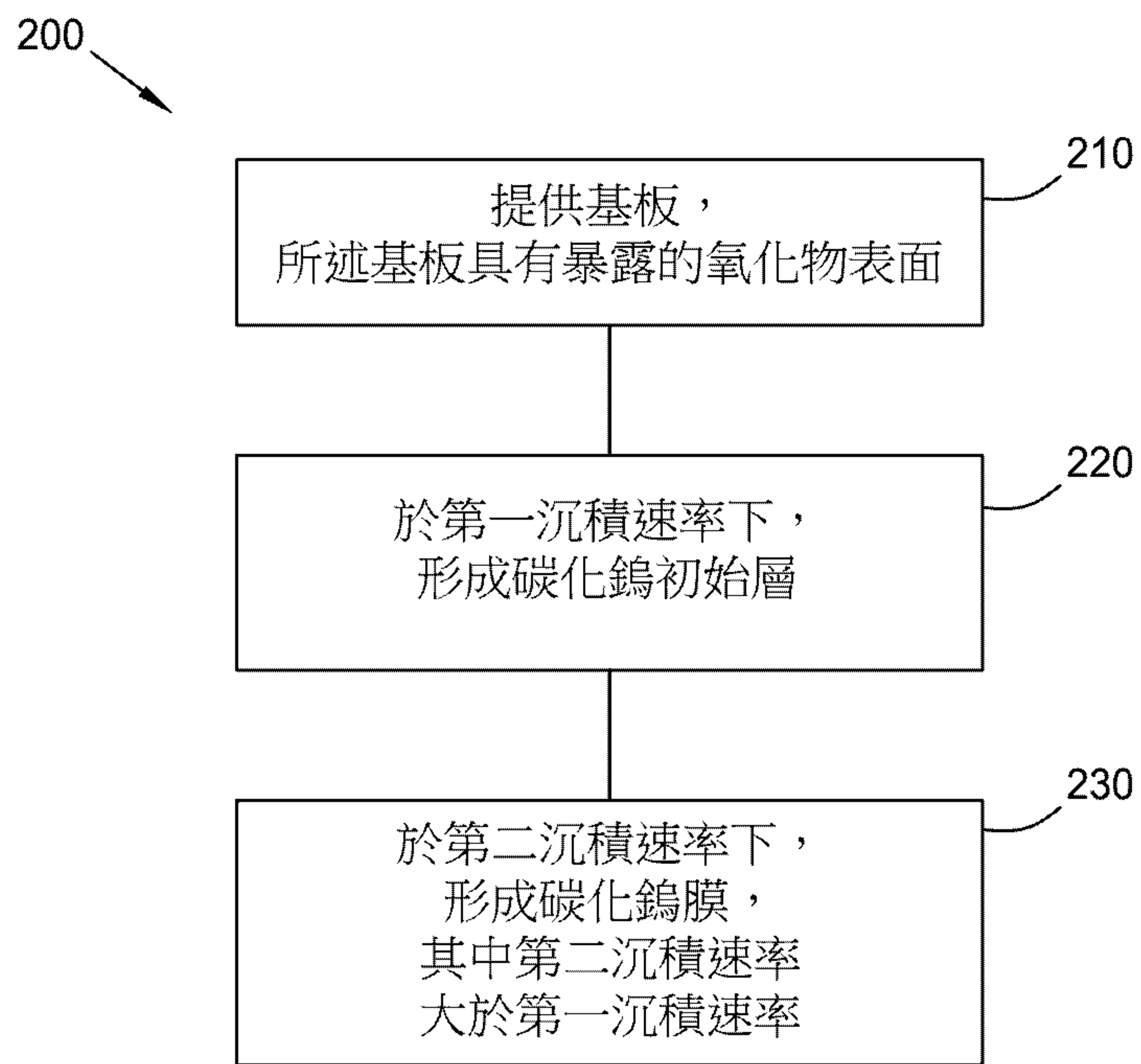
Implementations of the present disclosure generally relate to hardmask films and methods for depositing hardmask films. More particularly, implementations of the present disclosure generally relate to tungsten carbide hardmask films and processes for depositing tungsten carbide hardmask films. In one implementation, a method of forming a tungsten carbide film is provided. The method comprises forming a tungsten carbide initiation layer on a silicon-containing surface of a substrate at a first deposition rate. The method further comprises forming a tungsten carbide film on the tungsten carbide initiation layer at a second deposition rate, wherein the second deposition rate is greater than the first deposition rate.

指定代表圖：

符號簡單說明：

200 . . . 方法

210~230 . . . 操作



第 2 圖



I713961

**【發明摘要】****【中文發明名稱】** 針對碳化鎢膜改善附著及缺陷之技術**【英文發明名稱】** TECHNIQUES TO IMPROVE ADHESION AND DEFECTS FOR TUNGSTEN CARBIDE FILM**【中文】**

本揭露內容之實作一般與硬遮罩膜和用於沉積硬遮罩膜之方法有關。更具體而言，本揭露內容之實作一般與碳化鎢硬遮罩膜和用於沉積碳化鎢硬遮罩膜之製程有關。在一個實作中，提供了形成碳化鎢膜之方法。所述方法包含以下步驟：於第一沉積速率下，在基板之含矽表面上形成碳化鎢初始層。所述方法進一步包含以下步驟：於第二沉積速率下，在碳化鎢初始層上形成碳化鎢膜，其中第二沉積速率大於第一沉積速率。

**【英文】**

Implementations of the present disclosure generally relate to hardmask films and methods for depositing hardmask films. More particularly, implementations of the present disclosure generally relate to tungsten carbide hardmask films and processes for depositing tungsten carbide hardmask films. In one implementation, a method of forming a tungsten carbide film is provided. The method comprises forming a tungsten carbide initiation layer on a silicon-containing surface of a substrate at a first deposition rate. The method further comprises forming a tungsten carbide film on the tungsten carbide initiation layer at a second deposition rate, wherein the second deposition rate is greater than the first deposition rate.

【指定代表圖】第（ 2 ）圖。

【代表圖之符號簡單說明】

2 0 0 方法

2 1 0 ~ 2 3 0 操作

【特徵化學式】

無

## 【發明說明書】

【中文發明名稱】針對碳化鎢膜改善附著及缺陷之技術

【英文發明名稱】TECHNIQUES TO IMPROVE ADHESION AND DEFECTS  
FOR TUNGSTEN CARBIDE FILM

### 【技術領域】

【0001】本揭露內容之實作一般與硬遮罩膜和用於沉積硬遮罩膜之方法有關。更具體而言，本揭露內容之實作一般與碳化鎢硬遮罩膜和用於沉積碳化鎢硬遮罩膜之製程有關。

### 【先前技術】

【0002】積體電路已演變成複雜的裝置，而可於單一晶片上包括數百萬個電晶體、電容器及電阻器。晶片設計的演變持續涉及更快的電路以及更高的電路密度。對更快速的電路及更高的電路密度的需求增強了對用於製造此種積體電路之材料的相應需求。具體而言，當積體電路部件之維度縮小至次微米等級時，低電阻導電材料還有低介電常數絕緣材料被用來從此種部件獲得適當的電氣表現。

【0003】對於更高積體電路密度的需求亦產生了對於用在積體電路部件的製造的製程程序的需求。舉例而言，在使用傳統光微影技術的製程程序中，可在設置在基板上之材料層的堆疊上方形成能量敏感阻劑層。能量敏感阻劑層暴露於圖案的影像，以形成光阻劑遮罩。其後，使用蝕

刻製程將遮罩圖案轉移至堆疊的一或多個材料層。可選擇蝕刻製程中使用的化學蝕刻劑，使得對堆疊的材料層之蝕刻選擇性大於對能量敏感阻劑的遮罩之蝕刻選擇性。亦即，化學蝕刻劑會以比蝕刻能量敏感阻劑快得多的速率來蝕刻材料堆疊的一或更多個層。堆疊的一或多個材料層相對於阻劑的蝕刻選擇性可避免能量敏感阻劑在完成圖案轉移之前被消耗。因此，高選擇性蝕刻劑能提升精確的圖案轉移。

【0004】 隨著圖案維度縮小，能量敏感阻劑的厚度也相應地縮小，以便控制圖案解析度。由於化學蝕刻劑的侵蝕，這樣薄的阻劑層可能不足以在圖案轉移過程中遮蓋下方材料層。因為對化學蝕刻劑具有更大的抵抗力，通常在能量敏感阻劑層與下方材料層之間使用稱為硬遮罩之中間層（如，氧氮化矽、碳化矽或碳膜），以促進圖案轉移。目標是具有高蝕刻選擇性和高沉積速率之硬遮罩材料。隨著臨界維度（CD）縮減，現有的硬遮罩材料缺乏相對於下方材料之目標蝕刻選擇性，且通常難以沉積。

【0005】 因此，本案所屬技術領域中需要改良的硬遮罩層及用於沉積改良的硬遮罩層之方法。

#### 【發明內容】

【0006】 本揭露內容之實作一般與硬遮罩膜和用於沉積硬遮罩膜之方法有關。更具體而言，本揭露內容之實作一般與碳化鎢硬遮罩膜和用於沉積碳化鎢硬遮罩膜之製

程有關。在一個實作中，提供了形成碳化鎢膜之方法。所述方法包含以下步驟：於第一沉積速率下，在基板之含矽表面上形成碳化鎢初始層。所述方法進一步包含以下步驟：於第二沉積速率下，在碳化鎢初始層上形成碳化鎢膜，其中第二沉積速率大於第一沉積速率。

**【0007】** 在另一個實作中，提供了形成碳化鎢膜之方法。所述方法包含以下步驟：於第一沉積速率下，在基板之含矽表面上形成碳化鎢初始層，包含以下步驟：於第一 PECVD 製程中，將含矽表面暴露於包含  $WF_6$ 、 $C_3H_6$  及可選的  $H_2$  之第一反應性氣體，第一 PECVD 製程包括處於約 2 托耳至約 10 托耳的範圍內之第一壓力下之約 100 瓦或更小的第一 RF 電漿功率。所述方法進一步包含以下步驟：於第二沉積速率下，在碳化鎢初始層上形成碳化鎢膜，包含以下步驟：於一第二 PECVD 製程中，將碳化鎢初始層暴露於包含  $WF_6$ 、 $C_3H_6$  及  $H_2$  之第二反應性氣體，第二 PECVD 製程包括處於在約 2 托耳至約 10 托耳的範圍內之第二壓力下之約 500 瓦或更大的第二 RF 電漿功率。該第二沉積速率大於該第一沉積速率。

**【0008】** 在又一實作中，提供了形成碳化鎢膜之方法。所述方法包含以下步驟：於第一沉積速率下，在基板之含矽表面上形成碳化鎢初始層，包含以下步驟：於第一 PECVD 製程中，將含矽表面暴露於包含  $WF_6$ 、 $C_3H_6$  及可選的  $H_2$  之第一反應性氣體，第一 PECVD 製程包括處於在約 2 托耳至約 10 托耳的範圍內之第一壓力下之約 100

瓦或更小的第一RF電漿功率。所述方法進一步包含以下步驟：於第二沉積速率下，在碳化鎢初始層上形成碳化鎢膜，包含以下步驟：於第二PECVD製程中，將碳化鎢初始層暴露於包含WF<sub>6</sub>、C<sub>3</sub>H<sub>6</sub>及H<sub>2</sub>之第二反應性氣體，第二PECVD製程包括處於在約2托耳至約10托耳的範圍內之第二壓力下之約500瓦或更大的第二RF電漿功率。第二沉積速率大於第一沉積速率。碳化鎢初始層具有在約10 Å至約200 Å的範圍內之厚度。碳化鎢膜具有大於約5,000 Å或更大之厚度。

#### 【圖式簡單說明】

【0009】 可藉由參考實作來詳細瞭解本文的上述特徵，本文的上述特徵簡短地在前面概述過，其中該些實作的某些實作在附圖中示出。然而，應注意的是，附圖僅示出此揭示內容的典型實作，並且因此附圖不應被視為對此揭示內容的範疇之限制，因為本揭示內容可允許其他等效實作。

【0010】 第1圖描繪可用於實施本文所述之實作的PECVD系統之剖面示意圖；

【0011】 第2圖描繪根據本揭示內容的一個實作，用於在設置於基板上之膜堆疊上形成碳化鎢硬遮罩層之方法的流程圖；以及

【0012】 第3A至3C圖描繪根據第2圖所繪示之實作，用於在形成於基板上之膜堆疊上形成鎢硬遮罩層之序列的一個實作。

【0013】 為促進了解，盡可能使用相同的元件符號來表示該等圖式共有的相同元件。可預期一個實作的元件和特徵可以有利地併入其它實作中，而無需進一步記載。

#### 【實施方式】

【0014】 以下揭示內容描述了用於在基板上沉積碳化鎢(WC)硬遮罩膜之技術。在以下敘述和第1至3C圖中闡述了相當的細節，以提供對本揭示內容的各種實作的徹底理解。以下揭示內容未闡述常與電漿處理及硬遮罩沉積有關之已知結構及系統的其他細節，以避免不必要地模糊各種實作的描述。

【0015】 圖式中所示的許多細節、維度、角度及其他特徵僅是對特定實作的圖解。因此，其他實作可具有其他細節、部件、維度、角度和特徵而不悖離本揭示內容的精神或範疇。此外，可在沒有以下描述之數個細節的情況下實現本揭示內容之進一步實作。

【0016】 本文所述實作將參照PECVD製程描述如下，可利用任何合適的薄膜沉積系統進行PECVD製程。合適的系統之實例包括CENTURA®系統(其可使用DXZ®處理腔室)、PRECISION 5000®系統、PRODUCER®系統、PRODUCER® GT<sup>TM</sup>系統、

PRODUCER® XP PRECISION™ 系統及 PRODUCER® SE™ 系統，所述系統可從美國加州聖克拉拉的應用材料股份有限公司購得。其他能進行 PECVD 製程的工具亦可適用而受惠於本文所述之實作。此外，任何能施行本文所述之 PECVD 製程的系統可有利使用。本文所述之設備描述為舉例說明，故不應推斷或解釋為限定本文所述之實作的範圍。

【0017】本揭示內容之實作一般與硬遮罩膜和用於沉積硬遮罩膜之方法有關。更具體而言，本揭露內容之實作一般與碳化鎢硬遮罩膜和用於沉積碳化鎢硬遮罩膜之製程有關。已在實驗上證明碳化鎢膜作為硬遮罩具有高蝕刻選擇性。然而，使用碳化鎢膜面臨諸多挑戰。舉例而言，碳化鎢膜對下方基板(如，氧化物、氮化物或矽)的附著性不佳。此外，這些碳化鎢膜很難附著至腔室部件的表面，這會在處理期間導致沉積物剝落。一種現有解決方案涉及在下方基板與碳化鎢膜之間使用硼介面層。然而，使用諸如硼介面層等不同的材料層使後續蝕刻化學複雜化。另一種現有解決方案涉及在沉積碳化鎢膜之前，以氫和氮電漿處理下方表面。然而，氮被證明對某些腔室部件具有腐蝕性，導致所沉積之膜中的過量缺陷。本文所述之實作能藉由將碳化鎢初始層沉積在下方表面上，而將碳化鎢硬遮罩膜沉積在氧化物、氮化物或裸矽表面上。在比後續沉積之碳化鎢膜更低的沉積速率下，沉積碳化鎢初始層。本案發明人已驚訝地發現到，在沉積主體碳化鎢膜之前沉積碳化

鎢初始層顯著地增進了主體碳化鎢膜對下方基板的附著。此外，由於碳化鎢初始層包含了與主體碳化鎢膜相同的材料，因而可使用相同的蝕刻化學物來蝕刻碳化鎢初始層和碳化鎢主體膜二者。因此，本文描述之碳化鎢初始層能以良好的附著度將碳化鎢膜沉積在例如，氧化物(如， $\text{SiO}_2$ )、氮化物(如， $\text{SiN}$ )、 $\text{a-Si}$ 、氧化物-氮化物堆疊、矽、多晶矽等各種基板或層上。

【0018】 第 1 圖描繪可用於進行本文所述之實作之 PECVD 基板處理系統 132 的示意剖面圖。PECVD 基板處理系統 132 包括處理腔室 100 耦接至氣體分配盤 130 和控制器 110。處理腔室 100 通常包括頂壁 124、側壁 101 及底壁 122，所述頂壁 124、側壁 101 及底壁 122 界定處理容積 126。在處理腔室 100 的處理容積 126 中提供支撐基座 150，用於支撐基板。支撐基座 150 由軸桿 160 支撐，且通常可由鋁、陶瓷及其他合適的材料製成。可使用位移機構(未繪示)在處理腔室 100 內於垂直方向上移動支撐基座 150。

【0019】 支撐基座 150 可包括加熱器元件 170，加熱器元件 170 適於控制支撐在支撐基座 150 的表面 192 上之基板 190 的溫度。可將加熱器元件 170 埋設於支撐基座中。可藉由從電源 106 施加電流至加熱器元件 170，而電阻式加熱支撐基座 150。加熱器元件 170 可由包覆於鎳-鐵-鉻合金(例如 INCOLOY<sup>®</sup>)鞘管的鎳-鉻絲製成。從電源 106 供應之電流由控制器 110 調控，以控制

加熱器元件 170 產生之熱，從而使基板 190 和支撐基座 150 在膜沉積期間維持在實質恆定的溫度下。可調節供應電流以選擇性地將支撐基座 150 的溫度控制在約 100 攝氏度至約 700 攝氏度之間。

【0020】 在某些實作中，可將諸如熱耦之溫度感測器 172 埋設於支撐基座 150 中，以監控支撐基座 150 的溫度。所量測之溫度由控制器 110 用於控制供應至加熱器元件 170 的功率，以將基板維持在目標溫度下。

【0021】 真空泵 102 耦接至形成於處理腔室 100 之底部中的埠。真空泵 102 用於在處理腔室 100 中維持目標氣壓。真空泵 102 亦可將後處理氣體和製程的副產物排出處理腔室 100。

【0022】 PECVD 基板處理系統 132 可進一步包括附加裝備來控制腔室壓力，例如設在處理腔室 100 與真空泵 102 間的閥（例如，節流閥和隔離閥），用以控制腔室壓力。

【0023】 具有複數個孔 128 之噴灑頭 120 設置於處理腔室 100 的頂部，位於支撐基座 150 上方。噴灑頭 120 的孔 128 用於將製程氣體導入處理腔室 100 內。孔 128 可具有不同尺寸、數量、分佈、形狀、設計和直徑，以就不同製程需求協助各種製程氣體之流動。噴灑頭 120 連接至氣體分配盤 130，氣體分配盤 130 容許在處理期間供應各種氣體至處理容積 126。在一個實作中，由出自

噴灑頭 120 之製程氣體混合物形成電漿，以加強製程氣體的熱分解，致使材料沉積於基板 190 的表面 191 上。

【0024】噴灑頭 120 和支撐基座 150 可構成處理容積 126 中的一對分隔電極。一或多個 RF 電源 140 經過匹配網路 138 提供偏壓電位至噴灑頭 120，以助於在噴灑頭 120 與支撐基座 150 之間產生電漿。或者，RF 電源 140 和匹配網路 138 可耦接至噴灑頭 120、支撐基座 150，或耦接至噴灑頭 120 和支撐基座 150 二者，或耦接至設置在處理腔室 100 外部的天線(未繪示)。在一個實作中，RF 電源 140 可以約 50 kHz 至約 13.6 MHz 的頻率提供約 100 瓦至約 3,000 瓦。在另一個實作中，RF 電源 140 可以約 50 kHz 至約 13.6 MHz 的頻率提供約 500 瓦至約 1,800 瓦。

【0025】控制器 110 包括中央處理單元(CPU) 112、記憶體 116 和支援電路 114，用以控制處理程序及調節來自氣體分配盤 130 的氣體流量。CPU 112 可為任一用於工業設定的通用電腦處理器類型。軟體常式可儲存於記憶體 116，例如隨機存取記憶體、唯讀記憶體、軟碟、硬碟或另一類型的數位儲存器。支援電路 114 耦接至 CPU 112，且可包括高速緩衝記憶體、時脈電路、輸入/輸出系統、電源等。透過許多信號電纜可操縱控制器 110 與 PECVD 基板處理系統 132 的各種部件間的雙向通信，信號電纜統稱信號匯流排 118，部分信號電纜乃圖示於第 1 圖。

【0026】第2圖描繪根據本揭示內容的一個實作之用於在設置於基板上之膜堆疊上形成碳化鎢硬遮罩層之方法200的流程圖。形成在膜堆疊上之碳化鎢硬遮罩層可被用來，例如，在膜堆疊中形成階梯狀結構。第3A至3C圖為繪示根據方法200之用於在設置於基板上之膜堆疊上形成碳化鎢硬遮罩層的序列之剖面示意圖。儘管下文是參照可在膜堆疊(所述膜堆疊用以在膜堆疊中製造階梯狀結構供三維半導體裝置所用)上形成之硬遮罩層來描述方法200，但方法200也可有利地用在其他裝置製造應用中。

【0027】方法200藉由將基板(如第3A圖中描繪之基板300)安置在處理腔室(如第1圖中描繪之PECVD基板處理系統132的處理腔室100)內，而始於操作210。在一個實作中，基板包括暴露的表面。在一個實作中，基板300類似於第1圖中所描繪的基板190。在某些實作中，暴露的表面選自暴露的氧化物表面(如， $\text{SiO}_2$ )、暴露的氮化物表面(如， $\text{SiN}$ )、暴露的a-Si表面、氧化物-氮化物堆疊、暴露的矽表面，或暴露的多晶矽表面。在一個實作中，暴露的表面為氧化物表面。氧化物表面可為任何合適的氧化物，包括但不限於，氧化矽。在某些實作中，基板包含矽，且氧化物表面包含氧化矽。氧化物表面可為原生氧化物或生長的氧化物。舉例而言，表面可因暴露於空氣之故而形成原生氧化物，或者表面可經氧化而形成具有預定厚度之氧化物膜。在一個實作中，暴露的表面

為氮化物表面。氮化物表面可為任何合適的氮化物，包括但不限於，氮化矽。

【0028】 在一個實作中，可將基板 300 安置在支撐基座上，例如，在支撐基座 150 之表面 192 上。基板 300 可為矽系材料，或視需求而為任何合適的絕緣材料或導電材料，基板 300 可具有膜堆疊 304 設置在基板 300 上，可利用膜堆疊 304 來形成膜堆疊 304 中之結構 302，如階梯狀結構。

【0029】 如描繪於第 3A 圖中之範例實作所示，基板 300 可具有實質平坦的表面、不平的表面，或具有在其上形成的結構之實質平坦的表面。在基板 300 上形成膜堆疊 304。在一個實作中，可於前端或後端製程中，利用膜堆疊 304 來形成閘極結構、接觸結構或互連結構。可於膜堆疊 304 上進行方法 200，以於膜堆疊 304 中形成階梯狀結構，所述階梯狀結構可用於記憶體結構（如 NAND 結構）中。在一個實作中，基板 300 的材料可以為，例如，晶體矽（如， $\text{Si}\langle 100 \rangle$  或  $\text{Si}\langle 111 \rangle$ ）、氧化矽、應變矽、矽鍺、摻雜的或未摻雜的多晶矽、摻雜的或未摻雜的矽基板及圖案化或未圖案化的基板矽或絕緣體上矽（SOI）、碳摻雜的氧化矽、氮化矽、摻雜的矽、鍺、砷化鎵、玻璃、藍寶石。基板 300 可具有各種尺寸，如 200 - mm、300 - mm 及 450 - mm，或其他直徑的基板，還可以是矩形或正方形面板。除非另有說明，否則本文所述之實作及實例在具有 200 - mm 直徑、300 - mm 直徑或 450 - mm

直徑之基板的基板上進行。在利用 SOI 結構作為基板 300 的一個實作中，基板 300 可包括設置在矽晶體基板上之埋入式介電層。在本文所描繪之實作中，基板 300 可為晶體矽基板。

**【0030】** 在一個實作中，設置於基板 300 上之膜堆疊 304 可具有數個垂直堆疊的層。膜堆疊 304 可包含重複形成於膜堆疊 304 中之成對 (pair) 的第一層 (繪示為 308a<sub>1</sub>、308a<sub>2</sub>、308a<sub>3</sub>、……、308a<sub>n</sub>) 及第二層 (繪示為 308b<sub>1</sub>、308b<sub>2</sub>、308b<sub>3</sub>、……、308b<sub>n</sub>)。所述對 (pair) 包括交替的第一層 (繪示為 308a<sub>1</sub>、308a<sub>2</sub>、308a<sub>3</sub>、……、308a<sub>n</sub>) 及第二層 (繪示為 308b<sub>1</sub>、308b<sub>2</sub>、308b<sub>3</sub>、……、308b<sub>n</sub>)，所述交替的第一層及第二層重複地形成，直到達成第一層及第二層之對的目標數量為止。

**【0031】** 膜堆疊 304 可為半導體晶片 (如三維記憶體晶片) 的一部分。儘管第 3A 至 3C 圖中繪示第一層 (繪示為 308a<sub>1</sub>、308a<sub>2</sub>、308a<sub>3</sub>、……、308a<sub>n</sub>) 和第二層 (繪示為 308b<sub>1</sub>、308b<sub>2</sub>、308b<sub>3</sub>、……、308b<sub>n</sub>) 的三重層，請注意到，可根據需要利用第一和第二層之任何目標數量之重複對。

**【0032】** 在一個實作中，可利用膜堆疊 304 來形成多閘極結構用於三維記憶體晶片。形成於膜堆疊 304 中之第一層 308a<sub>1</sub>、308a<sub>2</sub>、308a<sub>3</sub>、……、308a<sub>n</sub> 可為第一介電層且第二層 308b<sub>1</sub>、308b<sub>2</sub>、308b<sub>3</sub>、……、308b<sub>n</sub>

可為第二介電層。可利用來形成第一層  $308a_1$ 、 $308a_2$ 、 $308a_3$ 、 $\dots\dots$ 、 $308a_n$  和第二層  $308b_1$ 、 $308b_2$ 、 $308b_3$ 、 $\dots\dots$ 、 $308b_n$ ，之合適介電層包括氧化矽、氮化矽、氧氮化矽、碳化矽、氧碳化矽、氮化鈦、氧化物及氮化物的複合物、夾著氮化物層之至少一或多個氧化物層，及前述者的組合等。在某些實作中，介電層可為具有大於 4 的介電常數之高-k 材料。高-k 材料的合適實例包括：二氧化鈦 ( $HfO_2$ )、二氧化鋯 ( $ZrO_2$ )、氧化鈦矽 ( $HfSiO_2$ )、氧化鈦鋁 ( $HfAlO$ )、氧化鋯矽 ( $ZrSiO_2$ )、二氧化鉭 ( $TaO_2$ )、氧化鋁、鋁摻雜的二氧化鈦、鉍銦鈦 (bismuth strontium titanium; BST)，及鉑鋯鈦 (platinum zirconium titanium; PZT) 等等。

【0033】 在一個具體實例中，第一層  $308a_1$ 、 $308a_2$ 、 $308a_3$ 、 $\dots\dots$ 、 $308a_n$  為氧化矽層，且第二層  $308b_1$ 、 $308b_2$ 、 $308b_3$ 、 $\dots\dots$ 、 $308b_n$  為設置於第一層  $308a_1$ 、 $308a_2$ 、 $308a_3$ 、 $\dots\dots$ 、 $308a_n$  上之氮化矽層或多晶矽層。在一個實作中，第一層  $308a_1$ 、 $308a_2$ 、 $308a_3$ 、 $\dots\dots$ 、 $308a_n$  的厚度可受控制在介於約  $50 \text{ \AA}$  與約  $1000 \text{ \AA}$  之間，如約  $500 \text{ \AA}$ ，且第二層  $308b_1$ 、 $308b_2$ 、 $308b_3$ 、 $\dots\dots$ 、 $308b_n$  中之各層的厚度可受控制在介於約  $50 \text{ \AA}$  與約  $1000 \text{ \AA}$  之間，如約  $500 \text{ \AA}$ 。膜堆疊 304 可具有介於約  $100 \text{ \AA}$  與約  $2000 \text{ \AA}$  之間的整體厚度。在一個實作中，膜堆疊 304 的整體厚度為約 3 微米至約 10 微米，且可隨著技術的進步而變化。

【0034】請注意，可在膜堆疊 304 存在或不存在於基板 300 上之情況下，在基板 300 的任何表面或任何部分上形成硬遮罩層。

【0035】於操作 220，碳化鎢初始層(如碳化鎢初始層 310)形成於基板(如基板 300)上。在第一沉積速率下形成碳化鎢初始層 310，所述第一沉積速率小於後續沉積之碳化鎢膜的沉積速率。在一個實作中，在以下沉積速率下沉積碳化鎢初始層 310：20 Å/秒或更小、15 Å/秒或更小、10 Å/秒或更小、5 Å/秒或更小，或 2 Å/秒或更小。在一個實作中，在介於約 2 Å/秒與約 20 Å/秒之間(如，介於約 5 Å/秒與約 15 Å/秒之間；或介於約 5 Å/秒與約 10 Å/秒之間)之沉積速率下沉積碳化鎢初始層 310。發明人驚訝地發現，在低沉積速率下形成碳化鎢初始層 310 能增進後續沉積之碳化鎢膜 311 與下方含矽表面(如，氧化矽)的附著。可觀察到，若沒有碳化鎢初始層 310 的話，則碳化鎢膜 311 無法良好地形成在下方含矽表面上。

【0036】在某些實作中，碳化鎢初始層 310 包含位在含矽表面(如第一層 308a<sub>1</sub> 的氧化物表面)之頂部上的碳化鎢膜。本案所屬技術領域中具通常知識者將理解到，碳化鎢初始層 310 的底部部分可擴散至氧化物表面的頂部。

【0037】在一或多個實作中，下方含矽層暴露於反應性氣體，所述反應性氣體包含：在電漿存在下，共同流入處

理腔室的製程區域內之  $WF_6$ 、Ar 和  $C_3H_6$  及可選的  $H_2$  之混合物。用於形成碳化鎢初始層 310 之反應性氣體可稱作第一反應性氣體，以與其他反應性氣體製程之氣體成分和條件做區別。可在製程的前幾秒內，將  $C_3H_6$  流從無流動斜升至預定值。可在製程的前幾秒內，將  $WF_6$  流從無流動斜升至預定值。藉由在製程期間改變  $C_3H_6:WF_6$  的比值，可微調碳化鎢硬遮罩中之鎢的原子百分比。在某些實作中， $C_3H_6$  和  $WF_6$  以 2:1 或更大之比值 ( $C_3H_6:WF_6$ ) 存在於第一反應性氣體中。在某些實作中，存在於第一反應性氣體中之  $C_3H_6$  和  $WF_6$  的比值 ( $C_3H_6:WF_6$ ) 可在約 2:1 至約 10:1 的範圍內，或在約 10:1 至約 50:1 的範圍內，或在約 15:1 至約 30:1 的範圍內，或約 20:1。

【0038】 在某些實作中，第一反應性氣體中之  $C_3H_6$  的流動在約 2 秒至約 10 秒的範圍中之時間內斜升至最終預定流動速率。在某些實作中， $C_3H_6$  的流動在約 8 秒、7 秒、6 秒、5 秒、4 秒或 3 秒內斜變至預定值。

【0039】 在某些實作中，第一反應性氣體中之  $WF_6$  的流動在約 1 秒至約 60 秒(如，自約 2 秒至約 10 秒)的範圍中之時間內斜升至最終預定流動速率。在某些實作中， $WF_6$  的流動在約 8 秒、7 秒、6 秒、5 秒、4 秒或 3 秒內斜變至預定值。

【0040】 用於沉積碳化鎢初始層 310 之 PECVD 製程包括 RF 電漿，所述 RF 電漿在預定頻率下產生，並具有

預定功率及壓力。電漿頻率可為任何合適的頻率，包括但不限於，2 MHz、13.56 MHz、40 MHz、60 MHz 及 100 MHz。在某些實作中，電漿頻率為約 13.56 MHz。

【0041】 在某些實作中，用於沉積碳化鎢初始層 310 之 RF 電漿的功率小於約 1000 瓦。在某些實作中，PECVD 製程的任何階段使用之 RF 功率在約 100 瓦至約 900 瓦的範圍內，或在約 200 瓦至約 800 瓦的範圍內，或在約 300 瓦至約 700 瓦的範圍內，或在約 400 瓦至約 600 瓦的範圍內。在某些實作中，RF 功率為約 500 瓦。

【0042】 製程區域中之壓力可為任何合適的製程壓力。舉例而言，壓力可在約 1 托耳至約 50 托耳的範圍內。在某些實作中，壓力在約 2 托耳至約 10 托耳的範圍內。在一或多個實作中，壓力大於 1 托耳且小於 50 托耳、40 托耳、30 托耳或 20 托耳。

【0043】 取決於，例如，製程條件及待沉積之碳化鎢初始層 310 的預定厚度，可將下方含矽表面暴露於 RF 電漿達任何合適的時間。在某些實作中，將下方含矽表面暴露於 PECVD 製程達約 1 秒至約 60 秒(如，約 1 秒至約 30 秒)的範圍內之時間。在某些實作中，下方含矽表面暴露於 PECVD 製程達約 10 秒，以形成碳化鎢初始層 310。

【0044】 碳化鎢初始層 310 的厚度可取決於，例如，待沉積之碳化鎢膜 311 的預定厚度，而變化。在某些實

作中，碳化鎢初始層 310 具有在約 10 Å 至約 200 Å 的範圍內之厚度。在一或多個實作中，碳化鎢初始層 310 具有在約 10 Å 至約 100 Å 的範圍內之厚度。在各種實作中，碳化鎢初始層 310 具有小於約 200 Å、150 Å、100 Å 或 75 Å 之厚度。在某些實作中，碳化鎢初始層 310 具有大於約 10 Å、20 Å、30 Å、40 Å、50 Å、60 Å、70 Å、80 Å、90 Å 或 100 Å 之厚度。

【0045】於操作 230，碳化鎢膜(如碳化鎢膜 311)形成在碳化鎢初始層(如碳化鎢初始層 310)上。碳化鎢膜 311 亦稱為硬遮罩層。在第二沉積速率下形成碳化鎢膜 311，第二沉積速率大於在先沉積之碳化鎢初始層 310 的第一沉積速率。在一個實作中，於以下沉積速率下沉積碳化鎢膜 311：30 Å/秒或更快、35 Å/秒或更快、40 Å/秒或更快、45 Å/秒或更快，或 50 Å/秒或更快。在一個實作中，在介於約 30 Å/秒與約 50 Å/秒之間(如，介於約 30 Å/秒與約 40 Å/秒之間；或介於約 Å/秒與約 10 Å/秒之間)的沉積速率下沉積碳化鎢膜 311。在一個實作中，第二沉積速率對第一沉積速率之比值為 2:1 或更大、3:1 或更大、4:1 或更大，或 5:1 或更大。在一個實作中，第二沉積速率對第一沉積速率之比值在約 3:1 至約 5:1 的範圍內，或在約 3:1 至約 4:1 的範圍內，或約 3:1。

【0046】在某些實作中，可由第二反應性氣體形成碳化鎢膜 311，其中藉由在 RF 電漿存在下共同流入 WF<sub>6</sub>、

Ar 及  $C_3H_6$  還有可選的  $H_2$ ，而製成第二反應性氣體。用於形成碳化鎢膜 311 之反應性氣體可稱作第二反應性氣體，以與其他反應性氣體製程之氣體成分和條件做區別。藉由在製程期間改變  $C_3H_6:WF_6$  的比值，可微調碳化鎢膜 311 中之鎢的原子百分比。在某些實作中， $C_3H_6$  和  $WF_6$  以 2:1 或更大之比值 ( $C_3H_6:WF_6$ ) 存在於第二反應性氣體中。在某些實作中，存在於第二反應性氣體中之  $C_3H_6$  和  $WF_6$  的比值 ( $C_3H_6:WF_6$ ) 可在約 2:1 至約 10:1 的範圍內，或在約 10:1 至約 50:1 的範圍內，或在約 15:1 至約 30:1 的範圍內，或約 20:1。

【0047】用於沉積碳化鎢膜 311 之 PECVD 製程包括 RF 電漿，所述 RF 電漿在預定頻率下產生，並具有預定功率及壓力。電漿頻率可為任何合適的頻率，包括但不限於，2 MHz、13.56 MHz、40 MHz、60 MHz 及 100 MHz。在某些實施例中，電漿頻率為約 13.56 MHz。

【0048】在某些實施例中，用於沉積碳化鎢膜 311 之 RF 電漿的功率為小於約 1000 瓦。在某些實施例中，PECVD 製程的任何階段使用的 RF 功率在約 100 瓦至約 900 瓦的範圍內，或在約 200 瓦至約 800 瓦的範圍內，或在約 300 瓦至約 700 瓦的範圍內，或在約 400 瓦至約 600 瓦。在某些實施例中，RF 功率為約 500 瓦。

【0049】RF 電漿之壓力可為任何合適的製程壓力。舉例而言，壓力可在約 1 托耳至約 50 托耳的範圍內。在某些實施例中，壓力在約 2 托耳至約 10 托耳的範圍內。在

一或多個實施例中，壓力大於或等於約 1 托耳且小於或等於約 50 托耳、40 托耳、30 托耳或 20 托耳。

【0050】 取決於，例如，製程條件及待沉積之碳化鎢膜 311 的預定厚度，可將碳化鎢初始層 310 暴露於 RF 電漿達任何合適的時間。在某些實作中，碳化鎢初始層 310 暴露於 PECVD 製程達約 1 秒至約 60 秒的範圍內之時間（如，自約 1 秒至約 30 秒）。在某些實作中，碳化鎢初始層 310 暴露於 PECVD 製程達約 10 秒，以形成碳化鎢膜 311。

【0051】 碳化鎢膜 311 的厚度可取決於，例如，含鎢膜沉積之製程條件，而變化。在某些實作中，碳化鎢膜 311 具有大於或等於約 1000 Å、2000 Å、3000 Å、4000 Å、5000 Å、6000 Å、7000 Å、8000 Å、9000 Å 或 10000 Å 之厚度。在一個實作中，碳化鎢膜 311 具有大於約 5,000 Å 或更大之厚度。在一個實作中，碳化鎢膜 311 的厚度在約 5,000 Å 至約 12,000 Å 的範圍內。

【0052】 各製程階段發生的溫度可與任何其他製程階段相同或不同。可取決於，例如，待形成之裝置的熱預算，來改變溫度。在某些實作中，碳化鎢初始層 310 及碳化鎢膜 311 的形成發生在以下溫度下：約 100 攝氏度至約 700 攝氏度的範圍內，或在約 200 攝氏度至約 600 攝氏度的範圍內，或在約 400 攝氏度至約 550 攝氏度的範圍內，或約 450 攝氏度。

【0053】 在形成碳化鎢膜 311 之後，可在蝕刻製程中利用碳化鎢膜 311 作為圖案化遮罩，來形成三維結構，如階梯狀結構。

【0054】 因此，提供了用於形成碳化鎢硬遮罩層之方法，可利用所述碳化鎢硬遮罩層來形成階梯狀結構，而階梯狀結構可用於製造半導體裝置之三維堆疊。碳化鎢硬遮罩層可包括碳化鎢初始層及主體碳化鎢膜，而在下方基板與碳化鎢硬遮罩層之間的介面處提供具低表面粗糙度和改良的附著度之接合結構。藉由利用具有針對性的強健膜特性和蝕刻選擇性之碳化鎢硬遮罩層，可使形成在膜堆疊中之所得結構具有改良的維度和輪廓控制，且可增進在半導體結構之三維堆疊應用中之晶片裝置的電氣性能。

【0055】 綜上所述，本文所述之某些實作能藉由將碳化鎢初始層沉積在下方表面，而將碳化鎢硬遮罩膜沉積在氧化物、氮化物或裸矽表面上。在比後續沉積之碳化鎢膜更低的沉積速率下，沉積碳化鎢初始層。在沉積主體碳化鎢膜之前沉積碳化鎢初始層顯著地增進了主體碳化鎢膜對下方基板的附著。此外，由於碳化鎢初始層包含了與主體碳化鎢膜相同的材料，因而可使用相同的蝕刻化學物來蝕刻碳化鎢初始層和碳化鎢主體膜二者。因此，本文描述之碳化鎢初始層能以良好的附著度將碳化鎢膜沉積在例如，氧化物(如， $\text{SiO}_2$ )、氮化物(如， $\text{SiN}$ )、 $\text{a-Si}$ 、氧化物-氮化物堆疊、矽、多晶矽等各種基板或層上。

【0056】 當介紹本揭示內容的元件或範例態樣或其(多個)實作時，冠詞「一(a、an)」、「所述(the)」及「該(said)」欲表示存在一或多個所述元件。

【0057】 術語「包含」、「包括」及「具有」欲為包容性的，且意味著除了列出的元件之外可能還有其他元件。

【0058】 儘管上文涉及本揭示內容的實作，可在不悖離本揭示內容的基本範疇的情況下衍生本揭示內容的其他和進一步實作，且本揭示內容的範疇由隨附申請專利範圍決定。

#### 【符號說明】

#### 【0059】

100 處理腔室

101 側壁

102 真空泵

106 電源

110 控制器

112 CPU

114 支援電路

116 記憶體

118 信號匯流排

120 噴灑頭

122 底壁

124 頂壁

- 1 2 6 處理容積
- 1 2 8 孔
- 1 3 0 氣體分配盤
- 1 3 2 P E C V D 基板處理系統
- 1 3 8 匹配網路
- 1 4 0 R F 電源
- 1 5 0 支撐基座
- 1 6 0 軸桿
- 1 7 0 加熱器元件
- 1 9 0 基板
- 1 9 1 表面
- 1 9 2 表面
- 2 0 0 方法
- 2 1 0 ~ 2 3 0 操作
- 3 0 0 基板
- 3 0 2 結構
- 3 0 4 膜堆疊
- 3 0 8 a <sub>1</sub> ~ 3 0 8 a <sub>n</sub> 第一層
- 3 0 8 b <sub>1</sub> ~ 3 0 8 b <sub>n</sub> 第二層
- 3 1 0 碳化鎢初始層
- 3 1 1 碳化鎢膜

【生物材料寄存】

【 0 0 6 0 】 國內寄存資訊 (請依寄存機構、日期、號碼順序註記)

無

【 0 0 6 1 】 國外寄存資訊 (請依寄存國家、機構、日期、號碼順序註記)

無

## 【發明申請專利範圍】

【第1項】 一種形成一碳化鎢膜之方法，包含以下步驟：

於一第一沉積速率下，在一基板之一含矽表面上形成一碳化鎢初始層，其中形成該碳化鎢初始層之步驟包含：於一第一 PECVD 製程中，將該含矽表面暴露於一第一反應性氣體，該第一反應性氣體包含  $WF_6$ 、 $C_3H_6$  及可選的  $H_2$ ；以及

於一第二沉積速率下，在該碳化鎢初始層上形成一碳化鎢膜，其中該第二沉積速率大於該第一沉積速率。

【第2項】 如請求項 1 所述之方法，其中該第二沉積速率對該第一沉積速率之一比值係 3:1 或更大。

【第3項】 如請求項 2 所述之方法，其中該第二沉積速率係 30 Å/秒或更大，且該第一沉積速率係 10 Å/秒或更小。

【第4項】 如請求項 3 所述之方法，其中該第二沉積速率係在約 30 Å/秒至約 40 Å/秒的範圍內，且該第一沉積速率係在約 5 Å/秒至約 10 Å/秒的範圍內。

【第5項】 如請求項 1 所述之方法，其中該碳化鎢初始層具有在約 10 Å 至約 200 Å 的範圍內之一厚度。

【第6項】 如請求項 5 所述之方法，其中該碳化鎢膜具有約 5,000 Å 或更大之一厚度。

【第7項】 如請求項 6 所述之方法，其中該第一 P E C V D 製程包括處於一第一壓力下之約 100 瓦或更小的一第一 R F 電漿功率，該第一壓力在約 2 托耳至約 10 托耳的一第一範圍內。

【第8項】 如請求項 7 所述之方法，其中  $W F_6$  和  $C_3 H_6$  以 2:1 或更大的一比值存在於該第一反應性氣體中。

【第9項】 如請求項 7 所述之方法，其中形成該碳化鎢膜之步驟包含以下步驟：於一第二 P E C V D 製程中，將該碳化鎢初始層暴露於一第二反應性氣體，該第二反應性氣體包含  $W F_6$ 、 $C_3 H_6$  及可選的  $H_2$ ，該第二 P E C V D 製程包括處於一第二壓力下之約 500 瓦或更大的一第二 R F 電漿功率，該第二壓力在約 2 托耳至約 10 托耳的一第二範圍內。

【第10項】 如請求項 1 所述之方法，其中該含矽表面包含氧化矽、氮化矽或上述者之組合。

【第11項】 一種形成一碳化鎢膜之方法，包含以下步驟：

於一第一沉積速率下，在一基板之一含矽表面上形成一碳化鎢初始層，包含以下步驟：於一第一 P E C V D 製程中，將該含矽表面暴露於一第一反應性氣體，該第一反應性氣體包含  $W F_6$ 、 $C_3 H_6$  及  $H_2$ ，該

第一 PECVD 製程包括處於一第一壓力下之約 100 瓦或更小的一第一 RF 電漿功率，該第一壓力在約 2 托耳至約 10 托耳的範圍內；以及

於一第二沉積速率下，在該碳化鎢初始層上形成一碳化鎢膜，包含以下步驟：於一第二 PECVD 製程中，將該碳化鎢初始層暴露於一第二反應性氣體，該第二反應性氣體包含  $WF_6$ 、 $C_3H_6$  及可選的  $H_2$ ，該第二 PECVD 製程包括處於一第二壓力下之約 500 瓦或更大的一第二 RF 電漿功率，該第二壓力在約 2 托耳至約 10 托耳的範圍內，其中該第二沉積速率大於該第一沉積速率。

【第 12 項】 如請求項 11 所述之方法，其中該第二沉積速率對該第一沉積速率之一比值係 3:1 或更大。

【第 13 項】 如請求項 12 所述之方法，其中該第二沉積速率係 30 Å/秒或更大，且該第一沉積速率係 10 Å/秒或更小。

【第 14 項】 如請求項 13 所述之方法，其中該第二沉積速率係在約 30 Å/秒至約 40 Å/秒的範圍內，且該第一沉積速率係在約 5 Å/秒至約 10 Å/秒的範圍內。

【第 15 項】 如請求項 11 所述之方法，其中該碳化鎢初始層具有在約 10 Å 至約 200 Å 的範圍內之一厚度。

【第 16 項】 一種形成一碳化鎢膜之方法，包含以下步

驟：

於一第一沉積速率下，在一基板之一含矽表面上形成一碳化鎢初始層，包含以下步驟：於一第一 PECVD 製程中，將該含矽表面暴露於一第一反應性氣體，該第一反應性氣體包含  $WF_6$ 、 $C_3H_6$  及  $H_2$ ，該第一 PECVD 製程包括處於一第一壓力下之約 100 瓦或更小的一第一 RF 電漿功率，該第一壓力在約 2 托耳至約 10 托耳的範圍內；以及

於一第二沉積速率下，在該碳化鎢初始層上形成一碳化鎢膜，包含以下步驟：於一第二 PECVD 製程中，將該碳化鎢初始層暴露於一第二反應性氣體，該第二反應性氣體包含  $WF_6$ 、 $C_3H_6$  及可選的  $H_2$ ，該第二 PECVD 製程包括處於一第二壓力下之約 500 瓦或更大的一第二 RF 電漿功率，該第二壓力在約 2 托耳至約 10 托耳的範圍內，

其中該第二沉積速率大於該第一沉積速率，

其中該碳化鎢初始層具有在約 10 Å 至約 200 Å 的範圍內之一厚度，且

其中該碳化鎢膜具有約 5,000 Å 或更大之一厚度。

【第 17 項】 如請求項 16 所述之方法，其中  $WF_6$  和  $C_3H_6$  以 2:1 或更大的一比值存在於該第一反應性氣

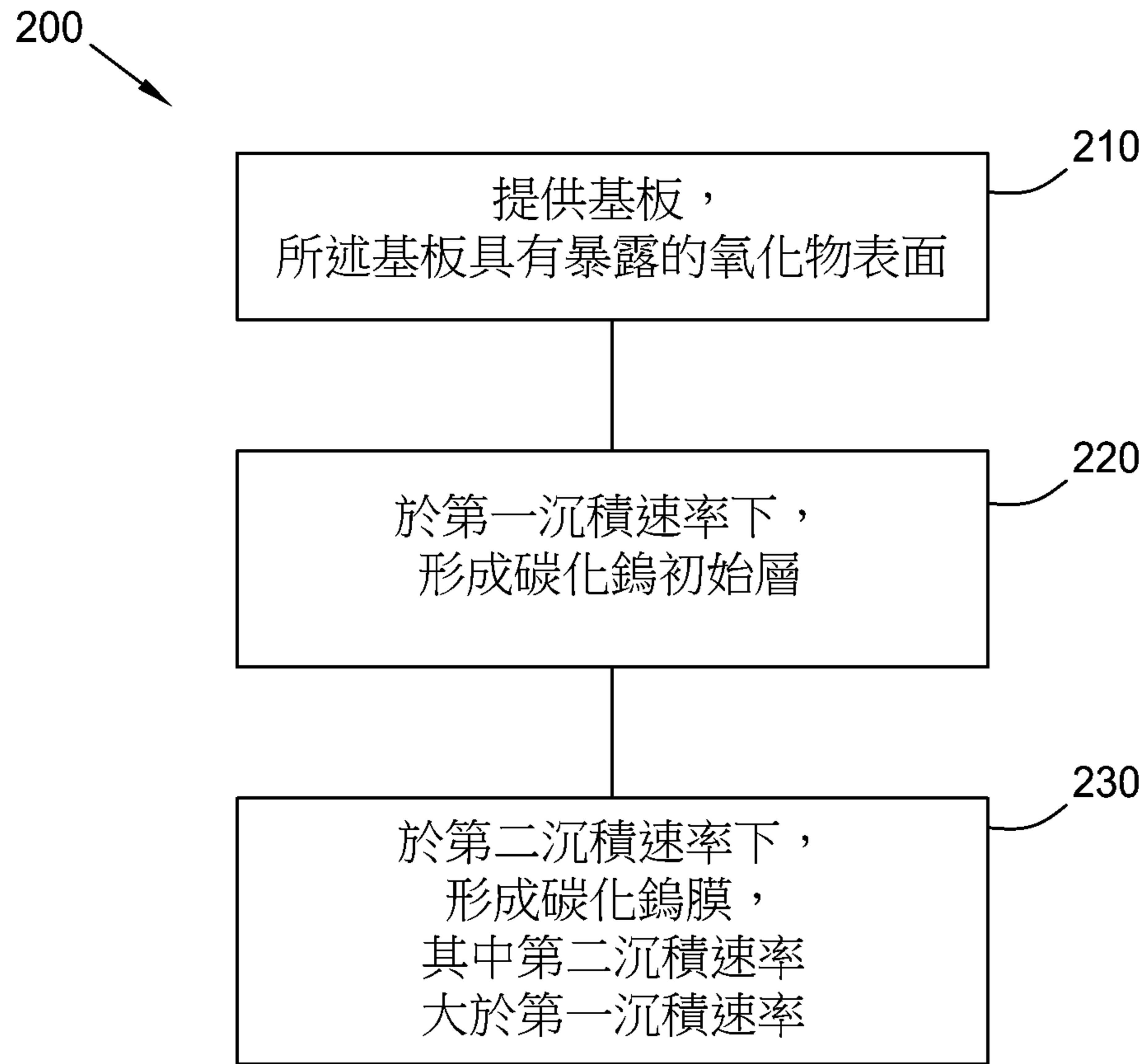
體中。

【第18項】 如請求項17所述之方法，其中該第二沉積速率對該第一沉積速率之一比值係3:1或更大。

【第19項】 如請求項18所述之方法，其中該第二沉積速率係30 Å/秒或更大，且該第一沉積速率係10 Å/秒或更小。

【第20項】 如請求項19所述之方法，其中該第二沉積速率係在約30 Å/秒至約40 Å/秒的範圍內，且該第一沉積速率係在約5 Å/秒至約10 Å/秒的範圍內。





第 2 圖

