

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 4 月 13 日 (13.04.2017)



(10) 国际公布号
WO 2017/059607 A1

- (51) 国际专利分类号:
H01L 21/77 (2006.01)
- (21) 国际申请号: PCT/CN2015/092357
- (22) 国际申请日: 2015 年 10 月 21 日 (21.10.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510655501.8 2015 年 10 月 10 日 (10.10.2015) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 石龙强 (SHI, Longqiang); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳市威世博知识产权代理事务所 (普通合伙) (CHINA WISPRO INTELLECTUAL PROPERTY LLP.); 中国广东省深圳市南山区高新区粤兴三道 8 号中国地质大学产学研基地中地大楼 A806, Guangdong 518057 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。
- 本国际公布:
— 包括国际检索报告 (条约第 21 条(3))。

(54) Title: ARRAY SUBSTRATE AND MANUFACTURING METHOD THEREFOR

(54) 发明名称: 一种阵列基板及其制作方法

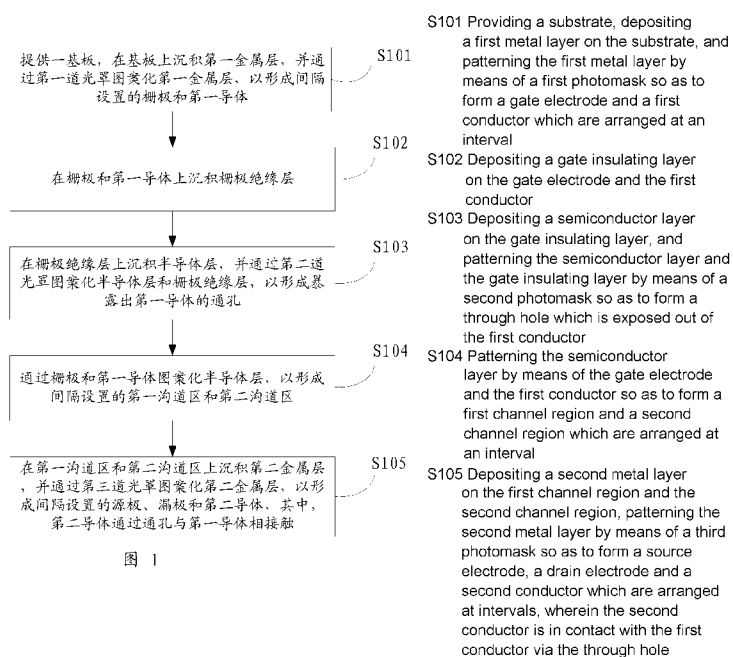


图 1

(57) Abstract: An array substrate and a manufacturing method therefor. The method comprises: patterning a first metal layer by means of a first photomask so as to form a gate electrode (21) and a first conductor (22) which are arranged at an interval; patterning a semiconductor layer (40) and a gate insulating layer (30) by means of a second photomask so as to form a through hole (23) which is exposed out of the first conductor (22); patterning the semiconductor layer (40) by means of the gate electrode (21) and the first conductor (22) so as to form a first channel region (43) and a second channel region (44) which are arranged at an interval; and patterning a second metal layer by means of a third photomask so as to form a source electrode (51), a drain electrode (52) and a second conductor (53) which are arranged at intervals, wherein the second conductor (53) is in contact with the first conductor (22) via the through hole (23). By means of the manufacturing method for the array substrate, the semiconductor layer (40) and the gate insulating layer (30) are patterned by means of a photomask, so that the production costs of the array substrate are reduced, bridging between the first conductor (22) and the second conductor (53) is realized using a relatively simple method, and the production efficiency of the array substrate is further improved.

(57) 摘要:

[见续页]

WO 2017/059607 A1



一种阵列基板及其制作方法，该方法包括：通过第一道光罩图案化第一金属层，以形成间隔设置的栅极（21）和第一导体（22）；通过第二道光罩图案化半导体层（40）和栅极绝缘层（30），以形成暴露出第一导体（22）的通孔（23）；通过栅极（21）和第一导体（22）图案化半导体层（40），以形成间隔设置的第一沟道区（43）和第二沟道区（44）；通过第三道光罩图案化第二金属层，以形成间隔设置的源极（51）、漏极（52）和第二导体（53）；其中，第二导体（53）通过通孔（23）与第一导体（22）相接触。该阵列基板的制造方法通过一道光罩图案化半导体层（40）和栅极绝缘层（30），降低了阵列基板的生产成本，且以相对简单的方式实现第一导体（22）和第二导体（53）的桥接，进而提高阵列基板的生产效率。

一种阵列基板及其制作方法

[1] **【技术领域】**

[2] 本发明涉及液晶领域，特别是涉及一种阵列基板及其制作方法。

[3] **【背景技术】**

[4] 在主动式矩阵显示器（Active Matrix Liquid Crystal Display，AMLCD）或有源矩阵有机发光二极管（Active-matrix organic light emitting diode，AMOLED）显示器中，一般采用阵列基板行驱动（Gate Driver on Array，GOA）技术来实现显示器的窄边框效果。

[5] 其中，在GOA技术中，阵列基板在生产的过程中需要设计间隔设置的两层金属层，同时，两层金属层需要跨越阵列基板的栅极绝缘层进行桥接，因此，如何以相对简单的方式实现两层金属层的桥接以提高阵列基板的生产效率是一个亟待解决的问题。另外，为了实现两层金属层的桥接，阵列基板在生产的过程中需要两道不同的光罩分别对半导体层和栅极绝缘层进行图案化，增加了阵列基板的生产成本。

[6] **【发明内容】**

[7] 本发明主要解决的技术问题是提供一种阵列基板及其制作方法，能够采用一道光罩图案化半导体层和栅极绝缘层，从而降低阵列基板的生产成本，另外，能够以相对简单的方式实现阵列基板中两层金属层的桥接，从而提高阵列基板的生产效率。

[8] 为解决上述技术问题，本发明采用的一个技术方案是：提供一种阵列基板的制作方法，该方法包括：提供一基板，在基板上沉积第一金属层，并通过第一道光罩图案化第一金属层，以形成间隔设置的栅极和第一导体；在栅极和第一导体上沉积栅极绝缘层；在栅极绝缘层上沉积半导体层，并通过第二道光罩图案化半导体层和栅极绝缘层，以形成暴露出第一导体的通孔；通过栅极和第一导体图案化半导体层，以形成间隔设置的第一沟道区和第二沟道区，其中，第一沟道区对应位于栅极的上方，第二沟道区对应位于第一导体的上方；在第一沟

道区和第二沟道区上沉积第二金属层，并通过第三道光罩图案化第二金属层，以形成间隔设置的源极、漏极和第二导体，其中，源极、漏极分别与第一沟道区相接触，第二导体与第二沟道区相接触并通过通孔与第一导体相接触；其中，通过第二道光罩图案化半导体层和栅极绝缘层，形成暴露出第一导体的通孔的步骤具体为：在半导体层上涂布第一光阻层；通过第二道光罩对第一光阻层进行正面曝光、显影；对显影后的第一光阻层、半导体层、栅极绝缘层进行湿法蚀刻；剥离湿法蚀刻后的第一光阻层以在半导体层、栅极绝缘层形成暴露出第一导体的通孔；通过栅极和第一导体图案化半导体层，形成第一沟道区和第二沟道区的步骤具体为：在半导体层上涂布第二光阻层；通过栅极和第一导体对第二光阻层进行背面曝光、显影；对显影后的第二光阻层、半导体层进行湿法蚀刻；剥离湿法蚀刻后的第二光阻层以在半导体层形成第一沟道区和第二沟道区。

[9] 其中，在栅极和第一导体上沉积栅极绝缘层的步骤具体为：在栅极和第一导体上通过等离子增强化学气相沉积法沉积栅极绝缘层；在栅极绝缘层上沉积半导体层的步骤具体为：在栅极绝缘层上通过物理气相沉积法沉积半导体层。

[10] 其中，半导体层的材料为镓锌氧化物。

[11] 为解决上述技术问题，本发明采用的另一个技术方案是：提供一种阵列基板的制作方法，该方法包括：提供一基板，在基板上沉积第一金属层，并通过第一道光罩图案化第一金属层，以形成间隔设置的栅极和第一导体；在栅极和第一导体上沉积栅极绝缘层；在栅极绝缘层上沉积半导体层，并通过第二道光罩图案化半导体层和栅极绝缘层，以形成暴露出第一导体的通孔；通过栅极和第一导体图案化半导体层，以形成间隔设置的第一沟道区和第二沟道区，其中，第一沟道区对应位于栅极的上方，第二沟道区对应位于第一导体的上方；在第一沟道区和第二沟道区上沉积第二金属层，并通过第三道光罩图案化第二金属层，以形成间隔设置的源极、漏极和第二导体，其中，源极、漏极分别与第一沟道区相接触，第二导体与第二沟道区相接触并通过通孔与第一导体相接触。

[12] 其中，在栅极和第一导体上沉积栅极绝缘层的步骤具体为：在栅极和第一导体上通过等离子增强化学气相沉积法沉积栅极绝缘层；在栅极绝缘层上沉积半导

体层的步骤具体为：在栅极绝缘层上通过物理气相沉积法沉积半导体层。

[13] 其中，通过第二道光罩图案化半导体层和栅极绝缘层，形成暴露出第一导体的通孔的步骤具体为：在半导体层上涂布第一光阻层；通过第二道光罩对第一光阻层进行正面曝光、显影；对显影后的第一光阻层、半导体层、栅极绝缘层进行湿法蚀刻；剥离湿法蚀刻后的第一光阻层以在半导体层、栅极绝缘层形成暴露出第一导体的通孔。

[14] 其中，通过栅极和第一导体图案化半导体层，形成第一沟道区和第二沟道区的步骤具体为：在半导体层上涂布第二光阻层；通过栅极和第一导体对第二光阻层进行背面曝光、显影；对显影后的第二光阻层、半导体层进行湿法蚀刻；剥离湿法蚀刻后的第二光阻层以在半导体层形成第一沟道区和第二沟道区。

[15] 其中，半导体层的材料为铟镓锌氧化物。

[16] 为解决上述技术问题，本发明采用的再一个技术方案是：提供一种阵列基板，该阵列基板包括从下到上依次设置的基板、第一金属层、栅极绝缘层、半导体层和第二金属层；第一金属层包括间隔设置的栅极和第一导体；半导体层包括间隔设置的第一沟道区和第二沟道区；第二金属层包括间隔设置的源极、漏极和第二导体；

[17] 其中，第一沟道区对应位于栅极的上方，第二沟道区对应位于第一导体的上方；

[18] 其中，源极、漏极分别与第一沟道区相接触，第二导体与第二沟道区相接触并通过通孔与第一导体相接触；

[19] 其中，所述栅极绝缘层和所述半导体层采用一道光罩进行图案化。

[20] 其中，第二沟道区包括第一沟道部和第二沟道部，第一沟道部和第二沟道部设置在通孔的两侧；其中，第二导体覆盖第一沟道部、通孔和第二沟道部。

[21] 其中，第一金属层和第二金属层的材料为铜、铝或钼。

[22] 其中，栅极绝缘层的材料为氧化硅或氮化硅。

[23] 其中，半导体层的材料为铟镓锌氧化物。

[24] 本发明的有益效果是：本发明的阵列基板及其制造方法通过第一道光罩图案化第一金属层，以形成间隔设置的栅极和第一导体；通过第二道光罩图案化半导

体层和栅极绝缘层，以形成暴露出第一导体的通孔；通过栅极和第一导体图案化半导体层，以形成间隔设置的第一沟道区和第二沟道区；通过第三道光罩图案化第二金属层，以形成间隔设置的源极、漏极和第二导体；其中，第二导体通过通孔与第一导体相接触。通过上述方式，本发明采用一道光罩图案化半导体层和栅极绝缘层，降低了阵列基板的生产成本，另外，本发明以相对简单的方式实现了第一导体和第二导体的桥接，进而提高了阵列基板的生产效率。

[25] **【附图说明】**

[26] 图1是本发明实施例的阵列基板的制作方法的流程示意图；

[27] 图2A-2G是图1所示制作方法在制作过程中的阵列基板的结构示意图；

[28] 图3是图1所示制作方法制得的阵列基板的结构示意图。

[29] **【具体实施方式】**

[30] 在说明书及权利要求书当中使用了某些词汇来指称特定的组件，所属领域中的技术人员应可理解，制造商可能会用不同的名词来称呼同样的组件。本说明书及权利要求书并不以名称的差异来作为区分组件的方式，而是以组件在功能上的差异来作为区分的基准。下面结合附图和实施例对本发明进行详细说明。

[31] 图1是本发明实施例的阵列基板的制作方法的流程示意图。图2A-2G是图1所示制作方法在制作过程中的阵列基板的结构示意图。需注意的是，若有实质上相同的结果，本发明的方法并不以图1所示的流程顺序为限。如图1所示，该方法包括如下步骤：

[32] 步骤S101：提供一基板，在基板上沉积第一金属层，并通过第一道光罩图案化第一金属层，以形成间隔设置的栅极和第一导体。

[33] 在步骤S101中，基板优选为玻璃基板，第一金属层的材料优选为铜、铝或钼。

[34] 请一并参考图2A，图2A为对沉积于基板10的第一金属层进行第一道光罩后得到的栅极21和第一导体22的剖面结构示意图。

[35] 步骤S102：在栅极和第一导体上沉积栅极绝缘层。

[36] 在步骤S102中，在栅极和第一导体上沉积栅极绝缘层的步骤具体为：在栅极和第一导体上通过等离子增强化学气相沉积法（Plasma Enhanced Chemical Vapor Deposition, PECVD）沉积栅极绝缘层。优选地，栅极绝缘层的材料为氧化硅或

氮化硅。

[37] 步骤S103：在栅极绝缘层上沉积半导体层，并通过第二道光罩图案化半导体层和栅极绝缘层，以形成暴露出第一导体的通孔。

[38] 在步骤S103中，在栅极绝缘层上沉积半导体层的步骤具体为：在栅极绝缘层上通过物理气相沉积法（Physical Vapor Deposition, PVD）沉积半导体层。优选地，半导体层的材料为铟镓锌氧化物（Indium Gallium Zinc Oxide, IGZO）。

[39] 其中，通过第二道光罩图案化半导体层和栅极绝缘层，形成暴露出第一导体的通孔的步骤具体为：在半导体层上涂布第一光阻层；通过第二道光罩对第一光阻层进行正面曝光、显影；对显影后的第一光阻层、半导体层、栅极绝缘层进行湿法蚀刻；剥离湿法蚀刻后的第一光阻层以在半导体层、栅极绝缘层形成暴露出第一导体的通孔。

[40] 请一并参考图2B、2C、2D，其中，图2B为涂布了第一光阻层41的基板10、栅极21、第一导体22、栅极绝缘层30、半导体层40的剖面结构示意图。图2C为通过第二道光罩对第一光阻层41进行正面曝光、显影后基板10、栅极21、第一导体22、栅极绝缘层30、半导体层40和第一光阻层41的剖面结构示意图。图2D为剥离湿法蚀刻后的第一光阻层41后基板10、栅极21、第一导体22、栅极绝缘层30、半导体层40和暴露出第一导体22的通孔23的剖面结构示意图。

[41] 步骤S104：通过栅极和第一导体图案化半导体层，以形成间隔设置的第一沟道区和第二沟道区。

[42] 在步骤S104中，通过栅极和第一导体图案化半导体层，形成第一沟道区和第二沟道区的步骤具体为：在半导体层上涂布第二光阻层；通过栅极和第一导体对第二光阻层进行背面曝光、显影；对显影后的第二光阻层、半导体层进行湿法蚀刻；剥离湿法蚀刻后的第二光阻层以在半导体层形成第一沟道区和第二沟道区。本领域的技术人员可以理解，在步骤S104中，以栅极和第一导体作为一道光罩，减少了阵列基板生产过程中光罩的使用，降低了阵列基板的生产成本。

[43] 其中，第一沟道区位于栅极的上方，第二沟道区位于第一导体的上方。

[44] 请一并参考图2E、2F、2G，其中，图2E为涂布了第二光阻层42的基板10、栅极21、第一导体22、栅极绝缘层30、半导体层40的剖面结构示意图。图2F为通

过栅极和第一导体对第二光阻层42进行背面曝光、显影后基板10、栅极21、第一导体22、栅极绝缘层30、半导体层40和第二光阻层42的剖面结构示意图。图2G为剥离湿法蚀刻后的第二光阻层42后基板10、栅极21、第一导体22、栅极绝缘层30、第一沟道区43、第二沟道区44的剖面结构示意图。

[45] 步骤S105：在第一沟道区和第二沟道区上沉积第二金属层，并通过第三道光罩图案化第二金属层，以形成间隔设置的源极、漏极和第二导体，其中，第二导体通过通孔与第一导体相接触。

[46] 在步骤S105中，在第一沟道区和第二沟道区上沉积第二金属层的步骤具体为：在第一沟道区和第二沟道区上通过物理气相沉积法沉积第二金属层。优选地，第二金属层的材料为铜、铝或钼。

[47] 在本实施例中，第一金属层的材料和第二金属层的材料不相同，在其它实施例中，第一金属层的材料也可与第二金属层的材料相同。

[48] 在本实施例中，源极、漏极分别与第一沟道区相接触，第二导体与第二沟道区相接触。在其它实施例中，也可以仅存在第一沟道区，第二导体直接通过通孔与第一导体相接触。

[49] 请一并参考图3，图3是图1所示制作方法制得的阵列基板的结构示意图。如图3所示，阵列基板包括从下到上依次设置的基板10、第一金属层、栅极绝缘层30、半导体层和第二金属层。

[50] 其中，第一金属层包括间隔设置的栅极21和第一导体22。半导体层包括间隔设置的第一沟道区43和第二沟道区44。第二金属层包括间隔设置的源极51、漏极52和第二导体53。

[51] 其中，第一沟道区43对应位于栅极21的上方，第二沟道区44对应位于第一导体22的上方。源极51、漏极52分别与第一沟道区43相接触，第二导体53与第二沟道区44相接触并通过通孔与第一导体22相接触。

[52] 其中，通孔23由一道光罩图案化栅极绝缘层30和半导体层制得。

[53] 其中，栅极绝缘层30和半导体层采用一道光罩进行图案化。

[54] 优选地，第二沟道区44包括第一沟道部441和第二沟道部442，第一沟道部441和第二沟道部442设置在通孔23的两侧，第二导体53覆盖第一沟道部441、通孔2

3和第二沟道部442。

- [55] 优选地，位于第一金属层的栅极21和第一导体22以及位于第二金属层的源极51、漏极52和第二导体53的材料为铜、铝或钼。
- [56] 优选地，栅极绝缘层30的材料为氧化硅或氮化硅。
- [57] 优选地，位于半导体层的第一沟道区43和第二沟道区44的材料为镓锌氧化物。
- [58] 本发明的有益效果是：本发明的阵列基板及其制造方法通过第一道光罩图案化第一金属层，以形成间隔设置的栅极和第一导体；通过第二道光罩图案化半导体层和栅极绝缘层，以形成暴露出第一导体的通孔；通过栅极和第一导体图案化半导体层，以形成间隔设置的第一沟道区和第二沟道区；通过第三道光罩图案化第二金属层，以形成间隔设置的源极、漏极和第二导体；其中，第二导体通过通孔与第一导体相接触。通过上述方式，本发明采用一道光罩图案化半导体层和栅极绝缘层，降低了阵列基板的生产成本，另外，本发明能够以相对简单的方式实现第一导体和第二导体的桥接，从而提高阵列基板的生产效率。
- [59] 以上所述仅为本发明的实施方式，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本发明的专利保护范围内。

权利要求书

[权利要求 1]

一种阵列基板的制作方法，其中，所述方法包括：

提供一基板，在所述基板上沉积第一金属层，并通过第一道光罩图案化所述第一金属层，以形成间隔设置的栅极和第一导体；

在所述栅极和所述第一导体上沉积栅极绝缘层；

在所述栅极绝缘层上沉积半导体层，并通过第二道光罩图案化所述半导体层和栅极绝缘层，以形成暴露出所述第一导体的通孔；

通过所述栅极和所述第一导体图案化所述半导体层，以形成间隔设置的第一沟道区和第二沟道区，其中，所述第一沟道区对应位于所述栅极的上方，所述第二沟道区对应位于所述第一导体的上方；

在所述第一沟道区和所述第二沟道区上沉积第二金属层，并通过第三道光罩图案化所述第二金属层，以形成间隔设置的源极、漏极和第二导体，其中，所述源极、漏极分别与所述第一沟道区相接触，所述第二导体与所述第二沟道区相接触并通过所述通孔与所述第一导体相接触；

其中，所述通过第二道光罩图案化所述半导体层和栅极绝缘层，形成暴露出所述第一导体的通孔的步骤具体为：

在所述半导体层上涂布第一光阻层；

通过第二道光罩对所述第一光阻层进行正面曝光、显影；

对显影后的所述第一光阻层、半导体层、栅极绝缘层进行湿法蚀刻；

剥离湿法蚀刻后的所述第一光阻层以在所述半导体层、栅极绝缘层形成暴露出所述第一导体的通孔；

其中，所述通过所述栅极和所述第一导体图案化所述半导体层，形成第一沟道区和第二沟道区的步骤具体为：

在所述半导体层上涂布第二光阻层；

通过所述栅极和所述第一导体对所述第二光阻层进行背面曝光、

显影;

对显影后的所述第二光阻层、半导体层进行湿法蚀刻;

剥离湿法蚀刻后的所述第二光阻层以在所述半导体层形成第一沟道区和第二沟道区。

[权利要求 2]

根据权利要求1所述的方法, 其中,

所述在所述栅极和所述第一导体上沉积栅极绝缘层的步骤具体为:

在所述栅极和所述第一导体上通过等离子增强化学气相沉积法沉积栅极绝缘层;

所述在所述栅极绝缘层上沉积半导体层的步骤具体为:

在所述栅极绝缘层上通过物理气相沉积法沉积半导体层。

[权利要求 3]

根据权利要求1所述的方法, 其中, 所述半导体层的材料为镓锌氧化物。

[权利要求 4]

一种阵列基板的制作方法, 其中, 所述方法包括:

提供一基板, 在所述基板上沉积第一金属层, 并通过第一道光罩图案化所述第一金属层, 以形成间隔设置的栅极和第一导体;

在所述栅极和所述第一导体上沉积栅极绝缘层;

在所述栅极绝缘层上沉积半导体层, 并通过第二道光罩图案化所述半导体层和栅极绝缘层, 以形成暴露出所述第一导体的通孔;

通过所述栅极和所述第一导体图案化所述半导体层, 以形成间隔设置的第一沟道区和第二沟道区, 其中, 所述第一沟道区对应位于所述栅极的上方, 所述第二沟道区对应位于所述第一导体的上方;

在所述第一沟道区和所述第二沟道区上沉积第二金属层, 并通过第三道光罩图案化所述第二金属层, 以形成间隔设置的源极、漏极和第二导体, 其中, 所述源极、漏极分别与所述第一沟道区相接触, 所述第二导体与所述第二沟道区相接触并通过所述通孔与所述第一导体相接触。

- [权利要求 5] 根据权利要求4所述的方法，其中，
所述在所述栅极和所述第一导体上沉积栅极绝缘层的步骤具体为：
在所述栅极和所述第一导体上通过等离子增强化学气相沉积法沉积栅极绝缘层；
所述在所述栅极绝缘层上沉积半导体层的步骤具体为：
在所述栅极绝缘层上通过物理气相沉积法沉积半导体层。
- [权利要求 6] 根据权利要求4所述的方法，其中，所述通过第二道光罩图案化所述半导体层和栅极绝缘层，形成暴露出所述第一导体的通孔的步骤具体为：
在所述半导体层上涂布第一光阻层；
通过第二道光罩对所述第一光阻层进行正面曝光、显影；
对显影后的所述第一光阻层、半导体层、栅极绝缘层进行湿法蚀刻；
剥离湿法蚀刻后的所述第一光阻层以在所述半导体层、栅极绝缘层形成暴露出所述第一导体的通孔。
- [权利要求 7] 根据权利要求4所述的方法，其中，所述通过所述栅极和所述第一导体图案化所述半导体层，形成第一沟道区和第二沟道区的步骤具体为：
在所述半导体层上涂布第二光阻层；
通过所述栅极和所述第一导体对所述第二光阻层进行背面曝光、显影；
对显影后的所述第二光阻层、半导体层进行湿法蚀刻；
剥离湿法蚀刻后的所述第二光阻层以在所述半导体层形成第一沟道区和第二沟道区。
- [权利要求 8] 根据权利要求4所述的方法，其中，所述半导体层的材料为镓锌氧化物。
- [权利要求 9] 一种阵列基板，其中，所述阵列基板包括从下到上依次设置的基

板、第一金属层、栅极绝缘层、半导体层和第二金属层；所述第一金属层包括间隔设置的栅极和第一导体；所述半导体层包括间隔设置的第一沟道区和第二沟道区；所述第二金属层包括间隔设置的源极、漏极和第二导体；

其中，所述第一沟道区对应位于所述栅极的上方，所述第二沟道区对应位于所述第一导体的上方；

其中，所述源极、漏极分别与所述第一沟道区相接触，所述第二导体与所述第二沟道区相接触并通过所述通孔与所述第一导体相接触；

其中，所述栅极绝缘层和所述半导体层采用一道光罩进行图案化。

[权利要求 10] 根据权利要求9所述的阵列基板，所述第二沟道区包括第一沟道部和第二沟道部，所述第一沟道部和所述第二沟道部设置在所述通孔的两侧；其中，所述第二导体覆盖所述第一沟道部、通孔和第二沟道部。

[权利要求 11] 根据权利要求9所述的阵列基板，其中，所述第一金属层和第二金属层的材料为铜、铝或铝。

[权利要求 12] 根据权利要求9所述的阵列基板，其中，所述栅极绝缘层的材料为氧化硅或氮化硅。

[权利要求 13] 根据权利要求9所述的阵列基板，其中，所述半导体层的材料为镉镓锌氧化物。

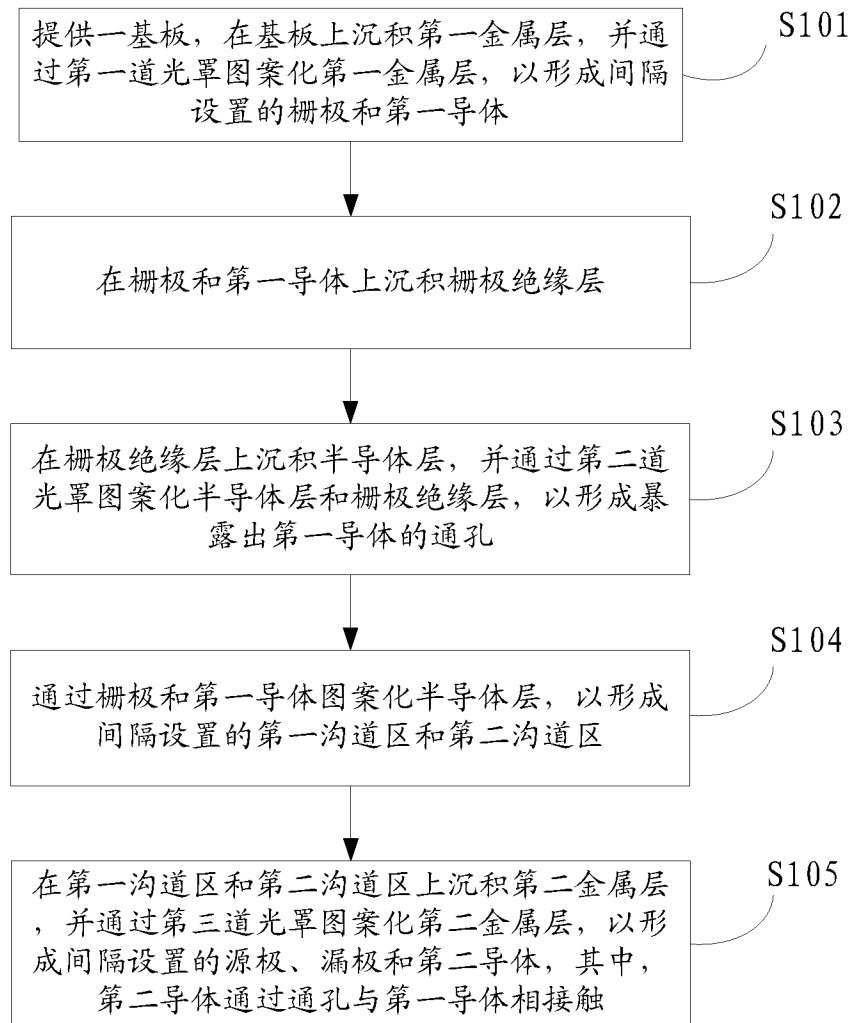


图 1

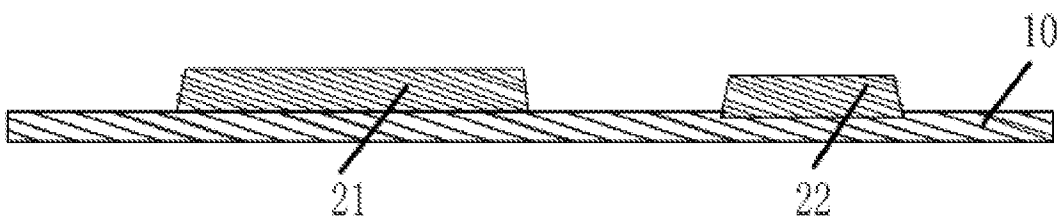


图 2A

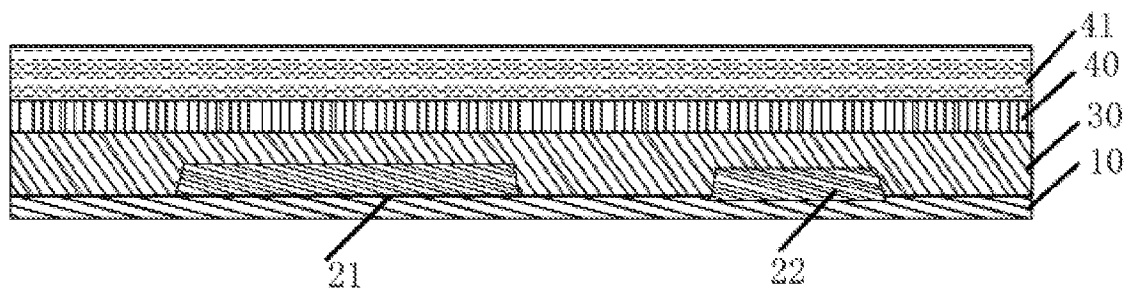


图 2B

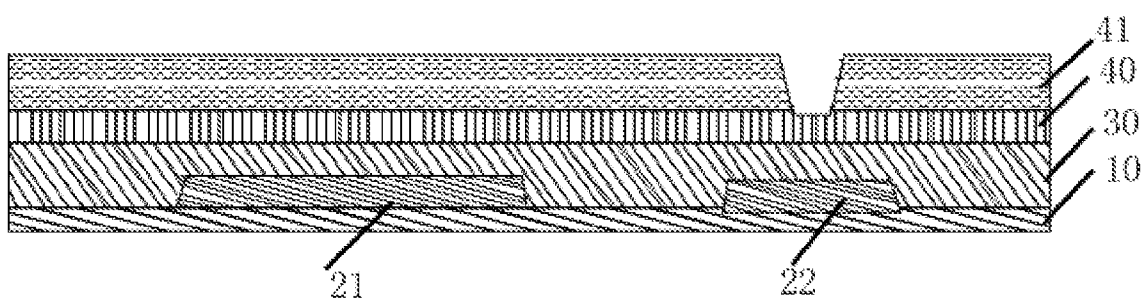


图 2C

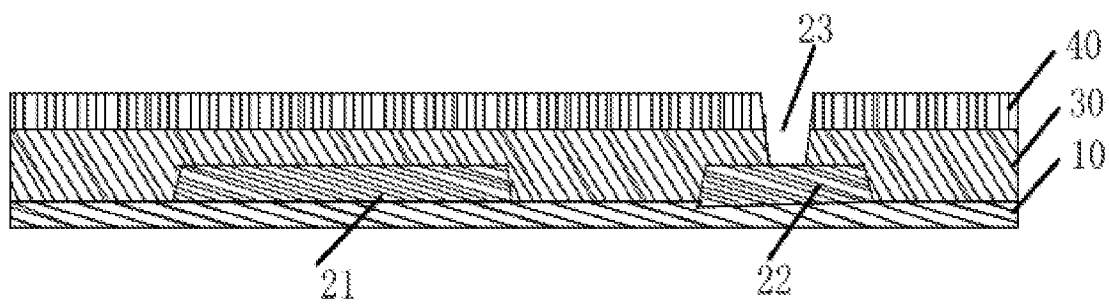


图 2D

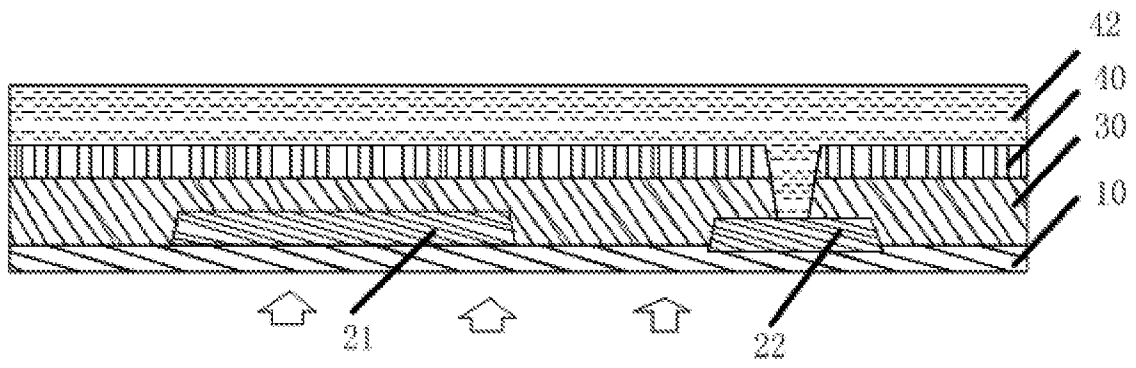


图 2E

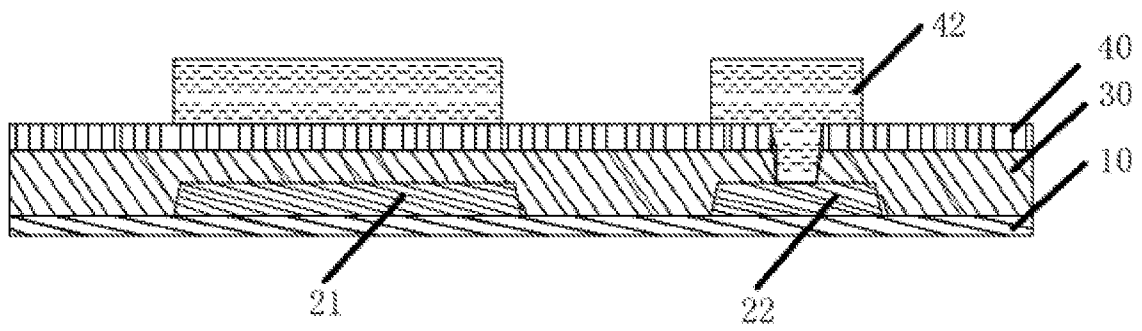


图 2F

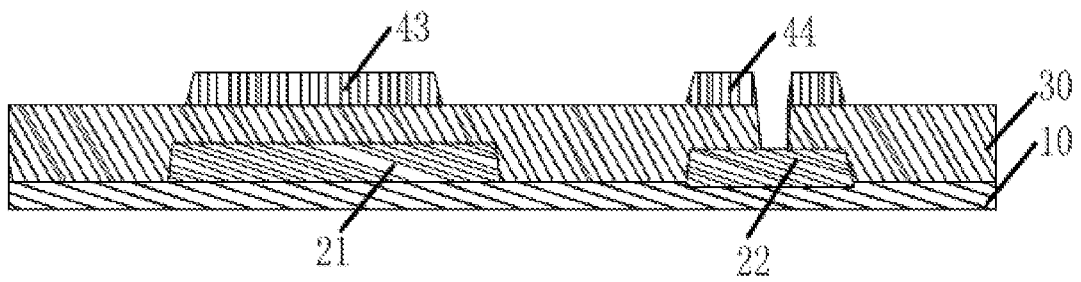


图 2G

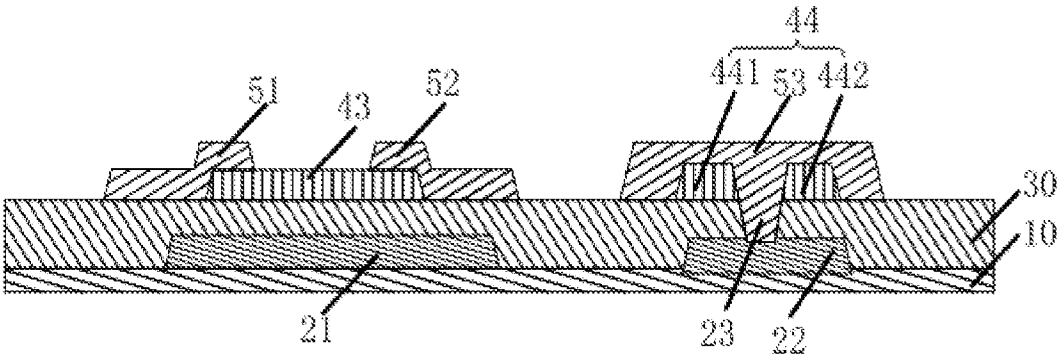


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/092357

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/77 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 21/-, H01L 27/-, H01L 29/-, G02F 1/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT,WPI, CNKI, EPODOC: TFT, manufacture method, front exposure, back exposure, photomask, template, mother board, etch, grid electrode, conductor, conductive, metal, source electrode, drain electrode, channel, active, array substrate, method, manufacture, grid, insulate, semiconductor, pattern, mask, hole, liquid crystal, optical, photo, shield, passivator

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103021944 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.), 03 April 2013 (03.04.2013), description, paragraphs [0043]-[0074], and figures 2-12	9-13
X	JP 2001320059 A (CHI MEI ELECTRONICS CO., LTD.), 16 November 2001 (16.11.2001), description, paragraphs [0003]-[0006] and [0016]-[0020], and figure 7	9-13
A	CN 101179085 A (AU OPTRONICS CORP.), 14 May 2008 (14.05.2008), the whole document	1-13
A	CN 104157609 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 19 November 2014 (19.11.2014), the whole document	1-13
A	CN 104576747 A (SAMSUNG DISPLAY CO., LTD.), 29 April 2015 (29.04.2015), the whole document	1-13
A	CN 101582431 A (AU OPTRONICS CORP.), 18 November 2009 (18.11.2009), the whole document	1-13

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 18 June 2016 (18.06.2016)	Date of mailing of the international search report 08 July 2016 (08.07.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer LI, Wen Telephone No.: (86-10) 62414459

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/092357

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2004263757 A1 (KWON, O.N.), 30 December 2004 (30.12.2004), the whole document	1-13

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2015/092357

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103021944 A	03 April 2013	None	
JP 2001320059 A	16 November 2001	JP 3455506 B2	14 October 2003
		TW 573162 B	21 January 2004
		US 6683660 B1	27 January 2004
CN 101179085 A	14 May 2008	CN 100550400 C	14 October 2009
CN 104157609 A	19 November 2014	WO 2016026177 A1	25 February 2016
CN 104576747 A	29 April 2015	US 2015108481 A1	23 April 2015
		KR 20150045111 A	28 April 2015
		US 9356153 B2	31 May 2016
CN 101582431 A	18 November 2009	CN 101582431 B	05 October 2011
US 2004263757 A1	30 December 2004	US 8614780 B2	24 December 2013
		US 2010003775 A1	07 January 2010
		US 7589814 B2	15 September 2009
		US 8144296 B2	27 March 2012
		KR 20050000686 A	06 January 2005
		US 8373834 B2	12 February 2013
		KR 101054819 B1	05 August 2011
		US 2012142128 A1	07 June 2012
		US 2013164871 A1	27 June 2013
		US 2012301984 A1	29 November 2012
		US 8259272 B2	04 September 2012

A. 主题的分类 H01L 21/77 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类		
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) H01L21/-, H01L27/-, H01L29/-, G02F1/- 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNPAT, WPI, CNKI, EPODOC: 阵列基板, TFT, 制作方法, 制造方法, 正面曝光, 背面曝光, 背后曝光, 图案化, 图形化, 光罩, 掩膜, 模板, 母板, 蚀刻, 刻蚀, 孔, 栅极, 导体, 导电, 金属, 源极, 漏极, 沟道, 有源, 绝缘, 半导体, array substrate, method, manufacture, grid, insulate, semiconductor, pattern, mask, hole, liquid crystal, optical, photo, shield, passivator		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 103021944 A (北京京东方光电科技有限公司) 2013年 4月 3日 (2013 - 04 - 03) 说明书第[0043]-[0074]段, 附图2-12	9-13
X	JP 2001320059 A (CHI MEI ELECTRONICS CO., LTD.) 2001年 11月 16日 (2001 - 11 - 16) 说明书第[0003]-[0006], [0016]-[0020]段, 图7	9-13
A	CN 101179085 A (友达光电股份有限公司) 2008年 5月 14日 (2008 - 05 - 14) 全文	1-13
A	CN 104157609 A (深圳市华星光电技术有限公司) 2014年 11月 19日 (2014 - 11 - 19) 全文	1-13
A	CN 104576747 A (三星显示有限公司) 2015年 4月 29日 (2015 - 04 - 29) 全文	1-13
A	CN 101582431 A (友达光电股份有限公司) 2009年 11月 18日 (2009 - 11 - 18) 全文	1-13
☒ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2016年 6月 18日		国际检索报告邮寄日期 2016年 7月 8日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 李 闻 电话号码 (86-10)62414459

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	US 2004263757 A1 (KWON, OH-NAM) 2004年 12月 30日 (2004 - 12 - 30) 全文	1-13

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/092357

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	103021944	A	2013年 4月 3日	无	
JP	2001320059	A	2001年 11月 16日	JP 3455506 B2	2003年 10月 14日
				TW 573162 B	2004年 1月 21日
				US 6683660 B1	2004年 1月 27日
CN	101179085	A	2008年 5月 14日	CN 100550400 C	2009年 10月 14日
CN	104157609	A	2014年 11月 19日	WO 2016026177 A1	2016年 2月 25日
CN	104576747	A	2015年 4月 29日	US 2015108481 A1	2015年 4月 23日
				KR 20150045111 A	2015年 4月 28日
				US 9356153 B2	2016年 5月 31日
CN	101582431	A	2009年 11月 18日	CN 101582431 B	2011年 10月 5日
US	2004263757	A1	2004年 12月 30日	US 8614780 B2	2013年 12月 24日
				US 2010003775 A1	2010年 1月 7日
				US 7589814 B2	2009年 9月 15日
				US 8144296 B2	2012年 3月 27日
				KR 20050000686 A	2005年 1月 6日
				US 8373834 B2	2013年 2月 12日
				KR 101054819 B1	2011年 8月 5日
				US 2012142128 A1	2012年 6月 7日
				US 2013164871 A1	2013年 6月 27日
				US 2012301984 A1	2012年 11月 29日
				US 8259272 B2	2012年 9月 4日

表 PCT/ISA/210 (同族专利附件) (2009年7月)