

[19] 中华人民共和国国家知识产权局



# [12] 发明专利申请公布说明书

[21] 申请号 200810161879.2

[51] Int. Cl.

*G03F 7/00 (2006.01)*  
*G03F 7/039 (2006.01)*  
*G03F 7/038 (2006.01)*  
*G03F 7/26 (2006.01)*  
*G03F 7/30 (2006.01)*  
*G03F 7/16 (2006.01)*

[43] 公开日 2009年9月16日

[11] 公开号 CN 101533218A

[51] Int. Cl. (续)

*H01L 21/027 (2006.01)*

[22] 申请日 2008.10.13

[21] 申请号 200810161879.2

[30] 优先权

[32] 2008. 3. 12 [33] US [31] 12/047, 086

[71] 申请人 台湾积体电路制造股份有限公司

地址 中国台湾新竹市新竹科学工业园区力行六路8号

[72] 发明人 许峰诚 陈建宏

[74] 专利代理机构 北京中原华和知识产权代理有限公司

代理人 寿宁 张华辉

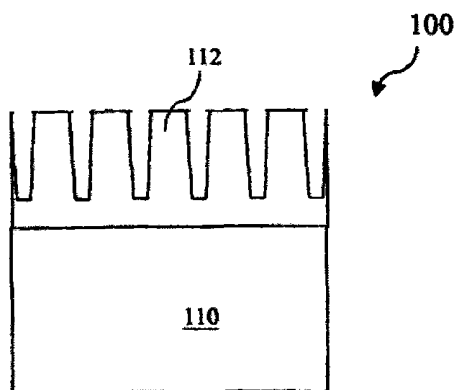
权利要求书2页 说明书11页 附图4页

[54] 发明名称

微影图形成形方法

[57] 摘要

本发明是有关于一种微影图形成形方法，包含下列步骤：形成一第一光阻图形于一基板上，第一光阻图形包含多个开口；形成一第二光阻图形于该第一光阻图形的该等开口间，且该第二光阻图形至少包含一开口；以及移除第一光阻图形以曝露第一光阻图形所覆盖的基板的部分。本发明的微影图形成形方法可以降低生产成本及降低关键尺寸的变化影响。



- 1、一种微影图形成形方法，其特征在于其包括以下步骤：  
形成一第一光阻图形于一基板上，该第一光阻图形包含多个开口；  
形成一第二光阻图形于该第一光阻图形的该等开口间，且该第二光阻图形至少包含一开口；以及  
移除该第一光阻图形以曝露该第一光阻图形所覆盖的该基板的部分。
- 2、根据权利要求1所述的微影图形成形方法，其特征在于其中所述的第一光阻图形包含一正型光阻物质，该第二光阻图形包含一负型光阻物质。
- 3、根据权利要求1所述的微影图形成形方法，其特征在于其中所述的第一光阻图形在一蚀刻过程中，该第一光阻图形具有高于该第二光阻图形的一蚀刻率。
- 4、根据权利要求1所述的微影图形成形方法，其特征在于其中所述的移除该第一光阻图形的步骤包含经由实施一蚀刻过程以相对该第二光阻图形而选择性地移除该第一光阻图形。
- 5、根据权利要求1所述的微影图形成形方法，其特征在于其中所述的移除该第一光阻图形的步骤，还包含：施加一溶剂以溶解该第一光阻图形，其中该溶剂可溶解该第一光阻图形，但该溶剂不溶解该第二光阻图形。
- 6、根据权利要求1所述的微影图形成形方法，其特征在于其中所述的移除该第一光阻图形的步骤后还包含一步骤：蚀刻该基板对应于该第二光阻图形的该至少一开口的部分，形成多个接触孔于基板上。
- 7、根据权利要求1所述的微影图形成形方法，其特征在于其中所述的移除该第一光阻图形的步骤后还包含一步骤：蚀刻该基板对应于该第二光阻图形的该至少一开口的部分，以形成多个沟槽于基板上。
- 8、一种微影图形成形方法，其特征在于其包括以下步骤：  
形成一正型光阻图形于一基板上，该正型光阻图形包含多个正型光阻物质；  
形成一负型光阻层于该基板上，该负型光阻层形成于该等正型光阻物质间所定义出的多个开口间，其中该正型光阻图形包含未被该负型光阻层覆盖的一顶部表面；  
对该负型光阻层进行曝光，以定义出该基板上多个未曝光的负型光阻物质；以及  
施加一溶剂以移除该正型光阻图形。
- 9、根据权利要求8所述的微影图形成形方法，其特征在于其中所述的施加该溶剂以移除该正型光阻图形的步骤包含：施加一显影液以移除该正型光阻图形及该等未曝光的负型光阻物质。

10、根据权利要求 8 所述的微影图形成形方法，其特征在于其中所述的负型光阻层是以一旋转涂布方式形成，藉由调整该旋转涂布方式的一旋转速度，以形成厚度较该第一正型光阻图形为薄的该负型光阻层。

11、根据权利要求 8 所述的微影图形成形方法，其特征在于其中所述的负型光阻层是以一旋转涂布方式形成，藉由调整该旋转涂布方式形成的该负型光阻层的一表面张力，以形成厚度较该第一正型光阻图形为薄的该负型光阻层。

12、一种微影图形成形方法，其特征在于其包括以下步骤：  
形成一正型光阻图形于一基板上；  
形成一负型光阻层于该基板上及该正型光阻图形上；  
对该负型光阻层进行图形化，以形成一负型光阻图形于该基板上；以及  
施加一蚀刻过程以选择性地移除该正型光阻图形，以形成该负型光阻图型所定义出的多个开口。

13、根据权利要求 12 所述的微影图形成形方法，其特征在于其中形成该负型光阻层具有高于该正型光阻图形的一顶部表面。

14、根据权利要求 12 所述的微影图形成形方法，其特征在于其中所述的基板包含一半导体物质层及一介电物质层在该半导体物质层上。

15、根据权利要求 12 所述的微影图形成形方法，其特征在于其还包含一步骤：蚀刻该基板对应于该负型光阻图型定义出的该等开口。

## 微影图形成形方法

### 技术领域

本发明涉及一种微影图形成形方法,特别是涉及一种用以形成接触孔及沟槽的微影图形成形方法。

### 背景技术

半导体技术在现代仍然持续地朝着更小的尺寸在迈进。近年来在尺寸上,已经演进到65奈米、45奈米,甚至更小的工艺(工艺即制程,本文均称为工艺)。用来产生微小集成电路布局的光阻层,通常具有较高的长宽比。在上述的情形下,如何维持一个理想的关键尺寸(critical dimension; CD),将因众多影响因素而提升困难度。光阻层的关键尺寸即为其中一项面临挑战的项目。举例来说,在微影图形成形工艺中,光阻层容易遭受图形崩毁(pattern collapse)以及关键尺寸降低的影响,而使得工艺结果并不理想。

由此可见,上述现有的微影图形成形工艺在加工方法与使用上,显然仍存在有不便与缺陷,而亟待加以进一步改进。为了解决上述存在的问题,相关厂商莫不费尽心思来谋求解决之道,但长久以来一直未见适用的设计被发展完成,而一般工艺方法又没有适切的方法能够解决上述问题,此显然是相关业者急欲解决的问题。因此如何能创设一种新的微影图形成形方法,实属当前重要研发课题之一,亦成为当前业界极需改进的目标。

有鉴于上述现有的微影图形成形工艺存在的缺陷,本发明人基于从事此类产品设计制造多年丰富的实务经验及专业知识,并配合学理的运用,积极加以研究创新,以期创设一种新的微影图形成形方法,能够改进一般现有的微影图形成形工艺,使其更具有实用性。经过不断的研究、设计,并经反复试作及改进后,终于创设出确具实用价值的本发明。

### 发明内容

本发明的目的在于,克服现有的微影图形成形方法存在的缺陷,而提供一种新的微影图形成形方法,所要解决的技术问题是使其能够利用而轻易地实现。

本发明的另一目的在于,提供一种新的微影图形成形方法,所要解决的技术问题是使其可以降低生产成本及降低关键尺寸的变化影响。

本发明的目的及解决其技术问题是采用以下技术方案来实现的。依据本发明提出的一种微影图形成形(lithography patterning)方法,其包

括以下步骤：形成一第一光阻图形于一基板上，该第一光阻图形包含多个开口；形成一第二光阻图形于该第一光阻图形的该等开口间，且该第二光阻图形至少包含一开口；以及移除该第一光阻图形以曝露该第一光阻图形所覆盖的该基板的部分。

本发明的目的及解决其技术问题还可采用以下技术措施进一步实现。

前述的微影图形成形方法，其中所述的第一光阻图形包含一正型光阻物质，该第二光阻图形包含一负型光阻物质。

前述的微影图形成形方法，其中所述的第一光阻图形在一蚀刻过程中，该第一光阻图形具有高于该第二光阻图形的一蚀刻率。

前述的微影图形成形方法，其中所述的移除该第一光阻图形的步骤包含经由实施一蚀刻过程以相对该第二光阻图形而选择性地移除该第一光阻图形。

前述的微影图形成形方法，其中所述的移除该第一光阻图形的步骤，还包含：施加一溶剂以溶解该第一光阻图形，其中该溶剂可溶解该第一光阻图形，但该溶剂不溶解该第二光阻图形。

前述的微影图形成形方法，其中所述的移除该第一光阻图形的步骤后还包含一步：蚀刻该基板对应于该第二光阻图形的该至少一开口的部分，形成多个接触孔于基板上。

前述的微影图形成形方法，其中所述的移除该第一光阻图形的步骤后还包含一步：蚀刻该基板对应于该第二光阻图形的该至少一开口的部分，以形成多个沟槽于基板上。

本发明的目的及解决其技术问题还采用以下技术方案来实现。依据本发明提出的一种微影图形成形方法，其包括以下步骤：

形成一正型光阻图形于一基板上，该正型光阻图形包含多个正型光阻物质；形成一负型光阻层于该基板上，该负型光阻层形成于该等正型光阻物质间所定义出的多个开口间，其中该正型光阻图形包含未被该负型光阻层覆盖的一顶部表面；对该负型光阻层进行曝光，以定义出该基板上多个未曝光的负型光阻物质；以及施加一溶剂以移除该正型光阻图形。

本发明的目的及解决其技术问题还可采用以下技术措施进一步实现。

前述的微影图形成形方法，其中所述的施加该溶剂以移除该正型光阻图形的步骤包含：施加一显影液（developing solution）以移除该正型光阻图形及该等未曝光的负型光阻物质。

前述的微影图形成形方法，其中所述的负型光阻层是以一旋转涂布（spin-on coating）方式形成，藉由调整该旋转涂布方式的一旋转速度，以形成厚度较该第一正型光阻图形为薄的该负型光阻层。

前述的微影图形成形方法，其中所述的负型光阻层是以一旋转涂布

(spin-on coating) 方式形成, 藉由调整该旋转涂布方式形成的该负型光阻层的一表面张力, 以形成厚度较该第一正型光阻图形为薄的该负型光阻层。

本发明的目的及解决其技术问题另外还采用以下技术方案来实现。依据本发明提出的一种微影图形成形方法, 其包括以下步骤: 形成一正型光阻图形于一基板上; 形成一负型光阻层于该基板上及该正型光阻图形上; 对该负型光阻层进行图形化, 以形成一负型光阻图形于该基板上; 以及施加一蚀刻过程以选择性地移除该正型光阻图形, 以形成该负型光阻图型所定义出的多个开口。

本发明的目的及解决其技术问题还可采用以下技术措施进一步实现。

前述的微影图形成形方法, 其中形成该负型光阻层具有高于该正型光阻图形的一顶部表面。

前述的微影图形成形方法, 其中所述的基板包含一半导体物质层及一介电物质层在该半导体物质层上。

前述的微影图形成形方法, 其还包含一步骤: 蚀刻该基板对应于该负型光阻图形定义出的该等开口。

本发明与现有技术相比具有明显的优点和有益效果。借由上述技术方案, 本发明微影图形成形方法至少具有下列优点及有益效果: 本发明的微影图形成形方法, 优点在于能够利用, 而轻易地实现。

综上所述, 本发明是有关于一种微影图形成形方法, 包含下列步骤: 形成一第一光阻图形于一基板上, 第一光阻图形包含多个开口; 形成一第二光阻图形于该第一光阻图形的该等开口间, 且该第二光阻图形至少包含一开口; 以及移除第一光阻图形以曝露第一光阻图形所覆盖的基板的部分。本发明可以降低生产成本及降低关键尺寸的变化影响。本发明不论在图形成形方法或功能上皆有较大的改进, 在技术上有显著的进步, 从而更加适于实用, 诚为一新颖、进步、实用的新设计。

上述说明仅是本发明技术方案的概述, 为了能够更清楚了解本发明的技术手段, 而可依照说明书的内容予以实施, 并且为了让本发明的上述和其他目的、特征和优点能够更明显易懂, 以下特举较佳实施例, 并配合附图, 详细说明如下。

### 附图说明

图 1 至图 8 是本发明微影图形成形方法一实施例中的各步骤中一半导体装置的侧剖面图。

图 9 是本发明微影图形成形方法一实施例的流程图。

图 10 至图 13 是本发明微影图形成形方法的另一实施例中的各步骤中

一半导体装置的侧剖面图。

100: 半导体装置	110: 基板
112: 物质层	114: 光掩膜层
116: 物质层	118: 正型光阻图形
120: 负型光阻图形	121: 开口
130: 半导体装置	

### 具体实施方式

为更进一步阐述本发明为达成预定发明目的所采取的技术手段及功效,以下结合附图及较佳实施例,对依据本发明提出的微影图形成形方法其具体实施方式、步骤、特征及其功效,详细说明如后。

以下的说明揭露了许多不同的实施例,揭示了一些特别的组合元件及设置。但这些实施例仅为一些举例,因此并非限制本发明的范围。举例来说。形成一第一物件于一第二物件上的叙述,可能包含第一及第二物件是直接接触形成的实施例,也可能包含有其他物件形成于第一及第二物件中间的实施例,因此第一及第二物件并未直接接触。除此之外,本发明的实施例的叙述,可能重复使用一些参考元件标号在不同的实施例中。这些重复的元件标号是为了简化及清楚地说明,而非表示不同的实施例间是具有关系。

图1至图8是本发明微影图形成形方法一实施例中,一半导体装置100在不同的工艺阶段中的剖面图。图9是本发明微影图形成形方法200一实施例的流程图。

请参阅图1及图9所示,本发明一较佳实施例的微影图形成形方法的第一步骤是步骤202,形成一底部物质(underlying material)层于基板110上。基板110可以为其他适合半导体工艺的物质,包括锗、硅锗或砷化镓。更进一步地,基板110可以为其他适合的基本半导体(elementary semiconductor)物质如钻石或适合的复合半导体物质如碳化硅、砷化铟、磷化铟或适合的合金半导体物质如硅碳锗合金、磷砷化镓或磷砷化铟。另外,基板110亦可为一非半导体物质,如玻璃基板,以形成薄膜电晶体液晶显示装置,或是熔融石英块(fused quartz)、试剂氟化钙(calcium fluoride)以形成一光掩膜(光掩膜即光罩,本文均称为光掩膜)。基板110更包含不同的离子布植区域、介电物质及多层电路连接。在不同的实施例中,基板110随着不同的微电子元件,如互补式金氧半场效电晶体、影像感测器、记忆体单元或电容性元件,而包含不同的布植物质。基板110亦可包含不同的传导物质及介电物质的组合,以连接或分开不同的微电子元件。基板110尚可包含一个或多个物质层形成在其上。

底部物质层包含多个薄膜层以在不同的应用中提供不同的功用。物质层 112 形成于基板 110 上。物质层 112 可以由硅、多晶硅、介电物质、导电物质或是其排列组合形成。在一实施例中，物质层 112 具有一个介于 100 埃至 9000 埃的厚度。在另一较佳的实施例中，物质层 112 具有一个介于 1000 埃至 3500 埃的厚度。物质层 112 在一实施例中包含一个介电物质以形成一层间介电层 (interlayer dielectric; ILD) 或金属层间介电层 (inter-metal dielectric; IMD)。介电层包含硅氧化物及/或具有一个介电常数小于 4 的低介电常数介电物质。举例来说，低介电常数物质可以自掺氟的硅玻璃 (fluorinated silica glass; FSG)、布植碳元素的硅氧化物、黑钻石、干凝胶 (xerogel)、空气胶 (aerogel)、掺氟的非晶系碳膜 (fluorinated amorphous carbon film)、聚对二甲苯 (parlylene)、苯并环丁烷 (bis-benzocyclobutane; BCB)、SiLK 介电树脂、聚亚酰胺 (polyimide) 及/或其他适当的多孔性高分子 (porous polymeric) 物质。介电层可以藉由旋转涂布方式、化学气相沉积法形成或其他合适的工艺形成。

一光掩膜层 114 接着形成于物质层 112 上。本实施例中，光掩膜层 114 是可由氮化硅、氮氧化硅或其他适合的物质，经由如化学气相沉积法的方式形成。在化学气相沉积法可做为形成氮化硅物质层的反应源 (precursor) 包含六氯硅烷 (Hexachlorodisilane; HCD)、二氯硅烷 (Dichlorodisilane)、有机硅先驱物质 (BTBAS) (Bis(TertiaryButylAmino)Silane)、二硅乙烷 (Disilane; DS)。光掩膜层 114 是具有一介于 50 埃至 1000 埃的厚度，并在之后的蚀刻物质层 112 及/或基板 110 的工艺中，做为一个遮罩。

接着，一物质层 116 形成于光掩膜层 114 上以减少微影曝光工艺中的反射。在一实施例中，物质层 116 包含一抗反射物质 (anti-reflective coating; ARC) 或底部抗反射物质 (bottom anti-reflective coating; BARC)。在一实施例中，底部抗反射物质是包含一有机底部抗反射物质，是可以旋转涂布方式形成。物质层 116 是具有一介于 50 埃至 500 埃的厚度。在其他实施例中，光掩膜层 114 是可做为遮罩及抗反射物质，而不须要底部抗反射物质层 116。在其他实施例中，依不同的应用，将有不同的物质所组合的物质层。

请继续参阅图 1 及图 9 所示，微影图形成形方法 200 在步骤 204 中，形成一正型光阻图形 118 于基板上。正型光阻是表示，被曝光的部分将会被移除。在一实施例中，一正型光阻层形成于基板上并经由一第一微影工艺形成如图 1 所示的正型光阻图形 118。正型光阻图形 118 包含多个正型光阻物质，正型光阻物质之间具有多个开口，以使部分的底部物质层曝露出来。第一微影工艺是使用一微影系统及一第一光掩膜。正型光阻图形 118 的开口是由一预先设定于第一光掩膜上的集成电路图样形式所定义出来。在一



实施例中，正型光阻物质彼此间具有一间隔，是为正型光阻图形中，一正型光阻物质至邻近的正型光阻物质间的距离。间隔是为一介于50nm至200nm的距离。一较佳的实施例中，此间隔为100nm。第一光阻图形118的厚度是介于500埃至5000埃。在其中一实施例，正型光阻图形118的厚度是介于500埃至3000埃，或介于500埃至1500埃。形成正型光阻图形118的第一微影工艺可为光阻覆盖、软烤(soft baking)、光掩膜对齐(mask aligning)、曝光、曝后烤(post-exposure baking)、显影(developing)及硬烤(hard baking)的工艺形成。其中曝光工艺是藉由一射线，而对半导体装置100进行曝光。

请参阅图2及图9所示，微影图形成形方法200在步骤206中，形成一负型光阻层120于基板上。负型光阻层120形成于底部物质层及正型光阻图形118上，并形成于正型光阻的开口间。负型光阻层120覆盖于半导体装置100上，并使负型光阻层120的顶部表面低于正型光阻图形118，而正型光阻图形118并未被负型光阻层120所覆盖。一实施例中，负型光阻层120是被调整为具有一较高的表面张力，以使负型光阻层120的顶部表面未形成在正型光阻图形118的顶部表面。以形成厚度较该第一正型光阻图形为薄的负型光阻层120。另一实施例中，旋转涂布方式的速度是被调整至一较快的速度，以使负型光阻层120的顶部表面未覆盖正型光阻图形118的顶部表面。又一实施例中，负型光阻层120是可被一溶剂所溶解，但该溶剂无法溶解正型光阻图形118。举例来说，负型光阻层120可溶于水，而正型光阻层图形118不溶于水，却可溶于一有机溶剂。

请参阅图3及图9所示，微影图形成形方法200在步骤208中，如图3所示，负型光阻层120经由一第二微影工艺被图案化以形成负型光阻图形120（此处是使用相同代号以避免混淆）。与正型光阻图形118类似，负型光阻图形120包含多个负型光阻物质及多个开口。负型光阻物质间是具有50nm至200nm的间隔距离。在开口间的底部物质层是未被覆盖。一实施例中，每个负型光阻物质是水平紧靠一正型光阻。第二微影工艺中，负型光阻层120是根据另一预先设定的集成电路结构图样形式的第二光掩膜及一微影系统进行曝光。第二微影图形成形工艺实质上可包含光阻曝后烤、显影及硬烤的工艺。

请参阅图4及图9所示，微影图形成形方法200在步骤210中，是移除正型光阻图形118。在一实施例中，将使用一可溶解正型光阻但无法溶解负型光阻的溶剂，以移除正型光阻图形118，而留下负型光阻图形。其他实施例中亦可使用一有机溶剂以选择性地移除正型光阻图形118。又一实施例中，正型光阻图形118亦可藉由步骤208中，第二微影图形成形工艺中的显影步骤移除。若以显影步骤移除，则步骤210即可与图形化负型光阻层的

步骤合并为一而省略。在移除正型光阻图形 118 后, 如图 4 所示, 负型光阻层 120 中形成有多个开口 121。开口 121 是由第一光掩膜及第二光掩膜所共同定义出, 并经由上述的步骤所形成。

负型光阻图形 120 的结构是与正型光阻图形 118 相对, 以形成双重成形的结构。在一实施例中, 负型光阻图形 120 间的开口 121 是成间隔分离 (pitch splitting) 的结构。在一实施例中, 此间隔约为 100nm。在一实施例中, 正型光阻图形 118 及负型光阻图形 120 间, 是具有一分离间隔, 此分离间隔为正型光阻图形的正型光阻物质间或负型光阻图形的负型光阻物质间距离的一半, 因此开口 121 所定义出的间隔变为一半, 达成一更小的最小特征尺寸 (minimum features size)。另一实施例中, 开口 121 是用以形成金属线的接触孔或沟槽。

请参阅图 5 及图 9 所示, 微影图形成形方法 200 在步骤 212 中, 蚀刻底部物质层 122。光掩膜层 114 在对应开口 121 的部分未被负型光阻层 120 覆盖而亦被蚀刻去, 因此, 负型光阻层 120 所定义的开口 121 亦延伸形成于光掩膜层 114 上。蚀刻工艺是使光掩膜层 114 具有较负型光阻层 120 高的蚀刻率。因此, 对应开口 121 间未被覆盖的光阻层实质上在蚀刻工艺中跟着被移除。一实施例中, 对应开口 121 间的底部抗反射物质 116 在此步骤的蚀刻工艺中被移除。另一实施例中, 对应开口 121 间的底部抗反射层 116 是在步骤 210 中, 随着移除正型光阻图形 118 的溶剂跟着被移除。

请参阅图 6 及图 9 所示, 微影图形成形方法 200 在步骤 214 中, 是在蚀刻对应负型光阻层 120 所定义的开口 121 的底部物质层后, 移除负型光阻图形 120。一光阻灰化 (resist ashing) 过程将用以移除光阻物质及未被覆盖的底部抗反射物质。步骤 214 可藉由湿式化学蚀刻过程或干式等离子体 (等离子体即电浆, 本文均称为等离子体) 蚀刻过程来移除负型光阻层 120。举例来说, 一氧等离子体 (oxygen plasma) 蚀刻可用以移除负型光阻层 120。除此之外, 底部抗反射层 116 亦可藉由相同的等离子体蚀刻过程被移除。

介电物质层 112 是藉由图形化的光掩膜层 114 做为硬光掩膜以进行蚀刻工艺, 以使光掩膜层 114 所定义的开口成形于介电物质层 112, 如图 7 所示, 是一半导体装置 100 的侧剖面图。介电物质层 112 对应至图形化的光掩膜层 114 开口部分处, 是由干式或湿式蚀刻过程以蚀刻去而形成多个沟槽或接触孔在介电物质层 112 上。光掩膜层 114 在此步骤是做为硬光掩膜, 因此较介电物质层 112 具有较高的蚀刻阻抗。蚀刻过程是可使用适合的蚀刻气体如 HBr、Cl<sub>2</sub>、SF<sub>6</sub>、O<sub>2</sub>、Ar 或 He。光掩膜层 114 在蚀刻过程中将被消耗掉, 剩余的部分将如图 8 所示被移除。

上述图 1 至图 9 的微影图形成形方法提供了一个微影双重图形成形方

法。此微影图形成形方法以两次曝光及一底部物质层或基板的蚀刻过程实现,因此降低了生产成本及降低关键尺寸的变化影响。其他的优点尚有,举例来说,正型及负型光阻图形 118 及 120 间的叠对误差(overlay error)可能造成两个邻近的开口改变位置。然而,开口 121 的尺寸都已被维持限制住。因叠对误差造成各集成电路元件(如接触孔或金属线)的尺寸改变,将因为本发明的微影双重图形成形方法 200 而不会发生。

因为光掩膜层 114 是做为一硬光掩膜以进行底部物质层或基板的蚀刻,故选择高蚀刻阻抗的光掩膜层 114 后,本发明的微影图形成形方法可用以蚀刻更厚的物质层。在另一实施例中,由于底部物质层仅用一个蚀刻过程即完成,与习知的双重图形工艺及双重蚀刻工艺相较下,生产成本、生产率及生产品质都因此而改进。在另一实施例中,由于顶部物质层 122 是用以在移除底部物质层的蚀刻过程中,做为一硬光掩膜(hard mask),因此正型及负型图形在上述蚀刻过程中不再做为蚀刻阻抗的功能,而可使正型及负型图形的厚度下降。在另一实施例中,因为光掩膜层 114 是做为一硬光掩膜以进行底部物质层或基板的蚀刻,故选择高蚀刻阻抗的光掩膜层 114 后,本发明的微影图形成形方法可用以蚀刻更厚的物质层。

本发明的第二实施例的微影图形成形方法 200,请参阅图 9 至图 13 所示来进行说明。本实施例亦由步骤 202,形成一底部物质层在基板 110 上开始,并在步骤 204 形成一正型光阻图形 118 于底部物质层上,与第一实施例相似。

请参阅图 10 及图 9 所示,微影图形成形方法 200 在步骤 206 中,形成一负型光阻层 120 于基板上。负型光阻层 120 如图 10 所示,形成于底部物质层及正型光阻图形 118 上。负型光阻层 120 覆盖于半导体装置 130 上,并使负型光阻层 120 的顶部表面高于正型光阻图形 118,因此正型光阻图形 118 亦被负型光阻层 120 所覆盖。在一实施例中,形成在正型光阻图形 118 上的负型光阻层 120 具有 50 埃至 100 埃的厚度。旋转涂布方式将被使用以形成一具有平坦表面的负型光阻层 120 在半导体装置 100 上。一实施例中,正型光阻图形 118 对在步骤 210 所使用的蚀刻剂,具有一较负型光阻层 120 为低的蚀刻阻抗。另一实施例中,正型光阻图形 118 包含一化学放大器光阻(chemical amplifier; CA)。化学放大器光阻包含一光酸产生剂(photoacid generator; PAG),是可在微影曝光工艺中分解而形成酸,并由于催化反应而产生更多酸。更进一步的实施例中,负型光阻是不与正型光阻图形产生的酸起反应。

请参阅图 11 及图 9 所示,微影图形成形方法 200 在步骤 208 中,如图 3 所示,负型光阻层 120 经由一第二微影工艺被图案化以形成负型光阻图形 120。与正型光阻图形 118 类似,负型光阻图形 120 包含多个负型光阻物质

及多个开口。在开口间的底部物质层是未被覆盖。第二微影工艺中,负型光阻层 120 是根据另一预先设定的集成电路结构图样形式的第二光掩膜及一微影系统进行曝光。第二微影图形成形工艺实质上可包含光阻曝后烤、显影及硬烤的工艺。

请参阅图 12 及图 9 所示,微影图形成形方法 200 在步骤 210 中,是移除正型光阻图形 118。在一实施例中,将使用一蚀刻剂,其中正型光阻对蚀刻剂的蚀刻阻抗较低,但负型光阻对蚀刻剂的蚀刻阻抗较高,以移除正型光阻图形 118,而留下负型光阻图形。其他实施例中亦可使用一有机蚀刻剂以选择性地移除正型光阻图形 118。一实施例中,对应于负型光阻图形 120 的开口的底部抗反射物质层在上述蚀刻步骤中部分或完全地被移除。在移除正型光阻图形 118 后,如图 12 所示,负型光阻层 120 中形成有多个开口 121。开口 121 是由第一光掩膜及第二光掩膜所共同定义出,并经由上述的步骤所形成,以形成接触孔或沟槽。

第二实施例中的微影图形成形方法 200 在形成负型光阻层的开口 121 后,还包含如第一实施例所述的后续步骤。举例来说,微影图形成形方法 200 还包含步骤 212 如图 13 所示,以蚀刻光掩膜层 114,如同第一实施例的步骤 212。本实施例的步骤 214 亦如图 6 所示及第一实施例的步骤 214 所述,移除负型光阻层 120。微影图形成形方法 200 还包含下列步骤:蚀刻光掩膜层 114 下的介电物质层 112 并移除光掩膜层。

本发明的微影图形成形方法 200 的其他的实施例是如上所述,各种的更动与润饰,在不脱离本发明的精神和范围下,均在本发明的保护范围内。在一实施例中,多数接触孔可由正型及负型图形 118 及 120 所定义,并形成于介电物质层 112 上。其他实施例中,正型及负型图形 118 及 120 亦定义多数沟槽,并形成于介电物质层 112 上。另一实施例中,底部抗反射物质层及/或光掩膜层可不须形成。又一实施例中,正型及负型图形 118 及 120 是直接形成于基板 110 上。

用以曝光的射线可为紫外线或深紫外线(extreme ultraviolet; EUV),如一具有 248nm 波长的氟化氪准分子激光(KrF excimer laser)或一具有 193nm 波长的氟化氪准分子激光(ArF excimer laser)。微影图形成形工艺可以利用其他的曝光模式或技术,如正轴(on-axis)、偏轴(off-axis)、四极(quadripole)、磁偶极(dipole)曝光技术。微影图形成形工艺亦可由其他方法所取代,如无光掩膜微影(maskless lithography)、电子束曝光(electron-beam writing)、离子束曝光(ion-beam writing)及分子模印(molecular imprint)。第一及第二光掩膜亦可与其他微影图形成形技术相配合。举例来说,第一或第二光掩膜图形可使用相位偏移光掩膜(PSM)形成较二元式光掩膜(binary mask)更佳的图形。

一实施例中，正型光阻图形包含一化学放大器光阻，而于另一实施例中，负型光阻图形包含一对酸不起反应的物质。更进一步的实施例中，负型光阻层包含合成橡胶 (synthetic rubber resin)、双丙稀酸胺 (bis-acrylamide) 及芳香烃溶剂 (aromatic solvent)。正型光阻层包含邻甲酚树脂 (novolac resin)、重氮萘醌 (diazonaphthoquinone) 以做为感光剂 (photoactive compound; PAC)，并以聚乙二醇单甲醚 (PGME) 做为溶剂。其他实施例中，负型光阻层为含硅物质以使负型光阻具有较正型光阻为高的蚀刻阻抗。

如前所述，正型光阻图形的移除步骤 210 可合并于步骤 208 中实施。举例来说，一用以对负型光阻层显影的显影溶液，可被调整或设定于可同时移除正型光阻图形。

在另一实施例中，微影图形成形方法 200 包含一在形成负型光阻层 120 前，施加在正型光阻图形 118 的光阻固化过程。固化过程可使第一光阻图形 118 更坚固而不致因形成负型光阻层时的微影图形成形工艺而变形。固化工艺包含热固化工艺，或紫外线固化、离子布植轰击 (ion-implant bombard)、电子束处理或上述工艺的组合。在其他实施例中，第一光阻图形 118 上亦可在进行第二微影工艺前覆盖一层物质，以强化或保护正型光阻物质。这层物质可为一聚合物物质，形成在正型光阻图形 118 上以提供保护，例如一具有 50 埃至 500 埃厚度的底部抗反射物质。

因此本发明提供了一微影图形成形方法。微影图形成形方法包含形成一第一光阻图形于一基板上，第一光阻图形包含多个开口；形成一第二光阻图形于基板上，其中第二光阻图形是位于第一光阻图形的开口间，且第二光阻图形至少包含一开口；以及移除第一光阻图形以曝露第一光阻图形所覆盖的基板的部分。

在本方法中，其中第一光阻图形包含一正型光阻物质，第二光阻图形包含一负型光阻物质。在一蚀刻过程中，该第一光阻图形具有高于该第二光阻图形的一蚀刻率。移除第一光阻图形的步骤包含是经由实施一蚀刻过程以相对第二光阻图形而选择性地移除第一光阻图形。移除第一光阻图形的步骤，还包含：施加一溶剂以溶解第一光阻图形。移除第一光阻图形的步骤，还包含：施加一溶剂以溶解第一光阻图形，其中溶剂可溶解第一光阻图形，但溶剂不可溶解第二光阻图形。在移除第一光阻图形后更包含一步骤：蚀刻基板对应于第二光阻图形的至少一开口的部分。蚀刻基板的步骤是形成多个接触孔在基板上。蚀刻基板的步骤是形成多个沟槽于基板上。

本发明在另一实施例中，更提供了一微影双重图形成形方法。微影双重图形成形方法包含下列步骤：形成一正型光阻图形于一基板上，正型光阻图形包含多个正型光阻物质；形成一负型光阻层于基板上，负型光阻层

是形成于正型光阻物质间所定义出的多个开口间，其中正型光阻图形包含未被负型光阻层覆盖的一顶部表面；对负型光阻层进行曝光，以定义出基板上多个未曝光的负型光阻物质；以及施加一溶剂以移除正型光阻图形。

在本方法中，其中 PGME 施加该溶剂以移除该正型光阻图形的步骤是包含：施加一显影液（developing solution）以移除正型光阻图形及未曝光的负型光阻物质。负型光阻层是以一旋转涂布（spin-on coating）方式形成。旋转涂布方式是经由调整一旋转速度，以形成厚度较第一正型光阻图形为薄的负型光阻层。旋转涂布方式是经由调整负型光阻层的一表面张力，以形成厚度较第一正型光阻图形为薄的负型光阻层。

本发明的另一实施例中，还提供了一微影双重图形成形方法。微影双重图形成形方法包含下列步骤：形成一正型光阻图形于一基板上；形成一负型光阻层于基板上及正型光阻图形上；对负型光阻层进行图形化，以形成一负型光阻图形于基板上；以及施加一蚀刻过程以选择性地移除正型光阻图形，以形成负型光阻图形所定义出的多个开口。

在本方法中，其中形成负型光阻层是具有高于正型光阻图形的一顶部表面。负型光阻层的厚度是高于正型光阻图形的厚度 50 埃至 100 埃。基板是包含一半导体物质层。基板还包含一介电物质层在半导体物质层上。微影图形成形方法，还包含一步骤：蚀刻基板对应于该负型光阻图形定义出的开口。

以上所述，仅是本发明的较佳实施例而已，并非对本发明作任何形式上的限制，虽然本发明已以较佳实施例揭露如上，然而并非用以限定本发明，任何熟悉本专业的技术人员，在不脱离本发明技术方案范围内，当可利用上述揭示的技术内容作出些许更动或修饰为等同变化的等效实施例，但凡是未脱离本发明技术方案内容，依据本发明的技术实质对以上实施例所作的任何简单修改、等同变化与修饰，均仍属于本发明技术方案的范围内。

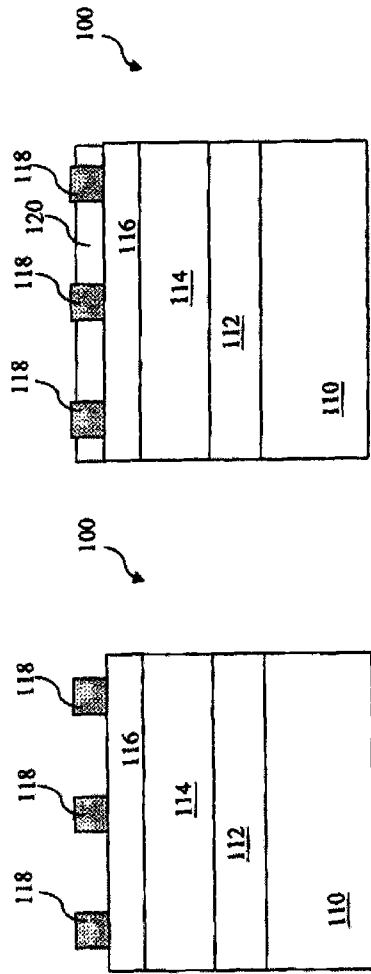


图1

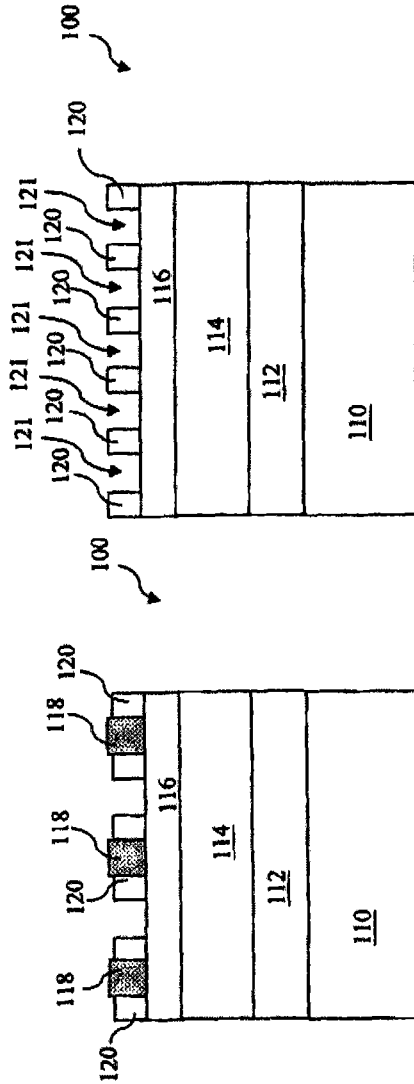


图2

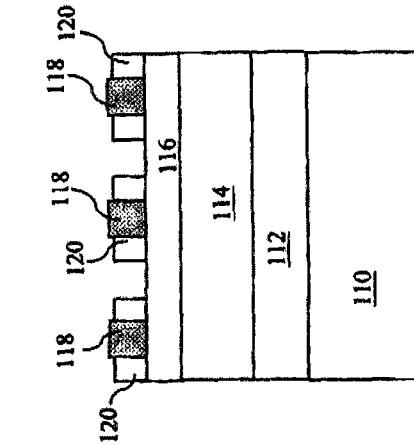


图3

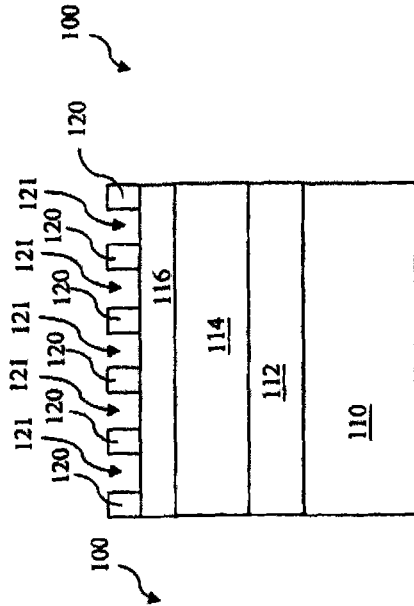


图4

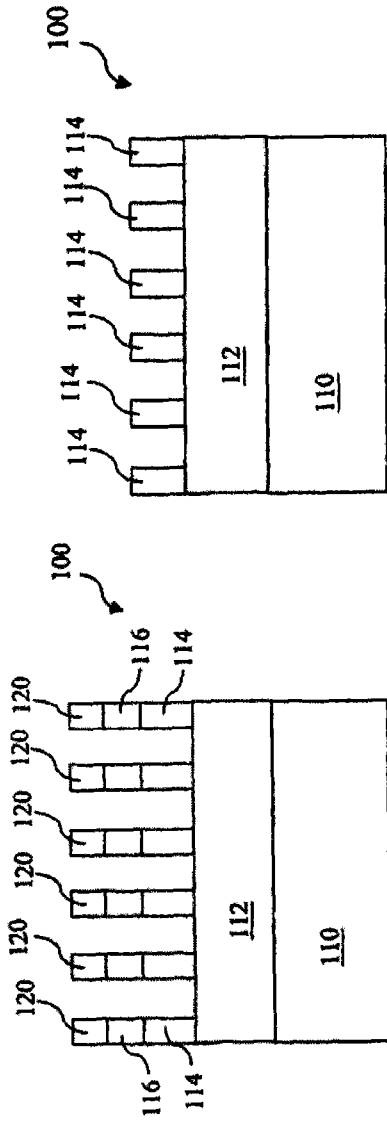


图5

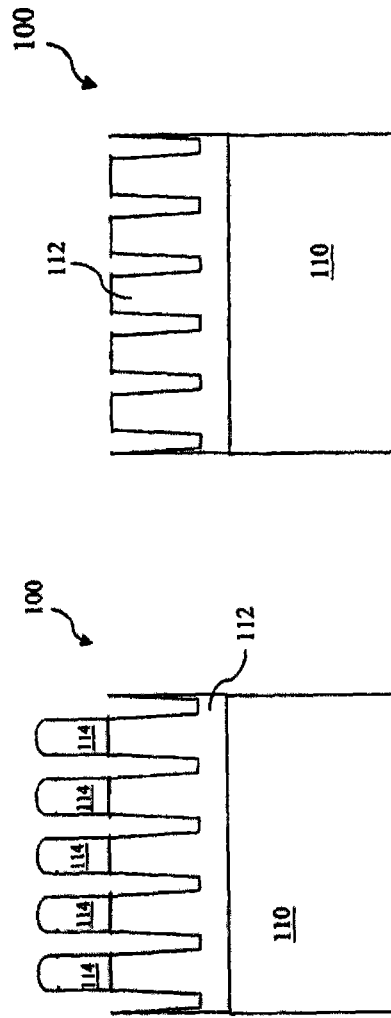


图6

图7

图8



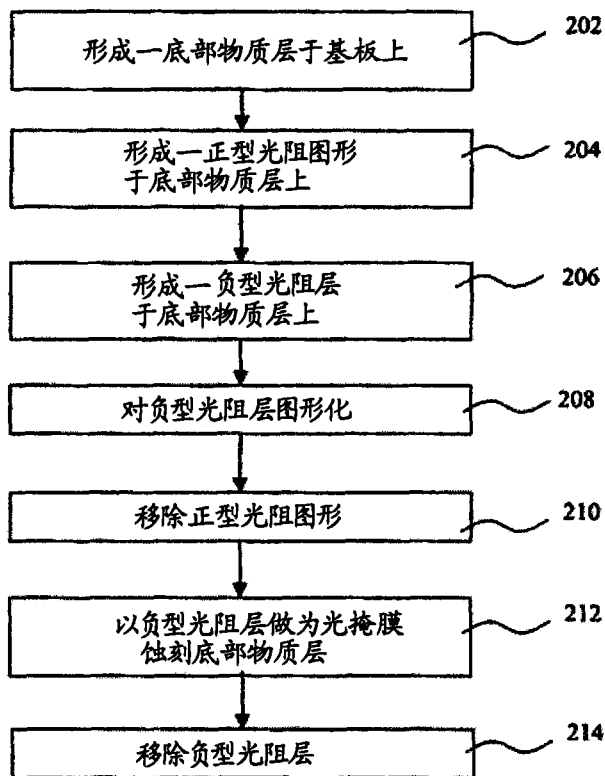


图9

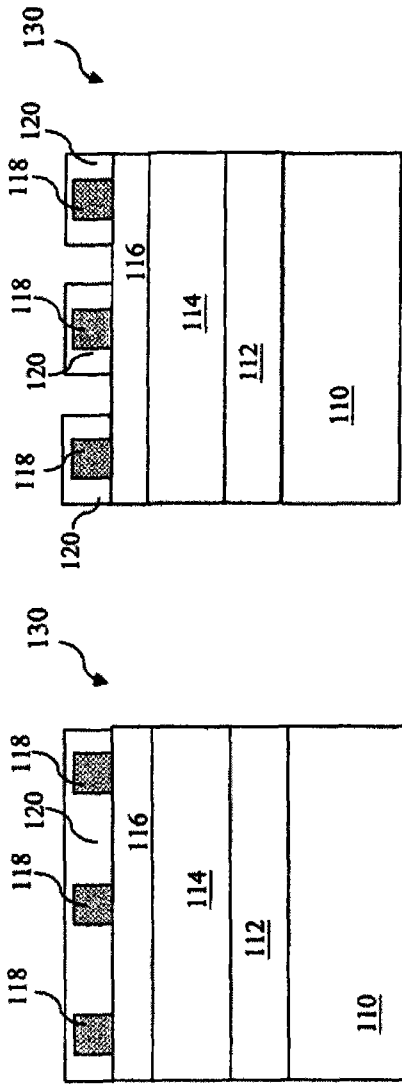


图11

图10

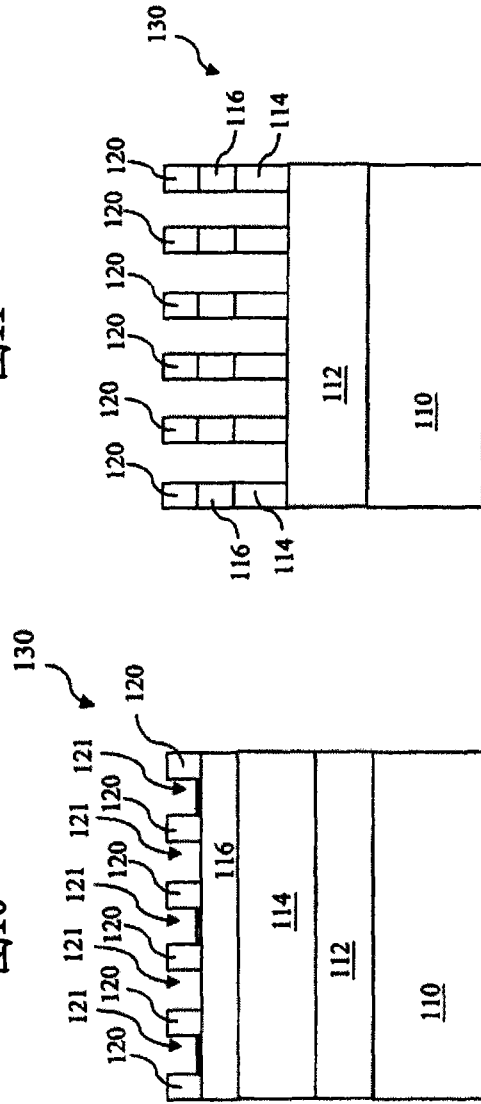


图13

图12