

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第1区分

【発行日】平成21年3月5日(2009.3.5)

【公表番号】特表2008-527346(P2008-527346A)

【公表日】平成20年7月24日(2008.7.24)

【年通号数】公開・登録公報2008-029

【出願番号】特願2007-550379(P2007-550379)

【国際特許分類】

G 01 R 31/28 (2006.01)

H 01 L 21/66 (2006.01)

【F I】

G 01 R 31/28 M

H 01 L 21/66 B

【手続補正書】

【提出日】平成21年1月16日(2009.1.16)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

テスタと被テスト電子デバイスとの間でテスト信号をインターフェースするための装置であって、

構造体と、

前記構造体上に配置され、かつ、前記テスタからの通信チャネルと電気的に接続するよう構成された複数のチャネル端子と、

前記構造体上に配置され、かつ、前記電子デバイスのテスト機構と接触するよう構成された複数のプローブと、

前記チャネル端子のいくつかと前記プローブのいくつかを接続する複数の導電性経路と、

前記構造体上に配置され、かつ、各々が前記導電性経路の1つと直接的に接続されている複数の分路抵抗と、

を備え、

前記導電経路の少なくとも1つが複数の分岐を有し、

それぞれの前記分岐が、前記チャネル端子の1つと電気的に接続され、前記プローブの異なる1つのプローブ内において終端しており、前記チャネル端子と前記分岐が終端する前記プローブとの間に配置されたアイソレーション抵抗を含み、かつ、前記分岐が終端する前記プローブと前記分岐内に配置された前記アイソレーション抵抗との間から、前記分路抵抗の1つを介して電圧ポテンシャルに電気的に接続されている、装置。

【請求項2】

前記分路抵抗が、薄膜抵抗である請求項1に記載の装置。

【請求項3】

前記構造体が、前記プローブがその上に配置される第1の基板を備える請求項1に記載の装置。

【請求項4】

前記分路抵抗が、前記第1の基板上に配置されている請求項3に記載の装置。

【請求項5】

前記分路抵抗が、薄膜抵抗である請求項4に記載の装置。

【請求項6】

前記プローブおよび前記分路抵抗が、前記第1の基板の第1の表面上に配置されている請求項4に記載の装置。

【請求項7】

前記分路抵抗が、前記第1の基板の内部に配置されている請求項4に記載の装置。

【請求項8】

前記構造体が、前記チャネル端子がその上に配置される第2の基板をさらに備える請求項3に記載の装置。

【請求項9】

前記構造体が、前記プローブがその上に配置される第1の基板を備える請求項1に記載の装置。

【請求項10】

前記分路抵抗が、前記第1の基板上に配置されている請求項9に記載の装置。

【請求項11】

前記アイソレーション抵抗が、前記第1の基板上に配置されている請求項10に記載の装置。

【請求項12】

前記プローブおよび前記分路抵抗が、前記第1の基板の第1の表面上に配置されている請求項10に記載の装置。

【請求項13】

前記分路抵抗が、薄膜抵抗であり、かつ、前記アイソレーション抵抗が、前記第1の基板上に配置された薄膜抵抗である請求項10に記載の装置。

【請求項14】

前記分路抵抗が、前記第1の基板の内部に配置されている請求項10に記載の装置。

【請求項15】

各々の前記分路抵抗が、前記電子デバイスの前記テスト機構の1つの入力抵抗を減少させるように、前記導電性経路の1つに接続されている請求項1に記載の装置。

【請求項16】

各々の前記分路抵抗が、前記導電性経路の1つから接地へ接続されている請求項1に記載の装置。

【請求項17】

テスタとプローブ内において終端する複数のドライブチャネルを備えるテストシステムで使用するための、容量を含む複数の入力端子を備える電子デバイスをテストする方法であって、

前記プローブを前記入力端子と接触させること、

前記ドライブチャネルのいくつかから前記分路抵抗を選択的に接続及び切断するよう構成されたスイッチを使用して、前記分路抵抗を前記ドライブチャネルの前記いくつかに接続すること、

前記ドライブチャネルの前記いくつかを介して、前記テスタから前記電子デバイスに、交流信号であるテスト信号を供給すること、

前記スイッチを使用して、前記ドライブチャネルの前記いくつかから前記分路抵抗を切断すること、および、

前記分路抵抗が前記ドライブチャネルの前記いくつかから切断されている間、前記ドライブチャネルを介して直流信号を含む第2のテスト信号を供給すること、

を含む、方法。

【請求項18】

前記分路抵抗が、前記テスト信号が前記ドライブチャネルの前記いくつかを介して前記テスタから前記電子デバイスに供給され得る周波数を増加させるように構成されている請求項17に記載の方法。

【請求項 19】

前記分路抵抗が、前記入力端子の立上がり時間を減少させる請求項17に記載の方法。

【請求項 20】

前記分路抵抗が、前記入力端子の立下がり時間を減少させる請求項19に記載の方法。

【請求項 21】

前記分路抵抗が、前記ドライブチャネルの前記いくつかと接続されている間、各々の前記分路抵抗が、前記ドライブチャネルの1つと接地の間に抵抗電気経路を提供する請求項17に記載の方法。

【請求項 22】

前記テスト信号を使用して前記電子デバイスの機能動作をテストすることをさらに含む
請求項 17 記載の方法。

【請求項 23】

前記通信チャネルが前記構造体上には配置されていない請求項 1 記載の装置。

【請求項 24】

前記電圧ポテンシャルが接地である請求項 1 記載の装置。