



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2019년11월14일

(11) 등록번호 10-2044771

(24) 등록일자 2019년11월08일

(51) 국제특허분류(Int. Cl.)  
H01L 21/027 (2006.01) B29C 59/02 (2006.01)

(21) 출원번호 10-2014-7020172

(22) 출원일자(국제) 2012년12월19일

심사청구일자 2017년09월15일

(85) 번역문제출일자 2014년07월18일

(65) 공개번호 10-2014-0117425

(43) 공개일자 2014년10월07일

(86) 국제출원번호 PCT/US2012/070639

(87) 국제공개번호 WO 2013/096459

국제공개일자 2013년06월27일

(30) 우선권주장

61/577,135 2011년12월19일 미국(US)

(56) 선행기술조사문헌

JP2007193243 A\*

JP2010251601 A\*

KR1020090117801 A\*

KR1020100109374 A\*

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

몰레쿨러 임프린츠 인코퍼레이티드

미국 텍사스 (우편번호 78758) 오스틴 메트릭 블러바드 9801

(72) 발명자

레스닉 더글라스 제이.

미국 텍사스 78641 린더 포레스트 트레일 102

밀러 마이클 앤.

미국 텍사스 78759 오스틴 브로드 오크스 드라이브 11601

쉬 프랭크 와이.

미국 텍사스 78664 라운드 록 하비 페닉 디알. 3814

(74) 대리인

특허법인와이에스장

전체 청구항 수 : 총 6 항

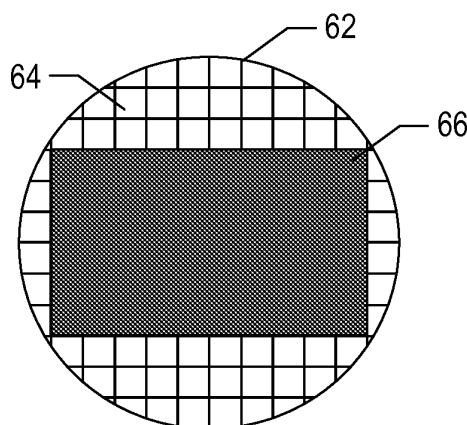
심사관 : 이석주

(54) 발명의 명칭 임프린트 리소그래피용 이음매 없는 대면적 마스터 템플릿의 제조

## (57) 요약

예컨대, 와이어 그리드 편광기를 포함하는 대면적 광학 디바이스를 패턴화하기 위해 사용되는 대면적 템플릿을 형성하는 방법이 개시된다. 이러한 방법은 대면적 디바이스의 이음매 없는 패턴화를 제공한다.

대표도 - 도3d



## 명세서

### 청구범위

#### 청구항 1

대면적 템플릿 형성 방법으로서,

기판을 제공하는 단계;

상기 기판 상에 복수의 패턴화된 필드(field)를 형성함으로써 상기 기판 상에 소정의 길이 및 폭을 가지는 격자를 포함하는 패턴화된 층을 형성하는 단계;

상기 기판 상에 패턴화된 피처(feature) 영역을 형성하기 위해 패턴을 상기 기판으로 전사하는 단계 및 임의의 나머지 패턴화된 층을 제거하는 단계를 포함하고,

상기 기판 상에 복수의 패턴화된 필드를 형성하는 것은 광학 리소그래피에 의해 각각의 필드를 형성하기 위해 다크 마스크와 10nm 미만의 필드 정렬 정확도를 가지는 광학 스캐너를 이용하는 것을 포함하고, 상기 다크 마스크는 광학적 효과를 보상하기 위해 상기 소정의 길이 및 폭보다 큰 길이와 폭을 가지는 하나 이상의 격자를 더 포함하고, 상기 복수의 패턴화된 필드의 하나 이상은 인접한 필드 패턴 사이의 임의의 디스립션이 10 마이크로미터 미만이 되도록 상기 광학적 효과를 보상하기 위해 x 방향, y방향 또는 x방향 및 y방향의 양 방향으로 오프셋되는 것을 특징으로 하는 대면적 템플릿 형성 방법.

#### 청구항 2

삭제

#### 청구항 3

제 1 항에 있어서, 상기 기판은 산화물 층을 더 포함하고, 상기 패턴은 상기 기판에 전사되기 전에 상기 산화물 층으로 먼저 전사되는 것을 특징으로 하는 대면적 템플릿 형성 방법.

#### 청구항 4

제 3 항에 있어서, 상기 기판은 상기 산화물 층 상에 반사 방지 코팅 층을 더 포함하는 것을 특징으로 하는 대면적 템플릿 형성 방법.

#### 청구항 5

제 3 항에 있어서, 상기 기판은 상기 산화물 층 상에 하드 마스크를 더 포함하는 것을 특징으로 하는 대면적 템플릿 형성 방법.

#### 청구항 6

삭제

#### 청구항 7

삭제

#### 청구항 8

삭제

#### 청구항 9

삭제

#### 청구항 10

## 삭제

## 청구항 11

## 삭제

## 청구항 12

제 1 항에 있어서, 메사(mesa) 상에 위치하는 패턴화된 피쳐 영역과 함께, 상기 기판 상에 상기 메사를 제공하는 단계를 더 포함하는 것을 특징으로 하는 대면적 템플릿 형성 방법.

## 청구항 13

제 12 항에 있어서, 상기 패턴화된 피쳐 영역 위에 보호 층을 형성하는 단계, 및 상기 메사를 형성하기 위해 상기 기판의 일부 및 산화물을 에칭하는 단계를 더 포함하는 것을 특징으로 하는 대면적 템플릿 형성 방법.

## 청구항 14

## 삭제

## 청구항 15

## 삭제

## 청구항 16

삭제

## 청구항 17

삭제

## 청구항 18

삭제

## 발명의 설명

## 기 술 분 야

[0001] (관련 출원의 상호참조)

[0002] 본 출원은 그 전체가 참조로서 본 명세서에 포함되어 있는 2011년 12월 19일에 출원된 미국 출원번호 제 61/577,135호에 대한 우선권을 주장한다.

## 배경 기술

[0003] 나노 제조(nano-fabrication)는 대략 100 나노미터 이하의 피처(feature)를 가진 초소형 구조의 제조를 포함한다. 나노 제조가 상당한 영향을 미치는 하나의 응용은 집적회로의 프로세싱이다. 반도체 프로세싱 산업은 더 높은 생산 수율을 위해 지속적으로 노력하고 있으며, 하나의 기판 상에 형성되는 단위면적당 회로수가 증가하고 있어, 나노 제조가 점점 더 중요해지고 있다. 나노 제조는 형성되는 구조의 최소 피처 크기의 계속적인 감소를 가능하게 함과 동시에 더 높은 프로세스 제어를 제공한다. 나노 제조가 채용되는 다른 개발 분야는 생명 공학, 광학 기술, 기계 시스템 등을 포함한다.

[0004] 오늘날 사용되는 예시적인 나노 제조 기술로서 일반적으로 임프린트 리소그래피가 언급된다. 예시적인 임프린트 리소그래피 프로세스는 그 전체가 참조로서 본 명세서에 포함된 미국특허 공개번호 제2004/0065976호, 미국특허 공개번호 제2004/0065252호 및 미국특허번호 제6,936,194호와 같은 다수의 공개팝플렛에 상세하게 서술되어 있다.

[0005] 앞서 언급한 미국특허공개 및 특허 각각에 개시된 임프린트 리소그래피 기술은 성형 가능한(폴리머화 가능한) 층 내에 릴리프 패턴(relief pattern)의 형성, 및 릴리프 패턴에 대응하는 패턴을 아래에 놓인 기판으로 전사하

는 것을 포함한다. 기관은 패턴화 공정이 가능하도록 원하는 위치를 얻기 위한 이동 스테이지에 연결될 수 있다. 패턴화 공정은 기관으로부터 이격된 템플릿을 사용하고 템플릿과 기관 사이에 성형 가능한 액체가 적용된다. 성형 가능한 액체는 성형 가능한 액체와 접촉한 템플릿의 표면의 형상에 따르는 패턴을 가진 리지드 층을 형성하기 위해 고체화된다. 고체화 후, 템플릿은 리지드 층으로부터 분리되어 템플릿과 기관이 떨어진다. 그 다음, 기관과 고체화된 층은 고체화된 층 내의 패턴에 대응하는 릴리프 이미지(relief image)를 기관으로 전사하기 위한 추가 공정을 거친다.

### 도면의 간단한 설명

[0006]

본 발명의 특징 및 장점은 첨부된 도면에 제공된 실시예를 참조하는 실시예의 더욱 구체적인 설명을 통해 더 잘 이해될 것이다. 그러나, 첨부된 도면은 단지 본 발명의 전형적인 실시예를 예로 든 것일 뿐이며, 그러므로 본 발명을 제한하는 것으로 간주되지 않아야 하며, 다른 동등한 효과를 가진 실시예들이 가능하다.

도 1은 기관으로부터 이격된 템플릿 및 몰드를 가진 리소그래피 시스템의 간단한 측면도를 도시한다.

도 2는 그 위에 패턴화된 층을 가지는, 도 1에 도시된 기관의 간략화된 도면을 도시한다.

도 3a 내지 도 3d는 기관 상에 대면적의 이음매 없는 패턴을 프린트하는 예시적인 방법을 도시한다.

도 4는 본 발명의 실시예에 따른 대면적의 이음매 없는 패턴을 형성하는데 유용한 패턴화된 필드를 도시한다.

도 5는 도 4의 패턴화된 필드로부터 형성된 대면적의 이음매 없는 패턴을 도시한다.

도 6a 내지 도 6d는 본 발명의 실시예에 따른 마스터 템플릿을 형성하는 예시적인 방법을 도시한다.

도 7은 대면적의 이음매 없는 패턴을 프린트하는데 유용한 예시적인 다크 필드 마스크를 도시한다.

도 8은 대면적 패턴화를 위한 인접한 필드 접합부(abutment)의 예를 도시한다.

도 9는 대면적 패턴화를 위한 인접한 필드 접합부의 다른 예를 도시한다.

도 10은 대면적 패턴화를 위한 인접한 필드 접합부의 또 다른 예를 도시한다.

도 11a-11d는 본 발명에 따른 마스터 템플릿을 형성하는 예시적인 방법 및 결과적인 프린트된 패턴을 도시한다.

도 12a-12b는 대면적 패턴화를 위한 인접한 필드 접합부의 다른 예를 도시한다.

도 13a-13e는 본 발명의 실시예에 따른 마스터 템플릿을 형성하기 위한 다른 예시적인 방법을 도시한다.

도 14a-14e는 본 발명의 실시예에 따른 마스터 템플릿을 형성하기 위한 또 다른 예시적인 방법을 도시한다.

### 발명을 실시하기 위한 구체적인 내용

[0007]

도면, 특히 도 1을 참조하면, 기관(12) 상에 릴리프 패턴을 형성하기 위해 사용되는 시스템(10)이 도시되어 있다. 기관(12)은 기관 척(chuck)(14)에 연결될 수 있다. 도시된 바와 같이 기관 척(14)은 진공 척이다. 그러나, 기관 척(14)은 진공, 핀-타입, 그루브-타입, 정전기적, 및/또는 전자기적 등을 포함하는 임의의 척을 포함할 수도 있으며, 이에 제한되지 않는다. 예시적인 척은 본 명세서에 참조로서 포함된 미국특허번호 제 6,873,087호 내에 서술되어 있다.

[0008]

기관(12) 및 기관 척(14)은 지지 스테이지(16)에 의해 더 지지될 수 있다. 스테이지(16)는 x, y 및 z 축을 따라 병진 및/또는 회전 이동을 제공할 수 있다. 스테이지(16), 기관(12), 및 기관 척(14)은 또한 (도시되지 않은) 베이스 상에 놓여질 수 있다.

[0009]

기관(12)으로부터 템플릿(18)은 이격되어 있다. 템플릿(18)은 제1 측 및 제2 측을 가진 물체를 포함할 수 있고, 그 중 한 측은 그로부터 기관(12)을 향해 뻗어 있는 메사(20)를 가진다. 메사(20)는 그 위에 패턴화 면(22)을 가진다. 또한, 메사(20)는 몰드(20)라 불릴 수도 있다. 대안으로서, 템플릿(18)은 메사(20)없이 형성될 수도 있다.

[0010]

템플릿(18) 및/또는 몰드(20)는 퓨징된 실리카(fused-silica), 석영, 실리콘, 유기 폴리머, 실록산 폴리머, 붕규산 유리(borosilicate glass), 탄소플루오르(fluorocarbon) 폴리머, 금속 및/또는 강화된 사파이어 등을 포함하는 재료로 이루어질 수 있으나, 이에 제한되지는 않는다. 도시된 바와 같이, 패턴화 면(22)은 복수의 이격된 오목부(24) 및/또는 볼록부(26)에 의해 형성된 피처를 포함하지만, 본 발명의 실시예가 이러한 구성으로 제

한되는 것은 아니다. 패턴화 면(22)은 기관(12) 상에 형성될 패턴의 베이스(basis)를 형성하는 임의의 오리 지널 패턴을 형성할 수 있다.

[0011] 템플릿(18)은 척(28)에 연결될 수 있다. 척(28)은 진공, 핀 타입, 그루브 타입, 정전기적, 전자기적, 및/또는 다른 유사한 척 타입으로 구성될 수 있으나, 이에 제한되지는 않는다. 또한, 예시적인 척은 본 명세서에 포함 된 미국특허번호 제6,873,087호에 서술되어 있다. 또한, 척(28)은 척(28) 및/또는 임프린트 헤드(30)가 템플릿 (18)의 이동을 가능하게 하도록 구성되도록, 임프린트 헤드(30)에 연결될 수 있다.

[0012] 시스템(10)은 유체 분사 시스템(32)을 더 포함할 수 있다. 유체 분사 시스템(32)은 기관(12) 상에 성형가능한 재료(34)(예컨대, 폴리머화 가능한 재료)를 증착시키기 위해 사용될 수 있다. 성형가능한 재료(34)는 방울 분 사, 스핀 코팅(spin-coating), 딥 코팅(dip coating), 화학적 증기 증착(CVD), 물리적 증기 증착(PVD), 박막 증착 및/또는 후막 증착 등과 같은 기술을 사용하여 기관(12) 위에 놓여질 수 있다. 성형가능한 재료(34)는 설 계 고려사항에 따라, 몰드(22)와 기관(12) 사이에 원하는 체적이 형성되기 전 및/또는 후에 기관(12)위에 증착 될 수 있다. 성형가능한 재료(34)는 바이오 분야(bio-domain), 태양 전지 산업, 배터리 산업, 및/또는 기능성 나노 입자를 필요로 하는 다른 산업에서 사용되는 기능성 나노 입자일 수 있다. 예를 들어, 성형가능한 재료 (34)는 모두 참조로서 본 명세서에 포함되어 있는 미국특허 번호 제7,157,036호 및 미국특허 공개번호 제 2005/0187339호 내에 서술된 모노머 혼합물(monomer mixture)을 포함할 수 있다. 대안으로서, 성형가능한 재료 (34)는 바이오 소재(예컨대, PEG) 및/또는 태양전지 재료(예컨대, N 타입, P 타입 재료) 등을 포함할 수 있으나, 이에 제한되지는 않는다.

[0013] 도 1 및 2를 참조하면, 시스템(10)은 경로(42)를 따라 에너지(40)를 보내기 위해 연결된 에너지원(38)을 더 포 함할 수 있다. 임프린트 헤드(30) 및 스테이지(16)는 템플릿(18)과 기관(12)을 경로(42)와 중첩되게 위치하도 록 구성될 수 있다. 시스템(10)은 스테이지(16), 임프린트 헤드(30), 유체 분사 시스템(32), 및/또는 에너지원 (38)과 통신하는 프로세서(54)에 의해 통제될 수 있고, 메모리(56) 내에 저장된 컴퓨터 판독가능한 프로그램 상 에서 동작할 수 있다.

[0014] 임프린트 헤드(30) 및 스테이지(16) 중 하나 또는 모두는 성형가능한 재료(34)로 그 사이가 채워지는 바람직한 체적을 형성하기 위해 몰드(20)와 기관(12) 사이의 거리를 변경한다. 예를 들어, 임프린트 헤드(30)는 몰드 (20)와 성형가능한 재료(34)를 접촉시키도록 템플릿(18)에 힘을 가할 수 있다. 바람직한 체적이 성형가능한 재 료(34)로 채워진 후, 에너지원(38)은 성형가능한 재료(34)가 기관(12) 상에 패턴화된 층(46)을 형성하는, 패턴 화 면(22) 및 기관(12)의 표면의 형상에 따라 고체화 및/또는 가교화(cross-link)되게 하는 에너지(40), 예컨대, 자외선 방사선을 만들어낸다. 패턴화된 층(46)은 잔여층(48) 및 볼록부(50) 및 오목부(52)로 도시된 복수의 피처를 포함할 수 있고, 볼록부(50)는 두께,  $t_1$ 을 가지고, 잔여층은 두께,  $t_2$ 를 가진다.

[0015] 또한, 상술된 시스템 및 프로세스는 그 전체가 본 명세서에 참조로서 포함되어 있는 미국특허번호 제6,932,934 호, 미국특허번호 제7,077,992호, 미국특허번호 제7,179,396호 및 미국특허번호 제7,396,475호 내에 언급되어 있는 임프린트 리소그래피 공정 및 시스템에서 채용될 수 있다.

[0016] 다른 응용 중에서도 특히, 임프린트 리소그래피 공정 및 시스템은 와이어 그리드 편광기(WGP)와 같은 광학 기기 의 제조에 유리하게 사용될 수 있다. 와이어 그리드 편광기는 다양한 산업 및 시장에서 사용되는 광학 기기를 포함한 다양한 기기 내에서 사용될 수 있다. 하나의 예는 액정 디스플레이(LCD) 평면 패널 모듈에 WGP를 포함 시키는 것이다. 이러한 평면 패널 모듈은 (폰, 태블릿, 및 노트북과 같은) 휴대용 기기, 컴퓨터 모니터, 및 TV 등과 같은 장치를 위한 디스플레이 스크린을 제조하기 위해 적용될 수 있다.

[0017] 현재까지, WGP는 프로젝터와 같은 작은 시장으로 제한되어 있었다. 그 이유는 매우 큰 면적으로 WGP를 확대하 는(scaling) 것이 어려운 것은 물론, 높은 제조 비용 때문이다. 여기서 제공되는 방법을 사용하여 큰 마스터 템플릿을 만들어냄으로써, 그리고 여기 서술된, 예컨대, 임프린트 리소그래피와 같은 추가적인 기술을 사용함 으으로써, 보다 주류인 대면적 디스플레이 응용에 WGP 기술을 삽입하는 것이 가능하게 된다. 마스터 마스크와 임 프린트 리소그래피의 조합은 디스플레이의 성능을 향상시키고, 디스플레이의 전력 소비를 낮추어, 배터리 수명 을 늘리는 비용 효율적인 솔루션을 가능하게 한다.

[0018] 그러나, 앞서 서술된 것과 같이, 본 발명이 WGP로 제한되는 것은 아님을 이해해야 한다. 다른 대면적 패턴도 서술된 접근법을 통해 생성될 수 있고, 마스터 템플릿의 형성에 유용할 수 있다. 예를 들어, 대면적 도트 어레 이 및 홀 어레이 등은 태양력 장치를 위해 유용한 플라즈모닉 행동(plasmonic behavior), 파장 시프트 등을 가 능하게 할 수 있다.



- [0019] 대면적 WGP를 만드는 이전의 노력들이 부분적으로 성공적이었으나, 인접 필드의 경계에서 바람직하지 않은 디스립션(disruption), 또는 이음매(seam)를 야기하였다. 스텝퍼 또는 스캐너를 통해, 적절한 해상도의 격자를 가지도록 마스터 마스크를 형성한 후, 훨씬 더 큰 면적을 가진 레플리카(replica) 또는 작업 템플릿을 만들기 위해 스텝 앤 리피트법(step and repeat)을 사용하는 것이 가능하다. 즉, 마스터 소형 필드 패턴이 더 큰 면적의 반복하는 패턴을 만들기 위해 여러 번 프린트된다. 그러나, 두 필드가 서로 인접하게 놓여진 때 디스립션(disruption)이 일어날 수 있다. 상업적으로 적합한 대면적 WGP는 편광기가 뷰어가 인식할만한 시각적 결함을 가지지 않을 것을 필요로 한다. 대면적 디스플레이 응용에서, 눈은 마이크로미터 미만의 패턴 내의 디스립션에도 민감할 수 있다. 예를 들어, WGP는  $2 \times 2$  필드 어레이를 통해  $25\text{mm} \times 25\text{mm}$  패턴을 반복함으로써 형성된다. 이러한 디바이스가  $25\text{mm} \times 25\text{mm}$  필드 내에서 잘 작동하지만, 이 필드는 이음매 없이 서로 맞닿지 않고, 이 필드는 10 마이크로미터 만큼 떨어진다. 그러나, 이러한 디스립션 문제는 대략 1 $\mu\text{m}$ 까지 낮아진 버팅(butting) 에러에 대해서도 존재한다.
- [0020] 임프린트 리소그래피를 사용하는 몇몇 응용은 대면적( $30\text{mm} \times 30\text{mm}$ )을 커버해야 하는 작은 치수(200nm 미만)를 가진 패턴을 필요로 한다. 더 작은 필드(면적)에 대하여, e-빔 라이팅(writing) 시스템이 작은 피처를 패턴화하기 위해 수용가능할 수 있다. 큰 면적에 대하여, e-빔 시스템의 라이팅 시간은 엄청나게 느려진다. 접촉식/근접식 어레이너(contact/proximity aligner)와 같은 다른 리소그래피 시스템 및 홀로그램 프로젝터는 대형 패널 스텝퍼(stepper)이고, 스캐너는 훨씬 더 큰 면적을 커버할 수 있지만, 필요한 해상도를 가지지 않는다.
- [0021] 임프린트 리소그래피 공정에 의해 이러한 대면적 WGP를 제조하는 것은 대응하는 크기의 마스터 템플릿의 제조를 필요로 한다. 이러한 종류의 마스터 템플릿은 대면적 WGP 뿐만 아니라, 본질적으로 애버리징 디바이스(averaging device)의 생성에 의존하고, 그 성능은 전체 대면적에 걸쳐 일정해야 하는 다른 대면적 광학 디바이스를 임프린팅하는데 유용하다. 여기에, 필드 사이에 "이음매 없이" 나타나는 패턴을 가진 웨이퍼 기판 상의 대면적 임프린트 템플릿을 생성하는 방법이 제공된다. 이러한 방법은 스텝퍼 또는 스캐너 및/또는 임프린트 리소그래피 공정 및 툴의 사용을 포함한다. 어느 실시예에서, 광학적 근접 효과 전략 및 필드 중첩(offsetting) 전략이 인접한 필드 프린트 사이의 "이음매 없음"을 보장하기 위해 채용된다. 인접한 필드 패턴 사이의 임의의 디스립션은 10 마이크로미터 미만이 되도록 한다. 여기 제공된 방법을 사용하여, 대면적 패턴은 스텝핑 필드 사이에 이음매가 없거나 거의 없도록 생성될 수 있다. 이러한 패턴은 여기 제공된 방법을 통해 모두 이상적인 위치의 -10nm 또는 그 이내에 필드를 위치시키기 위해, 고성능(high-end) 광 스텝퍼 및 스캐너의 스테이지 정밀도의 장점을 취함으로써 생성될 수 있다. 193nm 이머전(immersion) 스캐너와 같은 오늘날의 고성능 광 리덕션(reduction) 스텝퍼 및 스캐너 툴은 40nm의 작은 피처를 분해(resolve)할 수 있고, 10nm 미만의 스테이지 정밀도를 가진다. 또한, 여기 제공된 방법과 함께 임의의 패턴 확대(magnification) 문제를 고려함으로써, 거의 이음없는 대면적 패턴을 300mm 웨이퍼 상에 만드는 것이 가능하다.
- [0022] 도 3a 내지 도 3d를 참조하면, 300mm 웨이퍼 상의 대면적에 걸쳐 이음매 없는 패턴을 형성하기 위한 본 발명의 실시예에 따른 단계들이 도시되어 있다. 도 3a는 패턴화되지 않은 웨이퍼(62)를 도시한다. 도 3b는 웨이퍼(62) 상에 각각의 스텝퍼 또는 스캐너 필드(64)의 프린트의 시작을 도시하고, 도 3c는 필드(64)로 완전히 채워진 웨이퍼(62)를 도시한다. 도 3d는 300mm 웨이퍼(대략 11.6")를 통해 만들 수 있는 가장 큰 16:9 비율의 대면적 패턴(66)을 도시한다. 450mm 웨이퍼까지 최종적인 트랜지션(transition)을 통해 훨씬 더 큰 면적의 패턴(및 결과적인 마스크 또는 템플릿)이 이러한 공정에 의해 형성될 수 있음이 이해될 것이다.
- [0023] 예시적인 응용에서, 와이어 그리드 편광기(WGP)를 형성하기 위해, 스텝퍼 또는 스캐너 필드(64a)는 선형 격자 패턴을 만들어낼 수 있는, 도 4에 도시된 바와 같은, 일련의 평행한 라인(68)으로 이루어질 수 있다. 패턴화된 필드들은 대면적 격자(66a)를 만들기 위해, 여기 더 서술된 바와 같이, 모두 이음매 없게 "스티치(stitch)"될 수 있다. 193nm 스캐너 상에서 현재 만들어질 수 있는 가장 작은 하프 피치 피치가 대략 40nm이지만, 이것이 본 발명의 방법에 따라 형성된 패턴화된 피치의 한계를 정하는 것은 아님이 이해될 것이다. 예를 들어, 스페이서 더블 패턴닝(spacer double patterning), 한 세트의 증착 및 에칭 백 단계를 포함하는 기술이 피치를 20nm로 반으로 줄이기 위해 사용될 수 있다. 훨씬 더 작은 치수가 트리플 또는 쿼드러플 스페이서 패턴닝에 의해 획득될 수 있다. WGP에 대해서는, 50nm의 하프 피치가 충분한 성능을 제공할 수 있다.
- [0024] 또한, 여기 서술된 방법은 라인 및 공간의 패턴으로 제한되지 않음을 이해해야 한다. 예를 들어, 스캐너는 또한 도트 또는 홀 패턴을 만들기 위해 사용될 수 있다. 또한, 길이 및 폭이 변하는 조직화된 라인 세그먼트를 필요로 하는 패턴에 대하여, 동일한 프로세스가 적용될 수 있다. 하나의 예로서, 직방형의 대면적 어레이는  $20\text{nm} \times 50\text{nm}$ 의 치수를 가지도록 요구될 수 있고, 스페이서 더블 패턴닝은 20nm 하프 피치 라인 및 공간을 하드 마스크에 만들기 위해 사용될 수 있다. 그 다음, 50nm 라인은 20nm 라인과 수직으로 패턴화될 수 있다. 하드

마스크로 에칭된 후, 일련의 20nm × 50nm 라인 세그먼트가 형성될 것이다.

- [0025] 앞서 대면적 패터화를 일반적으로 다루었으나, 예컨대, 웨이퍼 상에 마스터 마스크(또는 템플릿)을 만들기 위한 추가적인 프로세싱 단계가 필요하다. 도 6a-6d는 하나의 그러한 예를 도시한다. 도시된 바와 같이 실리콘 옥사이드 막(114)이 임의의 개수의 기술(열 산화, CVD, PECVD, 스퍼터링)을 사용하여 실리콘 웨이퍼 또는 기판(112) 상에 증착된다. 레지스트(resist) 패턴(146)이 산화물 층(114) 상에 형성될 수 있고, 또는 대안으로서 도 6a에 도시된 바와 같이, 반사방지(AR) 코팅 또는 막(116)이 AR 막(116) 위에 레지스트 패턴(146)을 형성하기 전에 산화물 층(114) 위에 먼저 형성되어, AR 필름(116)은 레지스트와 산화물 사이에 놓인다. 마스터 템플릿을 만들기 위해, 레지스트 패턴(146)은 먼저 AR (도 6b에 도시된 바와 같이) 필름(116)으로, 그 다음 (도 6c에 도시된 바와 같이), 산화물 층(114)으로 전사되고, 실리콘 기판(112) 상에서 멈춘다. 그 다음, 임의의 나머지 레지스트(및 존재한다면 나머지 AR 막)는 최종 패터화된 마스크 또는 템플릿(128)(도 6d)을 형성하기 위해 벗겨내진다.
- [0026] 필드들이 이음매 없는 또는 거의 이음매 없는 패턴을 만들기 위해 함께 스티치될 수 있는 몇가지 방법이 존재한다. 예를 들어, 필드 크기를 설정하기 위해 스캐너 또는 스텝퍼의 애퍼처 블레이드(aperture blade)를 사용하는 것이 가능하다. 이러한 블레이드로부터의 섬광(light flair)은 패턴 가장자리에서의 노출 도즈(exposure dose)의 변동을 일으킬 수 있다. 이를 보정하기 위한 한 방법은 패턴의 맨 가장자리에서 피처의 노출 도즈(dose)를 감소시키는 것이다.
- [0027] 패턴을 스티치하는 제2 방법은 도 7에 도시된 마스크(160)와 같은 다크 필드 마스크를 사용하는 것이다. 마스크(160)는 크롬과 같은 불투명 재료(162)를 가지고, 라인(164)이 형성되어 있는 영역을 제외한 모든 부분에 증착된다. 패턴 영역 외부에 위치하는 불투명 재료(예컨대, 크롬)는 임의의 미광(stray light)이 대상 필드의 리소그래피 단계 동안 인접한 필드에 도달하는 것을 방지한다.
- [0028] 와이어 그리드 편광기는 평면 패널 디스플레이 및 스마트 윈도우를 포함하는 다양한 마켓에 적용될 수 있다. 이러한 기술은 시각적인 결함이 없는 대면적 편광기를 필요로 한다. 편광기를 임프린팅하기 위해 필요한 마스터 템플릿을 제조하는 가장 유사한 방법은 대면적 편광기를 만들기 위해 더 작은 필드 편광기가 여러 번 프린팅되는 "스텝 앤드 리피트" 전략을 포함한다. 본 발명에서, 우리는 인접한 필드 프린트가 "이음매 없음"을 보장하기 위해 광 근접 영향 전략 및 필드 중첩 전략을 사용한다.
- [0029] 현재의 고성능 스캐너 및 스텝퍼 툴은 10nm 보다 우수한 정밀도로 인접 필드를 설치하는 것이 가능하지만, x 및 y 방향 모두로 필드의 가장자리에 있는 피처의 프린팅은 노출 시스템의 물리적 현상의 결과인 광학적 효과에 의해 영향을 받는다(300nm 미만의 피처 크기에 대하여 특히 그러하다). 도 8은 대략 65nm의 크기를 가진 프린트된 격자 라인(68)을 가지는 인접 필드(64b 및 64c)를 맞닿게(butt) 하는 시도의 결과를 보여준다. 도 8에서, 필드(64b 및 64c)가 정확하게 위치함에도 불구하고, 프린트된 라인(68)은 y 방향으로 만나지 않고, 그 사이에 갭,  $g_1$ 을 가진다. 라인이 미세하게 짧아지는 것은 전형적으로 라인 엔드 쇼트닝(line end shortening)이라 불린다. 도 8은 또한 x 방향으로 광학적 효과 문제를 보여준다. 도시된 바와 같이, 엔드 라인(69a)의 최종적인 에어리얼 이미지(aerial image)는 격자의 내부 라인(68)과 상이하다. 특히, 엔드 라인(69a)은 훨씬 더 큰 라인 엔드 쇼트닝 효과를 가지고, 내부 라인(68)보다 짧으며, 그사이에 훨씬 더 큰 갭,  $g_2$ 을 가진다. 또한, 라인(69a)은 내부 라인(68)보다 더 좁다. 다른 광학적 효과는 언더사이즈(undersized) 이거나, 완전히 분해되지 않게 나타나는 피처를 야기할 수 있다.
- [0030] 상술된 광학적 효과는 필드의 경계에 있는 프린트된 피처의 크기를 보정하기 위해 광 근접 보정(OPC: optical proximity correction)을 적용함으로써 극복될 수 있다. 광 근접 보정(OPC)은 광학적 효과, 예컨대, 회절은 물론, 프로세스 효과로 인한 이미지 오차를 보상하기 위해 널리 사용되는 공지된 리소그래피 강화 기술을 의미한다. 특히, 라인 폭 내로우잉(line width narrowing) 및/또는 라인 엔드 쇼트닝과 같은 불균일에 대하여, 이러한 불균일은 특히 이미징을 위해 사용되는 마스크 상의 패턴을 변경함으로써 보상을 처리할 수 있다. OPC는 예컨대, 가장자리를 마스크 상에 기록된 라인 패턴으로 이동시킴으로써 이러한 에러를 보정할 수 있다. 이는 라인 피처 사이의 간격 및 폭을 기초로 하는 미리 전산화된 룩업 테이블에 의해 또는 최종 패턴을 다이내믹하게(dynamically) 시뮬레이션하기 위해 컴팩트(compact)한 모델을 사용함으로써 구동될 수 있고, 그로 인해 베스트 솔루션(모델 기반 OPC)을 찾기 위해 전형적으로 구획(section)으로 나누어진 가장자리의 이동을 드라이브(drive)한다. 현재, OPC 기술은 주로 반도체 디바이스용으로 사용되지만, 이러한 기술은 필드의 맨 가장자리에 대하여 모든 방법으로 높은 충실도(fidelity)로 프린트된 피처를 필요로 하는 상황에서는 사용되지 못했었다.

- [0031] 여기서 사용된 OPC는 일반적으로 4x 리덕션 마스크(reduction mask)로부터 마스크, 템플릿 또는 웨이퍼 상의 이미징 레지스트(imaging resist)로 전사되는 불완전한 에어리얼 이미지(aerial image)를 보정하기 위해 4x 리덕션 마스크에 적용될 필요가 있는 피처 보정을 설명하는 맥락에서 사용될 것이다. 예를 들어, 본 발명의 하나의 형태에서, OPC는 인접한 필드로부터의 프린트된 라인이 "접촉" 또는 심지어 중첩(overlap)되게 하기 위해 바람직한 프린트 길이를 넘어서 마스크의 라인을 의도적으로 늘이기(lengthen)(예컨대, 5 내지 200nm의 범위 내에서) 위해 사용된다. 언급한 바와 같이, WGP의 경우에, 피처들은 필드의 맨 가장자리에 프린트되어야 하고, OPC 기술의 적용은 경계에서의 피처 크기를 보정하기 위한 더욱 정밀한 방법을 생성한다. 예를 들어, 이러한 방식으로, 경계의 가장자리 부근의 각각의 라인은 프린트가 복수의 필드에 걸쳐 연속적인 이음매 없는 라인을 산출함을 보장하기 위해 보정될 수 있다.
- [0032] 본 발명의 다른 형태에서, 스캐너 또는 스텝퍼는 본질적으로 프린트된 필드가 중첩되게 하기 위해, 필드의 위치를 의도적으로 오프셋(offset)시키도록 프로그래밍될 수 있다. 도 9는 필드(64b 및 64c)가 대략 80nm만큼 y 방향으로 의도적으로 오프셋된 하나의 예를 보여준다. 도시된 바와 같이, 갭,  $g_1/g_2$ 이 제거되어, 연속적인 격자 라인(68 및 69a)을 만들어내고, y 방향으로 맞닿은 필드가 더 이상 눈에 띄지 않는다. 그러나, 이러한 오프셋 접근법은 여전히 더 좁은 엔드 라인을 만드는 광학적 효과를 보상하지 못한다. 더 좁은 엔드 라인을 더 보상하기 위해서는, 필드는 x 방향으로도 중첩될 수 있다. 이는 도 10에 도시되어 있다. 여기 도시된 보정은 x 방향으로 50nm 시프트를 채용하여, 필드(64d 및 64e) 사이에 x 오버랩을 산출한다. 이는 이전의 더 좁은 엔드 라인(69a)이 중첩되게 하여, 라인(69b)을 만들어낸다. 도시된 라인(69b)이 라인(68)에 비해 약간 오버사이징되어 있으나, 결과적인 폭은 오버랩을 시프트함으로써 및/또는 라인이 정확하게 프린트되도록 x 방향으로 엔드 피처의 크기를 변경하기 위해 OPC 기술을 사용함으로써 더 조절될 수 있다. OPC 기술과 필드 오프셋의 조합이 바람직한 피처 폭의 연속적인 이음매 없는 격자를 달성하기 위해 사용될 수 있음이 이해될 것이다.
- [0033] 도 11a 내지 도 11d 및 도 12a 내지 도 12b는 상술된 OPC 및/또는 오프셋 보정의 개략적인 도면을 도시한다. 도 11a는 동일한 치수의 길이,  $l_1 \times$  폭,  $w_1$ 의 라인(70)을 가진 마스크(71)를 도시한다. 서술된 광 효과로 인해, 마스크(71)는 도 11b에 도시된 바와 같이, 라인 엔드 쇼트닝, 및 라인 내로우잉을 통한 필드(84a)를 프린트한다. 특히, 내부 라인(72) 및 엔드 라인(74)은 모두 길이,  $l_2$ 로 짧아지고, 엔드 라인(74)은 폭,  $w_2$ 로 더 좁아진다. 도 11c는 내부 라인(76)들이 동일한 폭,  $w_1$ 을 가지지만, 길이가,  $l_3$ 로 길어졌고, 양 엔드 라인(78)은 길이,  $l_3$ 로 길어졌고, 폭,  $w_3$ 로 더 넓어진 마스크(73)를 도시한다. 마스크(73)는 모든 라인(80)이 동일한 바람직한 길이,  $l_1$  및 폭,  $w_1$ 을 가지는 필드(88a)를 프린트한다. 도 12a는 라인 쇼트닝 효과로 인해 필드 사이에 바람직하지 않은 갭, 및 내부 라인(72) 폭과 비교하여 더 좁은 엔드 라인(74) 폭을 산출하는, 마스크(71)를 통한 맞닿은 필드(84a-84d)를 프린트한 결과를 보여준다. 도 12b는 각각 바람직한 길이 및 폭을 가진, 바람직한 이음매 없는 패턴의 라인(80)을 산출하는, 마스크(73)를 통한 맞닿은 필드(84a-84d)의 프린트 결과를 대조하여 보여준다. 또한, 도 12b의 결과가 필수 x 및 y 오프셋을 가진 마스크(71)를 사용한 오버랩 프린팅을 통해 달성될 수 있음을 이해해야 한다. 또한, OPC와 오퍼레이팅의 조합이 도 12b의 결과를 유사하게 달성할 수 있다.
- [0034] 또한, 앞서 서술된 광학적 효과 문제는 피처 크기가 작아질수록 나빠짐을 이해해야 한다. 도 8-10에 도시된 예에서, 65nm 피처 라인이 프린트되었다. 언급한 바와 같이, 65nm는 193nm 스캐너를 기초로 한 이머전 내에서 분해하는 것은 상당히 쉽다. 그러나, 와이어 그리드 편광기는 더 짧은 파장에서 가장 잘 작동한다. 50nm 라인 폭을 가진 WGP는 사용하기 위해 더 우수한 라인 크기일 수 있으며, 심지어 40nm도 고성능 이머전 스캐너를 통해 가능하다. 그러나, 40nm에서는, 프린팅 프로세스의 프로세스 자유도(latitude)가 매우 작고, 에어리얼 이미지 내의 임의의 결함(imperfection)은 맞닿은 격자 필드에 대한 더 심각한 프린트 문제를 야기할 것이므로, 상기 접근법에 더 적합하다. 대면적 패턴을 함께 이음매 없이 "스티치"하는 다른 방법은 전체 어레이의 부분들이 인접한 필드 에지가 임의의 하나의 리소그래피 단계에서 동시에 노출되지 않게 하는 방식으로 노출되도록 복수의 리소그래피 단계들이 수행되는 임프린트 리소그래피를 수행한다. 이러한 프로세스의 한 예가 도 13a-13e에 도시된다. 도 13a에 도시된 바와 같이, 기관(212)에는 산화물 층(214) 및 하드 마스크 층(216)이 제공된다. 레지스트 패턴 층(146a)은 하드 마스크(216) 상에 형성된다. 도시된 바와 같이, 레지스트 패턴 층(146a)은 패턴 필드,  $F_1$  및  $F_3$  내에 패턴화된 피처(250a)를 포함하고, 필드  $F_2$ 는 패턴화되지 않고 남겨진다. 노출 후,  $F_1$  및  $F_3$  패턴은 하드 마스크(216)(예컨대, Cr, 폴리, 니트라이드, 카본, 다른 금속)로 에칭되고, 잔여 레지스트(146a)는 벗겨내어 진다(도 13b). 그 다음, 패턴 층(146b)은 하드 마스크(216) 위에 형성되어, 층(146b)은 패턴 필드,  $F_2$  내에 패턴화된 피처(250b)를 포함하고, 필드  $F_1$  및  $F_3$ 는 패턴화된 채로 남겨진다(도 13c). 노출



후, F<sub>2</sub> 패턴은 하드 마스크(216)로 에칭되고, 잔여 레지스트는 벗겨내어 진다(도 13d). 이 프로세스는 모든 필드가 옮겨질(populated) 때까지(하드 마스크(216) 내로 패턴화될 때까지) 반복될 수 있다. 그 다음, 패턴은 대면적 패턴화된 마스크(228)를 생성하기 위해 산화물 층(214)으로 에칭된다. 이러한 "리소/에칭-리소/에칭(Litho/Etch-Litho/Etch)"(또는 LELE) 접근법을 위해 정렬이 필요하다면, 0 레벨 세트의 정렬 마크가 웨이퍼에 먼저 적용될 수 있다. 예를 들어, 이러한 정렬 마크는 액티브 영역 외부에 설치될 수 있다. 다른 예로서, 정렬 마크가 먼저 각각의 필드 내에 놓여지고, 웨이퍼 내에 에칭될 수 있다. 그 다음 평탄화 단계가 채용되어, 임의의 토폴로지가 제거되고, 그로 인해 정렬 마크로 인한 임의의 원치 않는 패턴을 제거한다.

[0035] 본 명세서에 제공된 방법에 따라 형성된 마스터 마스크가 패턴이 실리콘의 상층된 부분 상에 존재하도록 메사를 가지는 것이 바람직할 수 있다. 이러한 메사는, 예컨대, 도 14a-14e에 도시된 방법에 따라, 형성될 수 있다. 도 14a는 산화물 층(314) 내에 형성된 패턴화된 피처(350)를 가진 실리콘 기판(312) 및 산화물 층(314)을 도시한다. 패턴 피처(350)가 산화물 층(314)이 패턴 피처 영역 외부에서 노출되도록, 레지스트 층(346), 및, 선택적으로 산화물(도시되지 않음)과 같은 하드 마스크 층의 적용에 의해 보호되는 추가적인 리소그래피 단계가 형성된다. 패턴 외부의 영역을 선택적으로 에칭하기 위해 산화물 에칭이 수행되고, 실리콘 에칭에 이어, 기판(312) 상에 메사(360)를 형성한다(도 14.3). 그 다음, 잔여 레지스트(346)는 메사(360)로부터 뺀어 있는 패턴 피처를 템플릿(328)에 제공하기 위해 벗겨내어 진다. 다수의 화학물이 산화물 및 실리콘을 에칭시키기 위해 사용될 수 있다. 산화물에 대한 예는 CF<sub>4</sub> 및 CHF<sub>3</sub>을 포함한다. 실리콘에 대하여, 염소 및 수소 브롬화물(chlorine and hydrogen bromide)이 사용될 수 있다.

[0036] 본 명세서에 서술된 프로세스를 사용하여 대면적 마스터 마스크 또는 템플릿의 제조가 193nm 이머전 톨의 특수한 사용으로 제한되지 않음이 이해될 것이다. 예를 들어, 극자외선 리소그래피(EUV) 톨 또는 나노 임프린트 리소그래피(NIL) 톨이 사용될 수 있다. 또한, 주사 빔 간섭 리소그래피(SBIL), 복수의 전자 빔 리소그래피, 및 스텐실(stencil) 기반의 주사 e-빔 리소그래피와 같은 다른 접근법이 본 명세서에 서술된 방법에 따른 대면적 마스터 또는 위킹 템플릿을 제조하는데 적용될 수 있다.

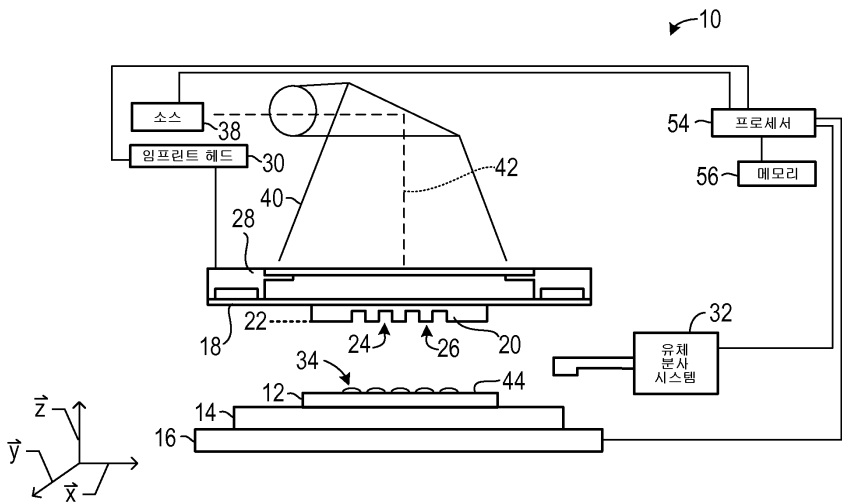
[0037] 대면적 마스터 마스크가 생성된 후, 추가적인 방법이 임프린트 리소그래피를 사용하여 서브 마스터 또는 레플리카(또는 위킹) 템플릿을 형성하기 위해 사용될 수 있다. 예를 들어, 실리콘 웨이퍼 패턴은 유리 기판으로 전사될 수 있다. 이와 유사하게, 실리콘 웨이퍼 패턴은 플렉시블 필름으로 전사될 수 있다. 그 다음, 플렉시블 필름 상의 패턴은 롤 투 롤(roll-to-roll), 또는 롤 투 플레이트(roll-to-plate) 시스템에서 사용될 수 있는 레플리카 템플릿이 된다.

[0038] 마지막으로, 이러한 전사 공정(transfer process)은 매우 대면적의 레플리카 마스크를 옮기기(populate) 위해 복수의 스텝 엔드 리피트 임프린트를 더 포함할 수 있다. 이는 패턴이 현재 3m×3m보다 큰 크기를 가지는 디스플레이 응용에 대하여 요구되는 것이다.

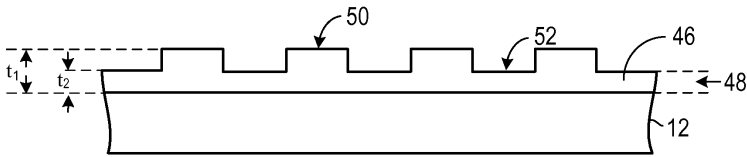
[0039] 다양한 형태의 추가적인 수정 및 대안의 실시예는 본 명세서를 읽은 당업자들에게 명백할 것이다. 따라서, 이 설명은 단지 설명을 위한 것으로 해석되어야 한다. 본 명세서에 도시되고 서술된 형태는 실시예의 예로서 취해진 것임을 이해해야 한다. 엘리먼트 및 재료들은 명세서에서 서술되고 도시된 것들을 대체할 수 있고, 일부 및 프로세스는 역전될 수 있고, 어느 특징은 독립적으로 사용될 수도 있고, 이들 모두 본 명세서를 읽은 후 당업자들에게 명백할 것이다. 아래의 청구항에 서술된 본 발명의 정신 및 범위를 벗어나지 않고, 본 명세서에 서술된 엘리먼트의 변경이 이루어질 수 있다.

도면

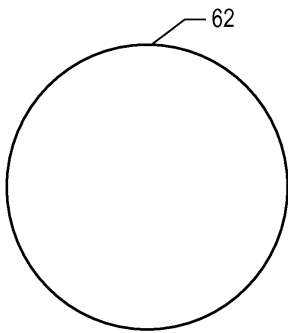
도면1



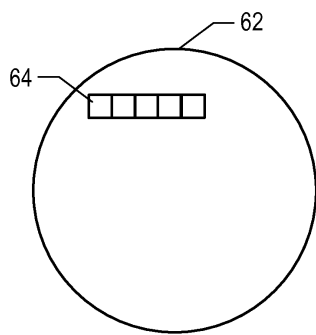
도면2



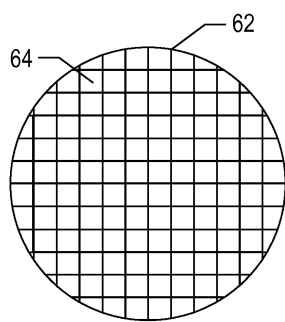
도면3a



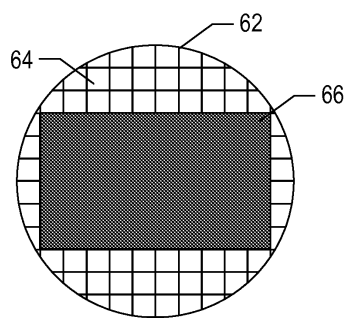
도면3b



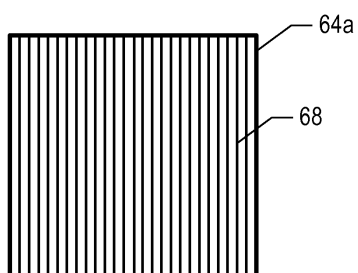
도면3c



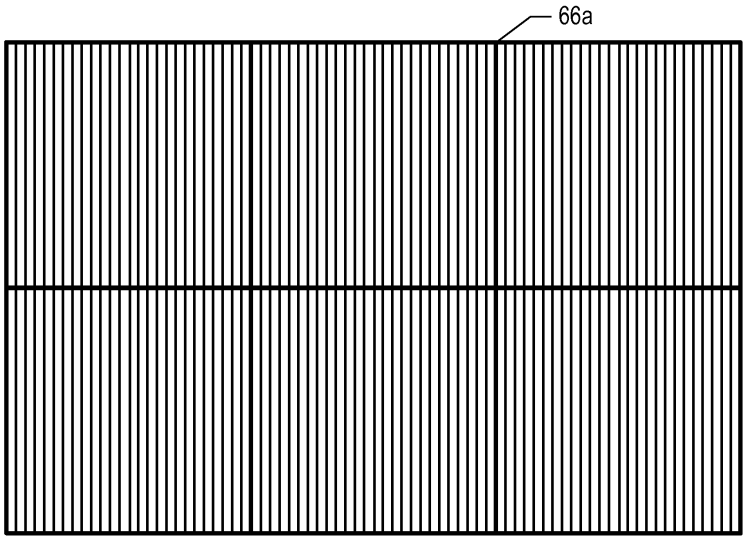
도면3d



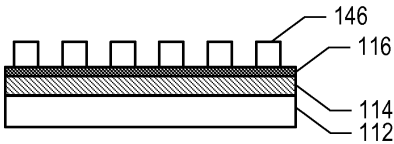
도면4



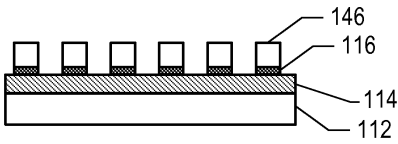
도면5



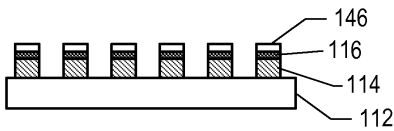
도면6a



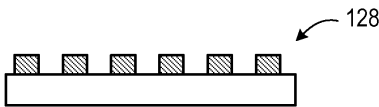
도면6b



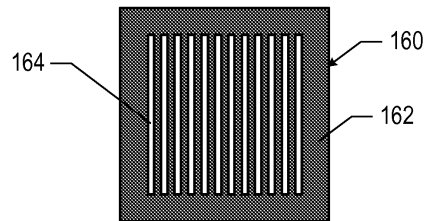
도면6c



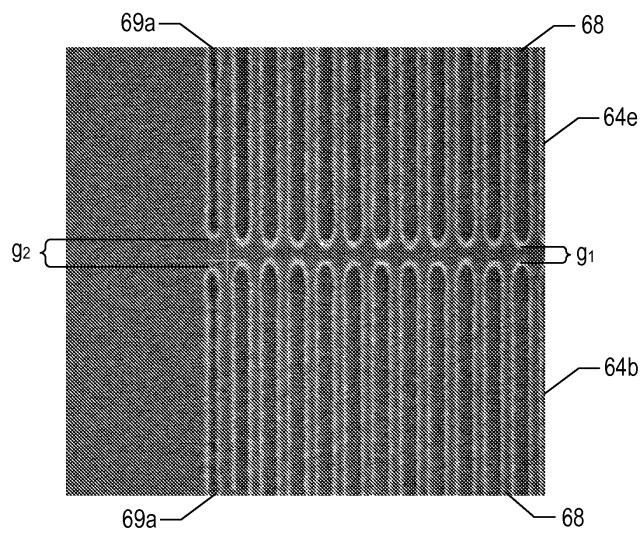
도면6d



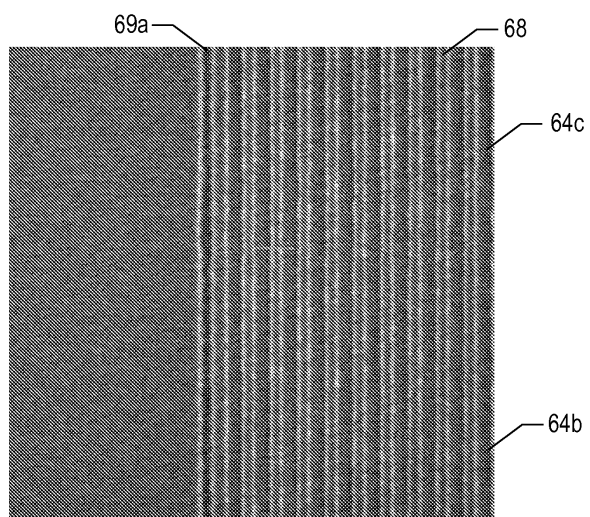
도면7



도면8

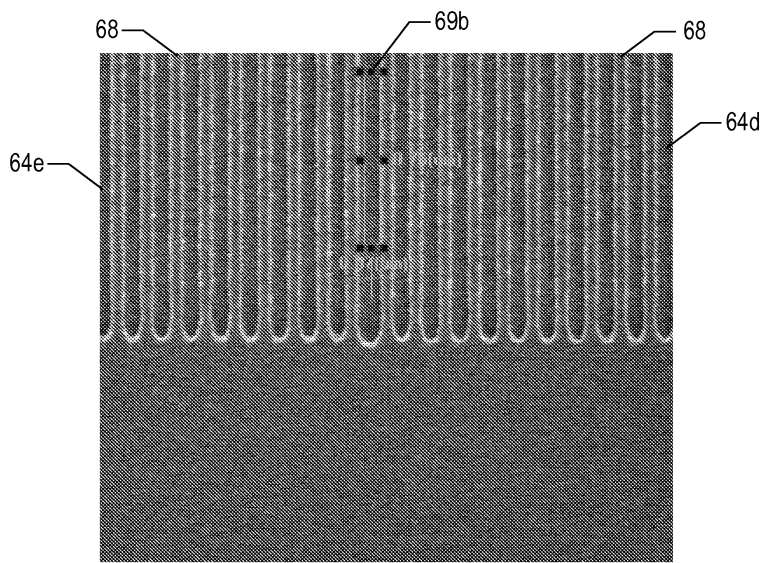


도면9

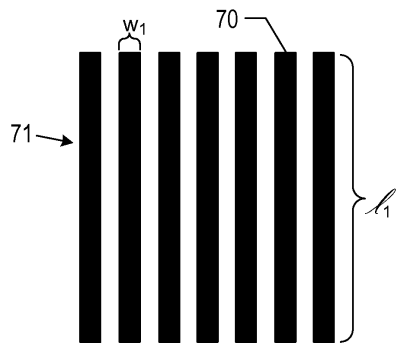




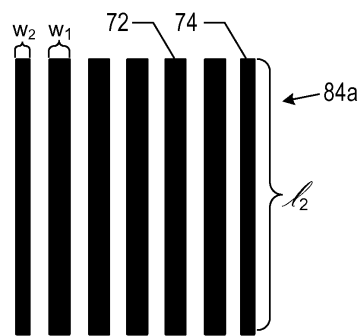
도면10



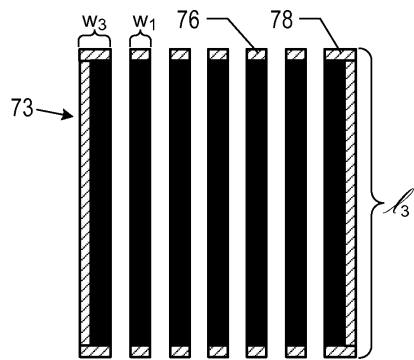
도면11a



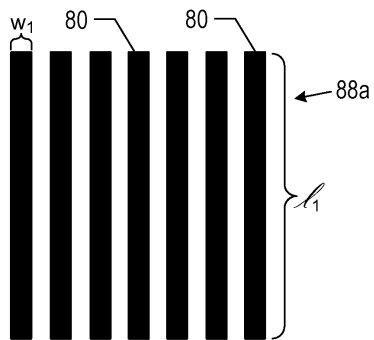
도면11b



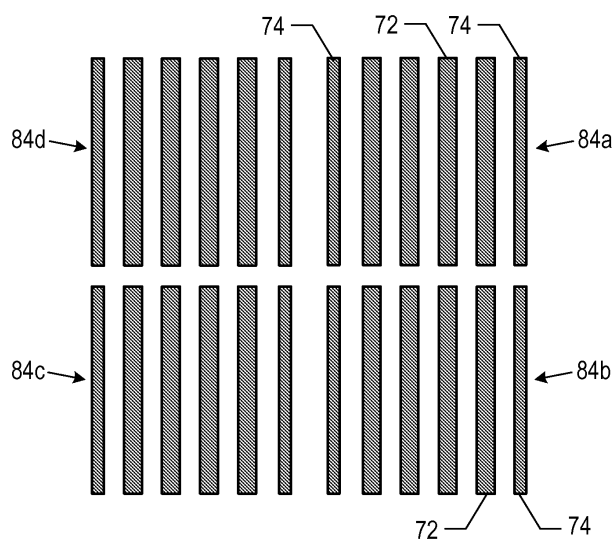
도면11c



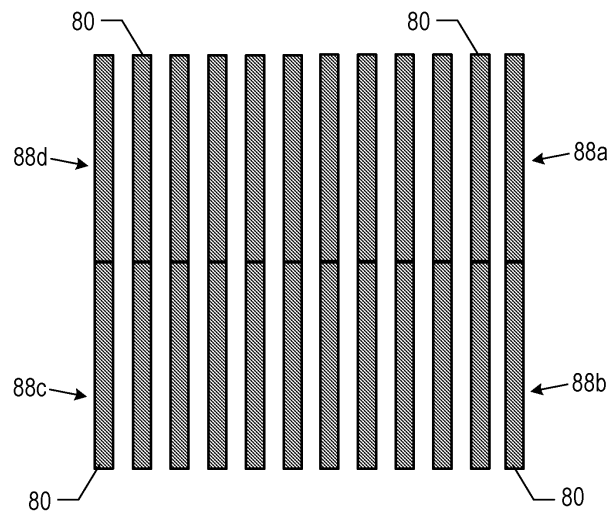
도면11d



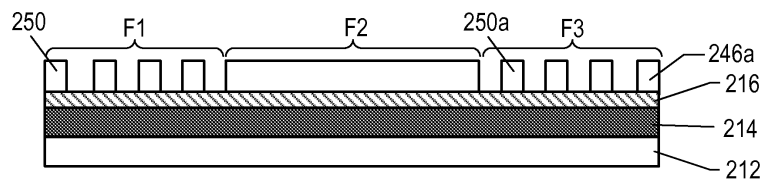
도면12a



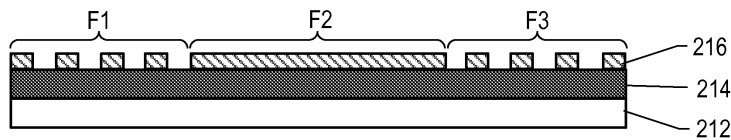
도면12b



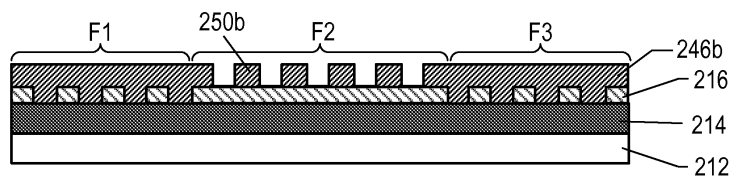
도면13a



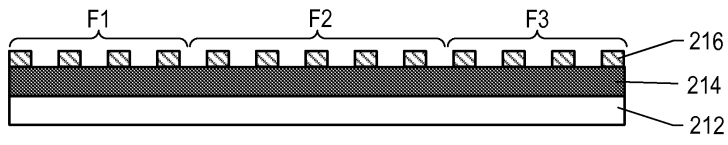
도면13b



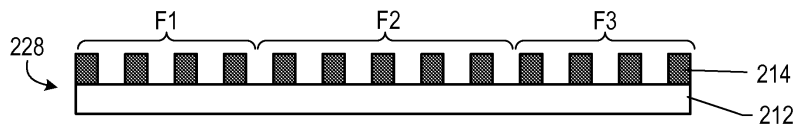
도면13c



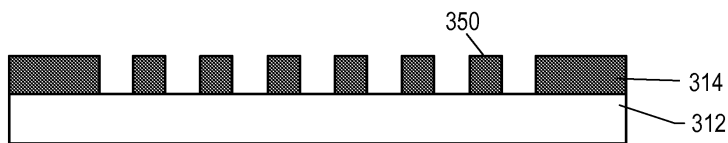
도면13d



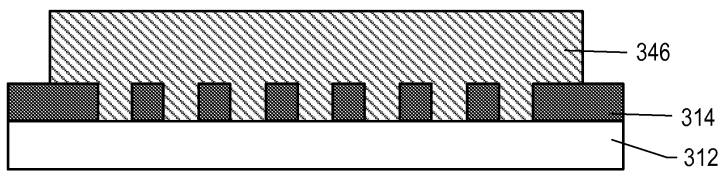
도면13e



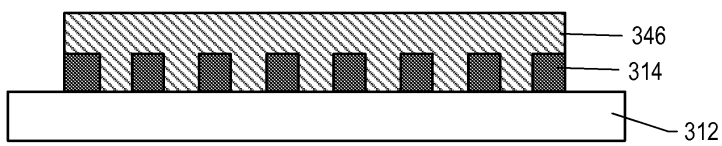
도면14a



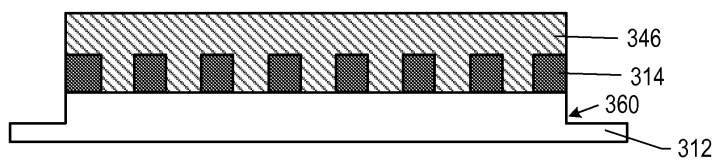
도면14b



도면14c



도면14d



도면14e

