



(12)发明专利

(10)授权公告号 CN 106249931 B

(45)授权公告日 2019.08.13

(21)申请号 201510810445.0

(22)申请日 2015.11.20

(65)同一申请的已公布的文献号
申请公布号 CN 106249931 A

(43)申请公布日 2016.12.21

(30)优先权数据
62/171,592 2015.06.05 US
62/174,728 2015.06.12 US
62/193,787 2015.07.17 US
62/202,570 2015.08.07 US

(73)专利权人 群创光电股份有限公司
地址 中国台湾新竹科学工业园区

(72)发明人 蔡居宏 陈宏昆 宋立伟 刘同凯
蔡嘉豪 张志豪 陈柏锋

(74)专利代理机构 北京市柳沈律师事务所
11105

代理人 陈小雯

(51)Int.Cl.
G06F 3/041(2006.01)
G06F 3/044(2006.01)

(56)对比文件
CN 102236187 A,2011.11.09,
CN 103293780 A,2013.09.11,
US 2014333572 A1,2014.11.13,
CN 102375638 A,2012.03.14,

审查员 王瑾香

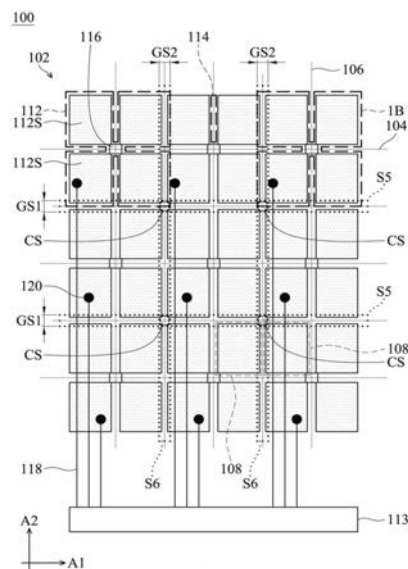
权利要求书2页 说明书15页 附图25页

(54)发明名称

显示装置

(57)摘要

本发明公开一种显示装置,包括:第一基板,第一基板包括:多条扫描线,设于第一基板上;多条数据线,设于第一基板上,该些扫描线及该些数据线定义多个次像素;一感测电极,设于第一基板上并对应至少二个该些次像素,其中该感测电极具有一开口,该开口对应栅极该些扫描线其中之一或该些数据线其中之一设置;第二基板,相对第一基板设置;以及显示介质,设于第一基板与第二基板之间。



1. 一种显示装置,包括:

第一基板,该第一基板包括:

多条扫描线,设于该第一基板上,其中该扫描线其中之一包括一主轴部;

多条数据线,设于该第一基板上,且该些扫描线与该些数据线定义出多个次像素;

第二基板,相对该第一基板设置;

感测电极,设于该第一基板与该第二基板之间;以及

显示介质,设于该第一基板与该第二基板之间,

其中,该感测电极对应至少二个该些次像素设置并具有多个开口,该些开口包括第一方向开口以及第二方向开口,该第一方向为该扫描线其中之一的该主轴部的延伸方向,该第二方向为该数据线的延伸方向。

2. 如权利要求1所述的显示装置,其中该感测电极具有多个次感测电极及一连接部,其中该开口位于该些次感测电极之间,该些次感测电极通过该连接部彼此电连接。

3. 如权利要求2所述的显示装置,其中该连接部设于该感测电极的中央。

4. 如权利要求2所述的显示装置,其中该连接部设于该感测电极的边缘。

5. 如权利要求1所述的显示装置,其中该第一基板包括:

多个薄膜晶体管,分别连接该些扫描线、该些数据线及该些次像素;以及触控信号线,以一通孔连接该感测电极。

6. 如权利要求2所述的显示装置,其中各该次感测电极对应至少二个该些次像素设置。

7. 如权利要求2所述的显示装置,其中部分的该些次感测电极对应该些次像素其中之一设置,而另一部分的该些次感测电极对应至少二个该些次像素设置。

8. 如权利要求1所述的显示装置,其中该扫描线还包括自该主轴部延伸而出的多个栅极电极,

其中该第一方向开口对应设置于二相邻的该些栅极电极之间,

其中该第二方向开口对应该些数据线其中之一设置。

9. 如权利要求8所述的显示装置,还包括:

多条触控信号线,设于该第一基板上,

其中该第二方向开口对应该些触控信号线其中之一设置。

10. 如权利要求8所述的显示装置,其中二相邻的该些感测电极由一第一间隔隔开,且该第一方向开口于该第二方向上的宽度与该第一间隔于该第二方向上的宽度相同。

11. 如权利要求8所述的显示装置,其中该第一方向开口相距最远的二侧边分别与该第一方向开口对应的该些栅极电极相邻的二边缘对齐。

12. 如权利要求8所述的显示装置,其中该第二方向开口设于二相邻的该些扫描线的该些主轴部之间。

13. 如权利要求8所述的显示装置,其中二相邻的该感测电极由一第二间隔隔开,且该第二方向开口于该第一方向上的宽度与该第二间隔于该第一方向上的宽度相同。

14. 如权利要求8所述的显示装置,其中该第二方向开口相距最远的二侧边分别与该第二方向开口对应的该些扫描线相邻的二边缘对齐。

15. 如权利要求1所述的显示装置,其中该第二基板包括一遮光层,且二相邻的该感测电极由一第一间隔隔开,该第一间隔对应该遮光层设置。

16. 如权利要求1所述的显示装置,其中沿该第一方向延伸的一第一间隔对应多条该些扫描线设置。

17. 如权利要求16所述的显示装置,其中该第一间隔对应3至10条该些扫描线设置。

18. 如权利要求1所述的显示装置,其中沿该第二方向延伸的一第二间隔对应多条该些数据线设置。

19. 如权利要求18所述的显示装置,其中该第二间隔对应3至10条该些数据线设置。

20. 如权利要求1所述的显示装置,其中该感测电极的面积与该开口的面积的比值介于1至9之间。

显示装置

技术领域

[0001] 本发明涉及一种显示装置,且涉及一种具有感测电极的触控显示装置。

背景技术

[0002] 随着科技不断的进步,使得各种信息设备不断地推陈出新,例如手机、平板电脑、超轻薄笔电、及卫星导航等。除了一般以键盘或鼠标输入或操控之外,利用触控式技术来操控信息设备是一种相当直觉且受欢迎的操控方式。其中,触控显示装置具有人性化及直觉化的输入操作界面,使得任何年龄层的使用者都可直接以手指或触控笔选取或操控信息设备。

[0003] 其中一种触控显示装置是于显示面板(例如液晶显示面板或有机发光二极管面板)内设置感测电极的内嵌式触控(in cell touch)显示装置。然而,目前的内嵌式触控显示装置并非各方面都令人满意。

[0004] 因此,业界仍需一种可更进一步提升显示及触控品质的触控显示装置。

发明内容

[0005] 本发明提供一种显示装置,包括:第一基板,第一基板包括:多条扫描线,设于第一基板上;多条数据线,设于第一基板上,该些扫描线与该些数据线定义多个次像素;一感测电极,设于第一基板上并对应二个该些次像素,该感测电极具有一开口,该开口对应该些扫描线其中之一或该些数据线其中之一设置;第二基板,相对第一基板设置;以及显示介质,设于第一基板与第二基板之间。

[0006] 为让本发明的特征、和优点能更明显易懂,下文特举出优选实施例,并配合所附的附图,作详细说明如下。

附图说明

[0007] 图1A为本发明实施例的显示装置的上视图;

[0008] 图1B为图1A的显示装置的部分放大图;

[0009] 图2A为沿着图1B的线段2A-2A所绘制的剖视图;

[0010] 图2B为本发明另一实施例的剖视图;

[0011] 图3A为本发明另一实施例的上视图;

[0012] 图3B为本发明另一实施例的上视图;

[0013] 图3C为本发明另一实施例的上视图;

[0014] 图3D为本发明另一实施例的上视图;

[0015] 图3E为本发明另一实施例的上视图;

[0016] 图4为本发明另一实施例的上视图;

[0017] 图5A为图4的显示装置的部分放大图及上视图;

[0018] 图5B为图4的显示装置的部分放大图及下视图;

- [0019] 图5C为沿着图5A~图5B的线段5C-5C所绘制的剖视图；
- [0020] 图5D为沿着图5A~图5B的线段5D-5D所绘制的剖视图；
- [0021] 图6A为本发明另一实施例的上视图；
- [0022] 图6B为本发明另一实施例的下视图；
- [0023] 图6C为沿着图6A~图6B的线段6C-6C所绘制的剖视图；
- [0024] 图6D为沿着图6A~图6B的线段6D-6D所绘制的剖视图；
- [0025] 图7A为本发明另一实施例的上视图；
- [0026] 图7B为图7A的显示装置的部分放大图；
- [0027] 图8A为本发明另一实施例的上视图；
- [0028] 图8B为图8A的显示装置的部分放大图；
- [0029] 图8C为图8A的显示装置的部分放大图；
- [0030] 图9A为本发明另一实施例的上视图；
- [0031] 图9B为本发明另一实施例的上视图。
- [0032] 符号说明
- [0033] 50 区域；
- [0034] 100 显示装置；
- [0035] 102 第一基板；
- [0036] 104 扫描线；
- [0037] 104A 主轴部；
- [0038] 104AT 上缘；
- [0039] 106 数据线；
- [0040] 108 次像素；
- [0041] 110 薄膜晶体管；
- [0042] 112 感测电极；
- [0043] 112A 感测电极；
- [0044] 112AT 上缘；
- [0045] 112B 感测电极；
- [0046] 112S 次感测电极；
- [0047] 112S1 次感测电极；
- [0048] 112S2 次感测电极；
- [0049] 113 集成电路连接区；
- [0050] 114 开口；
- [0051] 114A 第一方向开口；
- [0052] 114B 第二方向开口；
- [0053] 116 连接部；
- [0054] 118 触控信号线；
- [0055] 120 通孔；
- [0056] 122 基板；
- [0057] 124 栅极电极；

- [0058] 124T 上缘;
- [0059] 126 栅极介电层;
- [0060] 128 半导体层;
- [0061] 130 源极电极;
- [0062] 132 漏极电极;
- [0063] 132S 表面;
- [0064] 134 第一绝缘层;
- [0065] 136 平坦层;
- [0066] 138 第二绝缘层;
- [0067] 140 第三绝缘层;
- [0068] 140S 表面;
- [0069] 142 通孔;
- [0070] 144 像素电极;
- [0071] 148 第二基板;
- [0072] 150 显示介质;
- [0073] 152 基板;
- [0074] 154 遮光层;
- [0075] 156 彩色滤光层;
- [0076] 158 平坦层;
- [0077] 160 间隔物;
- [0078] 162 连接部;
- [0079] 164 连接部;
- [0080] S1 第一间隔;
- [0081] S2 第二间隔;
- [0082] 200 显示装置;
- [0083] 300A 显示装置;
- [0084] 300B 显示装置;
- [0085] 300C 显示装置;
- [0086] 300D 显示装置;
- [0087] 300E 显示装置;
- [0088] 400 显示装置;
- [0089] 500 显示装置;
- [0090] 600 显示装置;
- [0091] 700 显示装置;
- [0092] 800 显示装置;
- [0093] 900A 显示装置;
- [0094] 900B 显示装置;
- [0095] 2A-2A 线段;
- [0096] 5C-5C 线段;

- [0097] 5D-5D 线段;
- [0098] 6C-6C 线段;
- [0099] 6D-6D 线段;
- [0100] S1 侧边;
- [0101] S2 侧边;
- [0102] S3 侧边;
- [0103] S4 侧边;
- [0104] 1B 区域;
- [0105] 7B 区域;
- [0106] A1 第一方向;
- [0107] A2 第二方向;
- [0108] E1 边缘;
- [0109] E2 边缘;
- [0110] E3 边缘;
- [0111] E4 边缘;
- [0112] W1 宽度;
- [0113] W2 宽度;
- [0114] GS1 第一间距;
- [0115] GS2 第二间距;
- [0116] CS 交错部;
- [0117] S5 第一间隔;
- [0118] S6 第二间隔;
- [0119] HS1 第一部分;
- [0120] VH1 第二部分;
- [0121] VS1 第二部分;
- [0122] HS2 第三部分;
- [0123] VS2 第四部分。

具体实施方式

[0124] 以下针对本发明的显示装置作详细说明。应了解的是,以下的叙述提供许多不同的实施例或例子,用以实施本发明的不同样态。以下所述特定的元件及排列方式仅为简单清楚描述本发明。当然,这些仅用以举例而非本发明的限定。此外,在不同实施例中可能使用重复的标号或标示。这些重复仅为了简单清楚地叙述本发明,不代表所讨论的不同实施例及/或结构之间具有任何关联性。再者,当述及一第一材料层位于一第二材料层上或之上时,包括第一材料层与第二材料层直接接触的情形。或者,也可能间隔有一或更多其它材料层的情形,在此情形中,第一材料层与第二材料层之间可能不直接接触。

[0125] 必需了解的是,附图的元件或装置可以此技术人士所熟知的各种形式存在。此外,当某层在其它层或基板“上”时,有可能是指“直接”在其它层或基板上,或指某层在其它层或基板上,或指其它层或基板之间夹设其它层。

[0126] 此外,实施例中可能使用相对性的用语,例如“较低”或“底部”及“较高”或“顶部”,以描述附图的一个元件对于另一元件的相对关系。能理解的是,如果将附图的装置翻转使其上下颠倒,则所叙述在“较低”侧的元件将会成为在“较高”侧的元件。

[0127] 在此,“约”、“大约”、“大抵”的用语通常表示在一给定值或范围的20%之内,优选是10%之内,且更佳是5%之内,或3%之内,或2%之内,或1%之内,或0.5%之内。在此给定的数量为大约的数量,也即在没有特定说明“约”、“大约”、“大抵”的情况下,仍可隐含“约”、“大约”、“大抵”的含义。

[0128] 能理解的是,虽然在此可使用用语“第一”、“第二”、“第三”等来叙述各种元件、组成成分、区域、层、及/或部分,这些元件、组成成分、区域、层、及/或部分不应被这些用语限定,且这些用语仅是用来区别不同的元件、组成成分、区域、层、及/或部分。因此,以下讨论的一第一元件、组成成分、区域、层、及/或部分可在不偏离本发明的教导的情况下被称为一第二元件、组成成分、区域、层、及/或部分。

[0129] 除非另外定义,在此使用的全部用语(包括技术及科学用语)具有与此篇发明所属的一般技术者所通常理解的相同涵义。能理解的是这些用语,例如在通常使用的字典中定义的用语,应被解读成具有一与相关技术及本发明的背景或上下文一致的意思,而不应以一理想化或过度正式的方式解读,除非在此特别定义。

[0130] 本发明实施例可配合附图一并理解,本发明的附图也被视为发明说明的一部分。需了解的是,本发明的附图并未以实际装置及元件的比例绘示。在附图中可能夸大实施例的形状与厚度以便清楚表现出本发明的特征。此外,附图中的结构及装置以示意的方​​式绘示,以便清楚表现出本发明的特征。

[0131] 在本发明中,相对性的用语例如“下”、“上”、“水平”、“垂直”、“之下”、“之上”、“顶部”、“底部”等等应被理解为该段以及相关附图中所绘示的方位。此相对性的用语仅是为了方便说明之用,其并不代表其所叙述的装置需以特定方位来制造或运作。而关于接合、连接的用语例如“连接”、“互连”等,除非特别定义,否则可指两个结构是直接接触,或者也可指两个结构并非直接接触,其中有其它结构设于此两个结构之间。且此关于接合、连接的用语也可包括两个结构都可移动,或者两个结构都固定的情况。

[0132] 应注意的是,在后文中“基板”一词可指基板本身,或是包括已形成各式元件、各式电路及各种膜层于基板上的复合体,此处为了简化附图,仅以平整的基板表示之。此外,“基板表面”是包括基板最上方且暴露的膜层,例如一玻璃表面或一有机高分子表面、一绝缘层及/或金属线。基板本身材质可以是玻璃、有机高分子、无机高分子、硅、金属…等。

[0133] 在显示装置中,感测电极内及感测电极边缘所处的电场环境不同,故感测电极内及感测电极边缘两处与其它元件所形成的电容也不同,可能会造成显示装置漏光及显示品质下降。此外,感测电极若与栅极线、数据线或触控信号线重叠,会有寄生电容的产生。因此,感测电极的形状与大小设计,将会影响寄生电容在感测电极内及感测电极边缘的数值大小,使其数值在二处产生差异,而造成电极间信号的串扰(cross-talk),进而影响影像及触控性能。

[0134] 本发明实施例是使感测电极内及感测电极边缘于相似的电场环境,故可使感测电极内及感测电极边缘与其它元件所形成的电容也相似,降低显示装置的漏光并提升显示品质。此外,也可使感测电极与扫描线、数据线或触控信号线之间的寄生电容降低,以提升影

像及触控性能。

[0135] 图1A是本发明实施例的显示装置100的第一基板102的上视图。图1B是图1A的显示装置100的第一基板102于区域1B的部分放大图。参见图1A~图1B,第一基板102包括沿第一方向A1延伸的多条平行的扫描线(栅极线)104,以及与此扫描线104交会沿第二方向A2沿伸的多条平行的数据线(源极线)106。第一方向A1及第二方向A2彼此可呈大抵垂直(perpendicular)或正交(orthogonal),易言之,第一方向A1可以是坐标系的X轴而第二方向A2则是Y轴,但第一方向A1及第二方向A2也可彼此呈非垂直或非正交,其夹角不等于90度。此外,扫描线104与数据线106都设于第一基板102上。

[0136] 此外,多条扫描线104与多条数据线106共同定义出多个次像素108(sub-pixel),第一基板102可包括多个次像素108,且第一基板102还包括对应次像素108设置的多个薄膜晶体管110,薄膜晶体管110其中两端点分别电连接扫描线104及数据线106,如图1B所示。多个次像素108可形成一像素(pixel)。

[0137] 上述数据线106是通过薄膜晶体管110提供源极信号至次像素108,而此扫描线(栅极线)104是通过薄膜晶体管110提供扫描脉冲信号至次像素108,并配合上述源极信号一同控制次像素108。

[0138] 继续参见图1A~图1B,第一基板102还包括设于第一基板102上的多个感测电极112,该些感测电极112覆盖多个次像素108,于此实施例中,感测电极112覆盖四个次像素108。感测电极112之间具有沿第一方向A1延伸的第一间隔S5,以及沿第二方向A2延伸的第二间隔S6。感测电极112彼此之间于第二方向A2具有第一间距GS1,也就是第一间隔G1于第二方向A2的短边宽度。感测电极112彼此之间于第一方向A1具有第二间距GS2,也就是第二间隔G2于第一方向A1的短边宽度。第一间隔S5对应部分扫描线104设置,第二间隔S6对应部分数据线106设置。第一间隔S5与第二间隔S6彼此重叠部分为多个交错部CS,交错部CS对应于扫描线104及数据线106重叠部分。此实施例中,第一间距GS1及第二间距GS2的宽度相同,在其他实施例中,第一间距GS1及第二间距GS2的宽度可不相同。

[0139] 至少一感测电极112具有开口114(opening),此开口114对应部分扫描线104或部分数据线106设置。开口114位于感测电极112范围内,开口114对应的部分扫描线104或部分数据线106是第一间隔S5未对应的部分扫描线104或第二间隔S6未对应的部分数据线106。于此实施例中,开口114可为第一间隔S5于非CS部分,并朝向第二方向A2的延伸支干部分,或是为第二间隔S6于非CS部分,并朝向第一方向A1的延伸支干部分。在其他实施例中,开口114可位于感测电极112内,而与第一间隔S5及第二间隔S6无连接部分。

[0140] 由于感测电极112重叠扫描线104或数据线106,因此产生的电容,与感测电极112边缘及扫描线104或数据线106之间所产生的电容不同。本发明实施例通过开口114对应扫描线104或数据线106设置,可使感测电极112内的大部分区域避开扫描线104或数据线106所在之处,使得感测电极112内的大部分区域及感测电极112边缘处于相似的电场环境,由此可使感测电极112内及感测电极112边缘与其它元件所形成的电容也相似,降低显示装置100的漏光并提升显示品质。另一方面,由于减少了感测电极112与扫描线104或数据线106重叠的部分,因此降低了感测电极112与扫描线104或数据线106之间的寄生电容,可提高产品的影像及触控性能。

[0141] 详细而言,参见图1A~图1B,至少一感测电极112可具有多个次感测电极(sub-

sensing electrode) 112S及连接部116,此多个次感测电极112S是通过开口114隔开,并通过连接部116彼此电连接。

[0142] 此外,连接部116可设于例如四个彼此相邻的次感测电极112S的中央区。例如,在此实施例中,感测电极112由四个彼此相邻的次感测电极112S组成,而连接部116设于此四个彼此相邻的次感测电极112S的中央区。此外,在此实施例中,每一个次感测电极112S对应一个次像素108设置。

[0143] 除了连接部116以外,感测电极112内对应扫描线104及/或数据线106的区域都设有开口114。由此可使感测电极112内的大部分区域及感测电极112边缘与扫描线104或数据线106之间所形成的电场环境相似,由此可使感测电极112内及感测电极112边缘与其它元件所形成的电容也相似,降低显示装置100的漏光并提升显示品质。另一方面,由于减少了感测电极112与扫描线104或数据线106重叠的部分,因此降低了感测电极112与扫描线104或数据线106之间的寄生电容,可提高产品的影像及触控性能。其中,本发明实施例具有开口114的感测电极112的面积,约为不具开口114的感测电极112面积的50%~90%。易言之,感测电极112面积与开口114的面积的比值在1~9之间。

[0144] 此外,第一基板102还包括触控信号线118,此触控信号线118的一端通过通孔120电连接感测电极112,而另一端是电连接至集成电路连接区(IC bonding region) 113。其中,触控信号线118的位置不以图1A~图1B为限,其也可设置在数据线106之上。

[0145] 应注意的是,除上述图1A~图1B所示的实施例以外,本发明的一个感测电极也可包括其它数量的次感测电极。故本发明的范围并不以图1A~图1B所示的实施例为限。此外,图1A~图1B所绘示的连接部116与次感测电极112S可依实际需求于同一程序或不同程序完成,其中所使用的材料可彼此相同或不同。

[0146] 此外,需注意的是,为了清楚描述本发明,上述图1A~图1B中并未绘示后续的像素电极。

[0147] 参见图2A,该图是沿着图1B的线段2A-2A所绘制的剖视图。如图2A所示,第一基板102可包括一基板122,此基板122可包括透明基板,例如为玻璃基板、陶瓷基板、塑胶基板或其它任何适合的基板。而薄膜晶体管110包括设于此基板122上的栅极电极124,以及设于栅极电极124及基板122上的栅极介电层126。此栅极电极124是自扫描线104延第二方向A2延伸而出。

[0148] 此栅极电极124可为非晶硅、复晶硅、一或多种金属、金属氮化物、导电金属氧化物、或上述的组合。上述金属可包括但不限于钼(molybdenum)、钨(tungsten)、钛(titanium)、钽(tantalum)、铂(platinum)或铪(hafnium)。上述金属氮化物可包括但不限于氮化钼(molybdenum nitride)、氮化钨(tungsten nitride)、氮化钛(titanium nitride)以及氮化钽(tantalum nitride)。上述导电金属氧化物可包括但不限于钌金属氧化物(ruthenium oxide)以及铟锡金属氧化物(indium tin oxide)。此栅极电极124可通过前述的化学气相沉积法(CVD)、溅镀法、电阻加热蒸镀法、电子束蒸镀法、或其它任何适合的沉积方式形成,例如,在一实施例中,可用低压化学气相沉积法(LPCVD)在525~650°C之间沉积而制得非晶硅导电材料层或复晶硅导电材料层,其厚度范围可为约1000Å至约10000Å。

[0149] 此栅极介电层126可为氧化硅、氮化硅、氮氧化硅、高介电常数 (high-k) 介电材料、或其它任何适合的介电材料、或上述的组合。此高介电常数 (high-k) 介电材料的材料可为金属氧化物、金属氮化物、金属硅化物、过渡金属氧化物、过渡金属氮化物、过渡金属硅化物、金属的氮氧化物、金属铝酸盐、锆硅酸盐、锆铝酸盐。例如,此高介电常数 (high-k) 介电材料可为LaO、AlO、ZrO、TiO、Ta₂O₅、Y₂O₃、SrTiO₃ (STO)、BaTiO₃ (BTO)、BaZrO、HfO₂、HfO₃、HfZrO、HfLaO、HfSiO、HfSiON、LaSiO、AlSiO、HfTaO、HfTiO、HfTaTiO、HfAlON、(Ba, Sr) TiO₃ (BST)、Al₂O₃、其它适当材料的其它高介电常数介电材料、或上述组合。此栅极介电层126可通过化学气相沉积法 (CVD) 或旋转涂布法形成,此化学气相沉积法例如可为低压化学气相沉积法 (low pressure chemical vapor deposition, LPCVD)、低温化学气相沉积法 (low temperature chemical vapor deposition, LTCVD)、快速升温化学气相沉积法 (rapid thermal chemical vapor deposition, RTCVD)、等离子体辅助化学气相沉积法 (plasma enhanced chemical vapor deposition, PECVD)、原子层化学气相沉积法的原子层沉积法 (atomic layer deposition, ALD) 或其它常用的方法。

[0150] 薄膜晶体管110还包括设于栅极介电层126上的半导体层128,此半导体层128与栅极电极124重叠,且薄膜晶体管110的源极电极130与漏极电极132分别设于半导体层128的两侧,且分别与半导体层128两侧的部分重叠。此外,此源极电极130则为数据线106的部分。

[0151] 此半导体层128可包括元素半导体,包括硅、锗 (germanium); 化合物半导体,包括氮化镓 (gallium nitride, GaN)、碳化硅 (silicon carbide)、砷化镓 (gallium arsenide)、磷化镓 (gallium phosphide)、磷化铟 (indium phosphide)、砷化铟 (indium arsenide) 及/或锑化铟 (indium antimonide); 合金半导体,包括硅锗合金 (SiGe)、磷砷镓合金 (GaAsP)、砷铝铟合金 (AlInAs)、砷铝镓合金 (AlGaAs)、砷铟镓合金 (GaInAs)、磷铟镓合金 (GaInP) 及/或磷砷铟镓合金 (GaInAsP) 或上述材料的组合。

[0152] 上述源极电极130与漏极电极132的材料可包括铜、铝、钼、钨、金、铬、镍、铂、钛、铌、铯、上述的合金、上述的组合或其它导电性佳的金属材料,例如可为钼铝钼 (Mo/Al/Mo) 或钛铝钛 (Ti/Al/Ti) 的三层结构。在其它实施例中,上述源极电极130与漏极电极132的材料可为一非金属材料,只要使用的材料具有导电性即可。此源极电极130与漏极电极132的材料可通过前述的化学气相沉积法 (CVD)、溅镀法、电阻加热蒸镀法、电子束蒸镀法、或其它任何适合的沉积方式形成。在一些实施例中,上述源极电极130与漏极电极132的材料可相同,且可通过同一道沉积步骤形成。然而,在其它实施例中,上述源极电极130与漏极电极132也可通过不同的沉积步骤形成,且其材料可彼此不同。

[0153] 继续参见图2A,第一基板102还包括覆盖薄膜晶体管110与栅极介电层126的第一绝缘层134。此第一绝缘层134可为氮化硅、二氧化硅、或氮氧化硅。第一绝缘层134可通过化学气相沉积法 (CVD) 或旋转涂布法形成,此化学气相沉积法例如可为低压化学气相沉积法 (low pressure chemical vapor deposition, LPCVD)、低温化学气相沉积法 (low temperature chemical vapor deposition, LTCVD)、快速升温化学气相沉积法 (rapid thermal chemical vapor deposition, RTCVD)、等离子体辅助化学气相沉积法 (plasma enhanced chemical vapor deposition, PECVD)、原子层化学气相沉积法的原子层沉积法 (atomic layer deposition, ALD) 或其它常用的方法。

[0154] 在本实施例中,上述触控信号线118设于第一绝缘层134上。上述触控信号线118的

材料可包括铜、铝、钼、钨、金、铬、镍、铂、钛、铌、铯、上述的合金、上述的组合或其它导电性佳的金属材料,例如可为钼铝钼 (Mo/Al/Mo) 或钛铝钛 (Ti/Al/Ti) 的三层结构。在其它实施例中,上述触控信号线118的材料可为一非金属材料,只要使用的材料具有导电性即可。此触控信号线118的材料可通过前述的化学气相沉积法 (CVD)、溅镀法、电阻加热蒸镀法、电子束蒸镀法、或其它任何适合的沉积方式形成。

[0155] 继续参见图2A,第一基板102还包括设于第一绝缘层134上且覆盖触控信号线118的第二绝缘层138。第二绝缘层138可为氮化硅、二氧化硅、或氮氧化硅,且可通过前述化学气相沉积法 (CVD) 或旋转涂布法形成。

[0156] 接着,此第二绝缘层138上可选择性设有平坦层136。此平坦层136的材质可为有机的绝缘材料(光感性树脂)或无机的绝缘材料(氮化硅、氧化硅、氮氧化硅、碳化硅、氧化铝、或上述材质的组合)。

[0157] 上述感测电极112(或者次感测电极112S)设于此平坦层136上,如图2A所示。此感测电极112可包括透明导电材料,例如为铟锡氧化物(ITO)、氧化锡(SnO)、氧化铟锌(IZO)、氧化铟镓锌(IGZO)、氧化铟锡锌(ITZO)、氧化铟锡(ATO)、氧化铟锌(AZO)、上述的组合或其它任何适合的透明导电氧化物材料,也可为纳米银丝所形成的导电透明物质层。此外,此感测电极112不但是作为触控时的感测电极,也是作为显示装置的共同电极,其中,其触控的驱动方式可为自电容驱动方式(self-capacitive type),其触控传输电极(transmit electrode,Tx)及触控接收电极(receive electrode,Rx)同为感测电极112。此外,感测电极112可于次感测电极112S处电连接触控信号线118(见图1B)。

[0158] 继续参见图2A,第一基板102还包括设于平坦层136上且覆盖感测电极112的第三绝缘层140,此第三绝缘层140可为氮化硅、二氧化硅、或氮氧化硅,且可通过前述化学气相沉积法 (CVD) 或旋转涂布法形成。

[0159] 此外,第一基板102具有通孔142,此通孔142由第三绝缘层140的上表面140S向下延伸至漏极电极132,并暴露出漏极电极132的部分表面132S。

[0160] 第一基板102还包括设于第三绝缘层140上且电连接漏极电极132的像素电极144。详细而言,此像素电极144设于部分第三绝缘层140上,并延伸入通孔142中以电连接漏极电极132。

[0161] 此外,继续参见图2A,显示装置100还包括相对第一基板102设置的第二基板148以及设于第一基板102与第二基板148之间的显示介质150。显示介质150可以是液晶、有机电激发光二极管(OLED)、无机电激发光二极管(LED)或电泳(Electro-Phoretic)粒子。

[0162] 上述显示装置100可为触控液晶显示器,例如为薄膜晶体管液晶显示器。或者,此液晶显示器可为扭转向列(Twisted Nematic,TN)型液晶显示器、超扭转向列(Super Twisted Nematic,STN)型液晶显示器、双层超扭转向列(Double layer Super Twisted Nematic,DSTN)型液晶显示器、垂直配向(Vertical Alignment,VA)型液晶显示器、水平电场效应(In-Plane Switching,IPS)型液晶显示器、胆固醇(Cholesteric)型液晶显示器、蓝相(Blue Phase)型液晶显示器、边缘电场效应(FFS)型液晶显示器、或其它任何适合的液晶显示器。在其他实施例中,上述显示装置100可为有机电激发光二极管显示器、无机电激发光二极管或电泳式显示器。

[0163] 在一些实施例中,第二基板148为彩色滤光层基板。详细而言,作为彩色滤光层基

板的第二基板148可包括一基板152、设于此基板152上的多个遮光层154、设于此多个遮光层154之间的彩色滤光层156、以及覆盖遮光层154与彩色滤光层156的平坦层158。

[0164] 上述基板152可包括透明基板,例如可为玻璃基板、陶瓷基板、塑胶基板或其它任何适合的透明基板,上述遮光层154可包括黑色光致抗蚀剂、黑色印刷油墨、黑色树脂。而上述彩色滤光层156可包括红色滤光层、绿色滤光层、蓝色滤光层、或其它任何适合的彩色滤光层。

[0165] 显示装置100可还包括设于第一基板102与第二基板148之间的间隔物160,此间隔物160为用以间隔第一基板102与第二基板148的主要结构,以维持基板间有一定的距离,也可防止显示装置100被按压时第一基板102与第二基板148接触。

[0166] 如图2A所示,本发明实施例通过使开口114对应数据线106(亦即图2A的源极电极130)设置,可使感测电极112内的大部分区域及感测电极112边缘于数据线106所对应的区域都设有开口114,故可使感测电极112内的大部分区域及感测电极112边缘处于相似的电场环境,由此可使感测电极112内及感测电极112边缘与其它元件所形成的电容也相似,降低显示装置100的漏光并提升显示品质。另一方面,由于减少了感测电极112与扫描线104或数据线106重叠的部分,因此降低了感测电极112与扫描线104或数据线106之间的寄生电容,可提高产品的影像及触控性能。

[0167] 应注意的是,除上述图2A所示的实施例以外,本发明的感测电极、像素电极与触控信号线也可有其它配置,如图2B的实施例所示。本发明的范围并不以图2A所示的实施例为限。此部分将于后文详细说明。

[0168] 应注意的是,后文中与前文相同或相似的元件或膜层将以相同或相似的标号表示,其材料、制造方法与功能都与前文所述相同或相似,故此部分在后文中将不再赘述。

[0169] 图2B是本发明另一实施例的显示装置200的剖视图。如图2B所示,第一基板102可包括一基板122。而薄膜晶体管110包括设于此基板122上的栅极电极124,以及设于栅极电极124及基板122上的栅极介电层126。此栅极电极124自扫描线104延第二方向A2延伸而出。

[0170] 薄膜晶体管110还包括设于栅极介电层126上的半导体层128,此半导体层128与栅极电极124重叠,且薄膜晶体管110的源极电极130与漏极电极132分别设于半导体层128的两侧,且分别与半导体层128两侧的部分重叠。此外,此源极电极130则为数据线106的部分。

[0171] 继续参见图2B,第一基板102还包括覆盖薄膜晶体管110与栅极介电层126的第一绝缘层134。此第一绝缘层134可为氮化硅、二氧化硅、或氮氧化硅。第一绝缘层134可通过化学气相沉积法(CVD)或旋转涂布法形成。

[0172] 接着,此第一绝缘层134上可选择性设有平坦层136。此平坦层136的材质可为有机的绝缘材料(光感性树脂)或无机的绝缘材料(氮化硅、氧化硅、氮氧化硅、碳化硅、氧化铝、或上述材质的组合)。

[0173] 第一基板102还包括设于平坦层136上且电连接漏极电极132的像素电极144。详细而言,此像素电极144设于部分平坦层136上,并延伸入通孔142中以电连接漏极电极132。

[0174] 触控信号线118设于平坦层136上。上述触控信号线118的材料可包括铜、铝、钼、钨、金、铬、镍、铂、钛、铌、铯、上述的合金、上述的组合或其它导电性佳的金属材料,例如可为钼铝钼(Mo/Al/Mo)或钛铝钛(Ti/Al/Ti)的三层结构。在其它实施例中,上述触控信号线118的材料可为一非金属材料,只要使用的材料具有导电性即可。

[0175] 继续参见图2B,第一基板102还包括设于平坦层136上且覆盖像素电极144的第二绝缘层138,此第二绝缘层138可为氮化硅、二氧化硅、或氮氧化硅,且可通过前述化学气相沉积法(CVD)或旋转涂布法形成。

[0176] 感测电极112(或者次感测电极112S)设于此第二绝缘层138上,如图2B所示。此感测电极112可包括透明导电材料,例如为铟锡氧化物(ITO)、氧化锡(SnO)、氧化铟锌(IZO)、氧化铟镓锌(IGZO)、氧化铟锡锌(ITZO)、氧化铟锡(ATO)、氧化铟锌(AZO)、上述的组合或其它任何适合的透明导电氧化物材料,也可为纳米银丝所形成的导电透明物质层。此外,此感测电极112不但是作为触控时的感测电极,也是作为显示装置的共同电极,其中,其触控的驱动方式可为自电容驱动方式(self-capacitive type),其触控传输电极(transmit electrode,Tx)及触控接收电极(receive electrode,Rx)同为感测电极112。此外,感测电极112可于次感测电极112S处电连接触控信号线118(见图1B)。

[0177] 此外,继续参见图2B,显示装置100还包括相对第一基板102设置的第二基板148以及设于第一基板102与第二基板148之间的显示介质150。显示介质150可以是液晶、有机电激发光二极管(OLED)、无机电激发光二极管(LED)或电泳(Electro-Phoretic)粒子。

[0178] 在一些实施例中,第二基板148为彩色滤光层基板。详细而言,作为彩色滤光层基板的第二基板148可包括一基板152、设于此基板152上的多个遮光层154、设于此多个遮光层154之间的彩色滤光层156、以及覆盖遮光层154与彩色滤光层156的平坦层158。

[0179] 如图2B所示,本发明实施例通过使开口114对应数据线106(亦即图2B的源极电极130)设置,可使感测电极112内的大部分区域及感测电极112边缘于数据线106所对应的区域都设有开口114,故可使感测电极112内的大部分区域及感测电极112边缘处于相似的电场环境,由此可使感测电极112内及感测电极112边缘与其它元件所形成的电容也相似,降低显示装置200的漏光并提升显示品质。另一方面,由于减少了感测电极112与栅极线104或数据线106重叠的部分,因此降低了感测电极112与栅极线104或数据线106之间的寄生电容,可提高产品的影像及触控性能。

[0180] 图3A是本发明另一实施例的显示装置300A的第一基板102的上视图。图3A所示的实施例与前述图1A~图1B的实施例的差别在于感测电极112的连接部162为多边型。开口114为第一间隔G1或第二间隔G2的延伸分支,开口114与第一间隔G1及第二间隔G2互相连接。应注意的是,后文中与前文相同或相似的元件或膜层将以相同或相似的标号表示,其材料、制造方法与功能都与前文所述相同或相似,故此部分在后文中将不再赘述。

[0181] 图3B是本发明另一实施例的显示装置300B的第一基板102的上视图。图3B所示的实施例与前述图3A的实施例的差别在于连接部164可设于感测电极112的边缘。开口114位于感测电极112之中,且连接部164位于开口114与第一间隔G1或第二间隔G2之间。于此实施例中,开口114与第一间隔G1及第二间隔G2并无连接,在其他实施例中,开口114可部分与第一间隔G1或第二间隔G2互相连接。所设置的连接部164的数量不以图3B所示为限,其可依实际需求调整连接部164的数量,如图3C所示。

[0182] 图3C是本发明另一实施例的显示装置300C的第一基板102的上视图。图3C所示的实施例与前述图3B的实施例的差别在于连接部164仅设于感测电极112的三个侧边的边缘,即开口114可与相邻该感测电极112的第一间隔G1其中之一互相连接,而与其他相邻该感测电极112的第一间隔G1及第二间隔G2之间具有连接部164而未相连。

[0183] 图3D是本发明另一实施例的显示装置300D的第一基板102的上视图。图3D所示的实施例与前述图3A的实施例的差别在于每一个次感测电极112S对应多个次像素108设置,例如对应两个次像素108设置。在其他实施例中,每一个次感测电极112S也分别可对其他个数的次像素108设置,而彼此以连接部相互电连接,并具有开口114对应扫描线104或数据线106。

[0184] 图3E是本发明另一实施例的显示装置300E的第一基板102的上视图。图3E所示的实施例与前述图3A的实施例的差别在于至少一个次感测电极112S1对应一个次像素108设置,而至少另一个次感测电极112S2对应多个次像素108设置。

[0185] 图4是本发明另一实施例的显示装置400的上视图。图5A是图4的显示装置400于区域50的部分放大图及上视图。图5B是图4的显示装置400于区域50的部分放大图及下视图。如图4~图5B所示,扫描线104包括主轴部104A以及自主轴部104A沿方向A2延伸而出的多个栅极电极124。

[0186] 应注意的是,后文中与前文相同或相似的元件或膜层将以相同或相似的标号表示,其材料、制造方法与功能都与前文所述相同或相似,故此部分在后文中将不再赘述。

[0187] 如图4~图5B所示,至少一感测电极112具有多个开口114,此多个开口114包括第一方向开口114A以及第二方向开口114B。需注意的是,第一方向A1为扫描线104的主轴部104A的延伸方向,而第二方向A2为数据线106的延伸方向。

[0188] 继续参见图4~图5B,第一方向开口114A对应两个相邻的栅极电极124之间设置,而第二方向开口114B对应数据线106设置。在其他实施例中,第一方向开口114A也可暴露出部分扫描线104的主轴部104A,其中部分扫描线104的定义可视为感测电极112与扫描线104的主轴部104A有不重叠区域。

[0189] 此外,在触控信号线118大抵与上述数据线106重叠设置的实施例中,第二方向开口114B也对触控信号线118设置。

[0190] 本发明实施例通过使第一方向开口114A对应两个相邻的栅极电极124之间设置,并使第二方向开口114B对应数据线106设置,可使感测电极112内的大部分区域及感测电极112边缘于扫描线104或数据线106所对应的区域都设有开口114,故可使感测电极112内的大部分区域及感测电极112边缘处于相似的电场环境,由此可使感测电极112内及感测电极112边缘与其它元件所形成的寄生电容也相似,降低显示装置500的漏光并提升显示品质。另一方面,由于减少了感测电极112与扫描线104、数据线106或触控信号线118重叠的部分,因此降低了感测电极112与扫描线104或数据线106之间的寄生电容,可提高产品的影像及触控性能。

[0191] 此外,在一些实施例中,两个相邻的感测电极112由第一间隔S5及第二间隔S6隔开,且第一方向开口114A的宽度W1可与第一间隔S5于第二方向A2的宽度第一间距GS1相同,如图4所示。

[0192] 此外,在一些实施例中,第一方向开口114A于第一方向A1相距最远的两侧边S1及S2分别与第一方向开口114A所对应的两个栅极电极124于第一方向A1的边缘E1及E2对齐,如图5A及后续的图5B所示。

[0193] 在其他实施例中,沿该第一方向A1方向,上述两侧边S1与S2之间的距离,可小于或大于边缘E1与E2之间的距离,其中,侧边S1可与边缘E1切齐而侧边S2不与边缘E2切齐,或

者,侧边S2与边缘E2切齐而侧边S1不与边缘E1切齐,或者,侧边S1不与边缘E1切齐而侧边S2也不与边缘E2切齐。

[0194] 此外,在一些实施例中,上述第二方向开口114B设于两个相邻的扫描线104之间。此外,在一些实施例中,第二方向开口114B的宽度W3与第二间隔G2于第一方向A2的第二间距GS2相同。

[0195] 此外,在一些实施例中,第二方向开口114B于第方向相距最远的两侧边S3及S4分别与第二方向开口114B所对应的两个栅极线104于第二方向A2的边缘E3及E4对齐,如图5B所示。

[0196] 在其他实施例中,沿该第二方向A2方向,上述两侧边S3与S4之间的距离,可小于或大于边缘E4与E4之间的距离,其中,侧边S3可与边缘E3切齐而侧边S4不与边缘E4切齐,或者,侧边S4与边缘E4切齐而侧边S3不与边缘E3切齐,或者,侧边S3不与边缘E3切齐而侧边S4也不与边缘E4切齐。

[0197] 图5C是沿着图5A~图5B的线段5C-5C所绘制的剖视图。图5D是沿着图5A~图5B的线段5D-5D所绘制的剖视图。应注意的是,后文中与前文相同或相似的元件或膜层将以相同或相似的标号表示,其材料、制造方法与功能都与前文所述相同或相似,故此部分在后文中将不再赘述。

[0198] 如图5C~图5D所示,本发明实施例通过使第一方向开口114A对应两个相邻的栅极电极124之间设置,并使第二方向开口114B对应数据线106设置,可使感测电极112内的大部分区域及感测电极112边缘于扫描线104或数据线106所对应的区域都设有开口114,故可使感测电极112内的大部分区域及感测电极112边缘处于相似的电场环境,由此可使感测电极112内及感测电极112边缘与其它元件所形成的电容也相似,降低显示装置500的漏光并提升显示品质。另一方面,由于减少了感测电极112与扫描线104、数据线106或触控信号线118重叠的部分,因此降低了感测电极112与扫描线104或数据线106之间的寄生电容,可提高产品的影像及触控性能。

[0199] 应注意的是,除上述图5A~图5D所示的实施例以外,本发明的感测电极、像素电极与触控信号线也可有其它配置,如图6A~图6D的实施例所示。本发明的范围并不以图5A~图5D所示的实施例为限。此部分将于后文详细说明。

[0200] 图6A~图6D是本发明另一实施例的显示装置600。图6A是本发明的显示装置600的上视图。图6B是本发明的显示装置600的下视图。图6C是沿着图6A~图6B的线段6C-6C所绘制的剖视图。图6D是沿着图6A~图6B的线段6D-6D所绘制的剖视图。应注意的是,后文中与前文相同或相似的元件或膜层将以相同或相似的标号表示,其材料、制造方法与功能都与前文所述相同或相似,故此部分在后文中将不再赘述。

[0201] 图6A~图6D(类似前文图2A)所示的实施例与前述图5A~图5D(类似前文图2B)的实施例的差别在于若以上视图观察,图6A~图6D的像素电极设于感测电极之上,图5A~图5D的像素电极设于感测电极之下。此外,如图6A~图6D所示,本发明实施例通过使第一方向开口114A对应两个相邻的栅极电极124之间设置,并使第二方向开口114B对应数据线106或触控信号线118设置,可使感测电极112内的大部分区域及感测电极112边缘于扫描线104、数据线106或触控信号线118所对应的区域都设有开口114,故可使感测电极112内的大部分区域及感测电极112边缘处于相似的电场环境,由此可使感测电极112内及感测电极112边

缘与其它元件所形成的电容也相似,降低显示装置600的漏光并提升显示品质。另一方面,由于减少了感测电极112与扫描线104、数据线106或触控信号线118重叠的部分,因此降低了感测电极112与扫描线104或数据线106之间的寄生电容,可提高产品的影像及触控性能。

[0202] 图7A是本发明另一实施例的显示装置700的上视图。图7B是图7A的显示装置700于区域7B的部分放大图。应注意的是,后文中与前文相同或相似的元件或膜层将以相同或相似的标号表示,其材料、制造方法与功能都与前文所述相同或相似,故此部分在后文中将不再赘述。

[0203] 如图7A~图7B所示,两个相邻的感测电极112之间的间隔166对应遮光层154设置。通过将间隔166对应遮光层154设置,可使装置中容易漏光的区域(亦即间隔166对应的区域)都被遮光层154遮蔽,故可提升装置的显示品质。

[0204] 图8A是本发明另一实施例的显示装置800的上视图。图8B是图8A的显示装置800于区域8B的部分放大图。图8C是图8A的显示装置800于区域8C的部分放大图。应注意的是,后文中与前文相同或相似的元件或膜层将以相同或相似的标号表示,其材料、制造方法与功能都与前文所述相同或相似,故此部分在后文中将不再赘述。

[0205] 如图8A~图8C所示,沿第一方向A1延伸的第一间隔S5对应多条扫描线104设置,而沿第二方向A2延伸的第二间隔S6对应多条数据线106设置。

[0206] 于此实施例中,第一间隔S5包括多个沿第一方向A1的第一部分HS1,以及多个沿第二方向A2的第二部分VS1,第一部分HS1对应扫描线104,第二部分VS1对应数据线106,第一部分HS1可对应至少一次像素108于第一方向A1的宽度,第二部分VS1可对应至少一次像素108于第二方向A2的宽度,第一部分HS1与第二部分VS1彼此连接形成第一间隔S5。

[0207] 于此实施例中,第二间隔S6包括多个沿第一方向A1的第三部分HS2,以及多个沿第二方向A2的第四部分VS2,第三部分HS2对应扫描线104,第四部分VS2对应数据线106,第三部分HS2可对应至少一次像素108于第一方向A1的宽度,第四部分VS2可对应至少一次像素108于第二方向A2的宽度,第三部分HS2与第四部分VS2彼此连接形成第二间隔S6

[0208] 在其他实施例中,第一间隔S5及第二间隔S6的设置不以图8A为限,可仅于第一间隔S5或第二间隔S6具有同时对扫描线104及数据线106的两部分。

[0209] 在一些实施例中,沿第一方向A1延伸的第一间隔S5对应3至10条扫描线104设置,第一间隔S5于第二方向A2的两边缘第一部分HS1间隔3至10条扫描线104。而沿第二方向A2延伸的间隔第二间隔S6对应3至10条数据线106设置,第二间隔S6于第一方向A1的两边缘第四部分VS2间隔3至10条数据线106。

[0210] 由于两个感测电极112之间的第一间隔S5对应多条扫描线104设置,而第二间隔S6对应多条数据线106设置,故感测电极112的边缘也对应多条扫描线104及/或多条数据线106设置,故可将感测电极112的边缘与扫描线104或数据线106之间的电容(也可称为栅极负载(gate loading))平均分至多条扫描线104及/或多条数据线106上,由此可使上述多条扫描线104及/或多条数据线106处于相似的电场环境,降低显示装置800的漏光并提升显示品质。

[0211] 图9A是本发明另一实施例的显示装置900A的上视图。应注意的是,后文中与前文相同或相似的元件或膜层将以相同或相似的标号表示,其材料、制造方法与功能都与前文所述相同或相似,故此部分在后文中将不再赘述。

[0212] 如图9A所示,两个相邻的感测电极112A及112B是由第一间隔S5隔开,此第一间隔S5设于扫描线104的主轴部104A所对应的区域之外。易言之,对应扫描线104的主轴部104A设置的感测电极112A完全覆盖此主轴部104A。

[0213] 通过使感测电极112A完全覆盖此主轴部104A,可使显示装置900中的每个主轴部104A处于相似的电场环境,故可降低显示装置900的漏光并提升显示品质。

[0214] 此外,如图9A所示,对应扫描线104的主轴部104A设置的感测电极112A的上缘112AT与主轴部104A的上缘104AT对齐。

[0215] 图9B是本发明另一实施例的显示装置900B的上视图。图9B所示的实施例与前述图9A的实施例的差别在于对应扫描线104的主轴部104A设置的感测电极112A的上缘112AT与栅极电极124的上缘124T对齐。

[0216] 需注意的是,若对应扫描线104的主轴部104A设置的感测电极112A未完全覆盖此主轴部104A,则无法有效使每个主轴部104A处于相似的电场环境并提升显示品质。然而,若对应扫描线104的主轴部104A设置的感测电极112A的上缘112AT超过栅极电极124的上缘124T,则会降低装置的开口率。

[0217] 综上所述,本发明实施例使感测电极内及感测电极边缘于相似的电场环境,故可使感测电极内及感测电极边缘与其它元件所形成的电容也相似,降低显示装置的漏光并提升显示品质。另一方面,由于减少了感测电极112与扫描线104、数据线106或触控信号线118重叠的部分,因此降低了感测电极112与扫描线104或数据线106之间的寄生电容,可提高产品的影像及触控性能。

[0218] 此外,应注意的是,熟悉本技术领域的人士均深知,本发明所述的漏极与源极可互换,因其定义与本身所连接的电压位准有关。

[0219] 值得注意的是,以上所述的元件尺寸、元件参数、以及元件形状都非为本发明的限制条件。此技术领域中具有通常知识者可以根据不同需要调整这些设定值。另外,本发明的显示装置及其制造方法并不仅限于第1A-9B图所示的状态。本发明可以仅包括第1A-9B图的任何一或多个实施例的任何一或多项特征。换言之,并非所有图示的特征均须同时实施于本发明的显示装置及其制造方法中。

[0220] 虽然本发明的实施例及其优点已公开如上,但应该了解的是,任何所属技术领域中具有通常知识者,在不脱离本发明的精神和范围内,当可作更动、替代与润饰。此外,本发明的保护范围并未局限于说明书内所述特定实施例中的制程、机器、制造、物质组成、装置、方法及步骤,任何所属技术领域中具有通常知识者可从本发明揭示内容中理解现行或未来所发展出的制程、机器、制造、物质组成、装置、方法及步骤,只要可以在此处所述实施例中实施大抵相同功能或获得大抵相同结果都可根据本发明使用。因此,本发明的保护范围包括上述制程、机器、制造、物质组成、装置、方法及步骤。另外,每一权利要求构成个别的实施例,且本发明的保护范围也包括各个权利要求及实施例的组合。

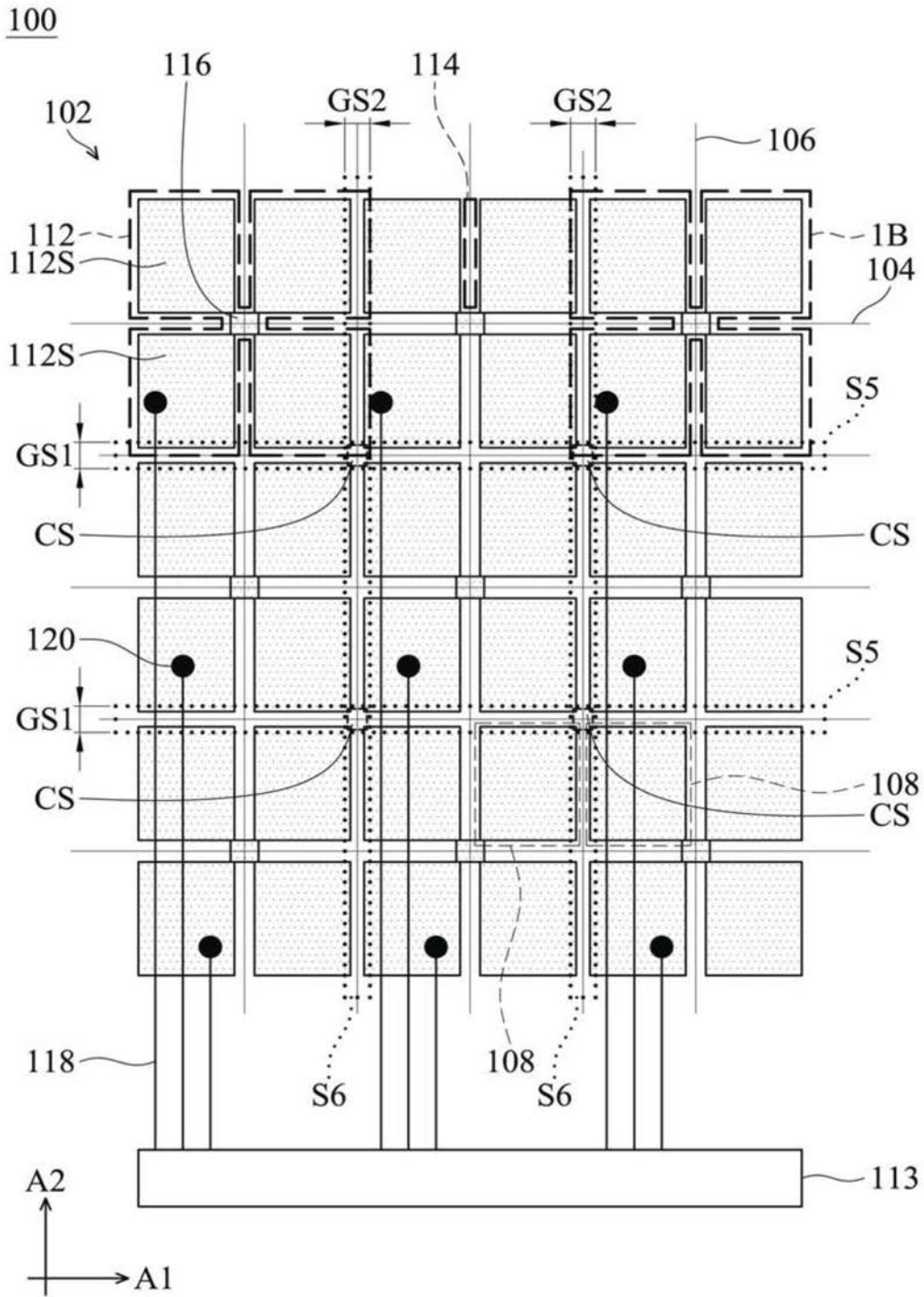


图1A

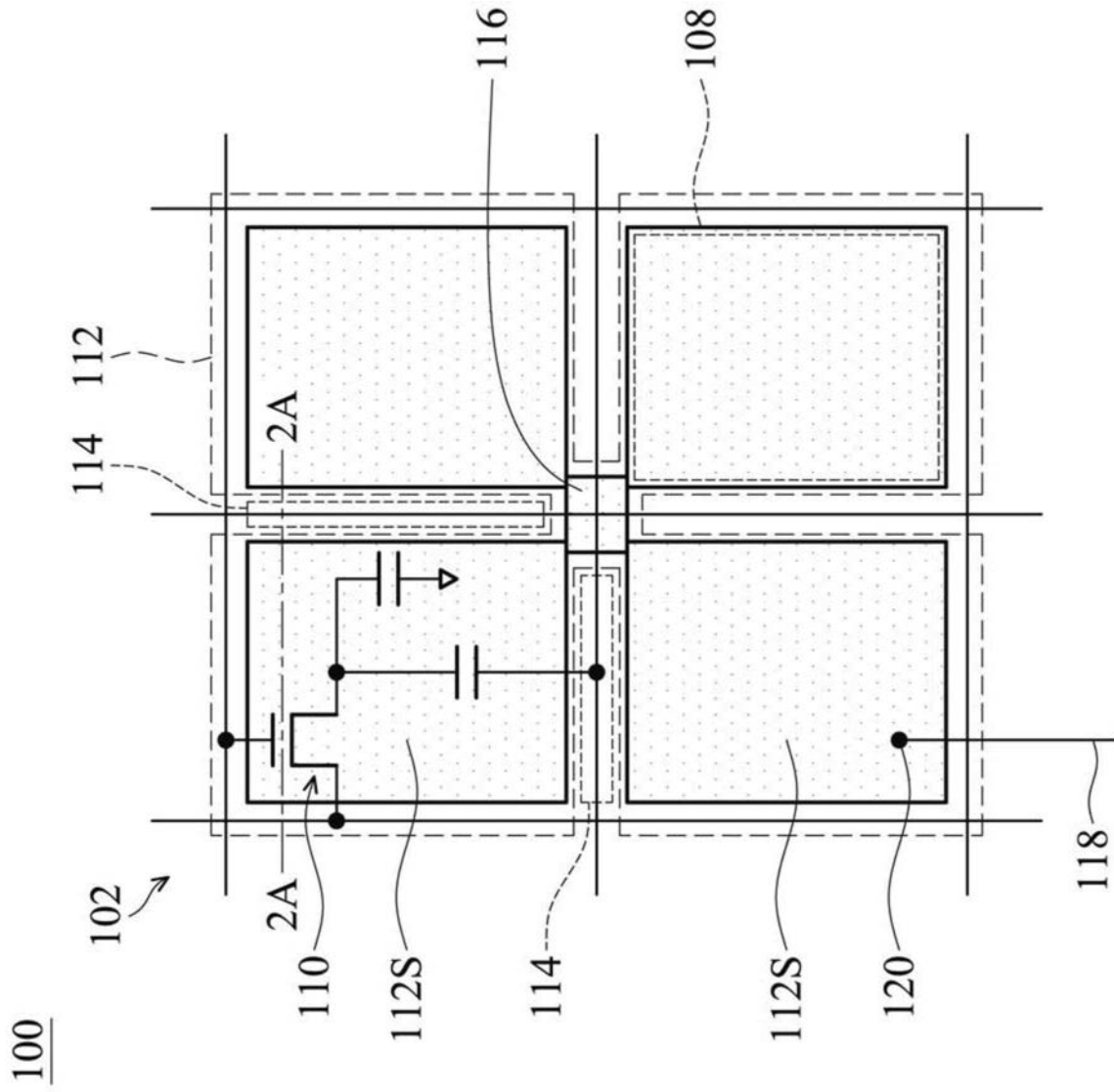


图1B

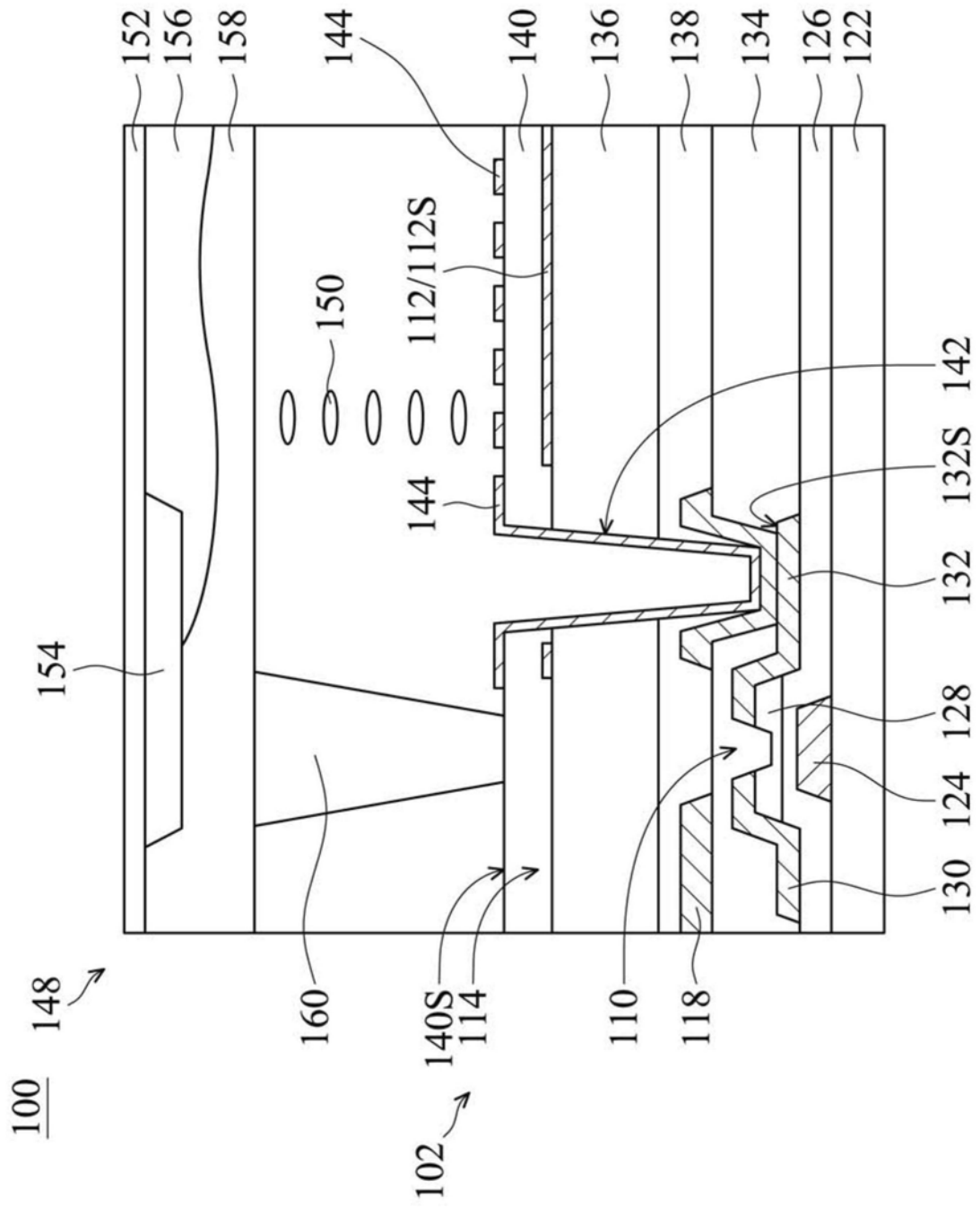


图2A

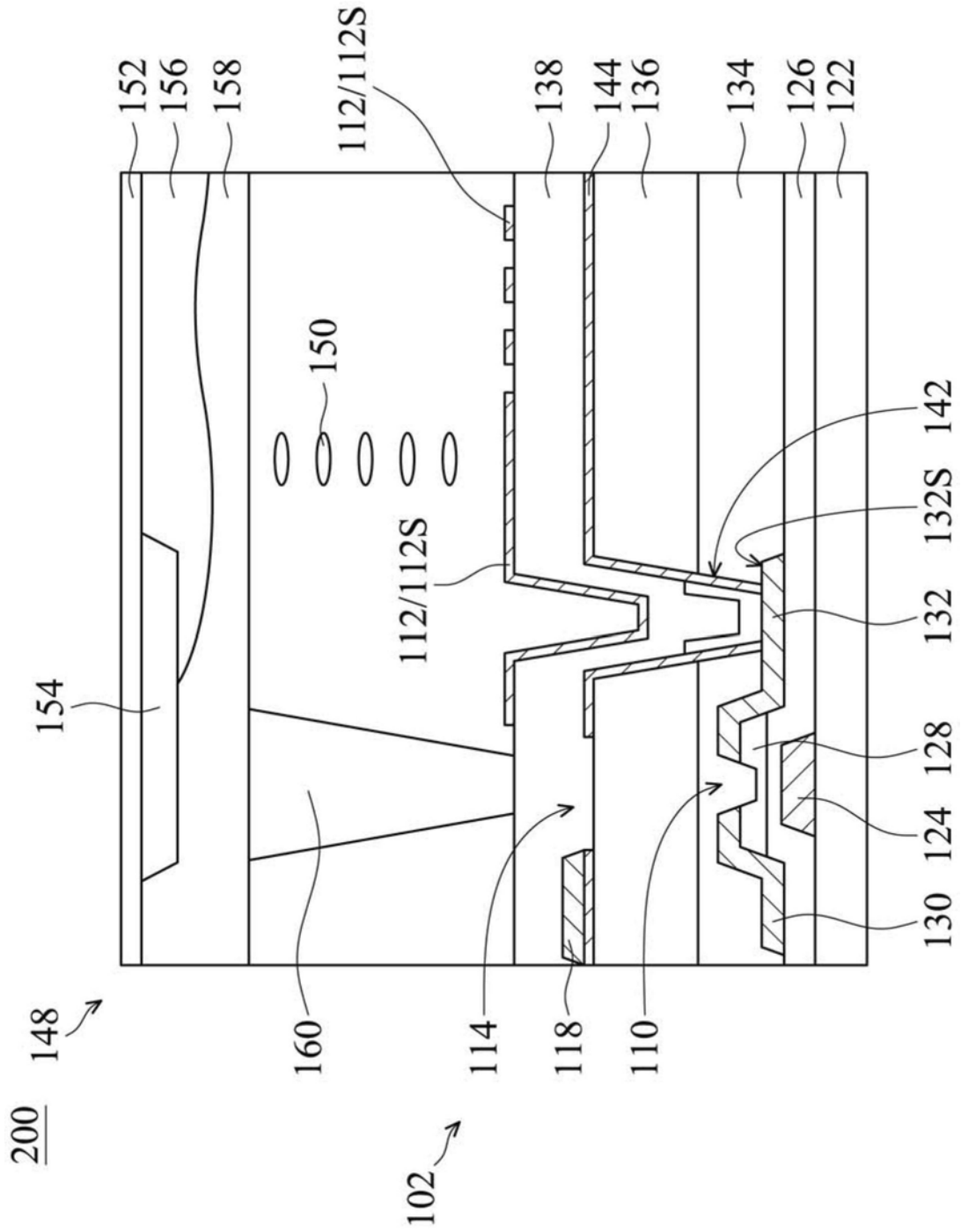


图2B

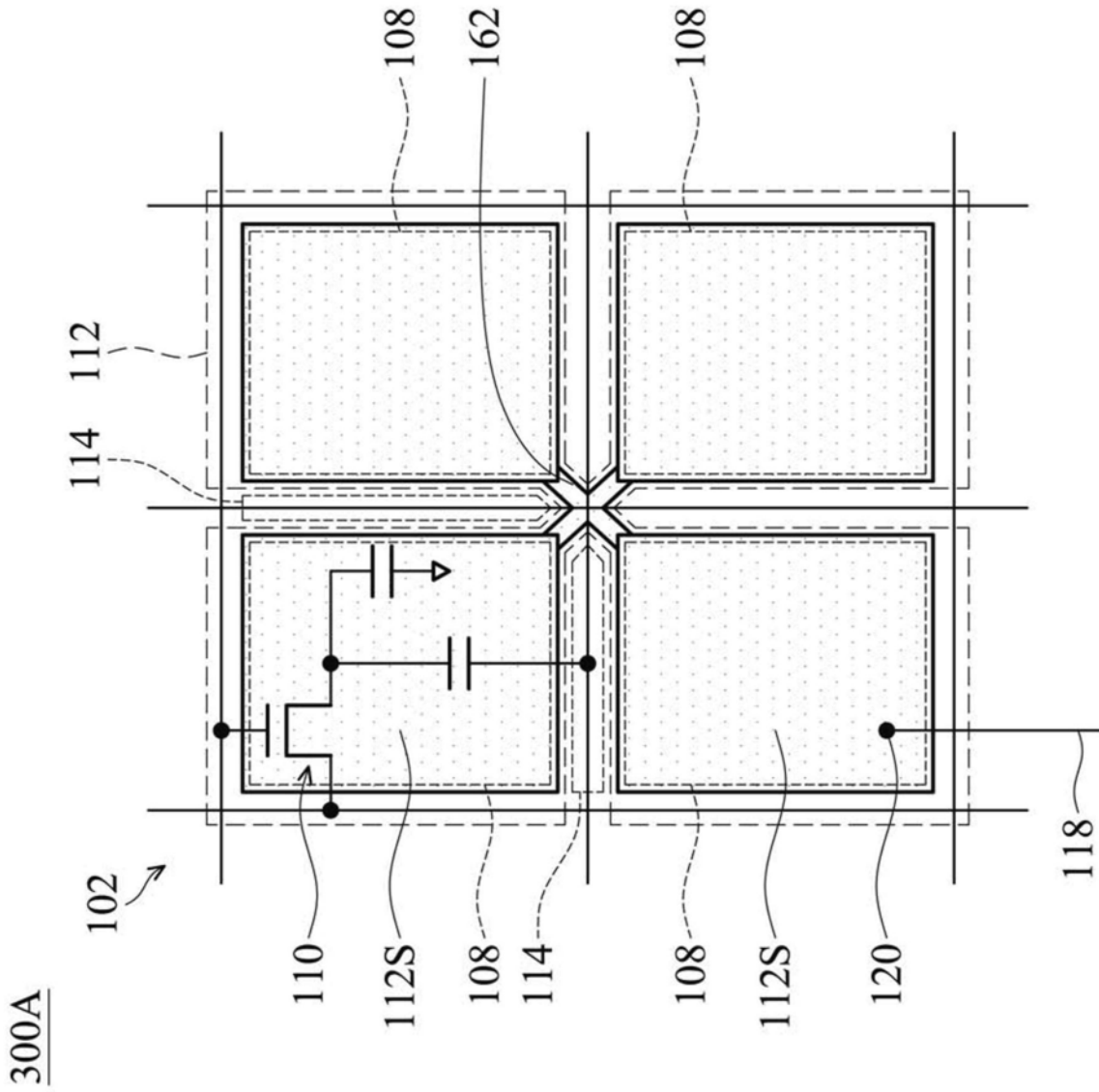


图3A

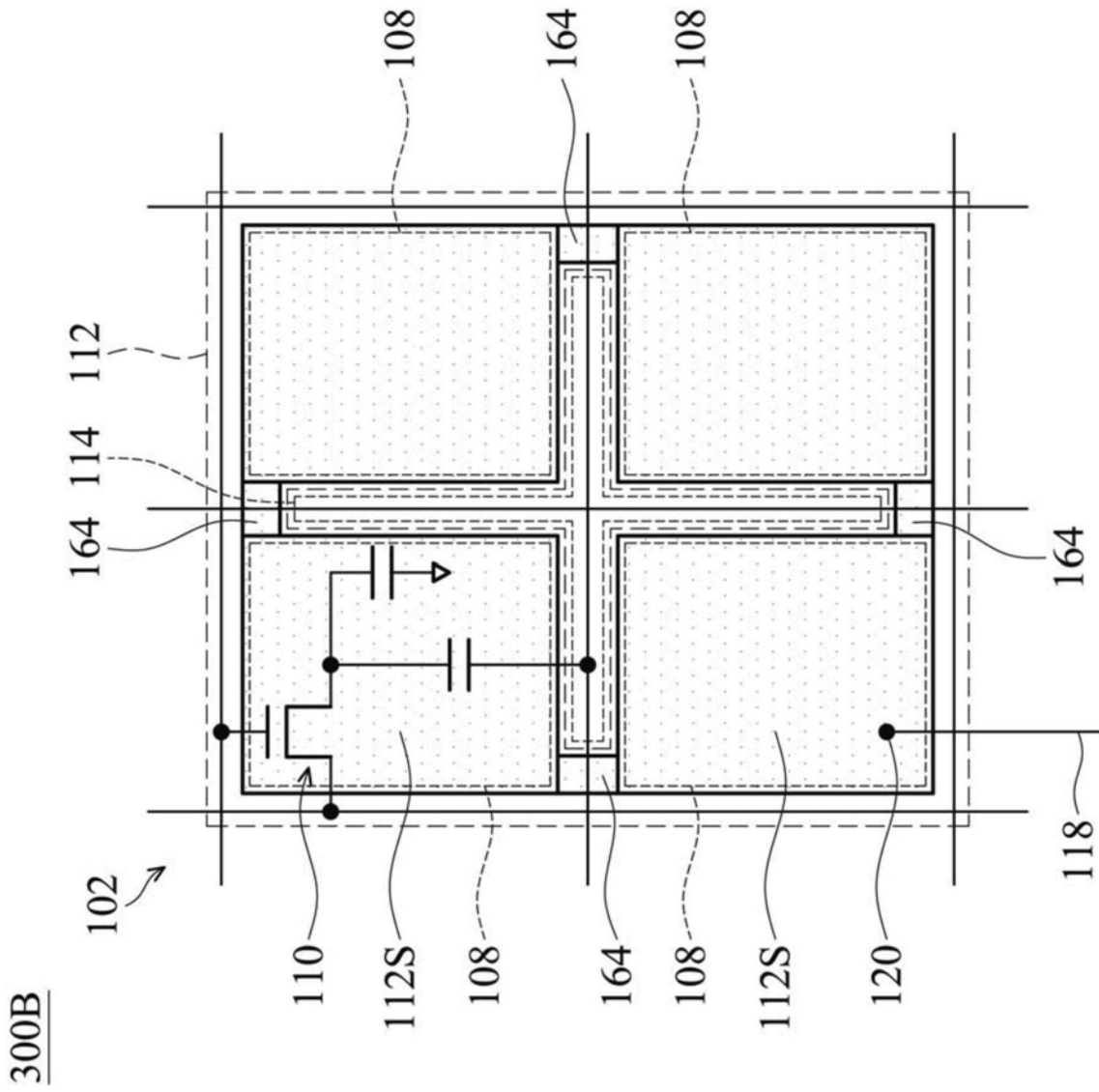


图3B

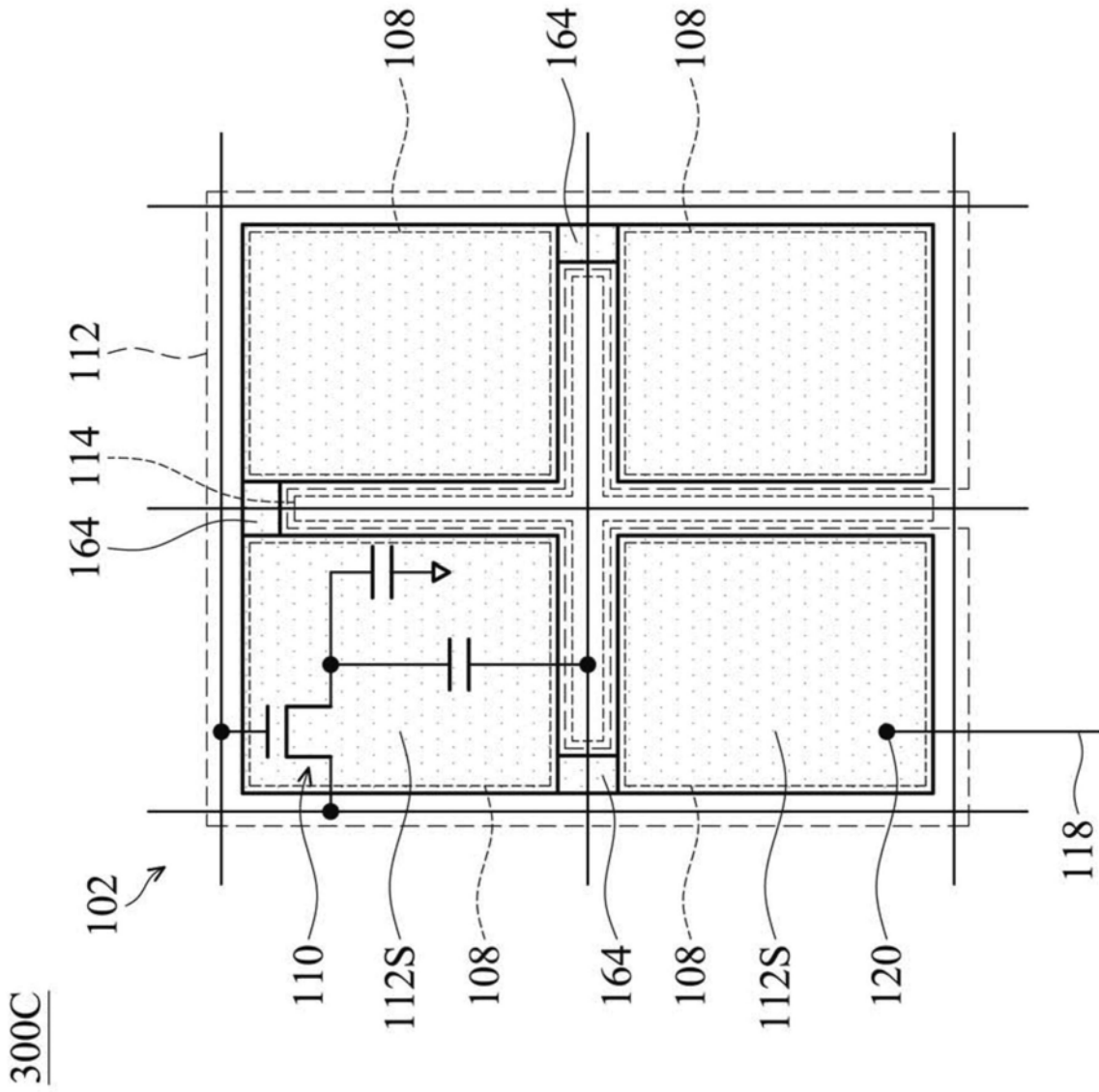


图3C

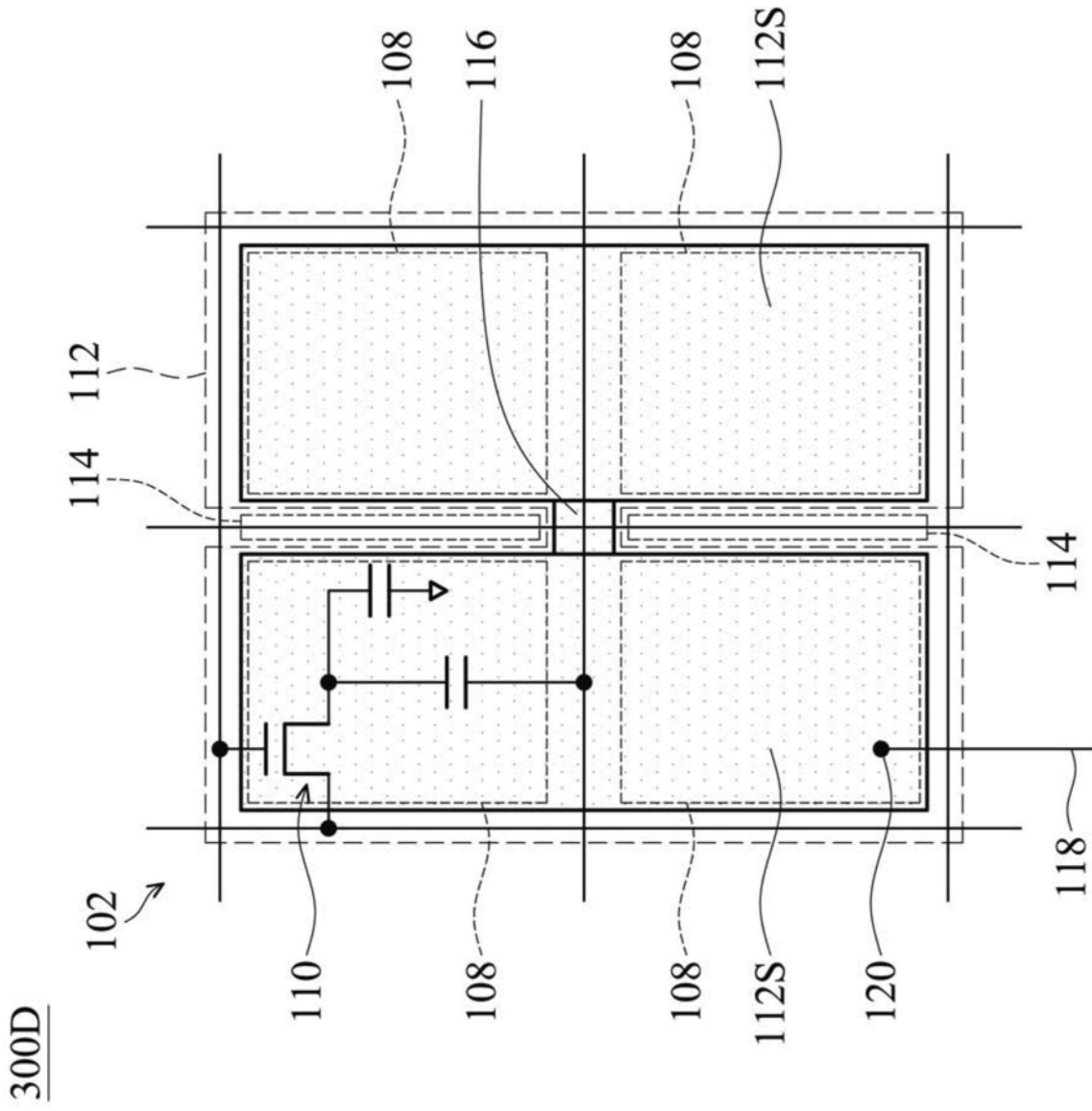


图3D

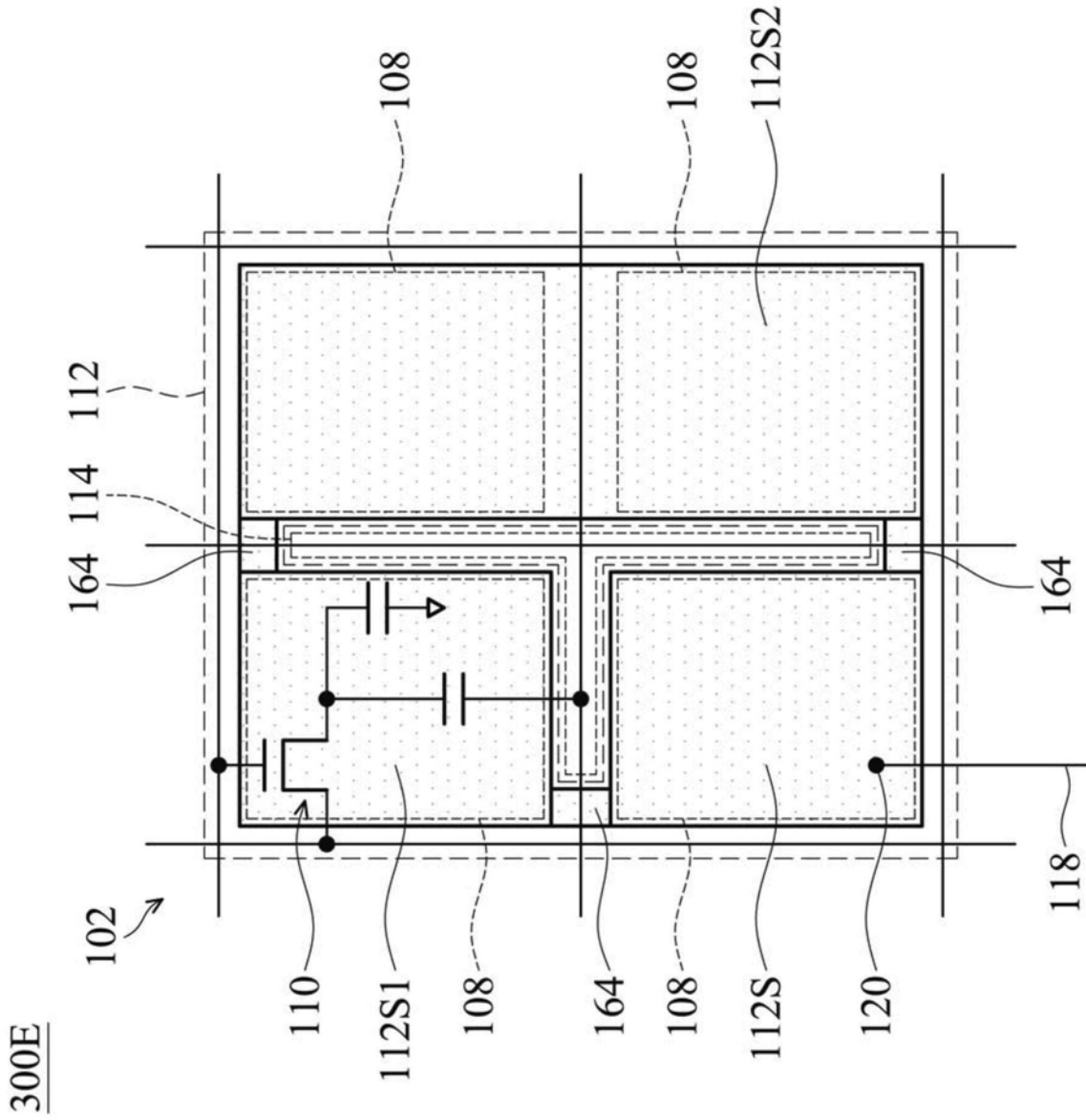


图3E

400

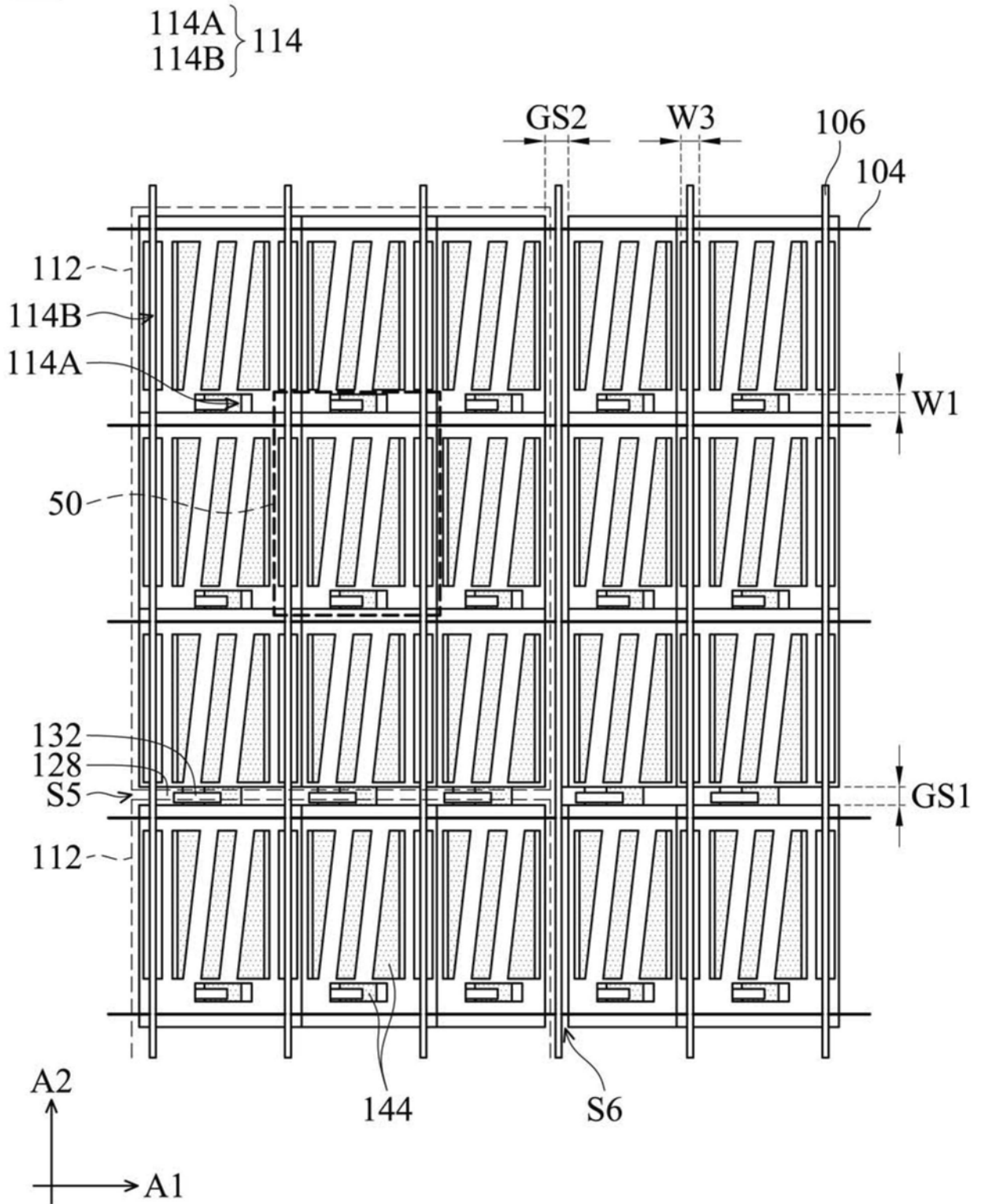


图4

500

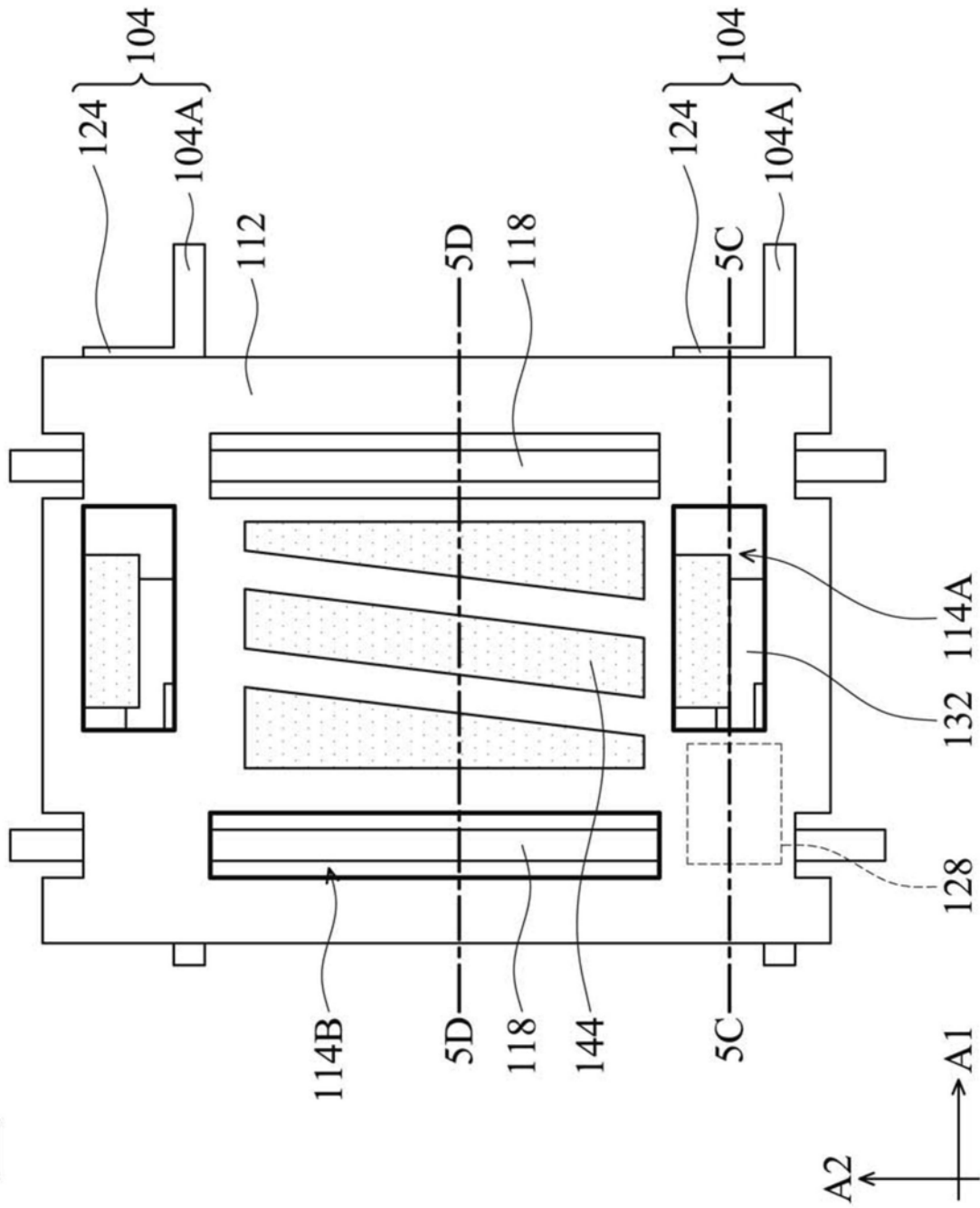


图5A

500

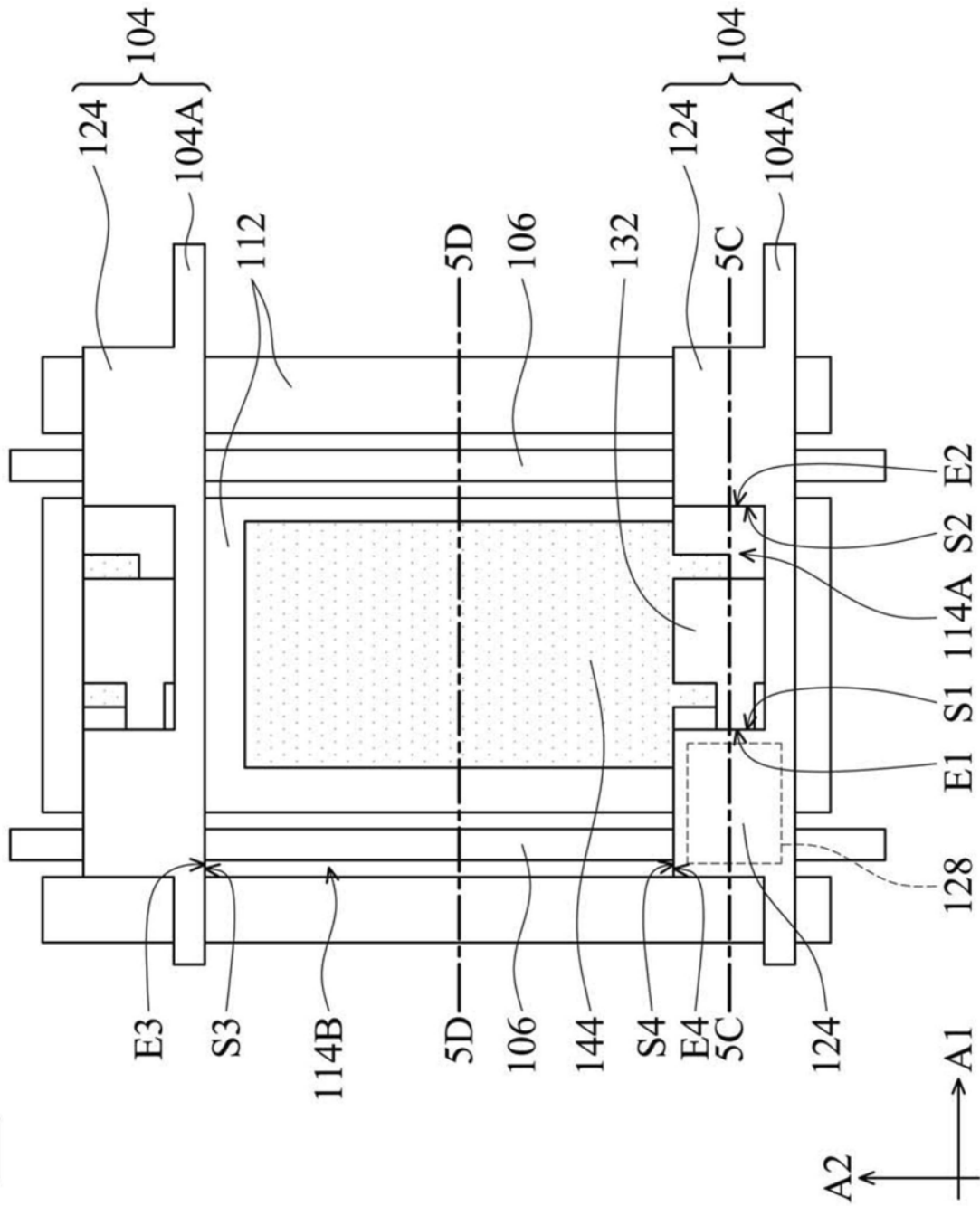


图5B

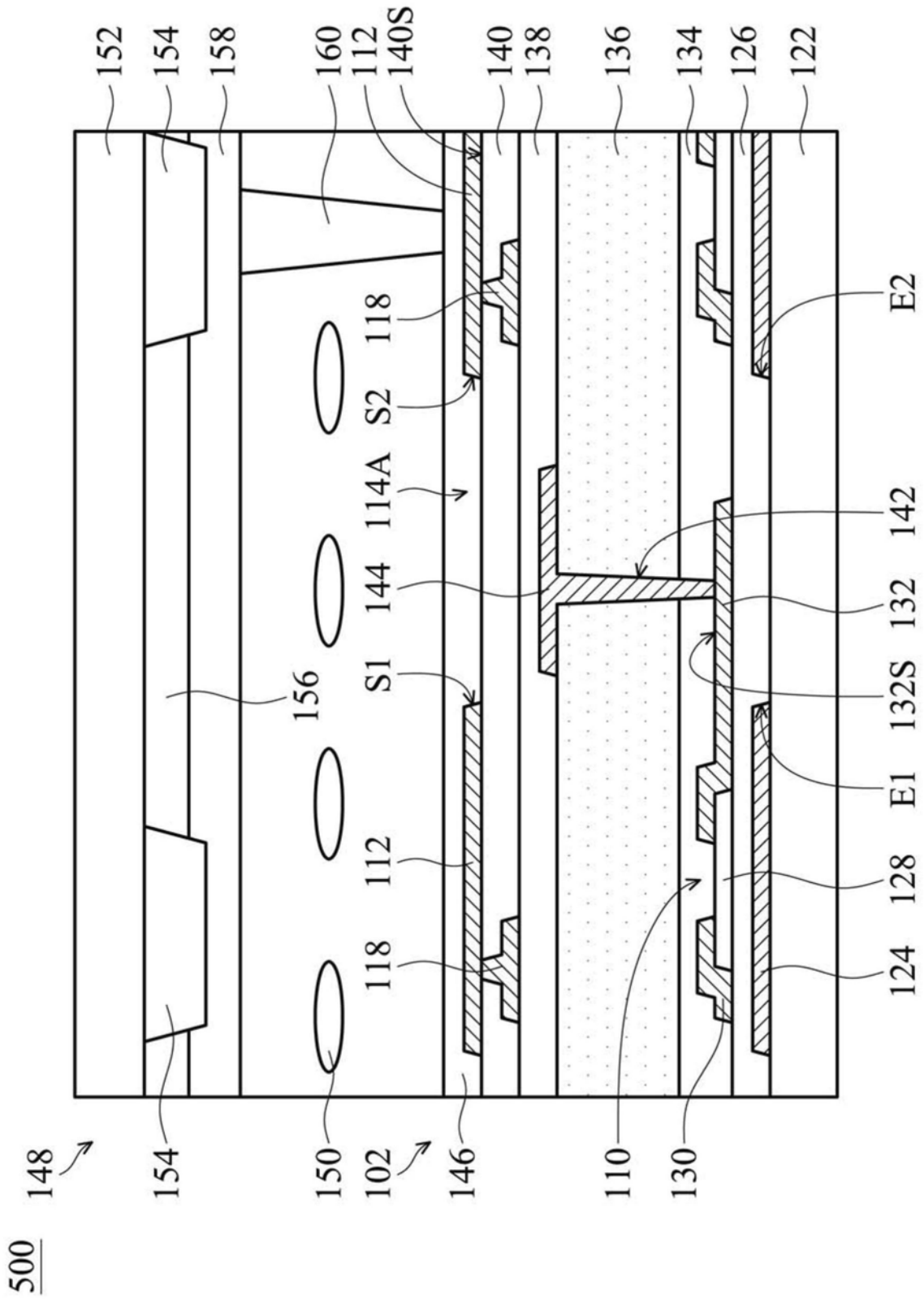


图5C

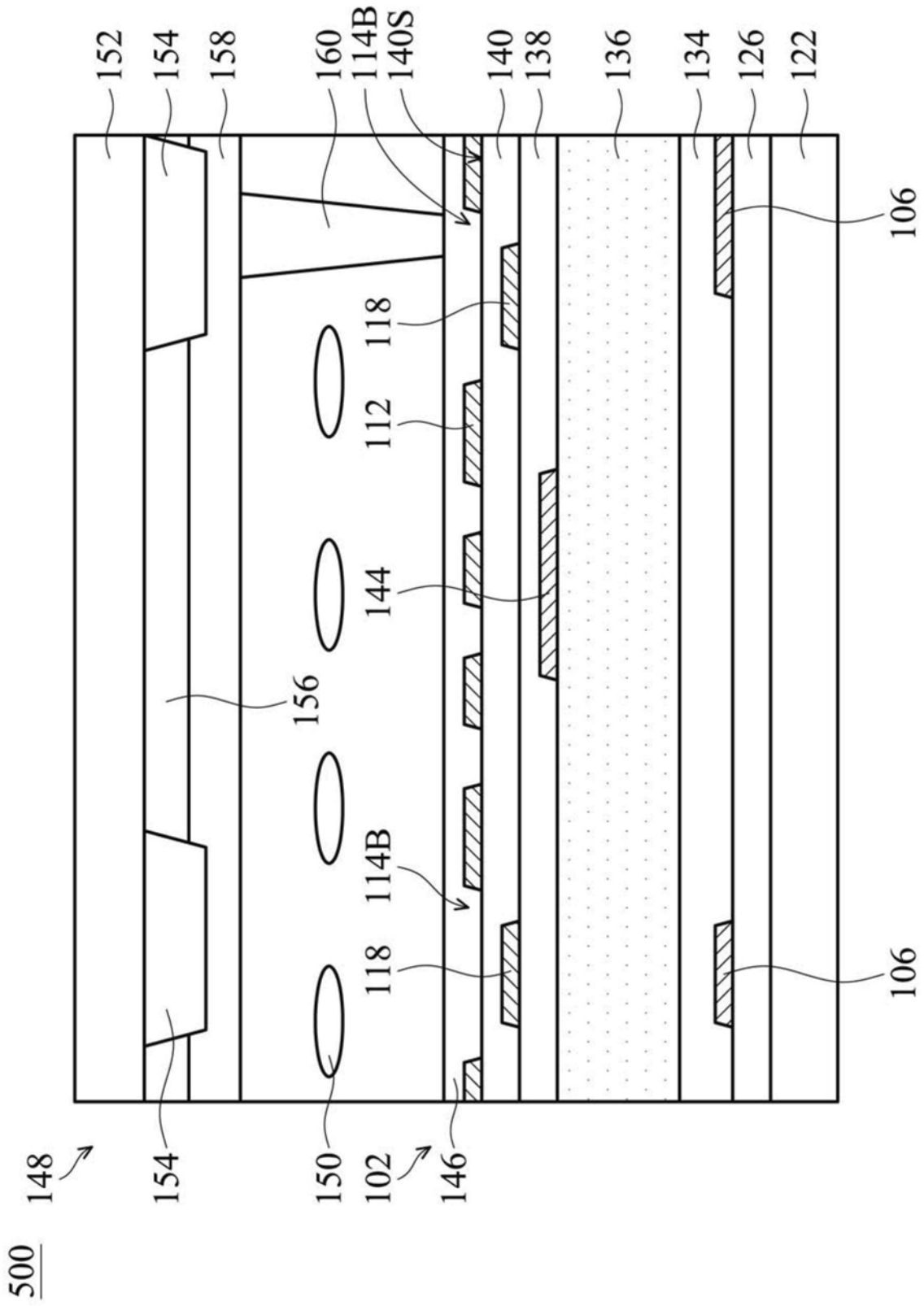


图5D

600

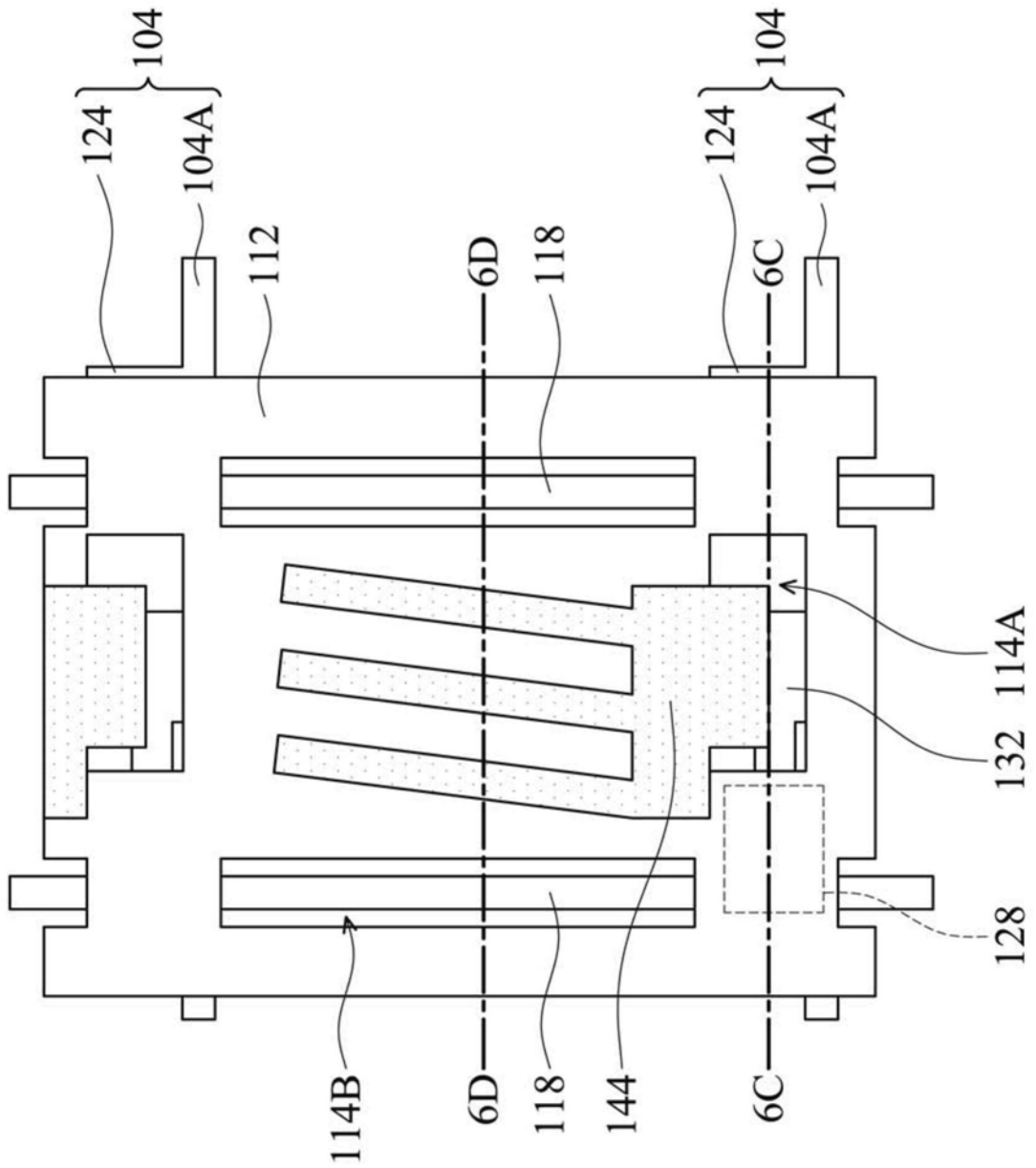


图6A

600

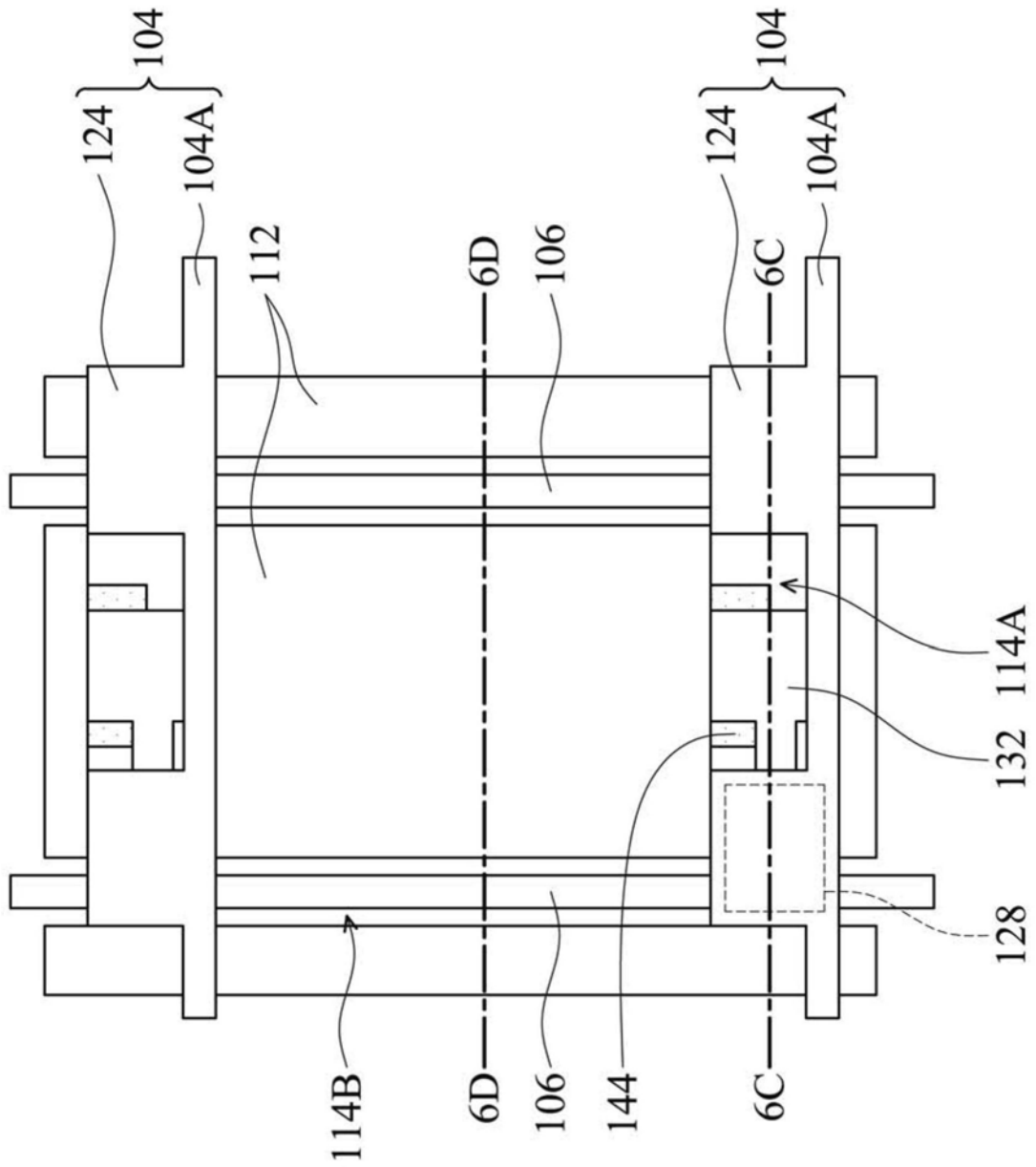


图6B

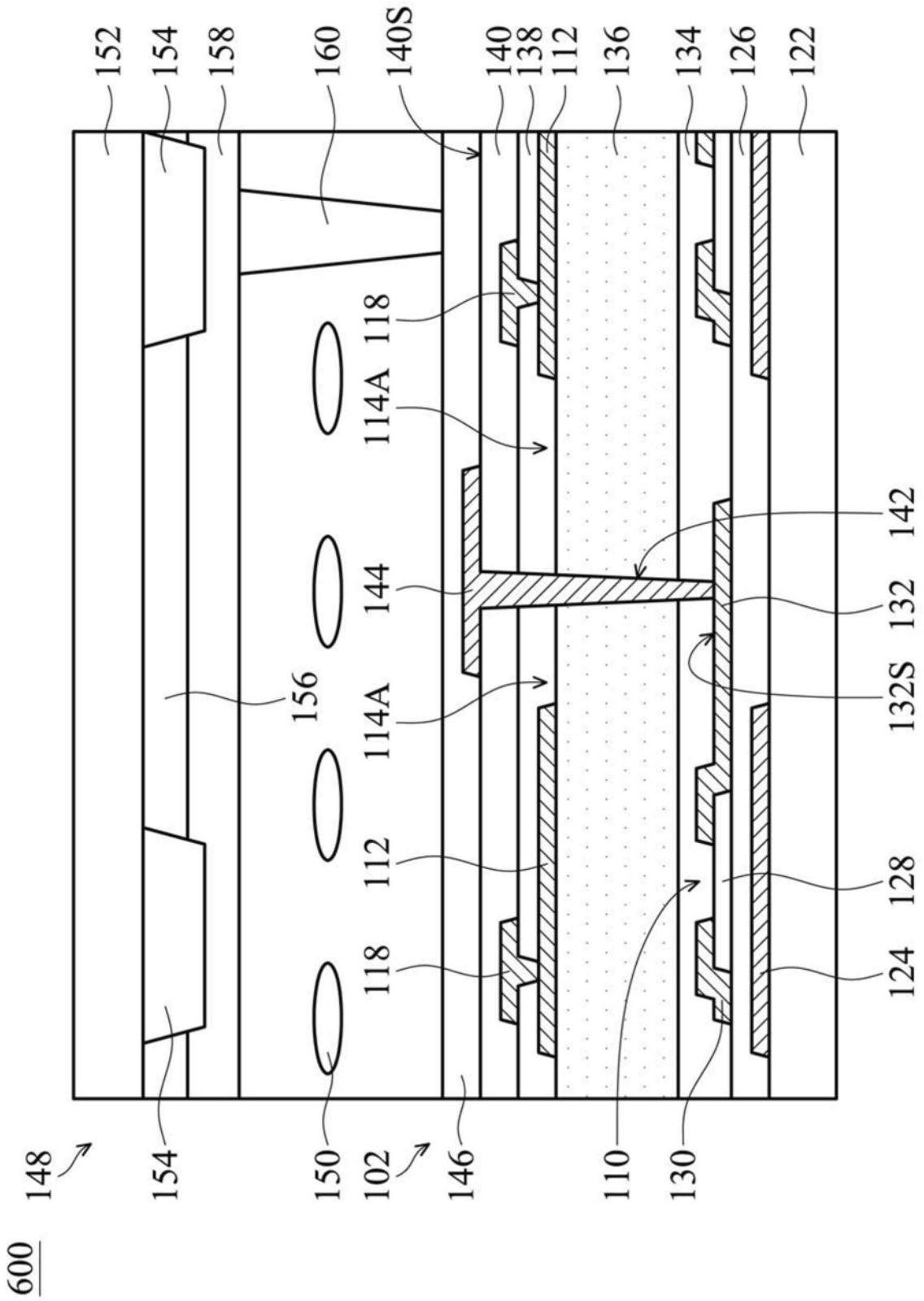


图6C

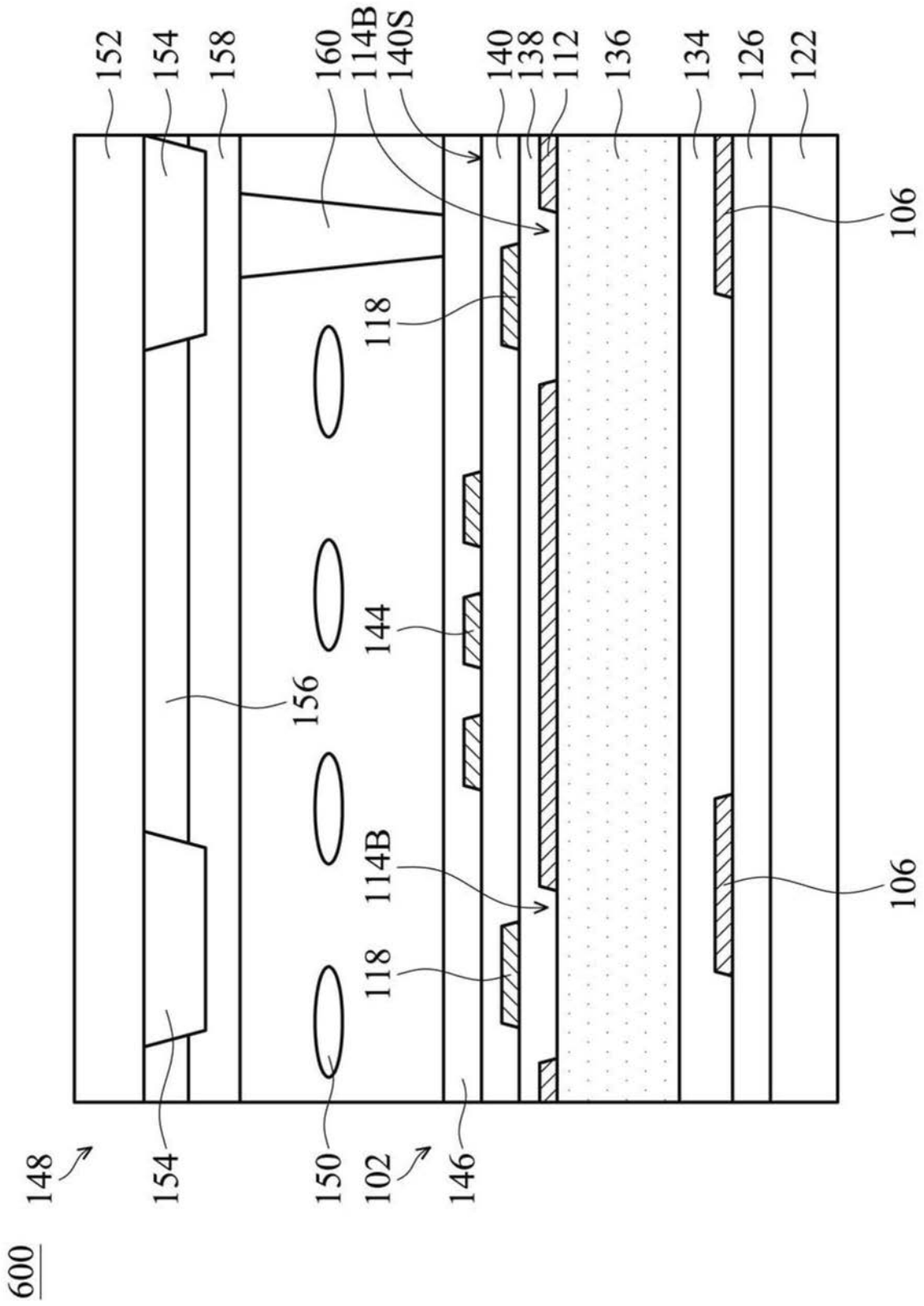


图6D

700

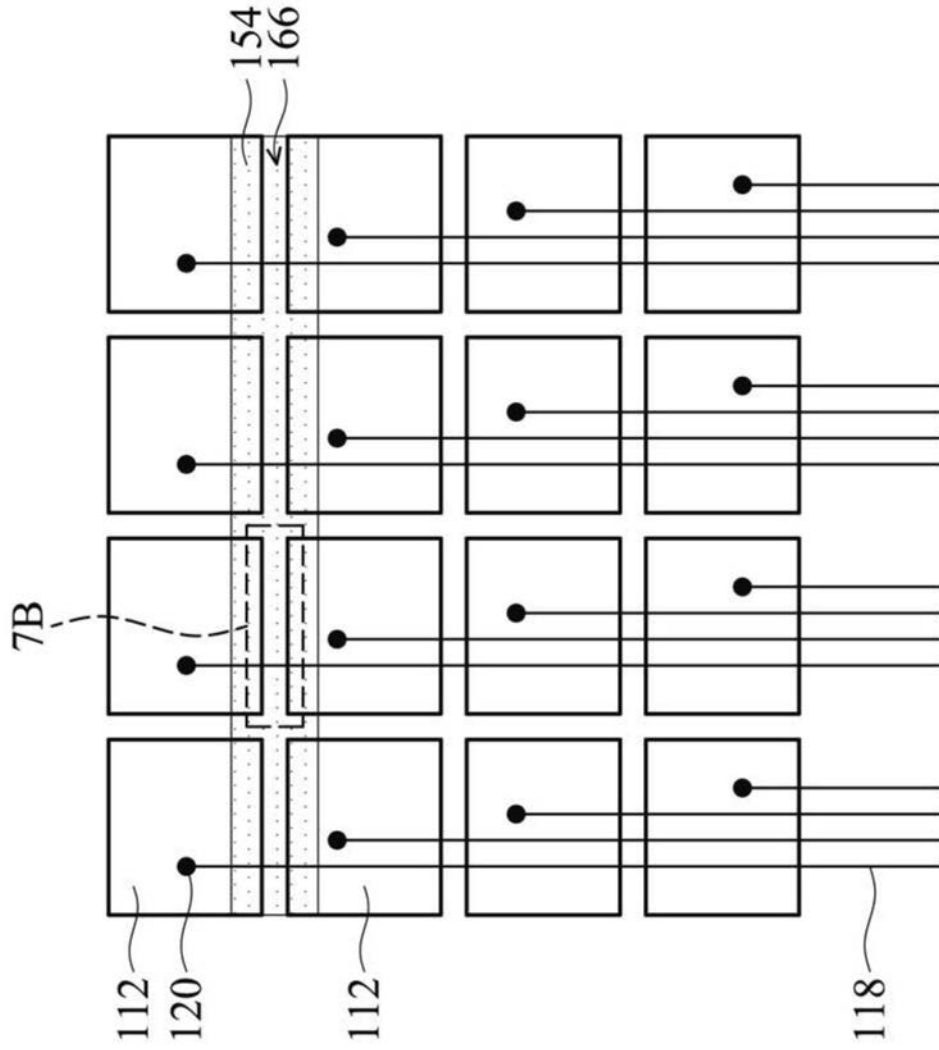


图7A

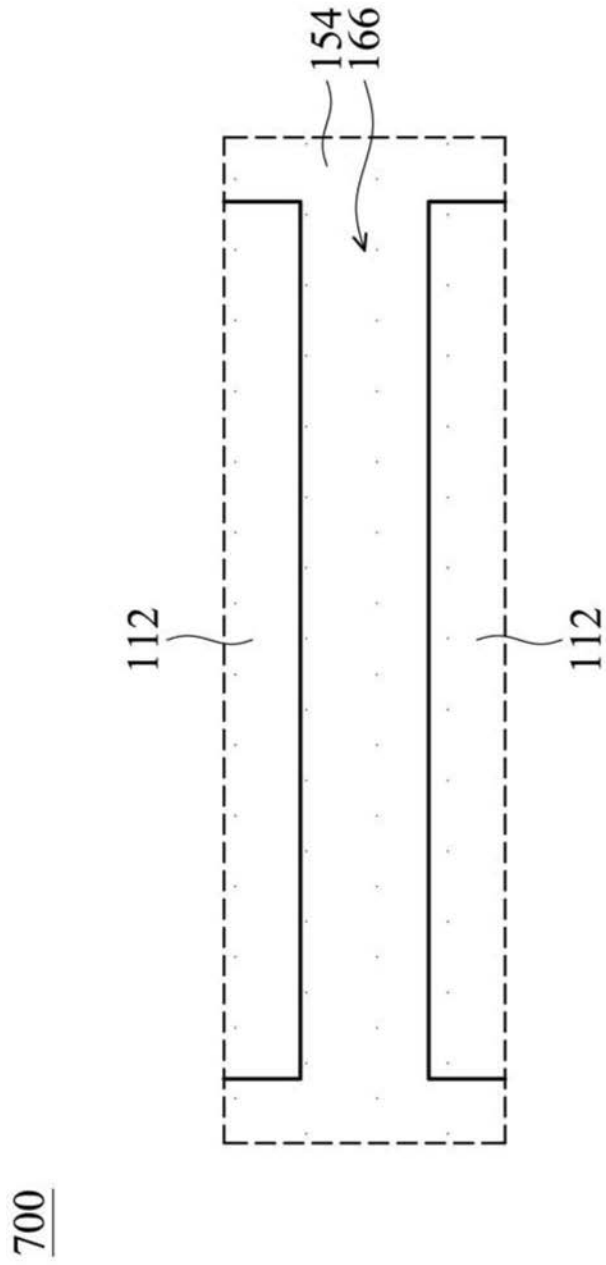


图7B

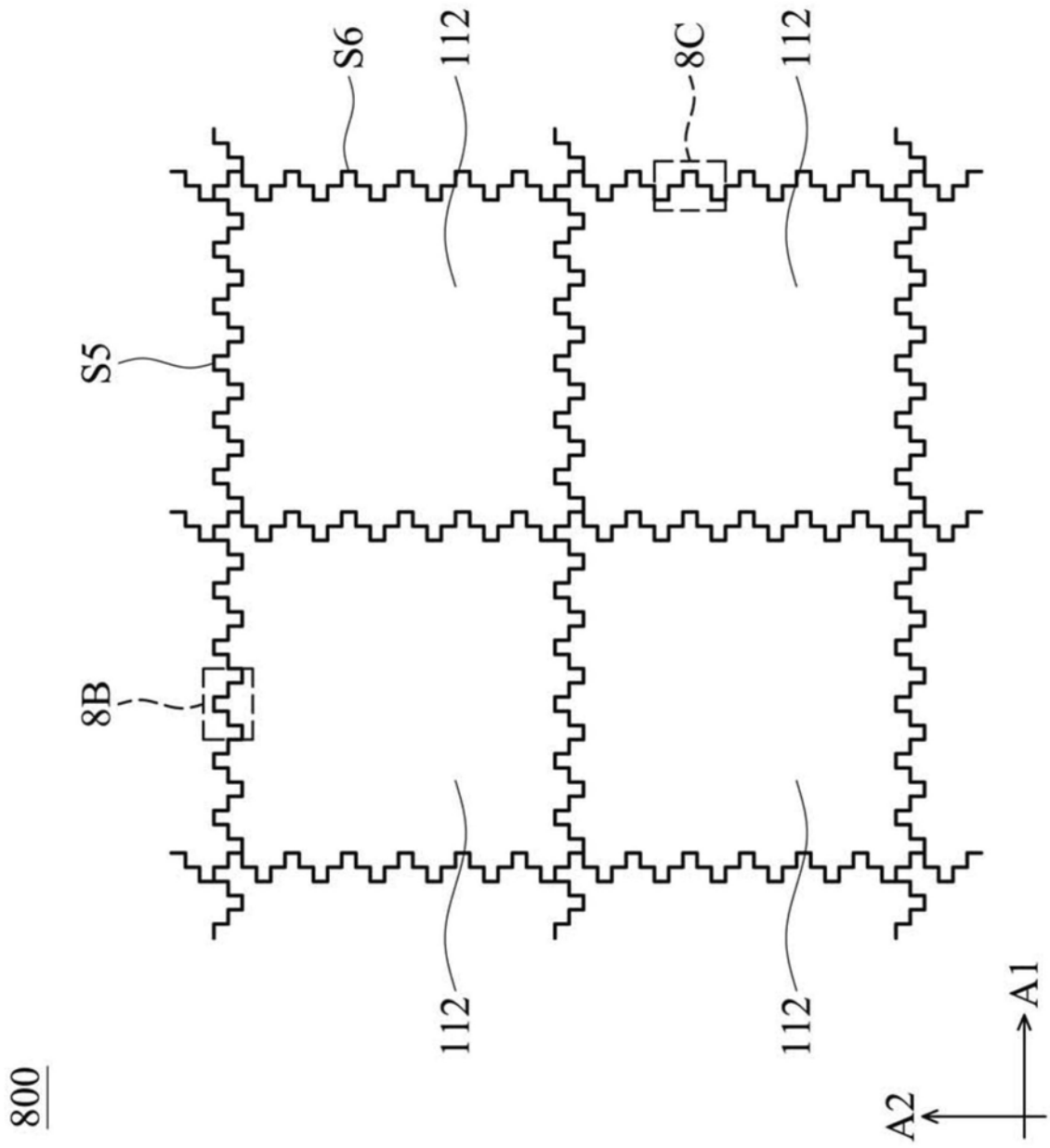


图8A

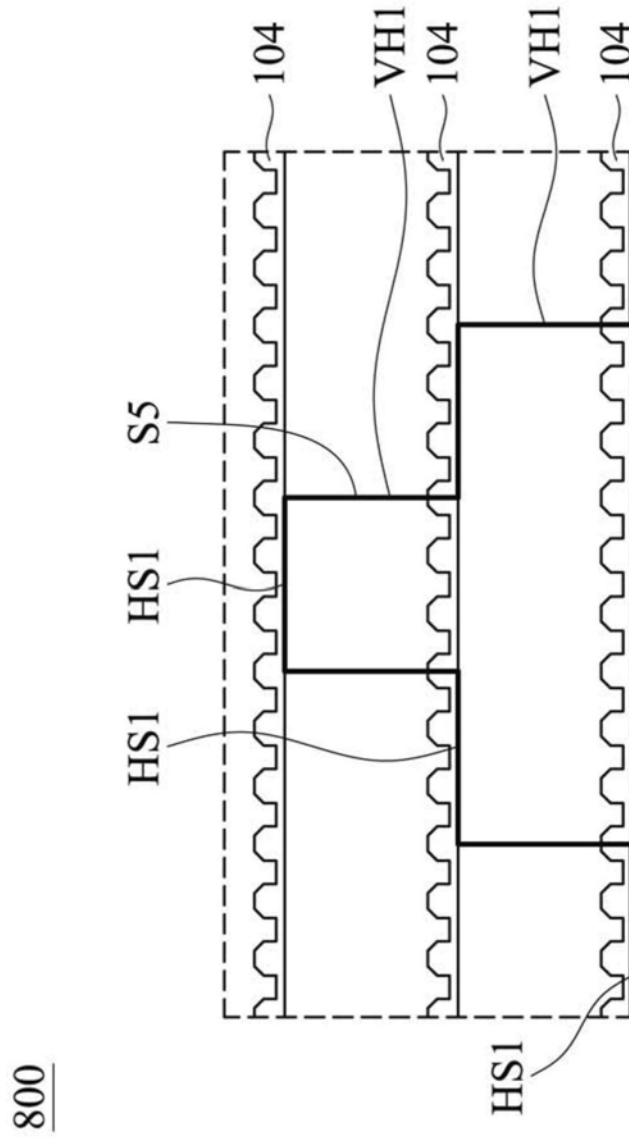


图8B

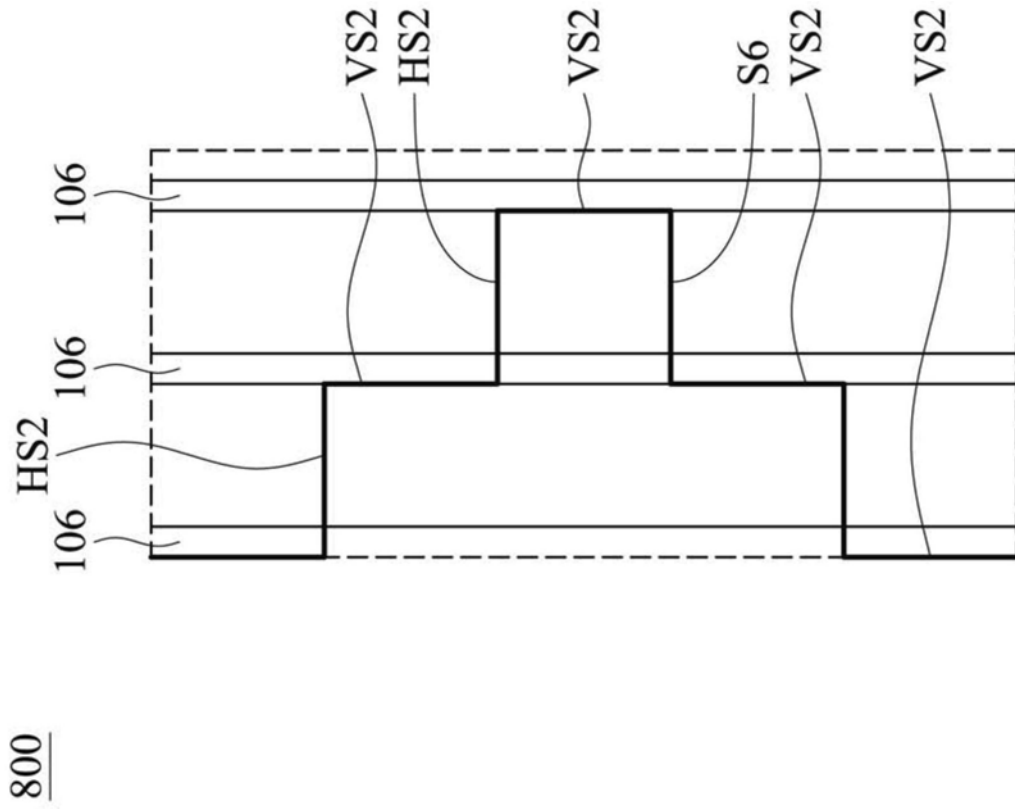


图8C

900A

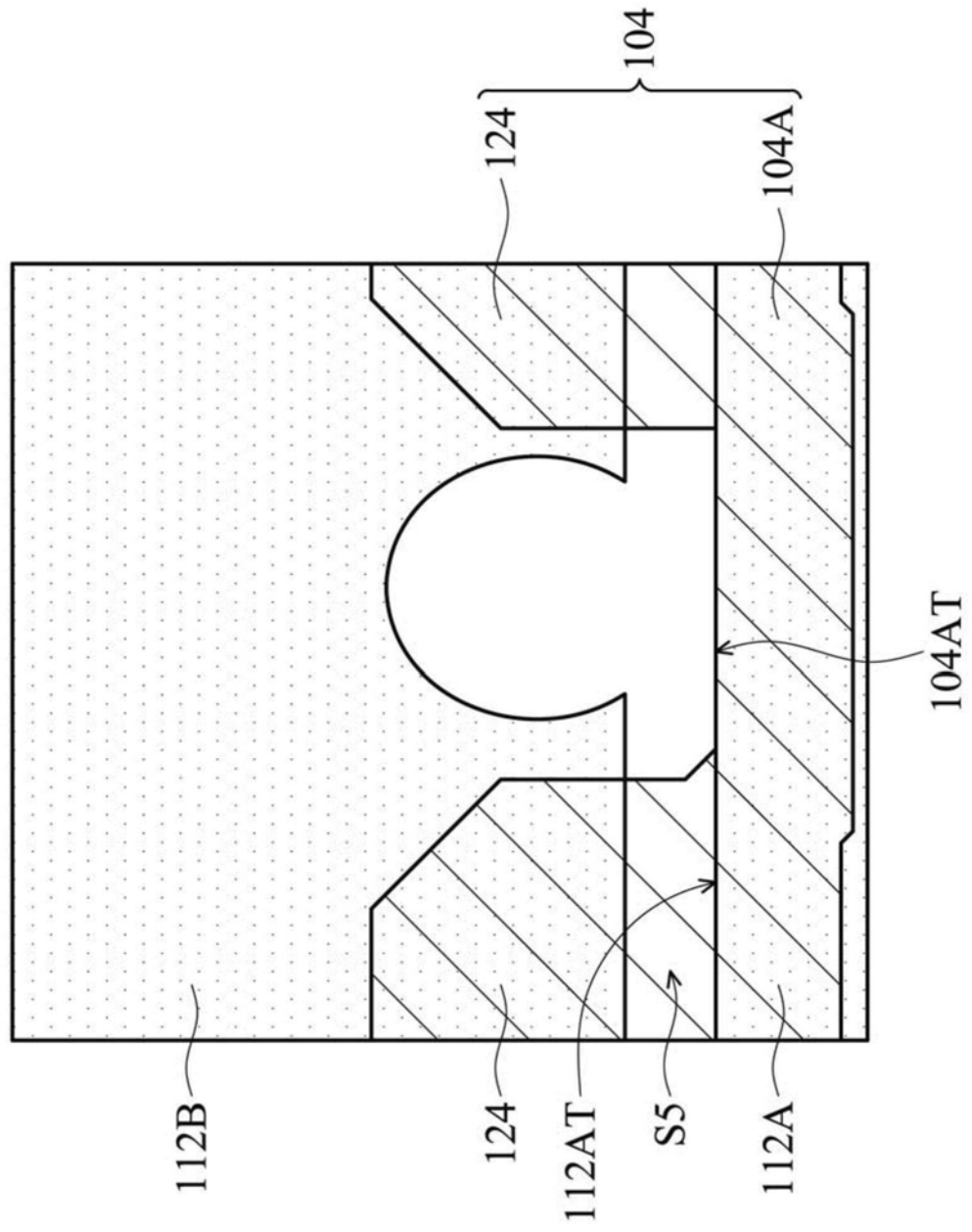


图9A

900B

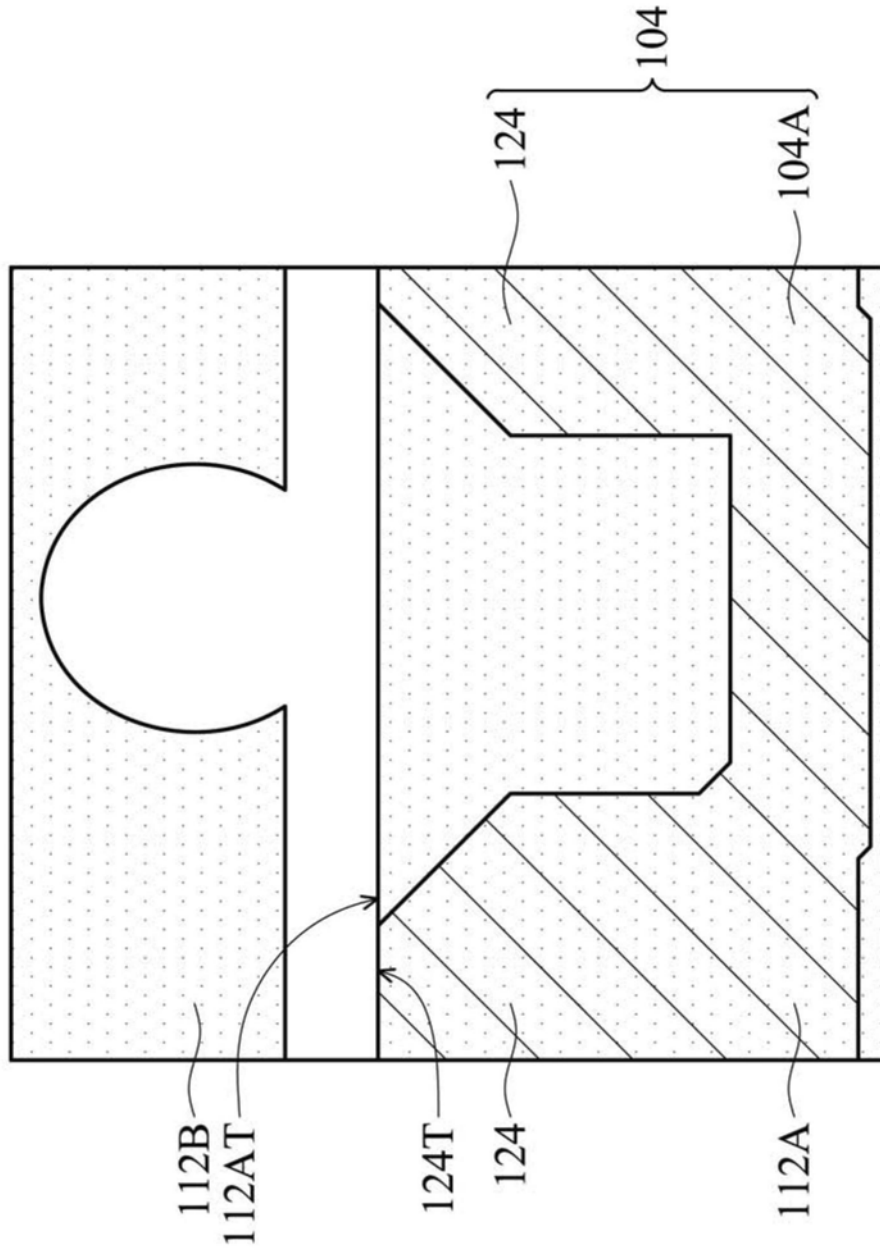


图9B