

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年10月3日(03.10.2024)



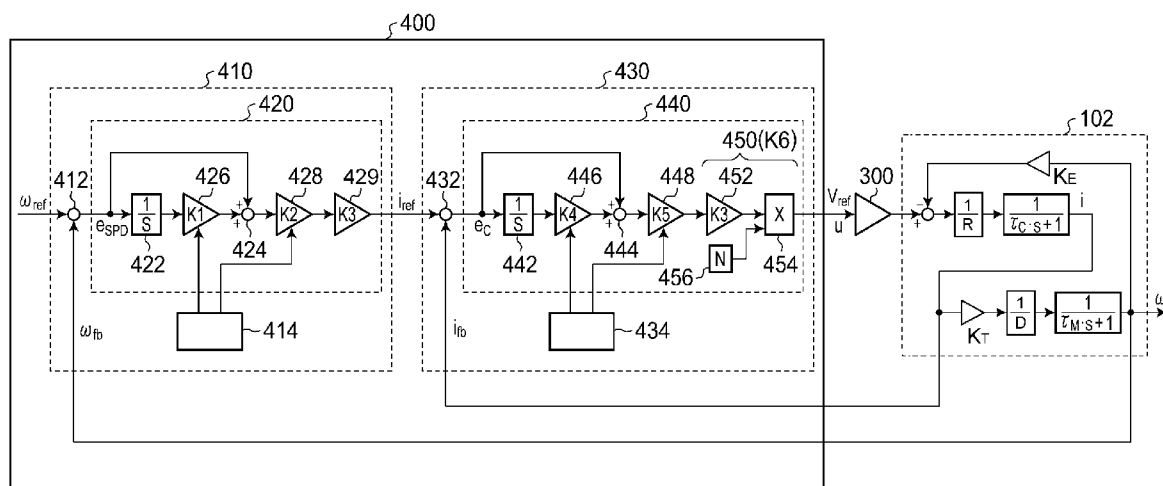
(10) 国際公開番号

WO 2024/203648 A1

- (51) 国際特許分類:
H02P 29/00 (2016.01) **G05B 13/02** (2006.01)
G05B 11/36 (2006.01)
- (21) 国際出願番号: PCT/JP2024/010831
- (22) 国際出願日: 2024年3月19日(19.03.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2023-058521 2023年3月31日(31.03.2023) JP
- (71) 出願人: ローム株式会社 (**ROHM CO., LTD.**)
[JP/JP]; 〒6158585 京都府京都市右京区西
院溝崎町2-1 Kyoto (JP).
- (72) 発明者: 清水 立郎 (**SHIMIZU Tatsuro**);
〒6158585 京都府京都市右京区西院溝崎町2
1 ローム株式会社内 Kyoto (JP).
- (74) 代理人: 森下 賢樹 (**MORISHITA Sakaki**);
〒1530061 東京都目黒区中目黒1-8-1 V
ORT 中目黒1-3階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,

(54) Title: CONTROLLER CIRCUIT OF MOTOR

(54) 発明の名称: モータのコントローラ回路



(57) Abstract: In the present invention, a major controller 410 controls a major loop using the number of revolutions ω of a motor 102 as a control amount. A minor controller 430 controls a minor loop using a current i flowing through the motor 102 as a control amount. A sixth coefficient $K6$ defining the band of the minor controller 430 is relatively determined with reference to a third coefficient $K3$ defining the band of the major controller 410.

[続葉有]

SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

(57) 要約: メジャーコントローラ410は、モータ102の回転数 ω を制御量とするメジャーループを制御する。マイナーコントローラ430は、モータ102に流れる電流 i を制御量とするマイナーループを制御する。マイナーコントローラ430の帯域を規定する第6係数 K_6 は、メジャーコントローラ410の帯域を規定する第3係数 K_3 を基準として相対的に決定される。

明 細 書

発明の名称： モータのコントローラ回路

技術分野

[0001] 本開示は、モータのコントローラ回路に関する。

背景技術

[0002] モータの制御に、P I（比例・積分）補償器を利用したフィードバック制御が広く採用される。補償器の係数の設定方法はさまざまなものが考案されているが、その中に零極相殺法と呼ばれるものがある。零極相殺法で設計された制御システムは、入出力間の伝達特性 $H(s)$ は、一次ステップ応答と等価となり、次式で表される。

$$H(s) = 1 / (1 + s\tau)$$

[0003] モータの制御方式に、多重ループ系が利用される場合がある。多重ループ系は、メジャーループ（アウターループともいう）とマイナーループ（インナーループともいう）を含む。たとえばメジャーループでは、モータの回転数が目標値に一致するように、電流指令値を発生するフィードバック制御（周波数制御）を行い、マイナーループでは、モータのコイル電流が電流指令値に近づくように、コイルに印加する電圧指令値をフィードバック制御（電流制御）する。

先行技術文献

特許文献

[0004] 特許文献1：特開平2-131382号公報

図面の簡単な説明

[0005] [図1]図1は、モータの制御で使用される一般的なP I補償器のブロック図である。

[図2]図2は、実施形態に係るコントローラ回路を備えるモータ駆動システムのブロック図である。

[図3]図3は、図2の第1 P I補償器の第1係数 K_1 の自動チューニングを説

明する図である。

[図4]図4は、図2の第1PI補償器の第3係数 K_3 のチューニングを説明する図である。

[図5]図5は、従来のPI補償器のブロック図である。

[図6]図6は、第1PI補償器の構成例を示すブロック図である。

[図7]図7は、第2PI補償器の構成例を示すブロック図である。

発明を実施するための形態

[0006] (実施形態の概要)

本開示のいくつかの例示的な実施形態の概要を説明する。この概要は、後述する詳細な説明の前置きとして、実施形態の基本的な理解を目的として、1つまたは複数の実施形態のいくつかの概念を簡略化して説明するものであり、発明あるいは開示の広さを限定するものではない。この概要は、考えられるすべての実施形態の包括的な概要ではなく、すべての実施形態の重要な要素を特定することも、一部またはすべての態様の範囲を線引きすることも意図していない。便宜上、「一実施形態」は、本明細書に開示するひとつの実施形態（実施例や変形例）または複数の実施形態（実施例や変形例）を指すものとして用いる場合がある。

[0007] 本開示のある態様は、モータのコントローラ回路に関する。コントローラ回路は、モータの回転数を制御量とするメジャーコントローラと、モータに流れる電流を制御量とするマイナーコントローラと、を備える。メジャーコントローラは、モータの制御量の検出値と、制御量の指令値の誤差に応じた操作量を生成する第1PI（比例・積分）補償器と、第1PI補償器のパラメータを最適化する第1自動チューニング回路と、を備える。第1PI補償器は、誤差を積分する第1積分器と、第1積分器の出力を第1係数倍する第1係数回路と、第1係数回路の出力と誤差を加算する第1加算器と、第1加算器の出力を第1係数の逆数である第2係数倍する第2係数回路と、第2係数回路の出力を第3係数倍する第3係数回路と、を含む。第1自動チューニング回路は、第1係数を変化させて、誤差と制御量の位相差が90度となる

値に調節し、マイナーコントローラは、モータの電流の検出値と、第1PI補償器の出力である電流指令値の誤差に応じた操作量を生成する第2PI（比例・積分）補償器と、第2PI補償器のパラメータを最適化する第2自動チューニング回路と、を備える。第2PI補償器は、誤差を積分する第2積分器と、第2積分器の出力を第4係数倍する第4係数回路と、第4係数回路の出力と誤差を加算する第2加算器と、第2加算器の出力を第4係数の逆数である第5係数倍する第5係数回路と、第5係数回路の出力を第6係数倍する第6係数回路と、を含む。第2自動チューニング回路は、第4係数を変化させて、誤差と制御量の位相差が90度となる値に調節する。第6係数は、第3係数を基準として相対的に決定される。

[0008] この構成では、第3係数は、位相特性に影響を与えない。そのため、メジャーループにおいて、第1係数を変化させて、位相差を最適化することができ、自動調整が容易となる。同様に、第6係数は、位相特性に影響を与えない。そのため、マイナーループにおいて、第4係数を変化させて、位相差を最適化することができ、自動調整が容易となる。

[0009] また、この構成では、第1係数と第2係数はひとつのパラメータであり、第4係数と第5係数はひとつのパラメータであるから、4個のパラメータを調節すればよい。したがって6個のパラメータを必要とする構成に比べて、調節が簡単であり、またメモリの容量も減らすことができる。

[0010] また、4個のパラメータのうち、第1係数および第4係数は、零極相殺法によって自動調節できるから、実際には、第3係数と第6係数の2つのパラメータにまで簡略化できる。

[0011] そして、第6係数を第3係数を基準として相対的に定めることで、マイナーループの帯域特性比を、全体の応答の特性よりも速くすることができ、系の安定性を確保しつつ、調節パラメータの個数を1個に減らすことができる。

[0012] 一実施形態において、定数N（Nは1より大きい実数）が設定可能であってもよい。第6係数は、第3係数のN倍に決定される。

[0013] 一実施形態において、電流を入力、回転数を出力とする制御対象の伝達関数が、 $1 / (\tau_M \cdot s + 1)$ で表され、 τ_M の基準値を τ_{M0} とすると、第1係数は、 $1 / \tau_{M0} \times \alpha$ であり、第1自動チューニング回路は、 α を1を基準として変化させてもよい。

[0014] 一実施形態において、モータに印加される電圧を入力、電流を出力とする制御対象の伝達関数が、 $1 / (\tau_C \cdot s + 1)$ で表され、 τ_C の基準値を τ_{C0} とすると、第4係数は、 $1 / \tau_{C0} \times \beta$ であり、第2自動チューニング回路は、 β を1を基準として変化させてもよい。

[0015] (実施形態)

以下、好適な実施形態について図面を参照しながら説明する。各図面に示される同一または同等の構成要素、部材、処理には、同一の符号を付するものとし、適宜重複した説明は省略する。また、実施形態は、発明を限定するものではなく例示であって、実施形態に記述されるすべての特徴やその組み合わせは、必ずしも発明の本質的なものであるとは限らない。

[0016] 本明細書において、「部材Aが、部材Bと接続された状態」とは、部材Aと部材Bが物理的に直接的に接続される場合のほか、部材Aと部材Bが、それらの電気的な接続状態に実質的な影響を及ぼさない、あるいはそれらの結合により奏される機能や効果を損なわない、その他の部材を介して間接的に接続される場合も含む。

[0017] 同様に、「部材Cが、部材Aと部材Bの間に設けられた状態」とは、部材Aと部材C、あるいは部材Bと部材Cが直接的に接続される場合のほか、それらの電気的な接続状態に実質的な影響を及ぼさない、あるいはそれらの結合により奏される機能や効果を損なわない、その他の部材を介して間接的に接続される場合も含む。

[0018] 一般には、制御対象は1次遅れ要素とされ、制御器としてPI補償器が用いられる。そして、系の入出力特性が単純な1次ローパスフィルタの特性になるように、PI補償器の係数が設定される。係数の設定手法としては、零極相殺法などがある。

[0019] 図1は、モータの制御で使用される一般的なPI補償器のブロック図である。この補償器には、3個のパラメータが存在する。具体的には、比例ゲイン K_p 、積分ゲイン K_i 、ローパスフィルタのゲイン G の3個のである。

[0020] このPI補償器を、1つのメジャーループと1つのマイナーループを有する多重ループ系に適用すると、6個のパラメータが存在することとなる。したがって6個のパラメータを保存するメモリが必要である。また、それらをすべて独立して調整する必要があるため、調節が煩雑となるという問題がある。

[0021] 図2は、実施形態に係るコントローラ回路400を備えるモータ駆動システム100のブロック図である。モータ駆動システム100は、モータ102、コントローラ回路400および駆動回路300を備える。

[0022] モータ102は、たとえば、三相あるいは単相のDCブラシレスモータである。

[0023] コントローラ回路400は、モータ102が目標とする回転数 ω_{ref} で回転するように、モータ102に供給する電気信号（電力、電圧あるいは電流）をフィードバック制御する。

[0024] コントローラ回路400は、マイクロコントローラ（プロセッサ）と、ソフトウェアプログラムの組み合わせで実装してもよいし、FPGA（Field Programmable Gate Array）などのハードウェアロジックで実装してもよいし、ASIC（Application Specific Integrated Circuit）として実装してもよい。

[0025] 駆動回路300は、コントローラ回路400が発生する操作量 u に応じた電気信号を、モータ102に供給する。本実施形態において、操作量 u は電圧指令であり、駆動回路300は、操作量 u にもとづく駆動電圧 V_{DRV} をモータ102に供給する。

[0026] コントローラ回路400と駆動回路300は、別々のIC（Integrated Circuit）であってもよいし、同じ半導体基板に集積されたひとつのICであってもよい。

- [0027] コントローラ回路400の構成を説明する。コントローラ回路400は、メジャーコントローラ410およびマイナーコントローラ430を含む多重ループ系をもつ。
- [0028] メジャーコントローラ410は、モータ102の回転数 ω を制御量とするメジャーループ（アウターループ）を制御する。メジャーコントローラ410は、制御量であるモータ102の回転数 ω の検出値 ω_{fb} と、回転数の指令値 ω_{ref} の誤差（速度誤差） e_{SPD} がゼロに近づくように、操作量（電流指令値） i_{ref} を生成する。電流指令値 i_{ref} は、マイナーコントローラ430に供給される。
- [0029] マイナーコントローラ430は、モータ102に流れる電流 i を制御量とするマイナーループ（インナーループ）を制御する。マイナーコントローラ430は、モータ102の電流 i の検出値 i_{FB} と電流指令値 i_{ref} の誤差がゼロに近づくように、電圧指令値 V_{ref} を生成する。電圧指令値 V_{ref} が、駆動回路300に供給される操作量 u に対応する。
- [0030] メジャーコントローラ410は、第1誤差検出器412、第1PI補償器420、第1自動チューニング回路414を含む。第1誤差検出器412は減算器であり、モータ102の回転数 ω の検出値 ω_{fb} と、回転数の指令値 ω_{ref} の誤差（速度誤差） e_{SPD} を生成する。第1PI補償器420は、速度誤差 e_{SPD} がゼロに近づくように電流指令値 i_{ref} を生成する。第1PI補償器420は、第1積分器422、第1加算器424、第1係数回路426、第2係数回路428、第3係数回路429を含む。
- [0031] 第1積分器422は、速度誤差 e_{SPD} を積分する。第1係数回路426は、第1積分器422の出力を第1係数 K_1 倍する。
- [0032] 第1加算器424は、第1係数回路426の出力と速度誤差 e_{SPD} を加算する。第2係数回路428は、第1加算器424の出力を第2係数 K_2 倍する。第2係数 K_2 は、第1係数 K_1 の逆数である。
- [0033] 第3係数回路429は、第2係数回路428の出力を第3係数 K_3 倍する。第3係数回路429の出力が、電流指令値 i_{ref} となる。

- [0034] 第1自動チューニング回路414は、第1係数 K_1 を変化させて、速度誤差 e_{SPD} と制御量である回転数 ω の位相差が90度となる値に調節する。第1係数 K_1 が調節されると、その逆数である第2係数回路428の値も決まる。
- [0035] マイナーコントローラ430は、第2誤差検出器432、第2PI補償器440、第2自動チューニング回路434を含む。第2誤差検出器432は減算器であり、モータ102の電流 i の検出値 i_{fb} と、電流指令値 i_{ref} の誤差（電流誤差） e_c を生成する。第2PI補償器440は、電流誤差 e_c がゼロに近づくように電圧指令値 V_{ref} を生成する。第2PI補償器440は、第2積分器442、第3加算器444、第4係数回路446、第5係数回路448、第6係数回路450を含む。
- [0036] 第2積分器442は、電流誤差 e_c を積分する。第4係数回路446は、第2積分器442の出力を第4係数 K_4 倍する。
- [0037] 第3加算器444は、第4係数回路446の出力と電流誤差 e_c を加算する。第5係数回路448は、第3加算器444の出力を第5係数 K_5 倍する。第5係数 K_5 は、第4係数 K_4 の逆数である。
- [0038] 第6係数回路450は、第5係数回路448の出力を第6係数 K_6 倍する。第6係数回路450の出力が、電圧指令値 V_{ref} となる。第6係数 K_6 は、第1PI補償器420に用いた第3係数 K_3 を基準として相対的に規定される。具体的には、第6係数 K_6 の値は、第3係数 K_3 の N 倍とされる。 N は1より大きい実数である。
- [0039] 第6係数回路450は、係数回路452、乗算器454、定数回路456を含む。係数回路462は、第5係数回路448の出力を第3係数 K_3 倍する。定数回路456は、所定値 N を記憶するメモリである。乗算器454は、係数回路452の出力と所定値 N を乗算する。
- [0040] 第2自動チューニング回路434は、第4係数 K_4 を変化させて、電流誤差 e_c と制御量である電流 i の位相差が90度となる値に調節する。第4係数 K_4 が調節されると、その逆数である第5係数回路448の値も決まる。

[0041] 第1自動チューニング回路414によるチューニングを説明する。

[0042] モータ102において、コイル電流*i*を入力とし、回転数 ω を出力とする伝達関数は、

$$K_T / \{D \cdot (\tau_M \cdot s + 1)\}$$

で表される。 K_T はトルク定数、 D は粘性制動係数（粘性摩擦係数）である。

第1自動チューニング回路414は、零極相殺法にもとづいて、自動チューニングを行う。速度誤差 e_{SPD} と制御量である回転数 ω の位相差が90度となったとき、第1係数 K_1 の値は、 τ_M と等しくなる。

[0043] 第2自動チューニング回路434によるチューニングも同様である。すなわち、モータ102において、駆動電圧 V_{DRV} を入力とし、コイル電流*i*を出力とする伝達関数は、

$$1 / \{R \cdot (\tau_C \cdot s + 1)\}$$

で表される。第2自動チューニング回路434による自動チューニングによって、電流誤差 e_C と制御量である電流*i*の位相差が90度となったとき、第4係数 K_4 の値は、 τ_C と等しくなる。図2において K_E は逆起電力定数である。

[0044] 以上がコントローラ回路400の構成である。

[0045] 続いてメジャーコントローラ410の第1PI補償器420のチューニングを説明する。

[0046] 図3は、図2の第1PI補償器420の第1係数 K_1 の自動チューニングを説明する図である。図3において、(i)は、積分器422、第1係数回路426、第1加算器424を含む部分のゲイン特性を示す。この部分の伝達関数は、 $(K_1 / s + 1)$ であり、 K_1 / s が積分項、1が比例項である。第1係数 K_1 を変化させると、積分項 K_1 / s が上下に変化する。つまり、比例項であるゲイン0dBとの交点となる周波数*f*が変化する。

[0047] 図3において(ii)は、制御対象(Plant)のゲイン特性を示す。制御対象は、 $1 / (\tau_M \cdot s + 1)$ の伝達特性を有する一次遅れ要素であり、時定数 τ_M に応じたカットオフ周波数 f_c を有するローパスフィルタのゲイン特

性を有している。

[0048] 零極相殺法を用いた第1自動チューニング回路414によるチューニングによって、積分項 K_1/s と比例項1の交点となる周波数 f が、制御対象であるローパスフィルタのカットオフ周波数 f_c と一致するように、第1係数 K_1 が最適化される。

[0049] 第1係数 K_1 が最適化されると、制御対象および第1PI補償器420を含む系全体のゲイン特性は、積分特性(iii)となる。

[0050] 図4は、図2の第1PI補償器420の第3係数 K_3 のチューニングを説明する図である。第1係数回路426と第2係数回路428が打ち消しあう。第3係数 K_3 を変化させると、系全体のゲイン特性は、積分特性を維持したまま、上下に移動する。これにより、系全体のゲイン特性のカットオフ周波数 $f_{TOTAL} (= 1/\tau_{SPD})$ 変化させることができる。

[0051] 続いてマイナーコントローラ430の第2PI補償器440のチューニングを説明する。第4係数 K_4 および第5係数 K_5 については、第1PI補償器420の第1係数 K_1 および第2係数 K_2 と同様にして、零極相殺法によって最適化される。

[0052] また、第1PI補償器420の第3係数 K_3 がすでに決まっている。第6係数 K_6 は、第3係数 K_3 の N 倍である。第3係数 K_3 は、図4に示したように、メジャーループの積分要素のカットオフ周波数 $f (= 1/\tau_{SPD})$ を規定している。同様に、第6係数 K_6 は、マイナーループの積分要素のカットオフ周波数を規定している。つまり、パラメータ N は、マイナーループの帯域を、メジャーループの帯域に対して、どれだけ広くとるかを規定している。

[0053] そして、 N を1より大きい値とすることで、マイナーループの帯域特性比を、全体の応答の特性よりも大きくすることができ、系の安定性を確保しつつ、調節パラメータの個数を1個に減らすことができる。

[0054] 続いてコントローラ回路400の利点を説明する。

[0055] ・第1の利点

図5は、従来のPI補償器のブロック図である。この構成では、比例ゲイン K_i を変更すると、90度の位相差を与える積分ゲイン K_p が変化する。したがって、一旦、積分ゲイン K_p を、入出力の位相差が90度となるように最適化した後に、比例ゲイン K_i を変更すると、系全体の周波数特性は積分器のそれからずれてしまうため、再度、積分ゲイン K_p を調整し直す必要がある。つまり、2つのパラメータを同時に最適化することが難しい。

[0056] これに対して、図2の第1PI補償器420の構成では、第2係数 K_2 および第3係数 K_3 は位相特性に影響を与えない。そのため、第1係数 K_1 を入出力の位相差が90度となるように最適化した後に、第2係数 K_2 および第3係数 K_3 を変化させても、系全体の積分特性は維持されるため、第1係数 K_1 を再調整する必要は無い。

[0057] 第2PI補償器440についても同様であり、第6係数 K_6 を変化させても系全体の積分特性は維持されるため、第4係数 K_4 を再調整する必要は無い。

[0058] この構成では、第1係数 K_1 と第2係数 K_2 はひとつのパラメータであり、第4係数 K_4 と第5係数 K_5 はひとつのパラメータである。したがって、調節が必要なパラメータは、 K_1 、 K_3 、 K_4 、 K_6 の4個でよい。したがって6個のパラメータを必要とする従来の構成に比べて、調節が簡単であり、またメモリの容量も減らすことができる。

[0059] さらに4個のパラメータ K_1 、 K_3 、 K_4 、 K_6 のうち、第1係数 K_1 および第4係数 K_4 は、零極相殺法によって自動調節できるから、実際には、第3係数 K_3 と第6係数 K_6 の2つのパラメータにまで簡略化できる。

[0060] 図6は、一実施例に係る第1PI補償器420のブロック図である。第1PI補償器420の制御対象は一次遅れ要素であり、その伝達関数は、

$$1 / (\tau_M + 1)$$

と表される。 τ_M は、時定数である。

[0061] 図6の第1PI補償器420では、第1係数 K_1 が $1 / \tau_M$ と等しい時に、入出力間の位相差が90度となる。ここで制御対象の時定数 τ_M に対して基準

値 τ_{M0} を定めることとする。この基準値 τ_{M0} は、制御対象として想定されるいくつかの種類のモータの時定数の平均値として定めてもよい。

[0062] 第1PI補償器420の第1係数回路426の第1係数K1は、

$$K1 = 1 / \tau_{M0} \times \alpha$$

で表される。つまり、第1係数K1は、時定数 τ_M の基準値 τ_{M0} に、補正用の係数 α を乗算した値である。第1自動チューニング回路414は、補正用の係数 α を、1を基準として変化させ、入出力の位相差が90度となる値に調節する。

[0063] 図7は、第2PI補償器440の構成例を示すブロック図である。第2PI補償器440の制御対象は一次遅れ要素であり、その伝達関数は、

$$1 / (\tau_c + 1)$$

と表される。 τ_c は、時定数である。

[0064] 図7の第2PI補償器440では、第3係数K3が $1 / \tau_c$ と等しい時に、入出力間の位相差が90度となる。ここで制御対象の時定数 τ_c に対して基準値 τ_{c0} を定めることとする。この基準値 τ_{c0} は、制御対象として想定されるいくつかの種類のモータの時定数の平均値として定めてもよい。

[0065] 第2PI補償器440の第4係数回路446の第4係数K4は、

$$K4 = 1 / \tau_{c0} \times \beta$$

で表される。つまり、第4係数K4は、時定数 τ_c の基準値 τ_{c0} に、補正用の係数 β を乗算した値である。第2自動チューニング回路434は、補正用の係数 β を、1を基準として変化させ、入出力の位相差が90度となる値に調節する。

[0066] 実施形態は例示であり、それらの各構成要素や各処理プロセスの組み合わせにさまざまな変形例が存在すること、またそうした変形例も本開示または本発明の範囲に含まれることは当業者に理解されるところである。

[0067] (付記)

本明細書に開示される技術は、一側面において以下のように把握することができる。

[0068] (項目 1)

モータのコントローラ回路であって、
前記モータの回転数を制御量とするメジャーコントローラと、
前記モータに流れる電流を制御量とするマイナーコントローラと、
を備え、
前記メジャーコントローラは、
前記モータの制御量の検出値と、前記制御量の指令値の誤差に応じた操作量を生成する第 1 P I (比例・積分) 補償器と、
前記第 1 P I 補償器のパラメータを最適化する第 1 自動チューニング回路と、
を備え、
前記第 1 P I 補償器は、
前記誤差を積分する第 1 積分器と、
前記第 1 積分器の出力を第 1 係数倍する第 1 係数回路と、
前記第 1 係数回路の出力と前記誤差を加算する第 1 加算器と、
前記第 1 加算器の出力を前記第 1 係数の逆数である第 2 係数倍する第 2 係数回路と、
前記第 2 係数回路の出力を第 3 係数倍する第 3 係数回路と、
を含み、
前記第 1 自動チューニング回路は、前記第 1 係数を変化させて、前記誤差と前記制御量の位相差が 90 度となる値に調節し、
前記マイナーコントローラは、
前記モータの電流の検出値と、前記第 1 P I 補償器の出力である電流指令値の誤差に応じた操作量を生成する第 2 P I (比例・積分) 補償器と、
前記第 2 P I 補償器のパラメータを最適化する第 2 自動チューニング回路と、
を備え、
前記第 2 P I 補償器は、

前記誤差を積分する第2積分器と、
前記第2積分器の出力を第4係数倍する第4係数回路と、
前記第4係数回路の出力と前記誤差を加算する第2加算器と、
前記第2加算器の出力を前記第4係数の逆数である第5係数倍する第5係数回路と、
前記第5係数回路の出力を第6係数倍する第6係数回路と、
を含み、
前記第2自動チューニング回路は、前記第4係数を変化させて、前記誤差と前記制御量の位相差が90度となる値に調節し、
前記第6係数は、前記第3係数のN倍（Nは1より大きい実数）である、
コントローラ回路。

[0069] (項目2)

前記電流を入力、前記回転数を出力とする制御対象の伝達関数が、 $1 / (\tau_M \cdot s + 1)$ で表され、 τ_M の基準値を τ_{M0} とするとき、前記第1係数は、 $1 / \tau_{M0} \times \alpha$ であり、前記第1自動チューニング回路は、 α を1を基準として変化させる、項目1に記載のコントローラ回路。

[0070] (項目3)

前記モータに印加される電圧を入力、前記電流を出力とする制御対象の伝達関数が、 $1 / (\tau_C \cdot s + 1)$ で表され、 τ_C の基準値を τ_{C0} とするとき、前記第4係数は、 $1 / \tau_{C0} \times \beta$ であり、前記第2自動チューニング回路は、 β を1を基準として変化させる、項目1または2に記載のコントローラ回路。

産業上の利用可能性

[0071] 本開示は、モータのコントローラ回路に関する。

符号の説明

- [0072] 100 モータ駆動システム
102 モータ
300 駆動回路

- 4 0 0 コントローラ回路
- 4 1 0 メジャーコントローラ
- 4 1 2 第 1 誤差検出器
- 4 1 4 第 1 自動チューニング回路
- 4 2 0 第 1 P I 補償器
- 4 2 2 第 1 積分器
- 4 2 4 第 1 加算器
- 4 2 6 第 1 係数回路
- 4 2 8 第 2 係数回路
- 4 2 9 第 3 係数回路
- 4 3 0 マイナーコントローラ
- 4 3 2 第 2 誤差検出器
- 4 3 4 第 2 自動チューニング回路
- 4 4 0 第 2 P I 補償器
- 4 4 2 第 1 積分器
- 4 4 4 第 2 加算器
- 4 4 6 第 4 係数回路
- 4 4 8 第 5 係数回路
- 4 5 0 第 6 係数回路

請求の範囲

[請求項1]

モータのコントローラ回路であって、
前記モータの回転数を制御量とするメジャーコントローラと、
内側に設けられ、前記モータに流れる電流を制御量とするマイナー
コントローラと、
を備え、
前記メジャーコントローラは、
前記モータの制御量の検出値と、前記制御量の指令値の誤差に応じ
た操作量を生成する第1 P I（比例・積分）補償器と、
前記第1 P I 補償器のパラメータを最適化する第1 自動チューニン
グ回路と、
を備え、
前記第1 P I 補償器は、
前記誤差を積分する第1 積分器と、
前記第1 積分器の出力を第1 係数倍する第1 係数回路と、
前記第1 係数回路の出力と前記誤差を加算する第1 加算器と、
前記第1 加算器の出力を前記第1 係数の逆数である第2 係数倍する
第2 係数回路と、
前記第2 係数回路の出力を第3 係数倍する第3 係数回路と、
を含み、
前記第1 自動チューニング回路は、前記第1 係数を変化させて、前
記誤差と前記制御量の位相差が90度となる値に調節し、
前記マイナーコントローラは、
前記モータの電流の検出値と、前記第1 P I 補償器の出力である電
流指令値の誤差に応じた操作量を生成する第2 P I（比例・積分）補
償器と、
前記第2 P I 補償器のパラメータを最適化する第2 自動チューニン
グ回路と、

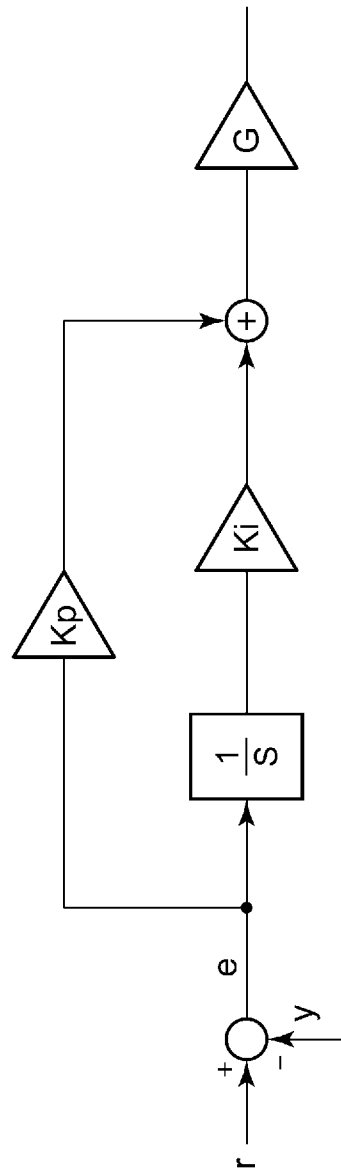
を備え、
前記第2PI補償器は、
前記誤差を積分する第2積分器と、
前記第2積分器の出力を第4係数倍する第4係数回路と、
前記第4係数回路の出力と前記誤差を加算する第2加算器と、
前記第2加算器の出力を前記第4係数の逆数である第5係数倍する
第5係数回路と、
前記第5係数回路の出力を第6係数倍する第6係数回路と、
を含み、
前記第2自動チューニング回路は、前記第4係数を変化させて、前
記誤差と前記制御量の位相差が90度となる値に調節し、
前記第6係数は、前記第3係数を基準として相対的に決定される、
コントローラ回路。

[請求項2] 定数 N (N は1より大きい実数) が設定可能であり、前記第6係数は、前記第3係数の N 倍である、請求項1に記載のコントローラ回路。

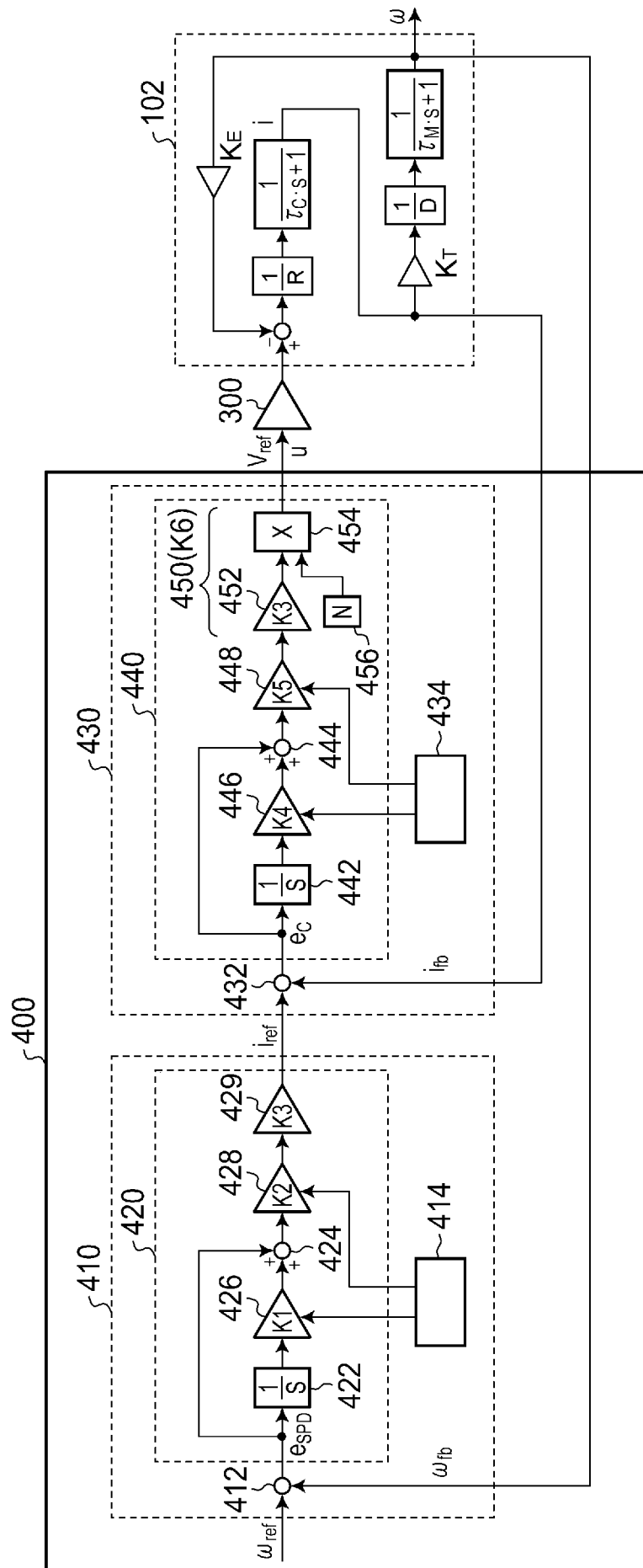
[請求項3] 前記電流を入力、前記回転数を出力とする制御対象の伝達関数が、 $1 / (\tau_M \cdot s + 1)$ で表され、 τ_M の基準値を τ_{M0} とすると、前記第1係数は、 $1 / \tau_{M0} \times \alpha$ であり、前記第1自動チューニング回路は、 α を1を基準として変化させる、請求項1または2に記載のコントローラ回路。

[請求項4] 前記モータに印加される電圧を入力、前記電流を出力とする制御対象の伝達関数が、 $1 / (\tau_c \cdot s + 1)$ で表され、 τ_c の基準値を τ_{c0} とすると、前記第4係数は、 $1 / \tau_{c0} \times \beta$ であり、前記第2自動チューニング回路は、 β を1を基準として変化させる、請求項1または2に記載のコントローラ回路。

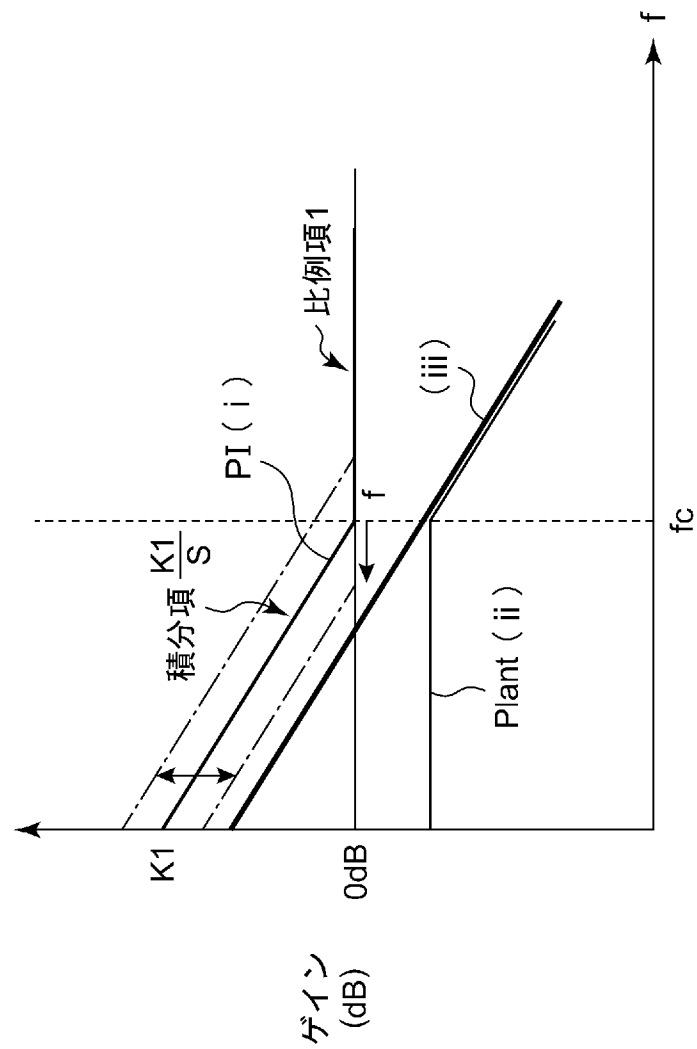
[図1]



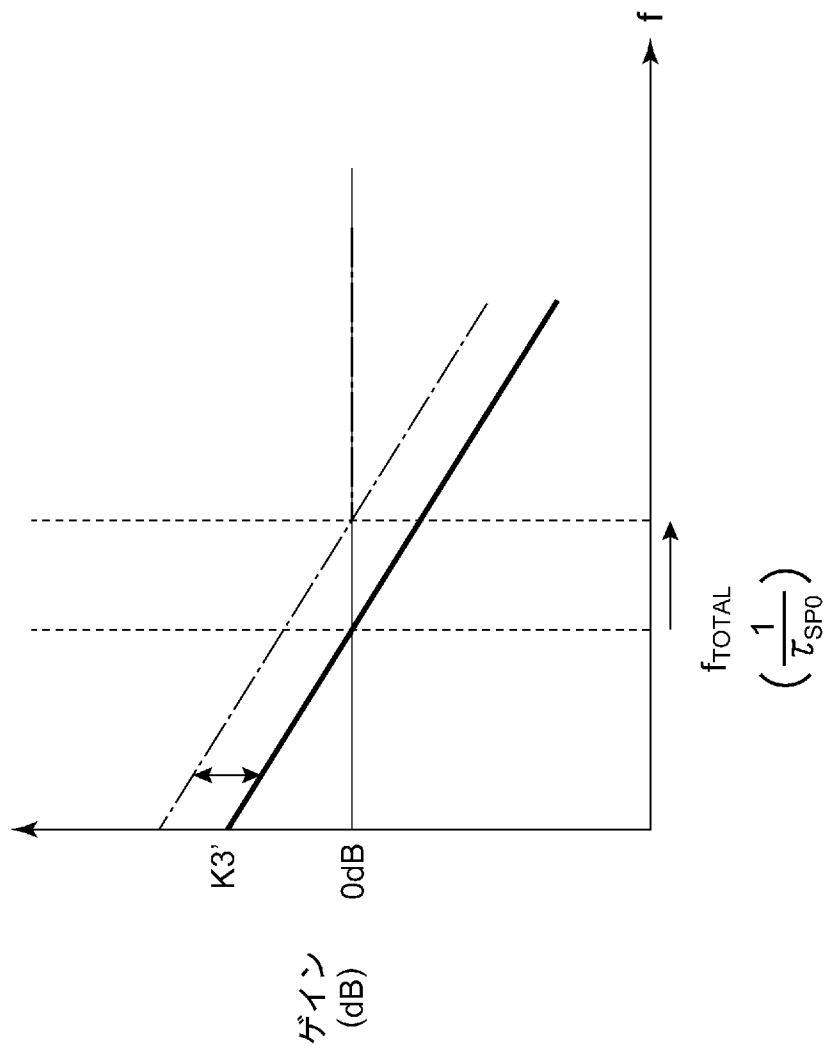
[図2]



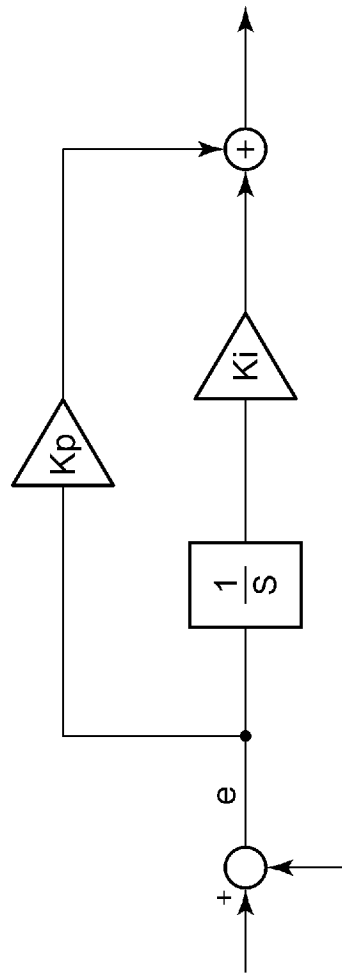
[図3]



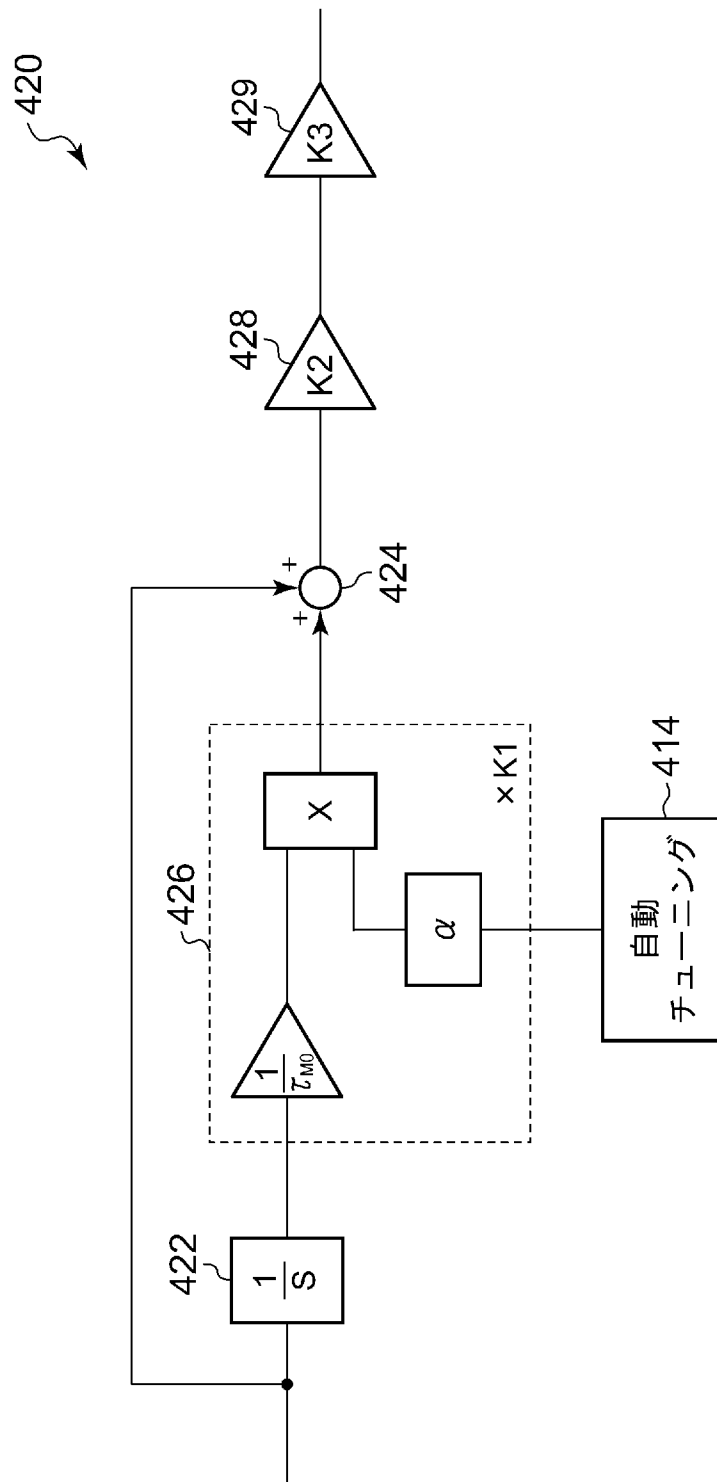
[図4]



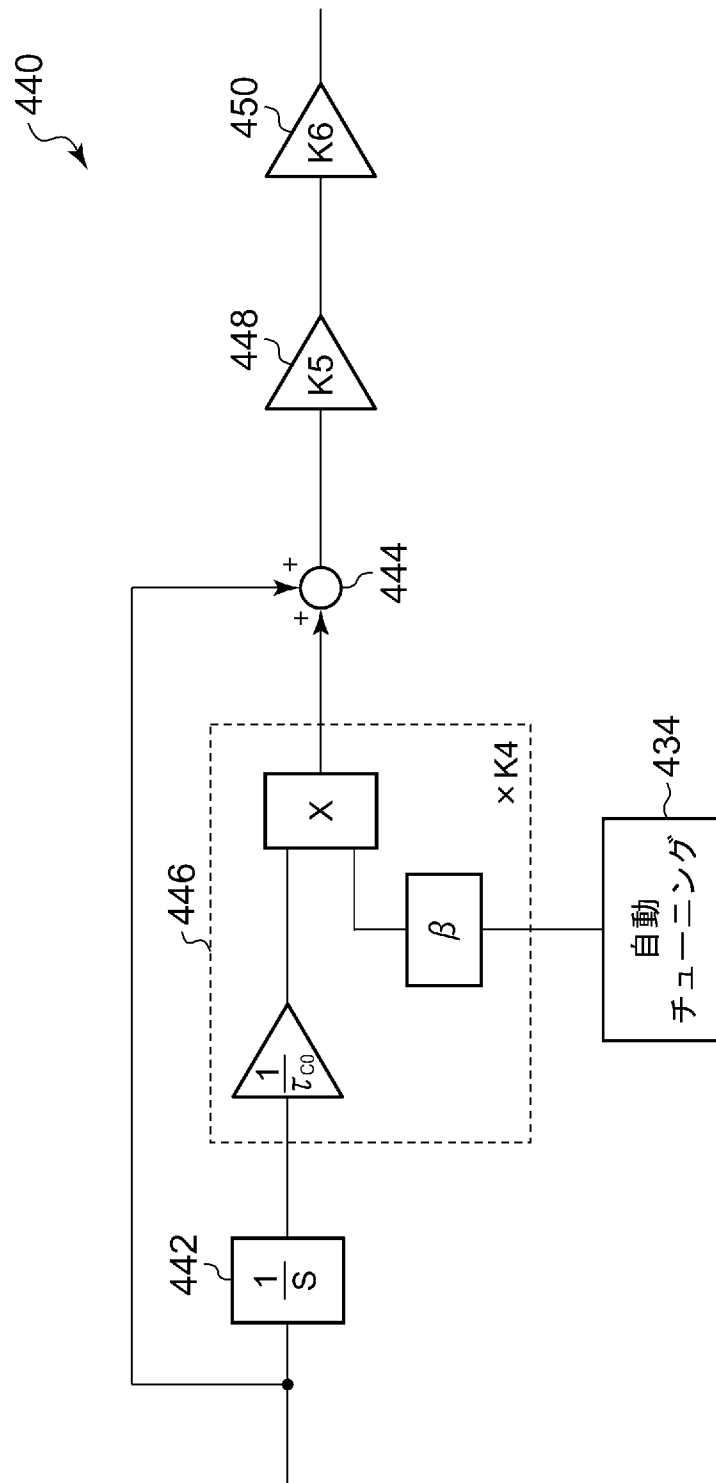
[図5]



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/010831

A. CLASSIFICATION OF SUBJECT MATTER H02P 29/00 (2016.01)i; G05B 11/36 (2006.01)i; G05B 13/02 (2006.01)i FI: H02P29/00; G05B11/36 B; G05B11/36 R; G05B13/02 A According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H02P29/00; G05B11/36; G05B13/02 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2012-135087 A (HITACHI, LTD.) 12 July 2012 (2012-07-12) paragraphs [0001]-[0042], fig. 1-6	1-4
A	JP 2013-132200 A (PANASONIC CORPORATION) 04 July 2013 (2013-07-04) paragraphs [0001]-[0064], fig. 1-14	1-4
A	JP 2019-193532 A (RENESAS ELECTRONICS CORPORATION) 31 October 2019 (2019-10-31) paragraphs [0001]-[0079], fig. 1-17	1-4
A	JP 2020-10569 A (HITACHI INDUSTRIAL EQUIPMENT SYSTEMS CO., LTD.) 16 January 2020 (2020-01-16) paragraphs [0001]-[0056], fig. 1-5	1-4
A	WO 2022/149206 A1 (MITSUBISHI ELECTRIC CORPORATION) 14 July 2022 (2022-07-14) paragraphs [0001]-[0078], fig. 1-12	1-4
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 18 April 2024		Date of mailing of the international search report 14 May 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/010831

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2012-135087	A	12 July 2012	(Family: none)	
JP	2013-132200	A	04 July 2013	(Family: none)	
JP	2019-193532	A	31 October 2019	(Family: none)	
JP	2020-10569	A	16 January 2020	(Family: none)	
WO	2022/149206	A1	14 July 2022	US 2023/0412093 A1	
				paragraphs [0001]-[0089], fig.	
				1-12	
				CN 116724484 A	

A. 発明の属する分野の分類（国際特許分類（IPC））

H02P 29/00(2016.01)i; G05B 11/36(2006.01)i; G05B 13/02(2006.01)i

FI: H02P29/00; G05B11/36 B; G05B11/36 R; G05B13/02 A

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

H02P29/00; G05B11/36; G05B13/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報

1922 - 1996年

日本国公開実用新案公報

1971 - 2024年

日本国実用新案登録公報

1996 - 2024年

日本国登録実用新案公報

1994 - 2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2012-135087 A（株式会社日立製作所）12.07.2012（2012 - 07 - 12） 段落[0001]-[0042], 図1-6	1-4
A	JP 2013-132200 A（パナソニック株式会社）04.07.2013（2013 - 07 - 04） 段落[0001]-[0064], 図1-14	1-4
A	JP 2019-193532 A（ルネサスエレクトロニクス株式会社）31.10.2019（2019 - 10 - 31） 段落[0001]-[0079], 図1-17	1-4
A	JP 2020-10569 A（株式会社日立産機システム）16.01.2020（2020 - 01 - 16） 段落[0001]-[0056], 図1-5	1-4
A	WO 2022/149206 A1（三菱電機株式会社）14.07.2022（2022 - 07 - 14） 段落[0001]-[0078], 図1-12	1-4

☐ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技术水準を示すもの

“D” 国際出願で出願人が先行技術文献として記載した文献

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“&” 同一パテントファミリー文献

国際調査を完了した日

18. 04. 2024

国際調査報告の発送日

14. 05. 2024

名称及びあて先

日本国特許庁(ISA/JP)

〒100-8915

日本国

東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

池田 貴俊 3V 9256

電話番号 03-3581-1101 内線 3357

様式 PCT/ISA/210（第2ページ）（2022年7月）

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2024/010831

引用文献			公表日	パテントファミリー文献	公表日
JP	2012-135087	A	12.07.2012	(ファミリーなし)	
JP	2013-132200	A	04.07.2013	(ファミリーなし)	
JP	2019-193532	A	31.10.2019	(ファミリーなし)	
JP	2020-10569	A	16.01.2020	(ファミリーなし)	
WO	2022/149206	A1	14.07.2022	US 2023/0412093 A1	
				段落[0001]-[0089],	
				FIG. 1-12	
				CN 116724484 A	