(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년01월13일
(11) 등록번호 10-1007714
(24) 등록일자 2011년01월05일

(51) Int. Cl.
G09G 3/20 (2006.01) *G09G 5/377* (2006.01)
G09G 3/36 (2006.01) *G09G 3/28* (2006.01)
(21) 출원번호 10-2008-0135894
(22) 출원일자 2008년12월29일
심사청구일자 2008년12월29일
(65) 공개번호 10-2009-0120390
(43) 공개일자 2009년11월24일
(30) 우선권주장
12/123,417 2008년05월19일 미국(US)
(56) 선행기술조사문헌
KR1020010077525 A*
KR1020080011659 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성전자주식회사
경기도 수원시 영통구 매탄동 416
(72) 발명자
브라운 엘리어트, 캔디스 헬렌
미국 95401 캘리포니아주 산타로사 멘도치노 애브뉴 767
(74) 대리인
박영우

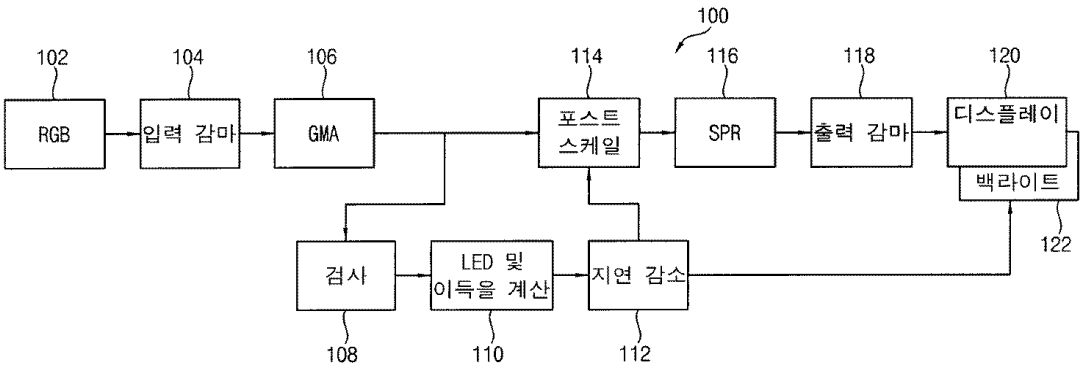
전체 청구항 수 : 총 11 항 심사관 : 최훈영

(54) 입력 감마 디더링 시스템 및 방법

(57) 요 약

디스플레이 시스템에 있어서 양자화 에러들을 감소시키기 위해 입력된 이미지 데이터를 디더링하는 디스플레이 시스템들 및 방법들이 개시된다. 일 실시예는 디스플레이 시스템에 의해 렌더링된 입력된 이미지 데이터를 입력하고, 제1 매개 이미지 데이터를 생성하기 위해 입력된 이미지 데이터에 감마 테이블을 적용하고, 디스플레이의 서브픽셀 레이아웃에 따른 체커보드 패턴을 포함하는 디더링 패턴을 적용하하는 것을 포함한다. 다른 실시예에 있어서, 디스플레이 시스템은 각각의 입력 색 채널에 대한 별개의 감마 테이블을 포함하고, 디스플레이 시스템의 백색 점 조정을 행하도록 이 별개의 감마 테이블을 적용한다.

대 표 도



특허청구의 범위

청구항 1

디스플레이 시스템에 의해 렌더링될 입력 이미지 데이터를 입력하는 단계;

감마 테이블을 상기 입력 이미지 데이터에 적용하여 제1 매개 이미지 데이터를 생성하는 단계; 및

디스플레이의 서브픽셀 레이아웃에 의존하는 체커보드 패턴을 포함하는 디더링 패턴을 적용하는 단계를 포함하는 것을 특징으로 하는 디스플레이 시스템에서 양자화 에러들을 감소시키기 위한 입력 이미지 데이터를 디더링하는 방법.

청구항 2

제1항에 있어서, 상기 디더링 패턴을 적용하는 단계는 제2 매개 이미지 데이터를 생성하고,

상기 제2 매개 이미지 데이터는 서브픽셀 렌더링 모듈을 이용하여 더 처리되는 것을 특징으로 하는 디스플레이 시스템에서 양자화 에러들을 감소시키기 위한 입력 이미지 데이터를 디더링하는 방법.

청구항 3

제1항에 있어서, 상기 감마 테이블은 상기 디스플레이 시스템의 후속 이미지 처리 파이프라인에 사용된 것보다 더 깊은 비트 깊이를 사용하는 것을 특징으로 하는 디스플레이 시스템에서 양자화 에러들을 감소시키기 위한 입력 이미지 데이터를 디더링하는 방법.

청구항 4

제3항에 있어서, 상기 디스플레이 시스템은 각각의 입력 색 채널에 대해 별개의 감마 테이블을 포함하는 것을 특징으로 하는 디스플레이 시스템에서 양자화 에러들을 감소시키기 위한 입력 이미지 데이터를 디더링하는 방법.

청구항 5

제4항에 있어서, 상기 별개의 감마 테이블을 적용하여, 상기 디스플레이 시스템에 대해 백색 점 조절을 수행하는 단계를 더 포함하는 것을 특징으로 하는 디스플레이 시스템에서 양자화 에러들을 감소시키기 위한 입력 이미지 데이터를 디더링하는 방법.

청구항 6

제1항에 있어서, 상기 디스플레이 시스템은 상기 입력 이미지 데이터에 대한 적어도 2개의 다른 색 채널들에 대한 적어도 2개의 다른 체커보드 패턴들을 포함하는 것을 특징으로 하는 디스플레이 시스템에서 양자화 에러들을 감소시키기 위한 입력 이미지 데이터를 디더링하는 방법.

청구항 7

디스플레이;

상기 디스플레이 상에 매개 이미지 데이터를 렌더링하는 컨트롤러; 및

감마 테이블들을 입력 이미지 데이터에 적용하고, 디더링 패턴들을 상기 입력 이미지 데이터에 적용하여 상기 매개 이미지 데이터를 생성하는 입력 감마 유닛을 포함하고,

상기 디더링 패턴은 체커보드 패턴을 포함하는 것을 특징으로 하는 디스플레이 시스템.

청구항 8

삭제

청구항 9

제7항에 있어서, 상기 체커보드 패턴은 서브픽셀 레이아웃에 관련되는 것을 특징으로 하는 디스플레이 시스템.

청구항 10

제9항에 있어서, 각각의 입력 색 채널에 대해 별개의 감마 테이블을 포함하는 것을 특징으로 하는 디스플레이 시스템.

청구항 11

제10항에 있어서, 상기 별개의 감마 테이블을 적용하여 백색 점 조절들을 수행하는 것을 특징으로 하는 디스플레이 시스템.

청구항 12

제11항에 있어서, 상기 입력 이미지 데이터에 대한 적어도 2개의 다른 색 채널들에 대한 적어도 2개의 다른 체커보드 패턴들을 포함하는 것을 특징으로 하는 디스플레이 시스템.

명 세 서

발명의 상세한 설명

기 술 분 야

[0001] 관련된 출원에 대한 교차 참조

[0002] 본 출원은 2008년 5월 19일에 출원된 미국 가출원 12/123,417의 혜택을 주장한다.

배 경 기 술

[0003] (1) 간략화된 어드레스 지정을 가진 풀 컬러 이미징 디바이스에 대한 컬러 픽셀의 배열 (ARRANGEMENT OF COLOR PIXELS FOR FULL COLOR IMAGING DEVICES WITH SIMPLIFIED ADDRESSING) 이란 명칭의 미국 특허 제6,903,754호 (754 특허), (2) 2002년 10월 22일자로 출원된, 증가된 변조 전달 함수 응답을 갖고서 서브픽셀 렌더링을 하기 위한 컬러 평판 디스플레이 서브픽셀 배열과 배치의 향상(IMPROVEMENTS TO COLOR FLAT PANEL DISPLAY SUB-PIXEL ARRANGEMENTS AND LAYOUTS FOR SUB-PIXEL RENDERING WITH INCREASED MODULATION TRANSFER FUNCTION RESPONSE) 이란 명칭의 출원 번호 제10/278,353호인 미국 특허 공개 제2003/0128225(225 출원)호, (3) 2002년 10월 22일자로 출원된, 분할된 청색 서브픽셀을 가지고 서브픽셀 렌더링을 위하기 위한 컬러 평판 디스플레이 서브픽셀 배열과 배치의 향상(IMPROVEMENTS TO COLOR FLAT PANEL DISPLAY SUB-PIXEL ARRANGEMENTS AND LAYOUTS FOR SUB-PIXEL RENDERING WITH SPLIT BLUE SUB-PIXELS) 이란 명칭의 출원 일련 번호 제10/278,352호인 미국 특허 공개 제2003/0128179호(179 출원), (4) 2002년 11월 13일자로 출원된, 서브픽셀 렌더링을 위한 향상된 4개의 컬러 배열과 에미터(IMPROVED FOUR COLOR ARRANGEMENTS AND EMITTERS FOR SUB-PIXEL RENDERING) 이란 명칭의 출원 일련 번호 제10/243,094호인 미국 특허 공개 제2004/0051724호(724 출원), (5) 2002년 10월 22일자로 출원된, 수평 서브픽셀 배열과 배치를 가진 컬러 디스플레이(IMPROVEMENTS TO COLOR FLAT PANEL DISPLAY SUB-PIXEL ARRANGEMENTS AND LAYOUTS WITH REDUCED BLUE LUMINANCE WELL VISIBILITY) 이란 명칭의 출원 일련 번호 제10/278,328호"인, 미국 특허 공개 제2003/0117423호(423 출원), (6) 2002년 10월 22일자로 출원된, 수평 서브픽셀 배열과 배치를 가진 컬러 디스플레이(COLOR DISPLAY HAVING HORIZONTAL SUB-PIXEL ARRANGEMENTS AND LAYOUTS) 란 명칭의 출원 일련번호 제10/278,393호인 미국 특허 공개 제2003/0090581호(581 출원), 및 (7) 2003년 1월 16일자로 출원된, 줄무늬진 디스플레이에 대한 향상된 서브픽셀 배열과, 이러한 줄무늬진 디스플레이를 서브픽셀 렌더링하기 위한 방법과 시스템(IMPROVED SUB-PIXEL ARRANGEMENTS FOR STRIPED DISPLAYS AND METHODS AND SYSTEMS FOR SUB-PIXEL RENDERING SAME)이란 명칭의 출원 일련번호 제10/347,001호인 미국 특허 공개 제2004/0080479호(479 출원)를 포함하는 공통적으로 소유되는 미국 특허와 특허 출원에서, 새로운 서브픽셀 배열이 이미지 디스플레이 장치에 대한 비용/성능을 향상시키기 위해 개시된다. 전술한 각각의 225, 179, 724, 423, 581, 및 479의 공개된 출원들 각각과 미국 등록 특허 제6,903,754호는 여기에 그 전체가 참조로서 병합된다.

[0004] 수평 방향으로 짝수의 서브픽셀을 갖는 특정 서브픽셀 반복 그룹들에 대해, 개선, 예컨대, 극성 반전 체계 및 다른 개선에 영향을 미치는 시스템들 및 기술들은 다음의 공유 미국 특허 문서: (1) 미국 연속 특허 출원 제

10/456,839호이고, 새로운 액정 디스플레이 내에서의 이미지 열화 정정(IMAGE DEGRADATION CORRECTION IN NOVEL LIQUID CRYSTAL DISPLAYS)"이란 명칭의 미국 특허 공개 제2004/0246280호(280 출원), (2) 도트 반전에 영향을 주는 크로스오버 접촉점을 갖는 디스플레이 패널(DISPLAY PANEL HAVING CROSSOVER CONNECTIONS EFFECTING DOT INVERSION) 이란 명칭의 미국 특허 공개 제2004/0246213호(213 출원)(미국 연속 특허 출원 제10/455,925호), (3) 미국 연속 특허 출원 제10/455,931호이고, 새로운 디스플레이 패널 배치 상에서 표준 드라이버와 후명을 가지고 도트 반전을 수행하는 시스템과 방법(SYSTEM AND METHOD OF PERFORMING DOT INVERSION WITH STANDARD DRIVERS AND BACKPLANE ON NOVEL DISPLAY PANEL LAYOUTS) 이란 명칭의 미국 특허 출원 제7,218,301호(301 특허), (4) 미국 연속 특허 출원 제10/455,927호이고, 감소화된 양자화 에러를 가진 고정된 패턴 잡음을 갖는 패널 상에 시각적 효과를 위한 보상하기 위한 시스템과 방법(SYSTEM AND NETHOD FOR COMPENSATING FOR VISUAL EFFECTS UPON PANELS HAVING FIXED PATTERN NOISE WITH REDUCED QUANTIZATION ERROR) 이란 명칭의 미국 특허 출원 제7,209,105호(105 특허), (5) 미국 연속 특허 출원 제10/456,806호이고, 여분의 드라이버를 가진 새로운 디스플레이 패턴 배치상의 도트 반전(DOT INVERSION ON NOVEL DISPLAY PANEL LAYOUTS WITH EXTRA DRIVERS) 이란 명칭의 미국 특허 출원 제7,187,353호(353 특허), (6) 미국 연속 특허 출원 제10/456,838호이고, 비표준 서브픽셀 배열을 위한 액정 디스플레이 후면 배치와 어드레스 지정(LIQUID CRYSTAL DISPLAY BACKPLANE LAYOUTS AND ADDRESSING FOR NON-STANDARD SUBPIXEL ARRANGEMENTS)이란 명칭의 미국 특허 공개 제2004/0246404호(404 출원), (7) 미국 연속 특허 출원 제10/696,236호이고, 2003년 10월 28일자로 출원된, 분할된 청색 서브픽셀을 가진 새로운 액정 디스플레이에서의 이미지 열화 정정(IMAGE DEGRADATION CORRECTION IN NOVEL LIQUID CRYSTAL DISPLAYS WITH SPLIT BLUE SUBPIXELS) 이란 명칭의 미국 특허 공개 제2005/0083277호(277 출원), 및 (8) 미국 연속 특허 출원 제10/807,604호이고, 2004년 3월 23일자로 출원된, 다른 크기의 서브픽셀을 포함하는 액정 디스플레이를 위한 향상된 트랜지스터 후면(IMPROVED TRANSISTOR BACKPLANES FOR LIQUID CRYSTAL DISPLAYS COMPRISING DIFFERENT SIZED SUBPIXELS) 이란 명칭의 미국 등록 특허 제7,268,758호(758 특허)에 개시된다. 전술한 각각의 280, 213, 404, 및 277 출원과 353, 301, 105, 및 758 특허는 그 전체가 여기서 참조에 의해 병합된다.

[0005] 상기 참조된 미국 특허 출원 문서 및 공유 미국 특허와 특허 출원: (1) 미국 연속 특허 출원 제10/051,612호이고, 2002년 1월 16일자로 출원된, 서브픽셀 포맷 데이터를 다른 서브픽셀 포맷으로 전환(CONVERSION OF A SUB-PIXEL FORMAT DATA TO ANOTHER SUB-PIXEL DATA FORMAT) 이란 명칭의 미국 특허 출원 제7,123,277호(277 특허), (2) 미국 연속 특허 출원 제10/150,355호이고, 2002년 5월 17일자로 출원된, 감마 조정을 갖고서 섭-픽셀 렌더링을 위한 방법 및 시스템(METHODS AND SYSTEMS FOR SUB-PIXEL RENDERING WITH GAMMA ADJUSTMENT) 이란 명칭의 미국 특허 출원 제7,221,381호(381 특허), (3) 미국 연속 특허 출원 제10/215,843호이고, 2002년 8월 8일자로 출원된, 적응형 필터링을 갖고서 서브픽셀 렌더링 방법 및 시스템(METHODS AND SYSTEMS FOR SUB-PIXEL RENDERING WITH ADAPTIVE FILTERING) 이란 명칭의 미국 등록 특허 제7,184,066호(066 특허), (4) 미국 연속 특허 출원 제10/379,767호이고, 2003년 3월 4일자로 출원된, 이미지 데이터를 시간적 서브픽셀 렌더링을 위한 시스템 및 방법(SYSTEMS AND METHODS FOR TEMPORAL SUB-PIXEL RENDERING OF IMAGE DATA) 이란 명칭의 미국 특허 공개 제2004/0196302호(302 출원), (5) 미국 연속 특허 출원 제10/379,765호이고, 2003년 3월 4일자로 출원된, 모션 적응형 필터링을 위한 시스템 및 방법(SYSTEMS AND METHODS FOR MOTION ADAPTIVE FILTERING)이란 명칭의 미국 등록 특허 제7,167,186호(186 특허), (6) 향상된 디스플레이 시야각을 위한 서브픽셀 렌더링 시스템 및 방법(SUB-PIXEL RENDERING SYSTEM AND MOTHOD FOR IMPROVED DISPLAY VIEWING ANGLES) 이란 명칭의 미국 등록 특허 제6,917,368호(368 특허), 및 (7) 미국 연속 특허 출원 제10/409,413호이고, 2003년 4월 7일자로 출원된, 포함된 예비 서브 픽셀 렌더링된 이미지를 구비하는 이미지 데이터 세트(IMAGE DATA SET WITH EMBEDDED PRE-SUBPIXEL RENDERED IMAGE) 이라는 명칭의 미국 특허 공개 제2004/0196297호(297 출원)에 더 개시되어 있는 서브픽셀 렌더링(SPR) 시스템들 및 방법들과 취합될 때, 이 개선들은 특히, 명백해진다. 전술한 각각의 302 및 297 출원과 277, 381, 066, 186, 및 368 특허가 전체적으로 본 출원에 참조로서 병합된다.

[0006] 색역 전환 및 맵핑의 개선은 다음의 공통으로 소유된 미국 특허 및 특허 출원에 개시된다. 상기 미국 특허 및 특허 출원은 (1) 채도 각도 계산 시스템 및 방법(HUE ANGLE CALCULATION SYSTEM AND METHODS) 이라는 명칭의 미국 등록 특허 제6,980,219호(219 특허), (2) 미국 연속 특허 출원 제10/691,377호이고, 2003년 10월 21일자로 출원된, 소스 컬러 스페이스로부터 목표 컬러 스페이스로 전환하는 방법 및 장치(METHODS AND APPARATUS FOR CONVERTING FROM SOURCE COLOR SPACE TO TARGET COLOR SPACE) 이라는 명칭의 미국 특허 공개 제2005/0083341호(341 출원), (3) 미국 연속 특허 출원 제10/691,396호이고, 2003년 10월 21일자로 출원된, 소스 컬러 스페이스로부터 목표 컬러 스페이스로 전환하는 방법 및 장치(METHODS AND APPARATUS FOR CONVERTING FROM A SOURCE COLOR SPACE TO A TARGET COLOR SPACE) 이라는 명칭의 미국 특허 공개 제2005/0083352호(352 출원), (4) 미국

연속 특허 출원 제10/690,716호이고, 2003년 10월 21일자로 출원된, 색역 전환 시스템 및 방법(GAMUT CONVERSION SYSTEM AND METHODS) 이라는 명칭의 미국 특허 출원 제7,176,935호(935 특허)에 개시된다. 전술한 각각의 341 및 352 출원과 219 및 935 특허의 각각은 여기서 그 전체가 본 출원에 참조로서 병합된다.

[0007] 추가적인 효과들이 (1) 미국 연속 특허 출원 제10/696,235호이고, 2003년 10월 28일자로 출원된, 다중 입력 소스 포맷으로부터 이지미 데이터를 디스플레이하기 위한 향상된 다중 모드를 가진 디스플레이 시스템(DISPLAY SYSTEM HAVING IMPROVED MULTIPLE MODES FOR DISPLAYING IMAGE DATA FROM MULTIPLE INPUT SOURCE FORMATS) 이란 명칭의 미국 특허 출원 제7,084,923호(923 특허) 및 (2) 미국 연속 특허 출원 제10/696,026호이고, 2003년 10월 28일자로 출원된, 다중-모드 디스플레이를 위한 스케일링을 야기하기 위해 이미지 재구성과 서브픽셀 렌더링을 수행하기 위한 시스템과 방법(SYSTEM AND METHOD FOR PERFORMING IMAGE RECONSTRUCTION AND SUBPIXEL RENDERING TO EFFECT SCALING FOR MULTI-MODE DISPLAY) 이란 명칭의 미국 특허 공개 제2005/0088385호(385 출원)에서 설명되었으며, 이것들의 각각은 그 전체가 참조에 의해 여기에 병합된다.

[0008] 추가적으로, 공동-소유되고 공동 계류중인 다음가 같은 출원의 각각이 참조로서 그 전체가 여기에 병합된다. (1) 미국 연속 특허 출원 제10/821,387호이고, 줄무늬가지지 않는 디스플레이 시스템에서 이미지 데이터의 서브픽셀 렌더링을 향상시키기 위한 시스템과 방법(SYSTEM AND METHOD FOR IMPROVING SUB-PIXEL RENDERING OF IMAGE DATA IN NON-STRIPED DISPLAY SYSTEMS)이란 명칭의 미국 특허 공개 제2005/0225548호(548 출원), (2) 미국 연속 특허 출원 제10/821,386호이고, 이미지 디스플레이에 대해 백색 점을 선택하기 위한 시스템과 방법(SYSTEMS AND METHODS FOR SELECTING A WHITE POINT FOR IMAGE DISPLAYS) 이란 명칭의 미국 특허 공개 제2005/0225561호(561 출원), (3) 미국 연속 특허 출원 제10/821,353호 및 제10/961,506호이고, 두개의 높은 휘도 디스플레이를 위한 새로운 서브픽셀 배치와 배열(NOVEL SUBPIXEL LAYOUTS AND ARRANGEMENTS FOR HIGH BRIGHTNESS DISPLAYS)이란 명칭의 미국 특허 공개 제2005/0225574호(574 출원) 및 미국 특허 공개 제2005/0225575호(575 출원), (4) 미국 연속 특허 출원 제10/821,306호이고, 하나의 이미지 데이터 세트로부터 다른 이미지 데이터 세트로 향상된 색역 매핑을 하기 위한 시스템과 방법(SYSTEMS AND METHODS FOR IMPROVED GAMUT MAPPING FROM ONE IMAGE DATA SET TO ANOTHER)이란 명칭의 미국 특허 공개 제2005/0225562호(562 출원), (5) 미국 연속 특허 출원 제10/821,388호이고, 높은 휘도 서브픽셀 배치를 위한 향상된 서브픽셀 렌더링 필터(IMPROVED SUBPIXEL RENDERING FILTERS FOR HIGH BRIGHTNESS SUBPIXEL LAYOUTS)란 명칭의 미국 특허 출원 제7,248,268호(268 특허), 및 (6) 미국 연속 특허 출원 제10/866,447호이고, 양자화된 디스플레이 시스템에서 감마 정확성을 증가시키는 방법(INCREASING CAMMA ACCURACY IN QUANTIZED DISPLAY SYSTEMS) 이란 명칭의 미국 특허 공개 제2005/0276502호(502 특허).

[0009] 디스플레이 시스템 및 이의 동작 방법에 대한 추가적인 개선 및 실시예는 다음의 특허 문헌에 설명된다. 상기 특허 문헌은 (1) 2006년 4월 4일자로 출원된, 신규한 서브 픽셀 구조를 가진 디스플레이 시스템을 위한 효율적인 메모리 구조(EFFICIENT MEMORY STRUCTURE FOR DISPLAY SYSTEM WITH NOVEL SUBPIXEL STRUCTURES) 이라는 명칭의 미국 특허 출원 공개 번호 제2005/668510호로 미국에 공개 출원된 특허 협력 조약(PCT) 출원 제PCT/US06/12768호, (2) 2006년 4월 4일자로 출원된, 저비용 색역 맵핑 알고리즘을 수행하기 위한 시스템 및 방법(SYSTEMS AND METHODS FOR IMPLEMENTING LOW-COST GAMUT MAPPING ALGORITHMS) 이라는 명칭의 미국 특허 출원 공개 번호 제2005/668511호로 미국에 공개 출원된 특허 협력 조약(PCT) 출원 제PCT/US06/12766호, (3) 미국 연속 특허 출원 제11/278,675호이고, 2006년 4월 4일자로 출원된, 향상된 색역 맵핑 알로리즘을 수행하기 위한 시스템 및 방법(SYSTEMS AND METHODS FOR IMPLEMENTING IMPROVED GAMUT MAPPING ALGORITHMS) 이라는 명칭의 미국 특허 공개 제2006/0244686호(686 출원), 및 (4) 2006년 4월 4일자로 출원된, 디스플레이 시스템에서 예비 서브픽셀 렌드링된 이미지 처리(PRE-SUBPIXEL RENDERED IMAGE PROCESSING IN DISPLAY SYSTEMS) 이라는 명칭의 미국 특허 출원 공개 번호 제2005/668578호로 미국에 공개 출원된 특허 협력 조약(PCT) 출원 제PCT/US06/12521호, 및 (5) 2006년 5월 19일자로 출원된, 메타메릭 필터링을 구비하는 다원색 서브 픽셀 렌더링(MULTIPRIMARY COLOR SUBPIXEL RENDERING WITH METAMERIC FILTERING) 이라는 명칭의 미국 특허 출원 공개 번호 제2005/683180호로 미국에 공개 출원된 특허 협력 조약(PCT) 출원 제PCT/US06/19657호(이하, 메타머 필터링(metamer filtering) 출원)에 개시되어 있다.

[0010] 이 동작의 디스플레이 시스템들 및 방법들의 추가적인 개선들 및 실시예들이, (1) 2006년 10월 13일자로 출원된, 향상된 색역 매핑 및 서브픽셀 렌더링 시스템 및 방법(IMPROVED GAMUT MAPPING AND SUBPIXEL RENDERING SYSTEMS AND METHODS)이라는 명칭의 미국 특허 출원 공개 번호 제2005/726979호로 미국에 공개 출원된 특허 협력 조약(PCT) 출원 제PCT/US06/40272호, (2) 2006년 10월 13일자로 출원된, 이미지 프로세싱을 위해 향상된 메모리 구조(IMPROVED MEMORY STRUCTURES FOR IMAGE PROCESSING)이라는 명칭의 미국 특허 출원 공개 번

호 제2005/727079호로 미국에 공개 출원된 특허 협력 조약(PCT) 출원 제PCT/US06/40269호, (3) 2007년 5월 14일자로 출원된, 멀티 세그멘티드 백라이트를 갖는 고능동 콘트라스트 시스템(HIGH DYNAMIC CONTRAST DISPLAY SYSTEM HAVING MULTIPLE SEGMENTED BACKLIGHT)이라는 명칭의 미국 특허 출원 번호 제2007/891668호로 미국에 공개 출원된 특허 협력 조약(PCT) 출원 제PCT/US07/068885호, (4) 2007년 5월 30일자로 출원된, 능동 색역 사상을 갖는 다원색 디스플레이(MULTIPRIMARY COLOR DISPLAY WITH DYNAMIC GAMUT MAPING)이라는 명칭의 미국 특허 출원 번호 제2007/750895호로 미국에 공개 출원된 특허 협력 조약(PCT) 출원 제PCT/US07/069933호, (5) 2007년 9월 25일자로 출원된, 고휘도 디스플레이 상에 렌더링된 이미지들의 불포화를 감소시키는 시스템들 및 방법들(SYSTEMS AND METHODS FOR REDUCING DESATURATION OF IMAGES RENDERED ON HIGH BRIGHTNESS DISPLAYS)이라는 명칭의 미국 특허 출원 번호 제2006/827710호로 미국에 공개 출원된 특허 협력 조약(PCT) 출원 제PCT/US07/079408호, (6) 2008년 2월 8일자로 출원된, 방향적인 디스플레이들 및 시스템을 위한 서브픽셀 레이아웃 및 서브픽셀 렌더링 방법(SUBPIXEL LAYOUTS AND SUBPIXEL RENDERING METHODS FOR DIRECTIONAL DISPLAYS AND SYSTEMS)이라는 명칭의 미국 특허 출원 번호 제2007/889724호로 미국에 공개 출원된 특허 협력 조약(PCT) 출원 제PCT/US08/053450호, (7) 2008년 3월 7일자로 출원된, 고휘도 디스플레이들 및 시스템들을 위한 서브픽셀 레이아웃(SUBPIXEL LAYOUTS FOR HIGH BRIGHTNESS DISPLAYS AND SYSTEMS)이라는 명칭의 미국 특허 출원 공개 번호 제2008/0049047호로 미국에 공개 출원된 특허 협력 조약(PCT) 출원 제PCT/US08/56241호, (8) 2008년 3월 7일자로 출원된, 디스플레이 장치들을 위한 서브픽셀 렌더링 영역 재샘플 함수들(SUBPIXEL RENDERING AREA RESAMPLE FUNCTIONS FOR DISPLAY DEVICES)이라는 명칭의 미국 특허 출원 번호 제2007/913265호로 미국에 공개 출원된 특허 협력 조약(PCT) 출원 제PCT/US08/60515호, (9) 2008년 4월 29일자로 출원된, 2D 서브픽셀 레이아웃으로 디스플레이 패널들에 대한 이미지 색 밸런스 조정(IMAGE COLOR BALANCE ADJUSTMENT FOR DISPLAY PANELS WITH 2D SUBPIXEL LAYOUTS)이라는 명칭의 특허 협력 조약(PCT) 출원 제PCT/US08/61906호, (10) 미국 가출원 제60/978,737호이고, 색역을 벗어난 색 변환을 선택적으로 처리하는 시스템들 및 방법들(SYSTEMS AND METHODS FOR SELECTIVE HANDLING OF OUT-OF-GAMUT COLOR CONVERSIONS)라는 명칭의 미국 특허 출원 번호 제12/242,288호, 및 (11) 미국 가출원 제60/981,355호이고, 플리커를 감소시키기 위해 적응적인 백라이트 제어 댐퍼닝(ADAPTIVE BACKLIGHT CONTROL DAMPENING TO REDUCE FLICKER)라는 명칭의 미국 특허 출원 번호 제12/253,146호에 개시되어 있다.

발명의 내용

해결 하고자하는 과제

[0011] 본 발명의 목적은 입력 감마 디더링 시스템들 및 방법들을 제공하는 것이다.

과제 해결수단

[0012] 본 발명의 일 실시예에 따른 디스플레이 시스템에서 양자화 에러들을 감소시키기 위한 입력 이미지 데이터를 디더링하는 방법이 개시된다. 상기 방법은 디스플레이 시스템에 의해 렌더링될 입력 이미지 데이터를 입력하고, 감마 테이블을 상기 입력 이미지 데이터에 적용하여 제1 매개 이미지 데이터를 생성하며, 디스플레이의 서브픽셀 레이아웃에 의존하는 체커보드 패턴을 포함하는 디더링 패턴을 적용한다.

[0013] 본 발명의 다른 실시예에 따른 디스플레이 시스템은 디스플레이, 상기 디스플레이 상에 매개 이미지 데이터를 렌더링하는 컨트롤러, 및 감마 테이블들을 입력 이미지 데이터에 적용하고, 디더링 패턴들을 상기 입력 이미지 데이터에 적용하여 상기 매개 이미지 데이터를 생성하는 입력 감마 유닛을 포함한다.

효 과

[0014] 이러한 입력 감마 디더링 시스템들 및 방법들에 의하면, 다원색 시스템들에서 동작할 수 있고, 이러한 레거시 RGB 스트라이프 디스플레이들과 가능할 수 있는 것에 대해 효과가 있다.

[0015] 또한, 이러한 시스템들 및 방법들은 상기 백라이트의 소비 전력을 최소화하고, 동시에, 백라이트 전력을 낮추는 것으로부터 유도될 수 있는 사용자가 인식할 수 있는 어떤 시각적인 에러를 최소화시키는 효과가 있다.

발명의 실시를 위한 구체적인 내용

[0016] 이하, 도면들을 참조하여 본 발명의 바람직한 실시예들을 보다 상세하게 설명하기로 한다. 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명

하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다. 첨부된 도면에 있어서, 구조물들의 치수는 본 발명의 명확성을 위하여 실제보다 확대하여 도시한 것이다. 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[0017] 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 경우, 이는 다른 부분 "바로 위에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 층, 막, 영역, 판 등의 부분이 다른 부분 "아래에" 있다고 할 경우, 이는 다른 부분 "바로 아래에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

[0018] **다이나믹 백라이트 제어(Dynamic Backlight Control: DBLC)를 갖는 새로운 디스플레이들**

[0019] 많은 새로운 디스플레이 패널 시스템들이 어떤 형태의 다이나믹 백라이트 제어(DBLC) 기능을 이용한다. 상기 기능은 전력 사용과 이미지 품질에 대해 조절한다. 백라이트 레벨을 변경하는 성능에 따라, 이미지 품질에 성가신 결점들을 발생시키는 것을 피하기 위해 지능적으로 백라이트 레벨 및 다른 디스플레이 파라미터들을 조절할 필요가 있다.

[0020] 대부분은 디스플레이 제조업자들은 이동 전화기들과 같은 플랫폼들에 대한 상기 디스플레이 패널의 소비 전력 예산의 증가 부담에 관심을 가진다. 이와 같이, 디스플레이 제조업자들은, 레거시(legacy) RGB 스트라이프 시스템들을 포함하는, 모든 디스플레이 모듈들에 백라이트 소비 전력을 감소시키기 위한 방법을 모색하고 있다. 여기에 기술된 기술들이 이러한 레거시 RGB 스트라이프 시스템들에 적용되면서, 이 기술들은 적색, 녹색 및 청색보다, 가능한 다른, 더 칼라풀한 필터들을 갖는 다원색 패널들(예를 들면, RGBW)을 갖는 더 새로운 시스템들에도 적용된다. 사실, 이러한 시스템들은 상기 백라이트의 소비 전력을 최소화하고, 동시에, 백라이트 전력을 낮추는 것으로부터 유도될 수 있는 사용자가 인식할 수 있는 어떤 시각적인 에러를 최소하는 스크린 상에 주어진 이미지를 디스플레이하는 최적의 방법을 고려할 때 가외의 자유도를 나타낸다.

[0021] 물론, 백라이트 전력이 항상 100%이면, 백라이트 제어의 결과로서 어떤 에러도 발생되지 않을 것이다. 백라이트 전력이 50%까지 감소되면, 밝게 포화된 색 영역을 갖는, 사용자가 인식할 수 있는 시각적 에러와 인공물을 가질 수 있는 이미지들을 생성하는 것이 어렵지 않다. 이미지 렌더링 제어 방법론들이 광 밸브의 지능적인 혼합 제어와 디스플레이 스크린 상에 이미지들을 렌더링하는 백라이트 전력량에 의존함에 따라, 프레임 내의 각각의 픽셀들의 확산되는 휘도 필요에 근거한 통계적인 접근을 고려하여, 이미지 데이터의 주어진 프레임 또는 프레임들에 대해 백라이트 전력을 최상으로 설정하는 방법에 관해 결정하는 것이 바람직하다.

[0022] 도 1은 본 출원의 기술들이 적용될 수 있는 디스플레이 시스템(100)의 일 실시예를 나타낸다. 디스플레이 시스템의 인터페이스(102)는 이미지 데이터를 입력하거나, 이러한 이미지 데이터를 생성하는데 사용될 수 있다. 특히, 디스플레이(예를 들면, LCD 디스플레이들)가 감마에 대해 조절할 필요가 있는 기술의 디스플레이이면, 선택적 입력 감마 블록(104)은 상기 디스플레이 시스템에 사용될 수 있다. 이미지 데이터는, 백라이트의 제어에 대한 경로와 디스플레이의 제어에 대한 경로로, 2개의 경로들을 가질 수 있다. 이미지 검사(108)는 본 프레임(또는, 일부)이 동일하거나 유사한 장면(scene)의 일부이거나, 백라이트 조명의 큰 변화를 요구할 수 있는 장면들에서 변화를 나타내는지를 결정하는 어떤 이미지 데이터 통계를 수집할 수 있다.

[0023] Calc LED 및 이득 함수 블록(110)은 시각적 인공물들을 감소시키기 위한 방법으로 주어진 프레임(또는, 일부)에 대한 타겟 백라이트 조명을 결정하고, 현재 값에서 타겟 값으로 백라이트 조명을 변경하는 스무싱 함수(적절한 함수의 세트)를 결정하는데 사용될 수 있다. 지연/감소 블록(112)은 백라이트 신호들을 다르게 제어할 수 있다. 이러한 다른 제어는, 앞으로 더 논의될, 백라이트(122)와 포스트-스케일 블록(114)에 제공될 수 있다.

[0024] 지연/감소 블록(112)로부터의 백라이트 조명 신호들은 백라이트(122)를 구동하는데 사용된다. 백라이트(122)는

많은 다른 형태의 백라이트(예를 들면, LED 백라이트, CCFL 백라이트 등)의 어느 하나일 수 있다. 또한, 백라이트는 어떤 기지의 구성(예를 들면, 각각의 이미터들의 2-D 배열, 또는, 에지 릿(edge lit) 이미터들의 세트, 또는 어떤 다른 기지의 구성으로 구성될 수 있다.

[0025] 또한, 이미지 데이터는, 이하 논의된 바와 같이, 입력 감마로 시작하며, 이미지 파이프라인에서 처리될 수 있다. GMA(106)는 하나의 소스 색 공간에서 타겟 색 공간으로 색역 사상을 제공할 수 있다(이러한 함수가 요구되면, 예를 들면, 입력된 색 데이터가 RGB이고, 디스플레이(120)가 다원색 또는 RGBW 레이아웃을 포함하면). 포스트-칼라 변환 처리는, 이하 더 논의될, 포스트 스케일 블록(114)에 의해 제공된다. 상기 데이터가 디스플레이 상에 서브픽셀 렌더링되면, 블록(106)은 선택적 서브픽셀 렌더링 처리(SPR) 블록을 포함할 수 있다. 이는, 상기 한 많은 본 출원들에 상세하게 나타내어진 바와 같이, 디스플레이가 새로운 서브픽셀 반복 그룹 중 어느 하나를 포함하는 경우일 수 있다. SPR 처리는 참조로 병합된 상기 언급된 많은 특허 출원들에 논의된다. 결과적으로, 신호들이 디스플레이(120)로 전송되기 전에(예를 들면, 디스플레이(120) 상에 각각의 서브픽셀들을 구동하기 위해), 이미지 데이터는 선택적 출력 감마 블록(118)에서 처리될 수 있다.

[0026] 여기의 본 발명들이 RGBW 디스플레이 시스템들에 적용됨에 따라 주로 설명될 것이라도, 본 발명의 시스템들과 기술들은 적절한 조절들을 하여 다원색 시스템(예를 들면, RGBY, RGBC, CMYW 등)에 마찬가지로 적용될 것이다. 많은 이 시스템들은 레거시 RGB 이미지를 입력하고, 이 다원색 디스플레이들(예를 들면, RGB에서 RGBW로의 사상) 상에 색역 사상(GMA) 동작들을 수행할 수 있다. 많은 이 시스템들은 시각적 해상도를 증가시키는 기회들을 제공하는 서브픽셀 렌더링(SPR) 기술들을 사용할 수 있다(예를 들면, 특히, 클레어보얀트에 의해 개발된 새로운 서브픽셀 레이아웃들에). 또한, 본 발명의 기술들은 GMA 또는 SPR 처리를 사용하는 것에 반드시 의존하지 않으며, 본 기술들은 GMA 또는 SPR을 갖지 않는 종래의 RGB 스트라이프 디스플레이 시스템들과도 동작할 수 있음이 이해될 것이다. 그러나, 본 기술들은 이러한 진보한 다원색 시스템들과 잘 동작할 수 있고, 이러한 레거시 RGB 스트라이프 디스플레이들과 가능할 수 있는 것에 대해 이익을 제공할 수 있다.

[0027] **입력 감마 디더링**

[0028] 종래 디스플레이 시스템들의 정제(refinement)는 입력 감마 처리만큼 초기에 이미지 파이프라인에서 일어날 수 있다. 예시적인 디스플레이 시스템(100)은 입력 감마(104)를 이용하여 입력된 이미지 데이터의 처리를 시작할 수 있다. 알려진 바와 같이, 입력 감마 처리는 입력 감마 LUT을 이용하여 입력된 이미지 데이터(202)를 선형화하는데 사용될 수 있다. 그러나, 디스플레이 시스템들은 파이프라인을 통해 흐르는 데이터에 계산을 할 때 양자화 에러를 유도한다. 파이프라인의 입력측에 어떤 디더링이 유도되는 것은 양자화 에러를 감소시킬 수 있다. SPR(특히, 612 출원에 개시된 바와 같이, 재샘플링 영역)을 이용하는 시스템에서, 패턴화된 입력 디더링은 역효과 없이 양자화 노이즈를 감소시키며, 실질적으로 필터링 아웃(filtered out)될 수 있다.

[0029] 도 2를 참조하면, LUTs(204)에 로딩(loading)된 각각의 테이블들(206)에 의해 처리된 1.0, 1.8, 2.2 및 2.5의 전력 계수를 갖는 4개의 입력 감마 곡선들의 경우에서, 다수의 감마 곡선들을 처리할 수 있다. 또한, 1.0테이블은 상부 비트들에 입력을 선택하고 하부 비트들에 제로들을 선택하는 먹스(미도시)로 대체될 수 있다.

[0030] 비단일체의 감마 곡선들의 입력 감마 선형화 후에 처리 파이프라인의 비트 깊이에 트레이드-오프(trade-off)가 있다. 비트 깊이가 더 클수록, 선형 데이터는 더 정확하게 나타낼 수 있다. 물론, 이는 게이트들과 이러한 게이트들을 수용하는 칩 여역에서 추가적인 비용을 발생시킨다. 그러나, 아주 어두운 영역에서 특별한 문제가 있다. 어두운 값들의 단조로운 표현을 고려하기 위해, 매우 낮은 경사를 갖는 어두운 영역(낮은 값들)에서 선형적인 구간을 실행하는 것이 일반적이다. 포스트-입력 감마 처리 파이프라인의 비트 깊이가 더 낮을수록, 선형적인 구간이 더 길게 일대일 사상과 단조로운 표현을 유지해야 한다. 이는, 어두운 영역, 이미지의 제로가 아닌 부분을 밝게 하고, 대조를 감소시키며, 선형적인 구간에서 밸브들이 원하는 것보다 더 높아지도록 할 수 있다. 큰 비트 깊이가 값들을 나타내기 위해 사용될 때, 선형적인 구간은 더 짧고, 더 낮은 경사, 더 어둡게 이루어져서, 더 높은 대조를 유지한다.

[0031] 입력 감마 함수 또는 테이블에서 2개 이상의 입력 값들을 동일한 출력 값들에 사상하는 것을 선택함으로써 양자화를 유도하며, 일대일의 손실의 비용에 대조 및 정확성을 유지하는 것을 선택하는 것이 다른 선택일 수 있다. 이는 일대일이 아닌 사상이 이미지의 더 어두운 영역에서 시각적 인공물들을 유도할 수 있다. 이 트레이드-오프는 더 낮은 비트 깊이로 디더링된 양자화에 따라, 입력 감마 함수 또는 테이블에서 더 깊은 비트 깊이를 사용하여 피할 수 있다. 각각의 감마 전력 곡선에 대해, 테이블은 하나의 가외 출력 비트를 저장할 수 있고, 하나의

비트는 포스트-입력 감마 처리 파이프라인보다 더 크며, 디더링(예를 들면, 공간적으로 디더링)을 달성하기 위해 사용될 수 있다. 디더링된 값은 다음의 처리 파이프라인에서 더 낮은 비트 깊이를 가지며 높은 기존의 정확성을 유지한다.

[0032] 이러한 디더링은 단순한 체커보드(checkerboard) 패턴들(208 및 210)에 따라 달성될 수 있다. 일 실시예에 있어서, 각각의 전력 곡선에 대한 하나의 테이블이 있을 수 있고, 동일한 곡선은 R, G 및 B, 또는 입력 데이터 포맷이 행해져 되는 무엇이든가 에 사용될 수 있다. 별개의 어드레스 디코더들과 R, G 및 B에 대해 가능한 별개의 테이블들을 사용함에 따라, R, G 및 B에 대해 별개의 메모리들이 있을 수 있다. 상기의 경우임이 판명되고, R, G 및 B 테이블들이 별개의 값들을 가지도록 하는 게이트들을 추가하지 않으면, 백색 점을 조절하여 이를 사용할 수 있다. 각각의 색(또는, 색의 서브세트)에 대해 별개의 테이블들이 있으면, 3개의 테이블들이 다를 가능성은 이 테이블들의 사용이 백색 점 설정을 조절하도록 할 것이다. 따라서, 이는 시스템이, 예를 들면, LED 백라이트의 청색 색조(tint)를 정확하게 하고, 이미지에서 백색을 더 따뜻하게 보이도록 할 수 있다.

[0033] 디더링 체커보드 패턴은 입력 픽셀의 x 및 y 위치의 하부 비트들로부터 산출될 수 있다. 디더링은 디스플레이의 특별한 서브픽셀 레이아웃의 동일한 위상을 궁극적으로 갖는 입력 픽셀들에 착수할 수 있다(예를 들면, 상기 참조로 병합된 574 및 575에 개시된 바와 같이 RG/BW 체커보드). 이를 방지하기 위해, 도 2에 도시된 바와 같이, 체커보드의 하나의 위상에 입력 R 및 B 값들을 디더링하고, 반대 위상에 G 값들을 디더링할 수 있다. 물론, 디스플레이 패널의 서브픽셀 레이아웃에 의존하는 다른 디더링 패턴들을 갖고, 이러한 위상 관계를 방지하는 1개 이상의 색들에 대한 다른 디더링 패턴들을 가지는 것이 바람직하다.

[0034] 쟁점의 실시예에 있어서, R*G*B* 값들은 LUTs로부터 12비트 값들을 반환한다. 짝수/홀수 체커보드 비트들은 x 및 y 위치의 하부 비트들을 배타적 OR함으로써 밸생된다. 이 체커보드 비트들은 12비트 값들에 추가되고, 때로, 하부 비트가 정확한 다음 비트로 오버플로하도록 한다. 이 추가(증가)는 때로 정수 오버플로를 발생시킬 수 있다. 이는 체크되어야 하고, 이 결과는 12비트에 클램핑(clamping)된다. 12비트 값들은 하부 비트를 드롭(drop)시킴으로써 11비트로 트렁케이티드(truncated)된다. 이 11비트 값들은 입력 감마 모듈로부터의 출력이다.

[0035] **히스토그램 근거의 DBLC**

[0036] 다이나믹 백라이트 제어(DBLC) 이미지 데이터에 기능하는 방법으로 종래의 디스플레이들에 대한 다른 정제가 이루어질 수 있다. 일 예시적인 RGBW 시스템을 취하기 위해, GMA를 갖는 시스템은 백색 및 불포화된 색들을 유효 범위(0% 내지 100%) 내에 있는 RGBW 값들로 변환하는 RGB 투 RGBW 색역 사상을 일반적으로 가질 것이다. RGBW 시스템(또는, 다른 다원색 디스플레이들)의 투과율이 RGB 스트라이프 참조 시스템의 투과율의 2배로 가정하면, 많은 대부분의 예들에서 이 불포화된 색들을 나타내기 위해 50% 백라이트 전력만이 요구될 수 있다.

[0037] 그러나, 고 포화된 입력된 RGB 색들은 무효 또는 색역을 벗어난(OOG) 값들을 만드는 100%를 초과하는 RGBW 값들에 사상된다. 순수 색들은 적어도 하나의 색 채널이 200%에 도달하는 RGBW 값들에 일반적으로 사상된다. 이러한 순수 색들을 적절하게 렌더링하기 위해, 데이터는 50%까지 동시에 스케일링(scaling) 다운되어 유효 데이터 범위에 도달하고, 백라이트 전력은 100%로 2배가 된다. 동시에, 데이터 값(광 밸브의 투과율의 정도로 바꾼 값)을 스케일링 다운하고, 백라이트 값을 스케일링 업하는 것은 DBLC 시스템과 알고리즘이 어떻게 정확하게 색들을 재구성하고 렌더링하는지를 나타내고, 상기 알고리즘은 항상 유효한 데이터 값들을 생성하고, 정확한 휘도 값들을 유지하기 위해 백라이트 레벨을 조절하려고 한다.

[0038] 상기 알고리즘이 상기 데이터 값들을 50%까지 항상 스케일링 다운하고, 상기 백라이트를 100%까지 항상 스케일링 업한다면, 모든 색들은 정확하게 렌더링될 것이지만, 어떤 전력 세이빙 이득은 없을 것이다. 백라이트 에너지를 세이브하기 위해서, DBLC는 프레임의 모든 픽셀들의 RGBW 데이터 값들을 검사하고, 가장 낮은 백라이트 레벨(및 가장 큰 데이터 스케일 팩터)을 결정하여 상기 프레임의 가장 나쁜 경우의 색들도 정확하게 렌더링하려고 할 수 있다. 일반적으로, 밝은 황색과 같은, 밝은 순수 색들이 프레임에 존재할 때, 백라이트 레벨은 100%에 접근할 수 있다. 밝은 백색과 밝게 불포화된 색들이 존재할 때, 상기 백라이트 레벨은 50%에 접근할 수 있다. 어둡게 불포화된 색들이 존재할 때, 상기 백라이트 레벨은 50%이하로 내려갈 수 있다.

[0039] 일 실시예에 있어서, DBLC는 현재 프레임의 모든 픽셀들의 백라이트 조건에 대한 통계를 조사하거나 수집하는 제1 파트와, 백라이트를 결정하고, 상기 결정과 일치하는 데이터 값들을 적절하게 스케일링하는 제2 파트, 2개의 파트로 구성될 수 있다. 다음에 논의될 바와 같이, 상기 검사는 히스토그램 데이터 구조를 효과적으로 파퓰레이팅(populating)하고, 백라이트 결정은 히스토그램 데이터 구조를 트래버스함으로써 이루어진다.

[0040] **검사 및 히스토그램 생성**

[0041] 본 발명의 일 실시예에 있어서, 이미지 데이터 통계는 한 프레임씩에 이루어진다. 이러한 이미지 데이터 통계는 이미지 처리 시스템 내의 어느 곳에서나 얻어질 수 있다. 이와 같이, 입력 이미지 데이터의 이미지 데이터 통계를 획득할 수 있다(상기 입력 이미지 데이터가 레거시 수렴된 RGB 데이터인지 어떤 다른 형태의 데이터인지). 추가적으로, 본 시스템은 어떤 선택적인 포스트-GMA 이미지 데이터(예를 들면, RGB로부터 RGBW로 사상되는 이미지 데이터)의 통계를 획득할 수 있다. 또한, 상기 통계는 디스플레이 사에 렌더링을 위해 (선택적으로) SPR 필터링된 이미지 데이터로부터 획득될 수 있다. 본 발명의 범위는 통계 및/또는 검사 처리 블록의 정확한 배치에 제한되지 않아야 한다.

[0042] 다수의 예들에 있어서, 보다 적은 입력 원색들(예를 들면, RGB는 3개 대 RGBW는 4)이 있을 수 있으므로, 입력된 데이터에 검사를 수행하는 것은 보다 적은 게이트들을 필요로 할 수 있다. 대안으로, GMA 이후에 검사를 수행하는 것은, 검사에 필요한 다수의 계산들이 이미 수행되었을 수 있으므로, 보다 적은 게이트들을 요구할 수 있다. 대안으로, SPR 모듈 이후에 검사를 수행하는 것은 DBLC가 동시에 디스플레이의 일부를 업데이트하는 시스템에 사용되도록 할 수 있다.

[0043] 일 실시예에 있어서, 이미지 데이터를 분석하는 하나의 편리한 구조가 히스토그램 형태로 있을 수 있다. 어떤 다른 기지의 데이터 구조가 백라이트 및 광 밸브 시스템을 제어하는 목적에 적합할 수 있음과, 본 발명의 범위가 히스토그램 또는 현재 논의된 바와 같은 히스토그램의 특별한 형태 및 사용에 너무 제한되지 않아야 함이 이해될 것이다.

[0044] 이미지 데이터가 입력되고 처리됨에 따라, 상기 디스플레이 시스템은 검사(108)시 통계를 수집할 수 있다(물론, 검사(108)의 배치는 상기된 바와 같이, 어떤 주어진 디스플레이 시스템에서 변경할 수 있다). 각 픽셀 이미지가 고려됨에 따라, 이러한 픽셀은 빈에서 카운트(또는, 처리)될 수 있다(이러한 빈은 픽셀과 같이 카운트되고/되거나 처리된다).

[0045] 이러한 이미지 데이터의 추정 프레임에 대한 히스토그램과 빈들의 수집의 일례는 도3a에서 도시될 것이다. 도3a는 y축과 x축 상에 각각 요구되는 빈 카운트 대 백라이트의 플롯이다. 일반적으로, 이미지 데이터는 하나의 픽셀씩을 기초로 분석될 수 있다. 이러한 하나의 픽셀에 의해 요구(또는 요청)되는 백라이트 조명의 레벨이 무엇인지 결정할 수 있다. 예를 들면, 완전한 적색 픽셀 값(즉, R-255, G=B=0)의 경우에 있어서, 그러한 완전한 적색 픽셀은 백라이트가 완전히 온(on)되도록 요청/요구될 수 있다. 백라이트가 완전히 온이 아니라면, 디스플레이상에 이 완전한 적색 픽셀 데이터의 재현에는 어떤 에러가 있을 것이다.

[0046] 도 3a에 도시된 바와 같이, 원점으로부터 가장 멀리 떨어진 x축 상의 빈은 100%의 백라이트가 요구되는 빈일 것이다. 이러한 완전한 적색 픽셀 데이터는 1씩 빈 카운터를 증가시키고, 상기 빈은 100%의 백라이트를 요구하는 이미지 데이터 값들의 수의 카운트를 유지할 것이다. 도시되고 있는 16개의 다른 빈들이 있더라도, 가능한 빈들의 수는 변경될 수 있다. 사실, 백라이트가 이산적인 많은 조명 값들(예를 들면, 256)을 가지면, 이산적인 조명 레벨들 만큼의 많은 빈들(256개의 빈들)이 있을 수 있다.

[0047] 추가적인 실시예들에 있어서, 빈들의 카운터들은 어떤 레벨에서 종료될 수 있다(그리고, 프레임에서 모든 가능한 이미지 데이터 값들의 풀(full) 카운트를 제공하지 않는다). 예를 들면, 논쟁 중의 디스플레이가 300K의 이미지 데이터 값들 이상을 갖는 VGA 스크린이라면, 예를 들어, 16개의 빈들을 갖는 히스토그램에 대해, 각각의 빈은 상기 값에 어떤 추가적인 이미지 데이터 점들을 버리기 전의 어떤 수(예를 들면, 16K)에서 마무리될 수 있다. 16K가 VGA에 대한 전체 프레임에 있어서의 이미지 데이터 값들의 전체 수의 대략 5%임에 따라, 백라이트 값들과 광 밸브 값들을 지능적으로 선택하기에 충분한 데이터일 수 있다.

[0048] 도 3a로 돌아가서 참조하면, 히스토그램 어레이(hist[i])가 생성될 수 있고, 여기서, 인덱스(i)는 백라이트 레벨 조건에 비례하고, 일 실시예에 있어서, 백라이트 범위를 일련의 겹치지 않는 카테고리들 또는 백라이트 빈들로 다시 나눈다. 따라서, 각각의 요소(hist[i])는 i-번째 백라이트 빈의 범위 내에 있는 주어진 프레임의 픽셀의 수에 비례하는 값을 저장한다.

[0049] 빈들을 채우기 위해서, 주어진 픽셀 값을 백라이트 조명 값에 서로 관련시키는 메트릭(metric)이 사용될 수 있다. 이러한 메트릭의 일 실시예에 있어서, 디스플레이되고 있는 픽셀에 대한, 최소 백라이트 조건(BL_req)은 그 구성 요소 R, G, B, W 값들의 최대에 비례함에 따라 고려될 수 있다. 가장 큰 값을 갖는 채널이 다음과 같이,

백라이트 조건을 알려준다:

[0050] 단지 일례에 있어서, 선형 RGBW 공간에서, 다음과 같이 설정될 수 있다:

[0051] BL_req = max(R,G,B,W)/2

[0052] 주어진 프레임에서 각각의 픽셀이 처리됨에 따라, 각각의 픽셀의 최소 백라이트 조건이 다음과 같이, 적절한 백라이트 빈을 선택하고 빈의 카운트 값을 증가시키기 위해 계산되고 사용될 수 있다.

[0053] backlight bin i = (BL_req/maximum backlight value) * (total number of bins)

[0054] 현재 픽셀이 백라이트 빈(i)로 규정된 카테고리 내에 있으면, 상기 백라이트 빈의 증가 카운트 값은:

[0055] hist[i] = hist[i] + 1

[0056] 상기된 바와 같이, 주어진 빔에 대한 각각의 카운터는 종료되지 않을 수 있거나, 디스플레이될 현재 이미지의 백라이트 조건들의 중요한 측정을 주는 어떤 값에서 종료될 수 있다. 일 실시예에 있어서, 이미지의 픽셀 총수의 2% 내지 5%의 종료 범위는 적당할 수 있다. 물론, 다른 종료도 가능하다.

[0057] 상기 BL_req 방정식이 주어진 픽셀에 백라이트 조건의 일 예시적인 측정을 주더라도, 다른 측정들이 가능하다. 다른 실시예에 있어서, 측정(max(R,G,B,W)/2과 같은)에 근거한 백라이트 조건을 계산하기 이전 또는 이후 중 하나에, 색 웨이팅 항들을 적용할 수 있다. 예를 들면, 색 채널 데이터(R, G, B, W)는, 예를 들면, 1보다 작은 값을 포함하는, 색 웨이팅 항들(RWT, GWT 및 BWT)로 각각 곱해져서, 순수 색들의 백라이트 조건이 100%보다 적게 감소될 수 있다. 물론, 이는 어떤 계획적인 색 휘도 드롭(drop)으로 결과되지만, 색 웨이팅은 바람직하게, 더 또는 덜 적극적인 전력 세이빙으로 DBLC 시스템과 알고리즘을 조정하는 대안적인 특징으로 고려될 수 있다.

[0058] 예를 들면, 청색을 디스플레이할 때의 에러들은 사람의 시각계가 검출하는 것이 어렵다. BWT 값을 50%로 설정하는 것은 백라이트가 청색 픽셀들을 정확하게 디스플레이하기 위해 필요한 값보다 더 적은 50%를 떨어뜨리도록 할 수 있다. 청색 값들은 색역으로 되돌리기 위해 스케일링되거나 불포화될 필요가 있지만, 청색의 경우, 이 에러는 청색에서 매우 분명하지 않다. 적색 및 녹색은 수용할 수 없는 에러를 유도하지 않고 100%에 더 가까운 수로 덜 스케일링될 수 있다.

[0059] 게다가, 다른 색(예를 들면, 황색, 자홍색, 또는 청록색) 웨이팅 항(예를 들면, YWT, MWT, CWT 각각)은, 원하는 바와 같이, 더 또는 덜 보존적으로 사용될 수 있다. 예를 들면, 모든 순수 색들 중 가장 밝고, 인식되는 휘도 에러 중 가장 민감한, 황색은 더 보존적으로 사용될 수 있다. 황색 웨이트는 밝은 적색과 밝은 녹색이 존재할 때, 적색 웨이트의 값을 더 증가시켜서, 백라이트 조건을 증가시키는 역할을 할 수 있다. 다른 대안으로서, 백색 웨이팅 항, WWT가 포함될 수 있고, 일반적으로 1로 설정될 수 있지만, 피크 백색 휘도에서의 어떤 손실이 50%보다 적은 백라이트 레벨들을 달성하도록 하는 적극적인 설정을 위해 1보다 조금 작게 조절될 수 있다. 따라서, 일 실시예에 있어서, 색 웨이팅 표현들(선형 RGBW 공간에서 주어지는)과 백라이트 조건 계산은 다음과 같이 결과될 수 있다:

[0060] R = R * (RWT + (YWT-RWT))*G (where YWT >= RWT)

[0061] G = G * GWT

[0062] B = B * BWT

[0063] W = W * WWT

[0064] BL_req = max(R,G,B,W)/2

[0065] **히스토그램 트래버스 및 백라이트 결정**

[0066] 히스토그램(또는, 다른 적절한 데이터 구조)이 현재 이미지 프레임에 대해 완료되면, DBLC 시스템은 사용자들이 적어도 수용할 수 있는 이미지 렌더링 에러의 양을 최소화하면서, 백라이트 전력 소비를 최소화하는 목표를 추구하는 백라이트 조명을 지능적으로 설정하는 구조와 데이터를 사용할 수 있다. 일 실시예에 있어서, 백라이트 전력이 이미지 프레임에서 픽셀들의 대다수의 백라이트 요구를 상당히 위태롭게 하지 않고, 최대보다 더 적은 레벨로 감소될 수 있으면, 가장 큰 백라이트 전력 조건들을 나타내는 빈들은 먼저 분석되어 결정될 수 있다. 물론, 빈 또는 데이터 구조를 처리하는 순서가 본 발명의 범위를 벗어나지 않고 변경될 수 있음이 이해될 것이다.

[0067] 히스토그램에서 데이터를 처리하는 경로 동안, 에러 측정이 어떤 가능한 스레스홀드 또는 스레스홀드들에 도달할 때 다른 처리를 종료하는데 사용될 수 있는 에러 측정을 유지할 수 있다. 이러한 스레스홀드(들)는 사람의 시각의 어떤 규칙들에 따라 발견적으로 또는 백라이트 조명을 변경하면서 사용자 관점 이미지들을 폴리(polling)함으로써 경험적으로 결정될 수 있다.

[0068] 일 실시예에 있어서, 히스토그램 카운트 값들은, 도 3b에 도시된 바와 같은, 예를 들어, 가장 높은 백라이트 전력 요구 카테고리로부터 시작하고, 가장 낮은 백라이트 전력 요구 카테고리를 통해 계속되는 각각의 전력 빈의 백라이트 전력 조건들을 점차적으로 무시한다면, 유도될 수 있는, 인식되는 휘도 에러의 양을 축적하는데 사용될 수 있는 에러 함수(E_sum)를 생성하는데 사용될 수 있다. 대안으로, 에러를 감소시키는 축적은 가장 적은 백라이트 전력 요구의 빈으로부터 유지되고 처리되며, 에러가 어떤 스레스홀드 이하로 감소될 때까지 가장 높은 백라이트 전력 조건까지 계속될 수 있다.

[0069] 히스토그램의 가장 높은 전력 조건 빈으로부터 후방향으로 트래버스하는 경우에 있어서, hist[i]와 관련된, 인식되는 축적 에러(E_sum[i])는 수용할 수 있는 에러 스레스홀드(TH1)를 초과하고, 빈(i)의 관련된 백라이트 조건은 보존되어야 하고, 따라서, 백라이트 결정은 인덱스(i)로부터 추론된다.

[0070] 일 실시예에 있어서, 인식되는 축적 에러 함수(E_sum[i])는 트래버스가 다음의 가장 낮은 전력 빈으로 계속된다면 제대로 기능하지 않는 픽셀들의 수를 고려할 수 있다. 추가적으로, 더 낮은 백라이트 빈들로 트래버스함에 따라, 인식되는 에러의 비선형 단계적 확대를 나타내기 위한 곱셈 혼합 팩터(일반적으로, 1보다 더 큰)를 포함할 수 있다.

[0071] 도 3b로 되돌아가 참조하면, 단지 예시적인 설명을 위해, 빈들(i=14 또는 i=15)중 하나에 어떤 픽셀도 없다. 따라서, DBLC가 유도되는 어떤 시각적인 에러 없이 적어도 디지털 값(232)(본 예에서, 가능한 255외의)으로 백라이트 전력을 되돌리는 것이 안전하다. 이제, 빈(i=13)으로 시작하면, 샘플링된 적은 수의 픽셀들이 상기 빈의 어느 곳에서나(본 예에서 디지털 값들(208 및 231) 사이) 백라이트의 레벨을 요청하거나 요구하고 있다. 도시된 바와 같이, 에러의 레벨은 스레스홀드 이하여서, DBLC는 낮은 백라이트 전력 가능성도 계속 고려한다. DBLC는 에러 스레스홀드가 최종적으로 초과될 때, 빈(i=10)까지 이 양상으로 계속된다. 일 실시예에 있어서, 백라이트 전력은 본 예에서 디지털 값(176)인 빈(i=10)의 오른측에서 선택될 수 있다. 이는 에러의 항으로 안전한 선택일 수 있으면서, 이하 설명된 바와 같이, 전력 세이빙 항에 훨씬 더 적극적일 수 있다.

[0072] 에러 스레스홀드가 초과되면, DBLC는 빈 인덱스(i) 내에서부터 백라이트 값을 결정하기 위해 다른 처리를 계속할 수 있다. 이러한 추가적인 처리는 상기 빈으로 나타내진 백라이트 값들의 범위 내의 백라이트 레벨들 중 하나만을 선택하는데 사용될 수 있는 추가적인 미세_조정_오프셋 함수를 사용할 수 있다. 일 실시예에 있어서, 제로의 미세_조정_오프셋은 상기 범위의 하부 경계에서의 백라이트 값을 유지할 것이고, 미세_조정_오프셋의 최대 값은 백라이트 값을 상기 범위의 상부 경계까지 가져가는 구성 요소를 추가한다.

[0073] E_sum[hist_size]=0

[0074] For i = hist_size-1 down to 0 (hist_size is total number of bins)

[0075] E_sum[i] = (compound_factor * E_sum[i+1]) + hist[i]

[0076] (compound factor may be greater than or equal to 1)

[0077] If E_sum[i] >= TH1 then

[0078] Backlight = i / (hist size) * maximum backlight value + fine_adjust_offset

[0079] E_sum[i]가 스레스홀드(TH1)를 초과하고, 참조로, 역 트래버스(상기 예에 있어서)에 있어서 이전 E_sum[i+1]가 스레스홀드를 초과하지 않으면, E_sum 추세선은 도 4a에 도시된 바와 같이, E_sum[i+1]로부터 E_sum[i]까지 드로잉(draw)될 수 있다. 미세_조정_오프셋은 E_sum[i] 추세선이 스레스홀드를 교차하는 점과 이론적으로 매칭(matching)한다. 따라서, 이상적인 미세_조정_오프셋은 다음과 같이 계산될 것이다:

[0080] fine_adjust_offset = ((E_sum[i] TH1) / (E_sum[i]-E_sum[i+1])) * (max backlight value/number of bins)

[0081] 도 4a는 미세 조정 오프셋의 처리의 일 실시예를 설명한다. 도시된 바와 같이, 첫번째 라인이 2개의 인접한 빈의 하부 가장자리 점들(404 및 409)로 규정되고, 두번째 라인이 TH1 에러 스레스홀드(406)으로 규정되는 2개의 라인은 동시에 해석될 수 있고, 교차점(408)은 미세 조정 오프셋(409)을 결정하기 위해 x축으로 떨어질 수

있다.

[0082] 그러나, 많은 간소화들은 이상적인 미세_조정_오프셋의 상당한 접근을 산출하는 것과 마찬가지의 미세_조정_오프셋 계산이 하드웨어에서 더 용이하게 이루어지게 적용될 수 있다. 하나의 가능한 간이화는 E_sum[i]-TH1으로 규정된 초과 에러를 취하고, 이를 2의 전력을 갖는 제2 스레스홀드(TH2)와 비교할 수 있다. 이 경우에, 지수는 용이하게 계산되고, 이상적인 것에 유사한 미세_조정_오프셋은 다음과 같이, 생성된다:

[0083] fine_adjust_offset = ((E_sum[i] TH1) / TH2 * (max backlight value/number of bins)

[0084] 도 4b는 미세 조정 오프셋의 처리의 또 다른 실시예를 설명한다. 도시된 바와 같이, 첫번째 라인이 2개의 인접한 빈(2개의 에러 스레스홀드(TH1 및 TH2)로 측정된 바와 같은)의 가장자리 점(422 및 424)으로 규정되고, 두번째 라인이 E_sum[i]으로 규정된 2개의 라인은 동시에 해석될 수 있고, 교차점(430)은 미세 조정 오프셋(432)을 결정하기 위해 x축으로 떨어질 수 있다.

[0085] 백라이트에 대한 내부적 제한들은 25% 내지 100%의 범위이다. 이 범위 내에서, 백라이트 결정은 MNBL 및 MXBL 레지스터 설정으로 결정되는 하부 및 상부 경계로 더 클램핑될 수 있다. 이미지가 완전히 흑색(모두 제로 데이터)이면, 최소 백라이트 설정은 무시되고, DBLC 백라이트 레벨은 제로가 될 것이다.

[0086] Backlight = max (Backlight, MNBL, 25%) or 0% if the image is completely black

[0087] Backlight = min (Backlight, MXBL, 100%)

[0088] **검사 모듈**

[0089] 여기 도시된 블록을 처리하는 몇 가지 가능한 실시예들이 설명될 것이다. 예를 들면, 도 5는 검사 모듈(108)의 일 실시예를 설명한다. 이미지 데이터, 예를 들면, RGBW(또는, 다른 형태)가 블록(502)에 입력될 수 있다. RGBW 입력 값들은 상부(예를 들면, 8) 비트로 트렁케이티드(506)될 수 있다. 이 상부 비트는 OOG를 포함할 수 있어서, 색역을 벗어난 값들은 여전히 표현될 수 있다. 전체적인 가변 스케일링을 원하면, 트렁케이티드된 RGBW 값들의 최대는 각각의 픽셀에 대해 계산되고(508), 전체적인 최대 값은 전체 이미지에 대해 8비트의 gpeakval 레지스터(514)에 축적된다(512).

[0090] 입력 값들이 트렁케이트되면, 피크 값들은 더 이상 완전히 흑색 이미지의 신뢰가능한 표시가 아닐 수 있다. 예컨대, 모든 픽셀들에서 모든 원색들의 모든 비트들을 함께 OR함으로써, 또는, 어떤 다른 방법으로 이를 검출(504)하는 것이 바람직하다. 이하 의사 코드에 있어서, 이미지의 모든 픽셀들의 원색들의 OR는 흑색_검출로 명명된 11비트 레지스터에 저장되고, 이하 더 설명된 바와 같이, calc LED 및 이득 모듈의 제로에 대해 이를 체크한다.

[0091] 트렁케이션(truncation) 후에, RGBW 값들은 별개의 색 웨이트(510)로 각각 스케일링될 수 있다. 일 실시예에 있어서, R은 0.85, G는 0.70, B는 0.50 및 W는 1.00으로 곱해진다. 이는 각각의 원색을 0과 256 사이의 레지스터 값으로 곱합으로써 효과적으로 행해져서 8비트를 오른쪽으로 시프트한다. Y웨이트 값은 원색들로부터 별개로 황색 값을 웨이팅한다. 이는 녹색 값의 함수처럼 적색 웨이팅 값의 변경으로 사용될 수 있다. 본 예에 있어서, 원색 값은 이제 8비트로 모두 트렁케이티드되었고, 이는 8비트 계산을 요구할 수 있다.

[0092] 웨이팅 후의 4 RGBW 원색 값들의 최대는 각각의 픽셀에 대해 선택될 수 있고(516), 전체 프레임에 대한 최대 웨이팅된 원색이 8비트의 wpeakval 레지스터에 축적될 수 있다(516, 518 및 522).

[0093] 웨이팅된 RGBW 값들의 최대는 히스토그램에 카운트들을 축적하는데 사용될 수 있다(520 및 524). 최대 웨이팅된 RGBW 값은 상부 4비트를 추출함으로써 인덱스로 변환될 수 있다. 이는 LED 전력을 25% 이하로 설정하지 않으므로, 하부 4 빈들이 이행되지 않을 수 있더라도, 16빈의 히스토그램을 이행할 수 있다. 인덱싱된 빈은 1씩 증가되고 컷오프 최대에 클램핑된다.

[0094] 컷오프 최대는 2의 전력일 것이다(-1). 예를 들면, 히스토그램의 카운터들은 14비트로 제한되고, 이 컷오프는 16K일 것이다.

[0095] 다음은 단지 일 예시적인검사 모듈을 나타내는 의사 코드(루아 코드: Lua code)이다. 상기 시뮬레이션은 히스토그램의 크기를 hist_bits, GAMBITS(현재 11)를 갖는 감마 파이프라인의 비트 수, SBITS(8)을 갖는 웨이트 값들의 비트 수 및 컷오프(14)를 갖는 히스토그램 카운터의 비트 수로 설정한다. 이 파라미터들은 하드웨어의 어떤

특정한 이행에서 고정된 비트 크기일 수 있다:

```
[0096] function dohisto(x,y) -- scan one pixel and accumulate statistics
[0097] local r,g,b,w=spr.fetch(pipeline,x,y) -- fetch the post GMA data
[0098] --OR all the bits in all the primaries in all the pixels
[0099] black_detect = spr.bor(black_detect,r,g,b,w)
[0100] r = math.floor(r/(2^(GAMBITS+1-SBITS))) --hack out the upper 8 bits only
[0101] g = math.floor(g/(2^(GAMBITS+1-SBITS)))
[0102] b = math.floor(b/(2^(GAMBITS+1-SBITS)))
[0103] w = math.floor(w/(2^(GAMBITS+1-SBITS)))
[0104] local peak = math.max(r,g,b,w)
[0105] gpeakval = math.max(gpeakval,peak)              --record global maximum
[0106] if weighted_color==1 then              -- weighting formula:
[0107]                                --Rweight increases to affect yellow
[0108] local Xweight = Rweight + ((Yweight-Rweight)*g/(2^SBITS))
[0109] r = math.floor(r*Xweight/256)
[0110] g = math.floor(g*Gweight/256)
[0111] b = math.floor(b*Bweight/256)
[0112] w = math.floor(w*Wweight/256)
[0113] end
[0114] local maxp = math.max(r,g,b,w)
[0115] wpeakval = math.max(wpeakval,maxp)      --record weighted maximum
[0116]                                         --build a histogram of maxp values
[0117]                                         --upper hist_bits of maxp is index
[0118] local i = math.floor(maxp/(2^(SBITS-hist_bits)))
[0119] hist[i] = math.min(cutoff,hist[i] +1)   --count them but clamp
[0120] end     --function dohisto
```

[0121] **Calc LED 및 이득 모듈**

[0122] 일 예시적인 실시예에 있어서, 도 6에 도시된 바와 같은, Calc LED 및 이득 모듈(110)은 프레임 동안 검사 모듈에 의해 수집된 통계를 취하고, 수직 리트레이스(retrace) 시간 동안 계산들을 수행한다.

[0123] 히스토그램 테이블은 스캐닝(scanning)되어(602), 수정된 피크 값을 계산한다(604). 히스토그램 빈들은 합계(sum)이 THH1 값을 초과하기 까지 가장 높은 값으로부터 아래로 합계된다. 상기 합계는 모든 사이클에 대해 이전 값을 1.0 가까운 작은 수로 곱합으로써 혼합될 수 있다. CMP 레지스터로부터 3비트의 고정점 분수는 혼합 팩터를 설정하는데 사용될 수 있다. 3비트는 이전 합계를 1.0과 1.875 사이의 8개의 값들로 곱하도록 한다.

[0124] 히스토그램의 카운터들은 고정된 수의 비트, 일반적으로 14를 가질 수 있어서, (2^14)-1 or 16,383보다 더 크게 카운트할 수 없다. 히스토그램 카운터가 이 제한에 도달할 때, 카운팅을 멈추고, 항상 최대 값을 유지한다. 최대 카운트는 의사 코드 이행에서 컷오프라 한다. 히스토그램 스레스홀드는 0과 이 컷오프 사이의 수이다. 0의 THH1 값은 보존적이고 높은 백라이트 값을 선택하는 경향이 있을 것이다. 더 큰 THH1 값은 더 적극적이고, 더

많은 전력을 세이브하는 더 낮은 백라이트 값을 선택할 것이다. 풀(full) 빈은 서치(search)를 멈추고 전력 레벨을 설정할 수 있다.

[0125] 일 실시예(도 7)에 있어서, 선택된 히스토그램 인덱스(702)는 새로운 피크 값을 산출하도록 사용될 수 있다(712 및 714로 표현된 바와 같이). 그러나, 히스토그램 인덱스가 사용되면, 16개의 값들(또는, hist_크기일 수 있는 것은 무엇이나)만이 선택될 수 있다. 피크 값의 하부 비트들은 다음의 방법으로 구성될 수 있다: 히스토그램의 검색이 멈출 때, 합계(704)는 항상 스레스홀드(706)보다 더 크다. 혼합 곱셈기가 크면, 스레스홀드를 합계로부터 빼는 것은 1과 컷오프+1 사이의 값을 생성할 것이다. 빼기의 결과는 THH의 시프트 카운터에 의해 오른쪽 시프트된다(708). 혼합 곱셈기가 1.0이고, THH1이 크면, 10비트의 THH2 값은 새로운 peakval의 하부 4비트를 채우는데 사용될 수 있는 4비트 수가 결과된다. 이 설정들의 어떤 조합들은 이 값이 오버플로되도록 하여, THH2에 의해 오른쪽 시프트의 결과는 15(0x0F)의 최대 값에 클램핑되어야 한다(710). 일 실시예에 있어서, THH1, THH2의 값들 및 혼합 곱셈기(CMP) 사이의 어떤 상호작용이 있을 수 있다. 예를 들면, 혼합 곱셈기의 값이 증가하거나, THH1의 값이 감소함에 따라, THH2의 값은 증가해야 한다(예를 들면, 12 또는 어떤 다른 적절한 값보다 더 높지 않은).

[0126] 대안적인 실시예에 있어서, 더 밝은 색들에 대한 스레스홀드 값들(예를 들면, THH)보다 더 어두운 색들에 대한 다른 스레스홀드 값들(예를 들면, THL)을 사용하는 효과가 있을 수 있다. 변할 수 있는 THH1 및 THH2는 절반 위의 히스토그램 빈들을 검사할 때 사용될 수 있다. 변할 수 있는 THL1 및 THL2는 절반 아래의 히스토그램 빈들에 사용된다. 이를 이행하는 루아 코드는 이하, docalc 함수의 일부이다.

[0127] 피크 값 크기(SBITS)가 LED 전력 설정(LEDBITS)의 크기와 같을 경우에 있어서, 결과 피크 값은 LED 전력 설정으로 직접 사용될 수 있다.

[0128] 대안적인 실시예로서, LED 전력을 고정값에 강제하는 방법을 갖는 것이 바람직하다. 이 특징은 하드웨어 테스팅에 유용하거나, 요구되는 소비 전력 레벨들을 생성할 수 있다.

[0129] LED 전력이 1/4 이하이면, 1/4 설정으로 다시 증가될 수 있다. 이미지가 흑색일 때, 검사 모듈로부터 흑색_검출 비트로 표시되는 바와 같이, LED 전력이 1로 강제될 수 있다.

[0130] `function docalc()  --Calculate LEDy and gain during vertical retrace`

[0131] `function docalc()  --Calculate LEDy and gain during vertical retrace`

[0132] `local hpeakval=wpeakval --default if hist_ena==0`

[0133] `if hist_ena==1 then  --Use the histogram to decrease power farther`

[0134] `local sum=0`

[0135] `local hist_thresh1,hist_thresh2 = THH1*1024+63,2^(THH2+4)`

[0136] `for i=HISTSIZE-1,0,-1 do`

[0137] `--sum up the bins, compounding the previous ones`

[0138] `sum=sum+math.floor(sum*(CMP+8)/8)+hist[i]`

[0139] `if sum>=hist_thresh1 then --if it crosses the threshold`

[0140] `--new peakval is index plus lower bits`

[0141] `hpeakval = i*2^(SBITS-HISTBITS)  --index is upper bits`

[0142] `--lower bits are built from the sum excess`

[0143] `local lower = math.floor((sum-hist_thresh1)/hist_thresh2)`

[0144] `lower = math.min((2^(SBITS-HISTBITS))-1,lower)`

[0145] `hpeakval = hpeakval + lower`

[0146] `break`

[0147] `end --if the sum exceeds the threshold`

[0148]
```
        if i==(2^(HISTBITS-1)) then       --switch to the lower threshold values
```

[0149]
```
          hist_thresh1,hist_thresh2 = THL1*1024+63,2^(THL2+4)
```

[0150]
```
        end
```

[0151]
```
      end --for all histogram bins, top to bottom
```

[0152]
```
    end  --end hist_ena
```

[0153]
```
                                --convert peak value into LED power level
```

[0154]
```
    LEDy = hpeakval             --the LED value is just the hpeakval
```

[0155]
```
    LEDy = math.max(MNBL,LEDy)  --clamp at 25% (default) power level
```

[0156]
```
    LEDy = math.min(MXBL,LEDy)  --and at maximum level
```

[0157]
```
    if (black_detect==0) then   --use special black detector
```

[0158]
```
      LEDy = 1                  --almost zero if the image is black
```

[0159]
```
    end
```

[0160]
```
    if DBLC==0 then       --allow forcing power to a fixed level
```

[0161]
```
      LEDy = FXBL
```

[0162]
```
    end
```

[0163]
```
end docalc
```

[0164] **감소 지연 모듈**

[0165] 임시적 인공물들은 휘도 밝기 및 보정 LCD 값들의 큰 변화가 발생할 때 눈에 띌 수 있다. 이미지의 주어진 부분이 하나의 프레임으로부터 다른 프레임으로, 밝기 또는 포화를 변경할 때, 백라이트 밝기를 더 밝게 또는 더 낮게 변경하는 것이 바람직하도록, 이미지의 다른 부분이 변경될 수 없다. 따라서, 백라이트 밝기의 변화는 LCD 값의 반대 변화로 달성될 수 있다. 그러나, LCD가 즉시 변경할 것이 강요되더라도, 액정 물질의 실제 반응은 응답에 느리다. 이는 시각적인 밝고 어두운 플래시를 생성할 수 있는 광학 지연 상태를 발생시킨다. 예를 들면, 백라이트 밝기가 낮은 값에서 높아질 때, LCD 투과율 명령은 높은 값에서 낮아져서, 뷰어(viewer)에게 동일한 색/밝기를 유지한다. 그러나, 일반적으로, 새로운 LCD 투과율 명령 값에 인접한 대수 점근성 접근을 나타내면서, LCD 투과율 실제 반응은 느릴 수 있다. LCD 투과율 실제 반응과 백라이트 밝기의 차는 눈에 띌 수 있는 일시적인 색/밝기 에러를 생성할 수 있다.

[0166] 이 시각적 효과들은 여기 참조로 병합된 공동 소유의 PCT/US2007/069933 (933 PCT 출원)에 이미 기술되었다. 본 출원의 도 8 및 도9는 상기 PCT 참조의 도 28 및 29로서 각각 개시되었다.

[0167] 대수 감소 알고리즘은 매우 간단하고, 이는 이전 값과 다음 값의 웨이팅 평균을 가지며, 이전 값은 결과로 대체한다. 가장 간단한 형태는, 이전 값과 다음 값의 차가 8비트 수일 때 8단계의 최대에서 새로운 값에 수렴하는, 이전 값=(이전 값 + 다음 값)/2이다. 모든 단계에서 남은 거리의 절반을 이동하므로, 이진 감소 공식이다. 더 일반적인 형태는 웨이팅된 대수 감소: 이전 값=(이전 값*(1-웨이트)+다음 값*웨이트)이다. 웨이트 값이 1/2이면, 이는 이전의 공식과 정확하게 동일하다. 정수(하드웨어) 환경에 있어서, 고정점 이진 수로 웨이트를 나타내야 할 것이다. 웨이트 레지스터에서 비트의 수가 WBITS 및 WMUL-2WBITS이고, 공식은 다음과 같다:

[0168] previous=(previous*(WMUL-weight)+next*weight+round)/WMUL

[0169] (where weight is a value from 1 to WMUL. Weight=WMUL/2 is the binary decay case.)

[0170] 상기 공식은 정수 산술로 이행될 때 다수의 문제들을 갖는다. 라운드(round) 변수가 제로이면, 공식은 이전 값보다 더 큰 상수의 다음 값에 수렴하지 않는다. 라운드 변수가 WMUL-1이면, 공식은 이전 값보다 더 작은 상수의 다음 값에 수렴하지 않는다. 솔루션은 이전 값과 다음 값 사이의 차에 근거하여 라운드 값을 설정하는 것이다:

[0171] if next > previous then

[0172] round = WMUL-1

[0173] else

[0174] round = 0

[0175] end

[0176] 이 테스트가 미리 행해지면, 공식은 다른 방향으로 정확하게 수렴한다. 도 8에서, 비교기(입력 형태(805 및 803)를 갖는)는 다음 값을 이전 래치(803)로부터의 출력과 비교하고, 다음 값이 더 클 때, WMUL-1을 선택하고, 다음 값이 더 작을 때, 제로를 선택한다. 상기 공식의 다른 문제는 LED 전력 레벨의 분수에서 스텝핑할 수 없어서, 감소의 기울기가 1.0보다 적게 될 수 없다는 것이다. 이에 대한 솔루션은 프레임으로부터 프레임으로 저장되는 이전 값들에 가외의 비트를 추가하는 것이지만, LED 백라이트로 전송할 수 없다. 비트의 수가 XBITS 및 XMUL-2XBITS이면, 공식은 다음과 같다:

[0177] previous=(previous*(WMUL-weight)+next*XMUL*weight+round)/WMUL

[0178] 이전의 래치(803)이 XBITS 가외 비트에 저장하기에 충분히 클 수 있다. 다음 값 입력이 이 비트를 갖지 않으므로, 이를 비교기에서 이전의 래치와 비교하기 전에 배럴(barrel) 시프터(805)로 수정될 수 있다. 하지만, LED 백라이트 컨트롤러로 출력된 값은 아래와 같다:

[0179] previous>>XBITS

[0180] 이어서, next>previous 을 비교하는 추가적인 테스트가 행해질 수 있으며, 이는 (next<<XBITS) > previous 으로 행해질 수 있다.

[0181] XBITS를 1씩 증가시키는 것은 작은 웨이트로 큰 변화로의 응답에 약 5 프레임 시간을 추가할 수 있다. 15이외의 웨이트=2, XBITS=0일 때, 0으로부터 127까지 감소하는 것은 약 26 프레임 시간이 걸린다. XBITS=4이면, 감소는 46 프레임 시간이 걸린다.

[0182] 상기 공식에는 많은 최적화들이 있다. WMUL로 나누는 것은 물론, 오른쪽 시프트(806)이다. 2번의 곱셈이 크기에 있어서 (LEDBITS+XBITS)*WBITS일 있지만, next*XMUL의 하부 비트가 제로일 수 있으므로, 이 곱셈은 오른쪽 시프트에 따르는, 크기에 있어서, (LEDBITS)*WBITS뿐일 수 있다. 값(WMUL-웨이트)는 웨이트 값에 모든 비트를 인버팅(inverting)함으로써 용이하게 계산될 수 있다.

[0183] 게이트 카운트가 논의되면, 웨이트 값에서 비트의 수는 감소될 수 있다. 이는 선택해야 하는 다른 감소율의 수를 감소시킨다. 예를 들면, 웨이트 값이 4비트만을 가지면, 선택해야 할 16웨이트 값들만 있을 수 있고, 라운드 값은 수렴하기 위해 15로 설정되고, 곱셈기들은 4비트 값으로 곱하고 이후에 4비트를 무시해야만 할 것이다. 이는 감소의 기울기에 어떤 영향도 미치지 않으며, XBITS만이 효과를 갖는다.

[0184] LCD 셔터들이 감소할 때보다 증가할 때 다른 비율로 새로운 값에 수렴하므로, 감소와 별개로 증가에 대한(예를 들면, 810 및 811) 감소율을 포함하는 2개의 별개의 레지스터를 가질 수 있다. 라운드 값이 변경의 방향에 근거하여 이미 계산되고 있으므로, 웨이트 값은 동일한 테스트 결과에 근거하여 2개의 다른 레지스터들로부터 선택될 수 있다.

[0185] 백라이트 값의 어떤 변경들을 감소시키는 2가지 이유가 있다. 하나의 이유는 입력 이미지가 빠르게 변화하고 있을 때 플리커를 감소시키기 위한 것이다. 다른 하나의 이유는 입력 이미지가 대량으로 변화할 때 LCD 셔터들의 느린 반응에 대해 보상하기 위한 것이다. 이들을 이행하기 위해, 도 9는, 상기한 것과 각각 동일한, 2개의 별개의 감소 모듈(908 및 914)을 포함하는 감소 지연 모듈의 일 가능한 실시예를 도시한다. LED 전력 레벨은 CALC 모듈(902)에서 계산되고 2개의 감소 모듈(908 및 914)로 전송된다. 각각의 감소 모듈들은 업 및 다운 감소에 대해 각각 포함된 설정가능한 레지스터들(904, 906 및 910, 912)을 가질 수 있다. 감소 모듈들 중 하나로부터의 출력은 백라이트 제어(916)로 전송할 수 있다. INV LUT(918)로 인버팅된 후에, 제2 감소 모듈로부터의 출력은 X/X1 모듈(918)로 전송하여 시스템의 LCD 경로의 레스트(rest)를 초래할 것이다. 2개의 감소 모듈들은 LED 전력 값을 감소시키며, 이는 상기한 INVy LUT 값 또는 감마 파이프라인에서의 값들보다 더 적은 비트들을 가지는 경향이 있다. X/X1 모듈에서 사용을 위한 제2 감소 모듈의 출력을 인버팅할 수 있다.

[0186] 933 PCT 출원에 더 기술된 바와 같이, X/X1은 표준화 함수로 작용할 수 있다. RGB 투 RGBW 디스플레이 시스템에

대한 일례에 있어서, 입력 이미지 RGB 데이터는 백라이트 보간 함수에 의해 제공되는 바와 같이, 입력 감마 함수 이후의 각각의 들어오는 RGB 값의 휘도와 백라이트 어레이로부터 주어진 픽셀에 사용가능한 실제 RGB 광량 사이의 관계에 의해 먼저 변경된다. 이 변경은 비율(X/XL)에 의해 X/XL 함수에서 달성되며, 여기서, X는 R, G, 또는 B의 들어오는 값이고, XL은 RL, GL 또는 BL의 상기 픽셀에서의 백라이트 휘도 값이다. 따라서, 주어진 RGB 투 RGBW 색역 사상 알고리즘은 입력 값, R/RL, G/GL, B/BL을 가질 수 있다.

[0187] 이 설계의 모든 적응성에도 불구하고, 다른 출원들에 대한 다른 감소율을 가지는 것이 바람직 할 수 있다. 예를 들면, 슬라이드 쇼는 빠른 감소율을 요구할 수 있는 반면, 영화는 느린 감소율을 요구할 수 있다. 시스템은 디스플레이가 무엇에 대해 사용되는지에 대하여 알려지면 변경될 수 있지만, 이 정보는 항상 전달되지 않는다. 다른 가능한 솔루션은 도 10에 도시된 바와 같이, 적응성 있는 변화율을 사용하는 것이다. 적응성 있는 웨이트는 1004에서 산출될 수 있다. 변화율은 이전과 다음 LCD 전력율의 백라이트 간의 차이로부터 계산된다.

[0188] weight=math.floor(math.abs(next-previous/XMUL)/(2^(LEDBITS-WBITS)))+1

[0189] 상기 웨이트 계산은 이전과 다음 LED 값 간의 차이의 절대 값을 가질 수 있다. 상기 결과의 상부 비트를 사용할 수 있다. 1이 더해져서, 제로 웨이트가 새로운 LED 설정에 수렴하는 것을 방지하도록 선택되지 않을 수 있다. 결과 웨이트는 LED 및 LED 감소 모듈에 웨이트를 업/다운하는데 현재 사용된다. 이는 전체 지연/감소 모듈의 게이트 수를 크게 감소시키고, 이를 도 10의 구조로 간소화할 수 있다.

[0190] LED 전력이 감소된 값을 가지면, X/X1 모듈에 대한 곱셈기를 생성하기 위해 인버팅될 수 있다. 이는 이미 산출된 역 LUT에 행해질 수 있다. 값들의 1/4가 고정값일 수 있으므로, 하드웨어의 어떤 세이빙은 특별한 경우와 같이 행하고, LUT를 더 작게 함으로써 실현될 수 있다. LED 전력이 제로일 때, 역의 값은 제로 일 수 있다. 1/4 전력 값에 있어서, 역 값은 다음과 같을 수 있다:

[0191] INVy = math.floor(LEDMAX*INVMUL/((LEDquart+1)*2))

[0192] LEDMAX=255, INVMUL=256 및LEDquart=63이면, INVy=510(511이 적당하더라도)이다. 역 테이블의 레스트에 있어서, 상기 값은 다음과 같을 수 있다:

[0193] OverXL[LEDy] = math.floor(LEDMAX*INVMUL/(LEDy*2))

[0194] 여기서, LEDy가 LED 전력 레벨일 때, 일반적으로 64와 255 사이이다. 510과 128 사이의 값들이 있음이 공지될 수 있다. 상부 비트는 항상 온(ON)일 수 있고, 이는 테이블의 크기를 감소시킬 수 있다.

[0195] 전체적인 피크 값은 포스트-스케일 모듈에 대한 변경할 수 있는 gmin 값을 계산하기 위해 사용될 수 있다. 우선, 이미지가 X/X1 스케일링 후에 얼마나 멀리 OOG될 것인지를 예측할 수 있다. 이는 gpeakval을 INVy(및 오른쪽 시프트 8)로 곱함으로써 행해지고, vpeakval에 이 값을 저장한다.

[0196] Vpeakval 값이 SMAX(8비트 LED 설정을 갖는 127)보다 더 크면, 이미지의 어떤 픽셀들은 OOG일 수 있고, 상기 계산의 하부 비트는 가장 멀리 있는 것이 얼마나 멀리 OOG될지를 나타낸다. 이 값은 256(1.0의 프리스케일)과 128(1/2의 프리스케일)의 var_이득 값을 생성하도록 선형적으로 보간될 수 있다. 상기 결과는 포화된 색들이 1 및 1/2 사이의 값으로 곱해지도록 포스트 스케일러에 의해 사용되어 포화된 색들 대부분을 색역으로 되돌릴 수 있다.

[0197] 일 실시예에 있어서, gmin 값이 선형적으로 계산되면, 포스트-스케일러는 모든 색을 색역으로 되돌릴 수 없다. 이는 정확한 답을 완전히 포화된 색들에 주고, 정확한 답을 불포화된 색들의 가장자리에 줄 수 있지만, 이들 사이의 색들에는 조금 높은 값으로 스케일링할 수 있다. 일 실시예는 정확한 공식을 사용할 것이지만, 이는 분할, 또는 룩업 테이블, 곱셈을 필요로 한다. 그러나, 다른 실시예들은 더 낮은 비용 접근들을 사용할 수 있다. 이하 제1 라인은 var_gmin을 계산하기 위한 현재 선형 공식이고, 아하 제2 라인은 정확한 공식을 나타낸다.

[0198] var_gmin = 256-math.floor(128*(vpeakval-SMAX-1)/(SMAX+1))

[0199] var_gmin = math.floor(255*(SMAX+1)/vpeakval)

[0200] 이는 더 적은 게이트들을 사용할 수 있으므로, 바람직하다. 이는 어떤 색들이 OOG로 남겨질 수 있지만 이OOG 색들은 포스트-스케일러의 선택적인 부부일 수 있는 색역 클램핑 모듈에 의해 단부에서 포획될 수 있다.

[0201] **포스트 스케일 모듈**

[0202] 어떤 실시예들에 있어서, 상기 값들을 다른 양으로 스케일링하는 것을 포함하는 모듈들을 통합할 수 있다. 예를 들면, 포화에 기반을 둔 프리-스케일러는 포화된 색들을 색역에 유지하기 위해 스케일링 다운할 수 있다. DBLC 설계에서 X/XL 모듈은 픽셀 값들을 백라이트 강도에 관련된 값으로 스케일링 업 또는 다운한다. GMA는 OOG 색들을 스케일링 다운하는 색역 클램퍼 모듈을 종종 통합한다. 이 모듈들의 각각은 3 또는 4 픽셀 원색 값들을 스케일 팩터로 곱할 수 있다. 픽셀 값들을 일반적으로 꽤 큰 11 또는 12 비트의 넓이이다. 스테일 팩터들은 일반적으로 조금 작은 8 또는 9 비트이다. 별개의 프리-스케일러, X/XL 모듈 및 색역 클램퍼를 갖는 디스플레이에 있어서, 이 각각의 단계들은 곱셈기를 이행하기 위한 많은 게이트들을 가질 수 있다.

[0203] 본 포스트 스케일러는 이 모든 큰 곱셈기들을 단부에서 설정된 1로 대체할 수 있다. 스케일 팩터들은 싱글 스케일 팩터로 조합되고, 원색마다 하나의 큰 곱셈기만이 포스트 스케일러에 요구된다. 스케일 팩터들을 함께 조합하는 것은 곱셈기를 요구할 수 있지만, 이들은 더 작은 8×8비트 곱셈기일 수 있고, 이 계산은 모든 픽셀에서 원색마다 한번 대신에 픽셀마다 한번 행해진다. 또한, 최적화는 이 어떤 스케일 팩터 곱셈을 제거하고, 이들을 간단한 비교로 대체할 수 있다.

[0204] 어떤 곱셈기들을 간단한 최소 함수로 대체하는 어떤 최적화를 갖는 포스트 스케일러의 다양한 실시예들이 있을 수 있다. 이 최적화들은 예를 들면, 스케일링 다운되었던 밝은 이미지에 대해 작용할 수 있다. 매우 적극적인 모드와 X.XL 동안 스케일링 업된 어두운 이미지들에 있어서, 다른 최적화가 가능할 수 있다. 예를 들면, 도 11b는 도 11과 같이, 실질적으로 동일한 동작들을 수행하기 위해 더 적은 곱셈기들과 최소 함수를 사용하는 일 실시예를 도시한다.

[0205] 일 실시예에 있어서, 이 최적화들의 몇 개는 조금의 가정에 따라 이루어질 수 있다. 예를 들면, 하나의 가정은 백라이트 설정을 50% 이하로 사용하지 않을 수 있다. 다른 가정은 이미지에 대한 적극적인 모드를 50% 이하로 사용하지 않을 수 있다. 또 다른 가정은 하드(hard) 클램핑을 사용하는 것이고, 어두운 이미지들에 대한 색조 에러를 수용하는 것일 수 있다.

[0206] 일 실시예에 있어서, 이하 기술된 바와 같이, 어두운 색들에 더 나은 수행을 가질 수 있다. 스케일 팩터들이 1에 가까워짐에 따라 모든 이득 항(비선형을 제외한)들을 고려한다. 모든 이득 항들을 함께 곱하는 것은 픽셀들을 각각의 항들로 별개로 곱하는 것과 동일한 것을 하는 싱글 스케일링 팩터를 생성한다. 아래의 각각의 곱셈들은 이후에 통상 256으로 나뉘어져서 고정점 이진 스케일 팩터가 다시 1에 가까워지도록 한다.

[0207] 스케일링에 근거한 포화는 OOG 값들에 대한 하나의 반응이다. 현재, 포화가 입력 감마 후의 입력 RGB 값들로부터 계산된다. Calc Sat 이득 모듈은 이전 프리-스케일 모듈이 행한 동일한 방식으로 이득을 계산한다. 스케일링에 근거한 이러한 포화는 여기에 참조로 통합된 공동 소유의 PCT/US2006/040272 (272 PCT 출원)에 논의되었다.

[0208] **프리-스케일링에 근거한 포화**

[0209] 272 PCT 출원에서 논의된 바와 같이, 프리-리덕션의 일 실시예에 있어서, 입력 RGB 값들은 고정량으로 감소되지 않을 수 있지만, 포화의 함수인 양으로 대신 감소될 수 있다. 예를 들면, 포화가 제로에 가까울 때, 1.0에 가까운 값을 갖는 함수가 입력 RGB 백색 값을 출력 RGBW 백색 값에 거의 사상하는 효과를 가지는, 포화 함수의 몇 개의 다른 실시예들이 적당할 수 있다. 이는 가능한 최대 백색 값이 달성되지 않는 프리-리덕션 알고리즘에 대해 효과적일 수 있다. 다른 실시예에 있어서, 최대 값은 동시에 휘도 대비 에러를 감소시키기 위해 1.0보다 적을 수 있다. 포화 함수들은 포화가 최대일 때 어떤 퍼센티지(Pmax)로 감소할 수 있다. Pmax 값이 M2(디스플레이에서 R+G+B 서브픽셀의 밝기의 합계 대 W의 밝기의 비율)보다 크면, 어떤 OOG 색들이 있을 것이다. 따라서, 상기된 바와 같이, 색역 클램핑 모듈을 여전히 바람직할 수 있다.

[0210] 이 포화 함수에 대한 하나의 가능한 곡선은 가우시안(Gaussian)이지만, 하드웨어에서 이행되기 계산적으로 어려울 수 있다. 직선이 적절할 수 있고, 구분적 선형 함수는 만족스런 이미지들을 생성할 수 있다. 이 함수로부터의 값들은 입력 RGB 값들로 곱해진다. 따라서, 1.0으로 곱하는 것은 저포화의 입력 값의 어떤 감소도 일으키지 않고, Pmax 또는 1보다 작은 다른 분수들로 곱하는 것은 고포화를 갖는 입력 값들을 감소시킨다. 분수 값에 의한 곱셈들은 적절한 오른쪽 시프트에 따르는 고정 점 이진 수로 곱함으로써, 하드웨어에서 이행될 수 있다. 시프트 및 더하기에 의한 곱셈을 이행하는 다른 수단들은 본 발명의 범위의 일부로서 포함된다.

[0211] 포화는, 통상 색역의 표면에서 0으로부터 1.0까지의 범위로 스케일링된, 회색 선으로부터 수직 거리 떨어져서 고려될 수 있다. 포화의 계산에서 어떤 수가 사용될 수 있더라도, 산업에서 기지된 이 수를 계산하는 근사치들

이 있다. 예를 들면,

[0212] Saturation=(max(r,g,b)-min(r,g,b))/max(r,g,b)

[0213] 결과의 포화 값은 도 17로부터의 곡선들 중 하나를 생성하는데 사용될 수 있다. 예를 들면, 0.75의 Pmax 값을 갖는, 구분적인 선형 라인(1703) 다음의 방정식: Pre_reduce=min(1 , 1 -((Saturation-0.25)/(1 -0.25)))에 의해 생성될 수 있다.

[0214] 그리고, 입력된 적색, 녹색 및 청색 값들은, 상기 실시예들 중 어느 것에 의해 생성된 바와 같이, 이러한 Pre_reduce 값으로 각각 곱해질 수 있다:

[0215] R=R* Pre_reduce

[0216] G=G* Pre_reduce and

[0217] B=B* Pre_reduce.

[0218] 결과적으로, R, G 및 B 값들은 GMA 알고리즘을 통해 러닝(running)되어 RGB를 RGBW로 변환할 수 있다.

[0219] 또 다른 실시예에 있어서, 프리-리덕션 함수는 색조의 함수로 이루어질 수 있다. 여기 병합된 이전 특허 출원에 있어서, 이 목적을 위해 사용될 수 있는 색조 값을 계산하는 개지된 수단이 있다. 예를 들면, 얼굴과 다른 피부톤은 아주 좁은 색조의 범위를 갖고, 이 특징들을 갖는 이미지에 대한 다른 프리-리덕션 함수를 사용하는데 효과적일 수 있다.

[0220] 또 다른 실시예에 있어서, 프리-리덕션 포화 함수는 밝기의 함수로 이루어질 수 있다. 따라서, 주어진 포화 값에 있어서, 대비 스케일링 값을 사용하는 것보다, 1이 흑색에 근접에 근거하여 스케일링할 것이다. 이는 감마 함수처럼 작용할 것이고, 1이 RGBW 색역 헐에 더 가까운(또는 더 먼) 출력 픽셀 분포를 시프트하도록 한다. 또한, 프리-리덕션 함수가 색조, 포화 및 밝기의 어떤 조합 함수로서 근거될 수 있음이 이해되어야 한다.

[0221] 상기된 바와 같이, 일 실시예는 모든 원색들에 대한 하나의 프리-리덕션 함수만을 가질 것이다. 그러나, 입력된 R, G 및 B 원색의 각각(또는, 서브셋)에 대한 별개의 프리-리덕션 함수를 가지는 것이 바람직할 수 있다. 이는 색 보정을 하거나, 디스플레이의 백색 점을 조절할 수 있는 성능을 추가할 수 있다. 적색, 녹색 및 청색에 대해 별개의 곡선의 상부 왼쪽 단부를 변경함으로써, 혼합된 색 점들에서의 백색점을 독립적으로 변경할 수 있다.

[0222] 상기된 바와 같이 원색들에 대해 별개의 제어 또는 조정을 갖는 것은, 혼합된 색들(예를 들면, 황색, 청록색, 자홍색 등)의 색도를 조정하도록 한다. 예를 들면, 적색 및 녹색이 별개의 Pmax 제어를 갖고, 녹색 Pmax 제어가 적색 Pmax 값보다 25% 더 낮으면, 황색 점은 적색 원색을 향하여 시프트할 것이다. 또한, 곡선의 기울기가 Pmax 가까이 충분히 가파르게 이루어지면, 황색의 변화는 디스플레에의 백색 점에 영향을 미치지 않고 이루어질 수 있다.

[0223] 프리-리덕션 모듈은 입력 감마와 Calc RwGwBw 모듈 사이에 배치될 수 있다. 또한, 이미지 시스템에서 입력 감마 모듈의 전과 같은 다른 위치에 프리-리덕션을 배치할 수 있다. 입력 감마 전의 값들이 통상 더 작은 비트-크기를 가지므로, 이 설계에 근거한 하드웨어의 게이트 카운트를 감소시키는 효과를 갖고, 또한, 한 단계에서 감마 보정과 프리-리덕션을 수행하며, 프리-리덕션 함수를 입력 감마 함수와 조합할 수 있다. 입력 감마 함수가 미리 계산된 룩업 테이블처럼 이행되므로, 더 복잡한 하드웨어에서 페널티(penalty)를 지불하지 않고 가우시안 곡선과 같은 뛰어난 알고리즘을 사용할 수 있다.

[0224] **포화에 근거한 포스트-스케일링**

[0225] 프리-스케일링 모듈의 이전 배치에 대한 포스트-스케일링 모듈의 하나의 장점은 다른 모듈들에서 계산된 값들을 사용할 수 있다는 것이다. 프리-스케일러는 레지스터에 저장된 고정된GMIN 스케일링 파라미터를 갖는다. 이 고정된 값은 이미지에서 밝게 포화된 색들을 스케일링 다운하는데 사용될 수 있지만, 이미지가 어떤 밝게 포화된 색들을 갖지 않을 때, 이를 변경하지 않을 수 있다. 본 실시예에 있어서, 도 5에서의 검사 모듈(108)은 가장 밝게 포화된 색이 얼마나 밝은지를 기록하는 GPEAKVAL(154)를 계산한다. 도 6에 있어서, CALC VAR-GMIN 모듈(612)은 고정된 GMIN 값보다 적은 값의 이미지를 수정할 수 있다. VAR-GMIN 값은 고정된 GMIN 값의 위치에 있어서 도 11의 CALC SAT GAIN 모듈(1106)에 사용될 수 있다. 대안으로, 레지스터 구성에서의 비트는 어떤 적용에 대한 고정된 GMIN와 VAR-GMIN 값 사이에서 스위칭하도록 한다.

[0226] 이러한 포스트 스케일링을 사용하는 디스플레이 시스템의 일 실시예에 있어서, 단일 스케일링 팩터를 갖는, 상기 조명 결정 유닛으로부터 백라이트 광, 이미지 데이터 값의 포화 및 OOG 보정의 함수로서 이미지 데이터 값들을 스케일링하기 위한 포스트-스케일링 유닛을 사용하는 것이 바람직할 수 있다. 이 싱글 스케일링 팩터는 여기에 설명된 바와 같이 많은 스케일링 조건들의 함수일 수 있다. 어떤 스케일링 조건들은 포화 기반의 스케일링, OOG 스케일링, 및 비선형 스케일링과 같은 그룹 스케일링 고려로부터 선택될 수 있다. 물론, 다른 스케일링 조건들은 바래질 수 있고, 이와 같이 추가될 수 있다. 여기에 더 설명된 바와 같이, 비선형 스케일 모듈은 어두운 색 값들을 증가시키는데 사용되고, 이미지 데이터 값들의 휘도 값에 의존할 수 있다. 이 스케일링 조건들이 결정되면, 조건들을 곱하거나, 조건의 최소를 취하거나 또는 그들의 조합을 포함하는, 싱글 스케일링 픽터를 생성하기 위해 조건들을 조합하는 다수의 방법들이 있다.

[0227] 또 다른 실시예에 따라, 어떤 INVy 계산들이 파이프라인에서 더 용이하게 행해지면, 도 11의 곱셈기(1130)는 INVy 또는 비선형 이득 값 중 더 작은 것을 지나가는 간단한 최소 함수로 대체될 수 있다. DBLC가 디스플레이의 휘도가 50% 이하가 되도록 하지 않을 때, INVy 값은 8비트보다 더 크지 않을 수 있고, 곱셈기(1132 및 1134)는 간단한 최소 함수들로 대체될 수 있다.

[0228] 상기 포화는 입력 감마 이후의 어느 때에나 계산될 수 있어서, 이 계산은 GMA 및 검사 처리와 동시에 행해질 수 있다. SPR 모듈은 이후에 싱글 포화 스레스홀드 비트를 필요로 해서, 도 11의 Calc Sat 이득 모듈(1106)에 계산된 포화로부터 이 비트를 계산하는 것이 이해된다. 일 실시예에 있어서, 이 모듈은 1/포화를 계산할 수 있어서, 낮은 값이 높은 값보다 더 포화된다. 이 역 포화가 sat_thresh 레지스터 설정 이하이면, sat 스레스홀드 비트는 1이고, 그렇지 않으면, 제로이다.

[0229] Calc 비선형 이득 모듈(1108)은 입력 감마 이후의 RGB 값들의 최대 값에 근거되는 포화 이득에 항을 다시 추가한다. 이 항은 어두운 이미지들에 대해 너무 크고, 포화 스케일링을 효과적으로 사용할 수 없다. INVy<266일 때(1110으로부터 입력으로), 비선형 이득을 사용할 수 없는 테스트를 설정할 수 있다.

[0230] 상기 백라이트 레벨이 100% 이하로 감소되면, 일 실시예에 있어서, 동일한 휘도가 백라이트 레벨의 광 밸브를 역 비례적으로 증폭시킴으로써 유지될 수 있다. 그러나, 적극적인 백라이트 결정의 경우에 있어서, 스케일 값은 광밸브를 초과 증폭시키고, 스케일 값들은 동작의 유효한 범위를 초과할 것이다. 클리핑 또는 클램핑(1114, 1118 및 1120)은 일어나고, 이미지는 이미지에 존재하는 어떤 밝은 회색 레벨 계조들을 루싱(loosing)할 것이다. 비선형 이득은 픽셀의 스케일 값을 비선형적으로 조절해서, 백라이트 결정의 어두운 픽셀들이 역으로 증폭되고, 더 밝은 픽셀들이 스케일 값들을 감소하는 낮은 스케일 값으로 증폭되어서, 맹목적인 강압 접근보다 더 밝은 변화 정보를 유지함으로써, 결과되는 광 밸브 값들은 동작의 유효 범위를 초과하지 않는다.

[0231] Sat-비선형 이득은 함께 곱함으로써(오른쪽 시프트 8), X/XL 스케일링 팩터와 조합될 수 있다. INVy 값은 1.0보다 크거나 1.0보다 작은 수일 수 있어서, 이진 점 이하의 8비트를 갖는 9비트의 고정점에 저장된다. 포화 이득은 128과 256 사이의 값이고 때때로 9비트이다.

[0232] 적극적인 LED 전력 계산과 포화에 기반을 둔 스케일링 선택들은 OOG 값들을 결과로 낸다. 따라서, 색역 클램핑(1118, 1120)은 달성될 수 있다. Sat 및 X/XL 스케일링 후의 OOG 값은 RwGwBwWw의 최대 값을 조합된 sat 및 X/XL 이득으로 곱함으로써 사정된다. 결과의 상부 비트가 온이면, 색은 OOG이고 클램핑되어야 한다. 최대의 하부 11비트는 OOG의 거리이고, 이전 설계에서 행해진 바와 같은 클램프 스케일링 값을 포함하는 LUT로 인덱스처럼 사용될 수 있다. 결과 클램프_이득은 다시 함께 곱함으로써 다른 스케일링 팩터들과 조합될 수 있다.

[0233] 최종 조합된 이득 항은 이진 점 이하의 8비트를 갖는 9비트일 수 있다. 이 값은 RwGwBwWw 값들로 곱해져서 스케일링하고 4개의 9*12=12비트의 색역으로 가져올 수 있다. 이 값들이 11비트보다 더 크도록 할 수 있는 다른 실시예 및 다른 몇 개의 상황들이 있을 수 있다. 하나는 값들이 11비트보다 조금 더 크도록 하는 LUTs에서의 양자화 노이즈이다. 다른 경우는 M2>1.0인 경우이다. 이 이유로 인해, 각 곱의 결과의 상부 비트(오버플로)가 온되면 검출하고, 최종 결과를 하부 비트에 적합한 최대 값으로 클램핑할 수 있다.

[0234] 스케일링 곱셈기들은 스케일링 또는 흑색으로 클램핑을 하면서, 흑색으로 색을 이동한다. 이는 픽셀의 휘도를 낮추지만, 색조 및 포화를 보존한다. 회색의 라인에 클램핑(클램프 투 루마(luma)) 또는 사이의 어떤 각으로 클램핑(클램프 다이고날(diagonal))하기 위해, 잃어버린 휘도를 W 값들에 다시 추가하는 알고리즘을 사용할 수 있다. 이는 휘도 값을 사용할 수 있지만, GMA 모듈로부터의 휘도 값은 더 이상 유효하지 않을 수 있다. 어떤 경우에 있어서, 휘도 값은 OOG이고 OOG 휘도 값을 발생한다면 RwGwBwWw 값으로부터 재계산될 수 없다. 하나의 가능한 솔루션은 상기 휘도를 INVy 값으로 곱해서 RwGwBwWw 값들과 동일한 범위로 휘도를 다시 가져올 수 있다. 이

는 9*12=12비트 곱셈기로 행해질 수 있다. 유효한 휘도 값이 있으면, 다이고날 클램핑 모듈은 유효한 휘도 값을 사용하여 이전 출원들에 논의된 바와 같이, W에 추가하는 양을 계산할 수 있다. 대안적인 실시예는 휘도를 매개 곱, 예를 들면, 비선형 이득을 INVy 값으로 곱한 후의 곱 중 하나로 곱할 것이다.

[0235] 그러나, 색역 클램핑 모듈에 의해 스케일링된 값들에 대한 대각선 클램핑을 수행하는 것이 바람직하며, 최종 이득이 클램핑을 포함하면 나타나는 Calc 클램프 이득 모듈로부터의 신호를 세이브할 수 있다. 이는 클램프_이득이 256이하(상부 비트가 오프이면)이면 참이다. 대각선 클램핑 모듈은 어떤 클램핑 이득도 없을 때 바이패스될 수 있다.

[0236] 또한, 포화 스케일링에 대한 대각선 클램핑할 수 있다. 다른 실시예에 있어서, 새로운 레지스터 비트가 대각선 클램핑 모듈이 다른 이유를 위해 스케일링된 색들에 작용하도록 하며, 이를 가능하게 할 수 있다. 이 처리는 calc-non-linear 이득 모듈이 256 이하(상부 비트 오프)일 때, 행해질 수 있다. 도 11에 2개의 점선은 포화/비선형으로부터 들어오는 신호 및 이 조건하의 클램핑 대각선 모듈을 사용하거나 할 수 없는 색역 클램핑 모듈을 도시한다.

[0237] 일 실시예에 있어서, 입력 감마 테이블은 8비트 RGB 값들을 11비트 선형 값들로 변환한다. GMA 모듈은 이 값들을 2배만큼 OOG될 수 있는 12비트 RwGwBwWw 값들로 변환한다. 포스트-스케일 모듈의 결과는 11비트 값으로 다시 스케일링되고 클램핑된 RwGwBw이다. 포스트 스케일 모듈의 이 기능을 수행하는 다음의 의사 코드가 아래에 리스팅된다:

[0238]
```
function dopost(x,y)
```

[0239]
```
  local sat_gain=256    --I start by calculating saturation gain
```

[0240]
```
  local scale_sat = 0           --flag indicating what scaling was done
```

[0241]
```
  local scale_clamp = 0
```

[0242]
```
               --Perform saturation-scale gain calc
```

[0243]
```
  if sat_scale==1 then
```

[0244]
```
    local gmin=GMIN+1           --default to fixed GMIN
```

[0245]
```
    if VGE==1 then      --perform variable post-scaling
```

[0246]
```
      gmin = var_gmin           --if requested, use calculated gmin
```

[0247]
```
    end
```

[0248]
```
        --satuation calculated from RGB just after input gamma
```

[0249]
```
    local r,g,b = spr.fetch(ingam,x,y)
```

[0250]
```
    local max_rgb = math.max(1,r,g,b)
```

[0251]
```
    local min_rgb = math.min(r,g,b)
```

[0252]
```
--inv_max_rgb is aLUT in hardware versions
```

[0253]
```
    local inv_max_rgb_lut = math.floor((plus4bit/max_rgb)+0.5)
```

[0254]
```
    local sinv = math.floor(inv_max_rgb_lut*min_rgb)
```

[0255]
```
    sat_gain = math.floor(REG_SLOPE*sinv/plus4bit+gmin)
```

[0256]
```
    sat_gain = math.min(256,sat_gain,GMAX+1)
```

[0257]
```
        --turn saturation into an 4bit number for thresholding
```

[0258]
```
    sinv = math.floor(16*sinv/plus4bit)
```

[0259]
```
 --if this is a saturated pixel
```

[0260]
```
    if sinv<(STH+1) and not (math.max(r,g,b)==0) then
```

```
[0261]            sinv=1                          --set the threshold bit
[0262]          else
[0263]            sinv=0
[0264]          end
[0265]          spr.store("sinv",x,y,sinv)  --save this for the SPR module
[0266]          nl_gain = sat_gain
[0267]                    --Tony's non-linear gain term
[0268]            if INVy<256 then                  --does not work on dark images
[0269]              local nl_off = math.floor((N*16+16)*(MAXCOL-
[0270]                                                  math.max(r,g,b))/(MAXCOL+1))
[0271]              nl_gain=math.min(256,sat_gain+nl_off)
[0272]            end
[0273]          if sat_gain<256 then
[0274]            scale_sat = 1             --record that sat gain was dominant
[0275]          end
[0276]        end   --END OF saturation-SCALING

[0277]              --combine the X/Xl scaling with the saturation based scaling
[0278]        XS_gain = math.floor(nl_gain*INVy/256)
[0279]                    --fetch the values after GMA
[0280]        local Rw,Gw,Bw,Ww,Lw,Ow=spr.fetch(pipeline,x,y)

[0281]                    --always calculte the Gamut Clamp gain and
[0282]      -- use that if other algorithms leave a color OOG
[0283]      local maxp = math.max(Rw,Gw,Bw,Ww)      --find the maximum primary
[0284]                           --predict how far OOG after sat and X/XL
[0285]        maxp = math.floor(maxp*XS_gain/256)
[0286]        local clamp_gain=256                          --default to 1.0, no clamping
[0287]        if maxp>MAXCOL then                           --if this color would go OOG
[0288]          local Ow = spr.band(maxp,MAXCOL)            --calc distance OOG
[0289]                                    --results of the INV LUT for gamma claming
[0290]          clamp_gain = math.floor((256*(MAXCOL+1))/(maxp+1
[0291]          rd = OutGamma((256-clamp_gain)*MAXCOL*2/256) ))
[0292]          if clamp_gain<256 then
[0293]            scale_clamp=1             --if gain is still needed, set flag bit
[0294]          end
```

```
[0295]      end -- out of gamut color
[0296]                          --combine X/XL, sat and clamping to one constant
[0297]      XSC_gain = math.floor(XS_gain*clamp_gain/256)

[0298]    --the INVy X/Xl scaling value can be >1.0 so
[0299]    --the scale value is 9bits now
[0300]                  --with one bit above the binary point and 8 below.
[0301]      Rw = math.floor((Rw * XSC_gain+ 128)/256)     --12*9=12bit
[0302]    Gw = math.floor((Gw * XSC_gain+ 128)/256)
[0303]      Bw = math.floor((Bw * XSC_gain+ 128)/256)
[0304]      Ww = math.floor((Ww * XSC_gain+ 128)/256)--clamp to black value for W
[0305]      Lw = math.floor((Lw * INVy  + 128)/256)       --X/Xl processing alone for L
[0306]      Rw=math.min(Rw,MAXCOL)        --hard clamp
[0307]      Gw=math.min(Gw,MAXCOL)        -- (happens if WR>1.0)
[0308]      Bw=math.min(Bw,MAXCOL)        -- and from quantization error in LUTs.
[0309]      Ww=math.min(Ww,MAXCOL)
[0310]      Lw=math.min(Lw,MAXCOL)

[0311]      spr.store("flags",x,y,bd,gd,rd)       --diagnostic image

[0312]                  --*******************************
[0313]                  --CLAMP diagonal  options
[0314]      if CLE==1 and (scale_clamp or (scale_sat and sat_diag)) then
[0315]        local Wl    --calculate the W that produces the correct luminance
[0316]        Wl = math.floor((Lw*M1_inv-math.floor((2*Rw+5*Gw+Bw)*M2_inv/8))/32)
[0317]        Wl = math.min(Wl,MAXCOL)            --do not exceed the max!
[0318]    --mix the two together
[0319]        Ww = math.floor((Wl*(2^(DIAG+4))+Ww*(128-(2^(DIAG+4))))/128)
[0320]      end --camp diag

[0321]    spr.store("post",x,y,Rw,Gw,Bw,Ww,Lw,0)  --store them in output
[0322]            end     --function dopost
```

[0323] **별개의 R G 및 B 포스트-스케일링**

[0324] 상기 의사 코드가 하나의 GMIN 및 GMAX 값을 이행하며, R G 및 B에 대한 별개의 3개 GMIN 및 GMAX 값들을 가질 수 있다. 이러한 시스템을 이행하기 위한 많은 실시예들이 있다. 일 실시예는 3-값의 포화 스케일러를 형성할

수 있지만, var_scale이 가능할 때, GMIN 레지스터 값의 3개 모두를 싱글 var_gmin 값으로 대체할 수 있다. 또한, 색역 클램핑은 모든 3개의 이득 값들을 대체할 것이다. 다른 실시예는 R G 및 B에 대한 검사 모듈에서 3개의 별개의 피크 값들을 산출할 것이다. Cale led 및 이득 모듈은 3개의 다른 var_gmin 값들을 산출할 수 있고, 지연 가소 모듈은 3개의 값들을 처리할 수 있다. 이 3개의 값들은 포스트 스케일러에서 별개의 이득 계산에 사용할 수 있을 것이다. 최소 색조 변화를 하면서 흑색을 향해 스케일링하는 것이 바람직하면, 색역 클램핑은 모든 3개의 이득 값들을 트럼핑(trumping)할 것이다.

[0325] **서브픽셀렌더링(SPR)**

[0326] 클램핑 후에, 여기 참조로 병합된 많은 출원들에 개시된 바와 같이, SPR로 선택적으로 처리될 수 있다. 일 실시예에 있어서, 메타머(metamer)-휘도 샤프닝(sharpening)을 사용할 수 있다. 다른 실시예에 있어서, 디스플레이 시스템에서 혼합된-포화-샤프닝을 사용할 수 있다. 혼합된-포화 샤프능에 있어서, 2개의 샤프닝 필터들이 사용될 수 있다. 픽셀이 포화된 값에 가까울 때, 셀프-색-샤프??이 사용될 수 있다. 픽셀이 포화된 픽셀에 가깝지 않을 때, 메타머-휘도 샤프닝이 사용될 수 있다. Calc Sat 모듈에서 계산된 포화 스레스홀드 비트는 픽셀이 포화되면 결정하는데 사용할 수 있다. 픽셀이 포화된 것에 가까이 있을 때 결정하기 위해, sat 스레스홀드 비트는 SPR 라인 버퍼들에 저장되어 주변 직교 포화 값들을 픽셀의 포화 피트로 OR될 수 있다. 이 5비트의 OR가 1이면, 픽셀은 포화된 색에 가까이 있다. 게이트들을 보존하기 위해, SPR 라인 버퍼들의 청색 값들의 하부 비트에 sat 스레스홀드 비트를 저장할 수 있다.

[0327] **출력 감마 디더링 출력 양자화 모듈**

[0328] 출력 감마 모듈이 아주 간소화될 수 있도록 1.0의 감마를 갖는 LCD를 사용하는 거이 바람직하다. 출력 감마 테이블들 또는 감마 발생기들 대신에, 출력 값들의 하부 비트들이 트렁케이티드되거나 최정 디더링에 사용될 수 있다. 11 비트의 파이프라인의 예에 있어서, 10비트를 남기고 1비트를 트렁케이티드하고, 8비트 결과를 디더링하기 위해 다음 2개의 비트를 사용할 수 있다. 이는 디스플레이를 포함하는 특정한 반복 서브픽셀 그룹핑에 더 잘 매칭되는 디더링 패턴들을 사용할 수 있다. 이러한 새로운 서브픽셀 그룹핑은 여기 참조로 병합된 출원에 개시되었다. 또한, 3개의 비트 디더링 패턴을 개발하고 디더링을 위한 모든 3개의 하부 비트를 사용할 수 있다.

[0329] 다른 실시예에 있어서, 각각의 서브픽셀에 대한 별개의 비트를 갖는 디더링 테이블을 사용할 수 있다. 어떤 테이블들에 있어서, 각각의 논리적 픽셀의 비트들은 함께 온 또는 오프될 수 있다. 따라서, 테이블이 논리적 픽셀마다 1개의 비트만 또는 모든 2개의 서브픽셀들에 대해 1개의 비트만을 저장함으로써 크기를 반으로 감소시킬 수 있다. 이는 하드웨어가 이행하기 더 용이하게 할 수 있다.

[0330] RG 서브픽셀 쌍에 대한 처리가 도 12에 도시된다. BG에 대한 처리는 마차가지로 처리될 수 있다. 인덱스에 대한 계산은 1202에서 논리적 픽셀 위치(Xpos, Ypos)의 하부 비트, R 및 G 위치에 대한 가외 0 또는 1 비트, 및 R 또는 G중 하나로부터 2개의 비트를 패킹(packing)하고 있다. R 및 G 값들은 11 비트 값을 8비트 값으로 3 변환함으로써 궁극적으로 오른쪽 시프트될 수 있다. 가산기들은 디더링을 억제하는 바이패스 모드를 가질 수 있다. 가산기들(또는, 대안적으로, 증가기들)은 정수가 때때로 오버플로하도록 하고, 이는 검출되고, 최대 출력 값에 클램핑될 수 있다. 동작의 순서는 강제적이지 않고, 상기 시프트들은 모든 오른쪽 비트들을 함께 간단히 선택하고 패킹함으로써 행해질 수 있다.

[0331] 디스플레이 시스템의 다이나믹 백라이트 제어의 시스템들과 방법들이 특정한 실시예에 참조되어 설명되더라도, 거기에 제한되지 않는다. 따라서, 다양한 수정과 변경들이 부가된 청구항들로 규정된 본 발명의 사상과 범위를 벗어나지 않고 이루어질 수 있음이 당업자에 쉽사리 이해될 것이다.

도면의 간단한 설명

[0332] 도 1은 본 발명에 따라 이루어지는 디스플레이 시스템의 일 실시예이다.

[0333] 도 2는 입력 감마 디더링 모듈을 나타내는 일 실시예이다.

[0334] 도 3a는 예시적인 이미지 데이터의 빈 카운트에 대한 예시적인 이미지 데이터의 백라이트 조건들의 예시적인 히스토그램 구상도를 나타낸다.

[0335] 도 3b는 세이빙들에 의해 유도되는 수용할 수 있는 시각적 에러를 남기면서, 전력 세이빙들을 최대화하는 수용

할 수 있는 백라이트 전력 설정을 찾는 다이나믹 백라이트 제어 모듈의 처리의 일 실시예를 설명한다.

[0336] 도 4a는 수용할 수 있는 백라이트 전력의 설정을 정제하기 위한 추가적인 처리의 일 실시예를 나타낸다.

[0337] 도 4b는 수용할 수 있는 백라이트 전력의 설정을 정제하기 위한 추가적인 처리의 다른 실시예를 나타낸다.

[0338] 도 5는 이미지 데이터 검사 모듈을 나타내는 일 실시예이다.

[0339] 도 6은 상기 Calc LED 및 이득 모듈을 나타내는 일 실시예이다.

[0340] 도 7은 히스토그램을 생성하기 위한 모듈을 나타내는 일 실시예이다.

[0341] 도 8은 감소 지연 모듈을 나타내는 일 실시예이다.

[0342] 도 9는 감소 지연 모듈을 나타내는 다른 실시예이다.

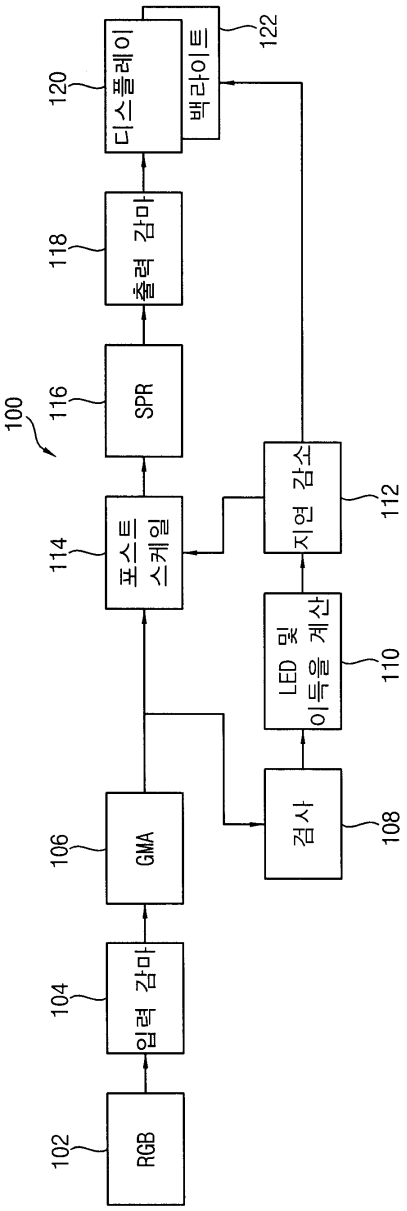
[0343] 도 10은 감소 지연 모듈을 나타내는 또 다른 실시예이다.

[0344] 도 11은 포스트-스케일러의 일 실시예이다.

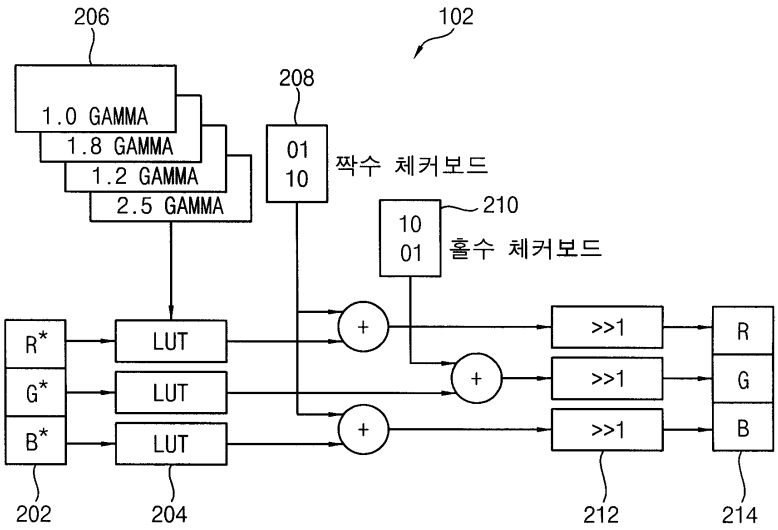
[0345] 도 12는 출력 감마 디더링 모듈을 나타내는 일 실시예이다.

도면

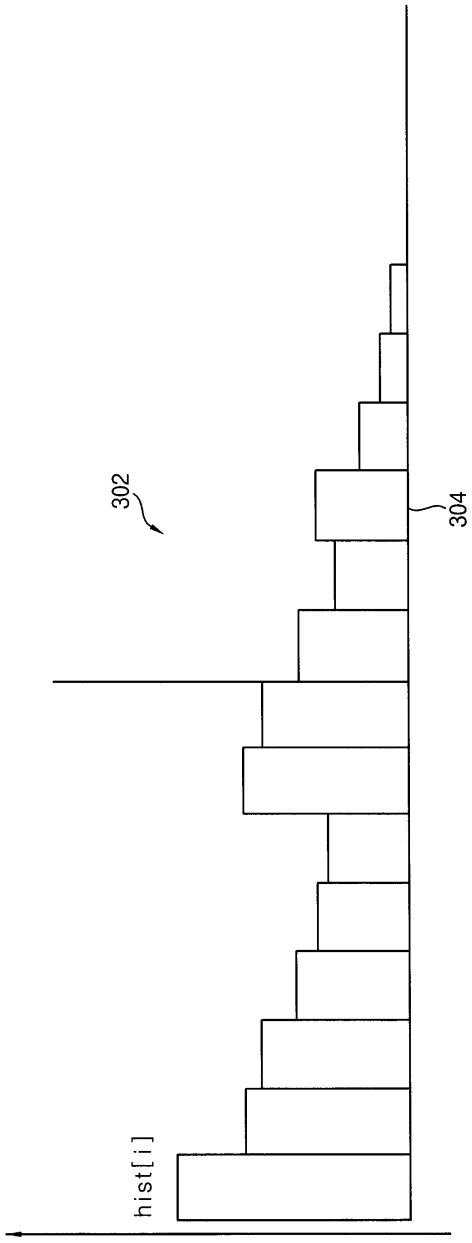
도면1


100
102
RGB
104
입력 감마
106
GMA
108
검사
110
LED 및 이득을 계산
112
지연 감소
114
포스트 스케일
116
SPR
118
출력 감마
120
디스플레이
122
백라이트

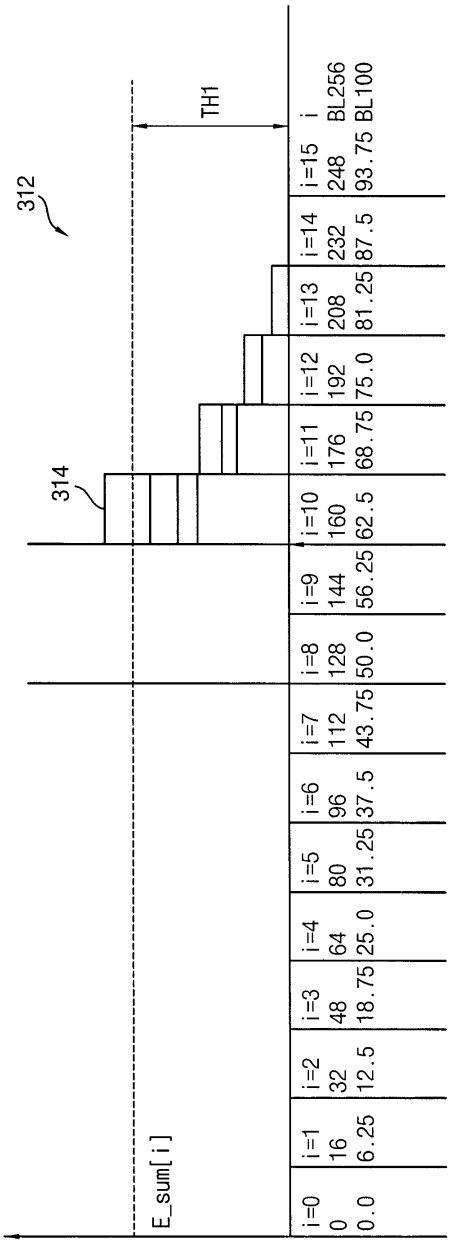
도면2


206
102
208
1.0 GAMMA
1.8 GAMMA
1.2 GAMMA
2.5 GAMMA
01
10
짝수 체커보드
10
01
210
홀수 체커보드
R*
G*
B*
LUT
LUT
LUT
+
+
+
>>1
>>1
>>1
R
G
B
202
204
212
214

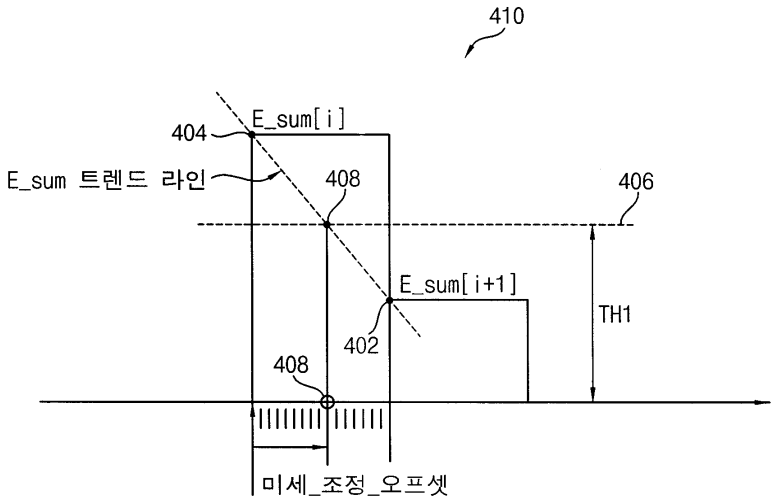
도면3a



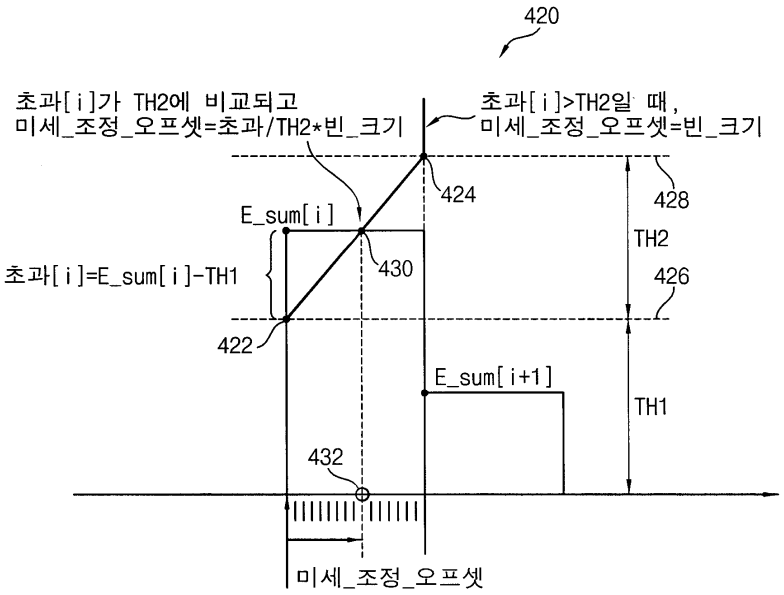
도면3b


312
314
TH1
E_sum[i]
i=0 0 0.0
i=1 16 6.25
i=2 32 12.5
i=3 48 18.75
i=4 64 25.0
i=5 80 31.25
i=6 96 37.5
i=7 112 43.75
i=8 128 50.0
i=9 144 56.25
i=10 160 62.5
i=11 176 68.75
i=12 192 75.0
i=13 208 81.25
i=14 232 87.5
i=15 248 93.75
i BL256 BL100

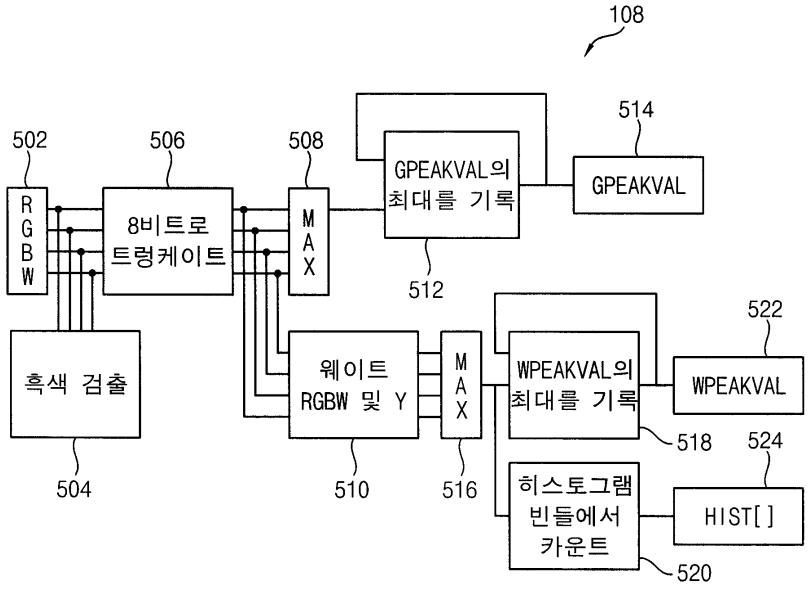
도면4a


410
E_sum[i]
404
E_sum 트렌드 라인
408
406
E_sum[i+1]
TH1
402
408
미세_조정_오프셋

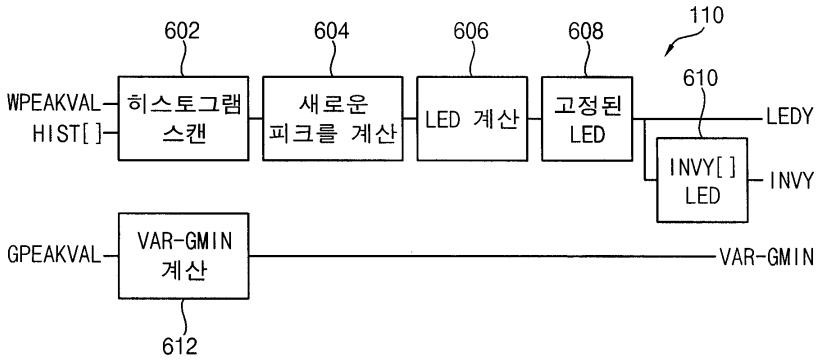
도면4b


420
초과[i]가 TH2에 비교되고
미세_조정_오프셋=초과/TH2*빈_크기
초과[i]>TH2일 때,
미세_조정_오프셋=빈_크기
424
428
E_sum[i]
TH2
초과[i]=E_sum[i]-TH1
430
426
422
E_sum[i+1]
TH1
432
미세_조정_오프셋

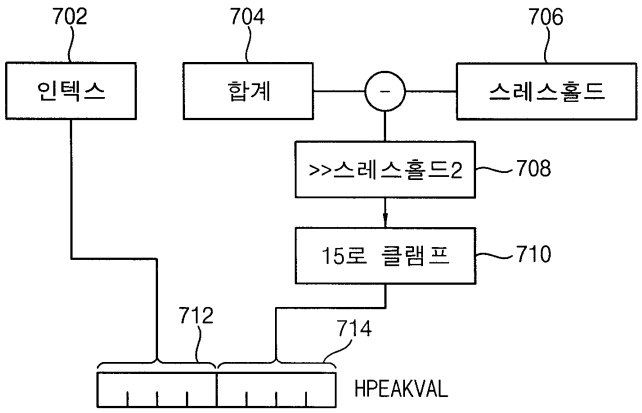
도면5


108
502
506
508
514
RGBW
8비트로 트렁케이트
MAX
GPEAKVAL의 최대를 기록
GPEAKVAL
512
522
흑색 검출
웨이트 RGBW 및 Y
MAX
WPEAKVAL의 최대를 기록
WPEAKVAL
518
524
히스토그램 빈들에서 카운트
HIST[]
504
510
516
520

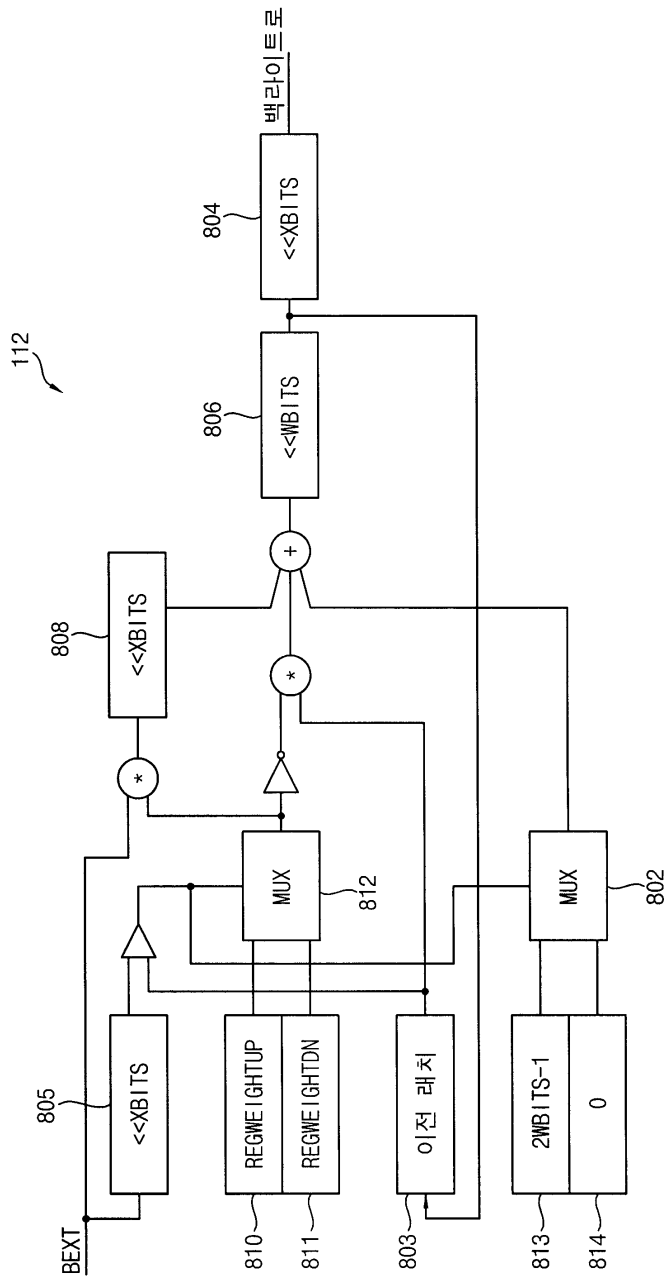
도면6


110
602
604
606
608
610
WPEAKVAL
HIST[]
히스토그램 스캔
새로운 피크를 계산
LED 계산
고정된 LED
LEDY
INVY[] LED
INVY
GPEAKVAL
VAR-GMIN 계산
VAR-GMIN
612

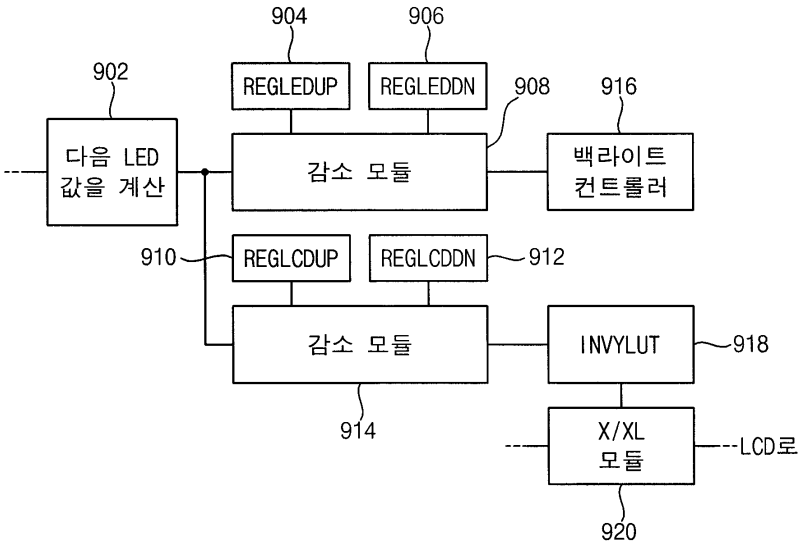
도면7


702
704
706
인텍스
합계
-
스레스홀드
>>스레스홀드2
708
15로 클램프
710
712
714
HPEAKVAL

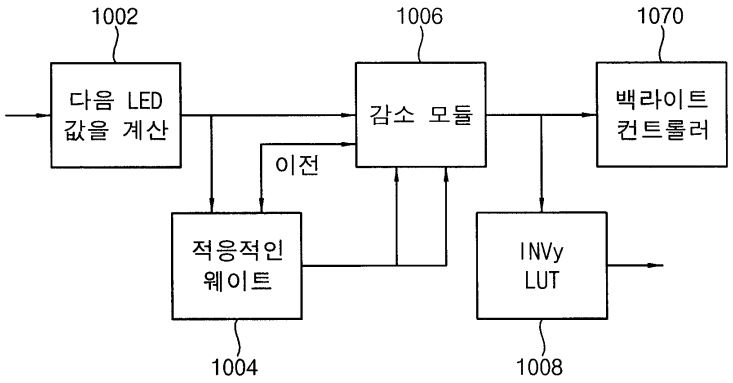
도면8


112
804
<<XBITS
백라이트로
806
<<WBITS
808
<<XBITS
MUX
812
802
MUX
805
<<XBITS
REGWEIGHTUP
REGWEIGHTDN
이전 래치
2WBITS-1
0
BEXT
810
811
803
813
814

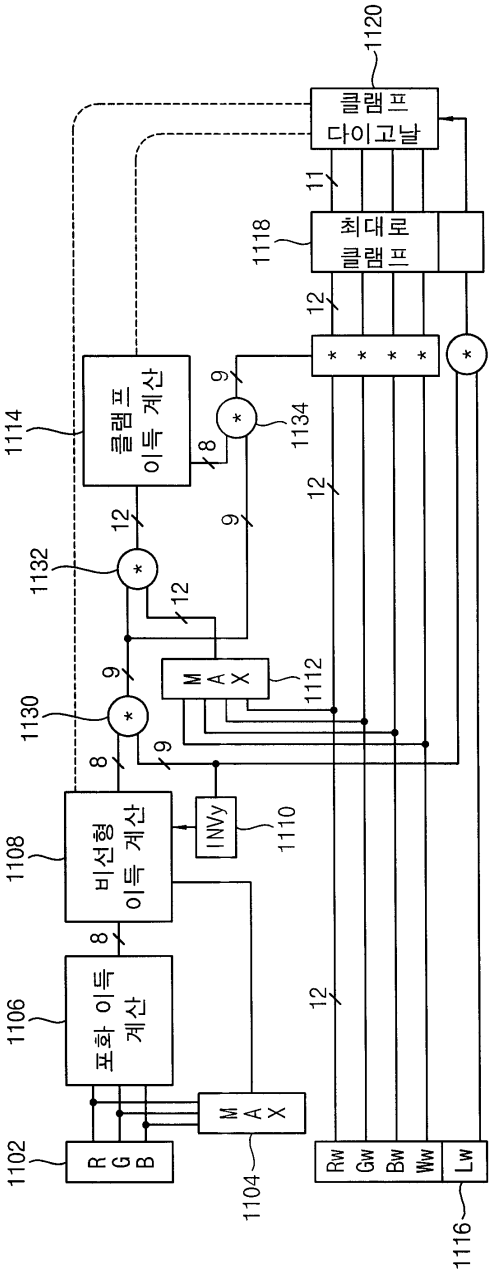
도면9


904
906
902
REGLEDUP
REGLEDDN
908
916
다음 LED
값을 계산
감소 모듈
백라이트
컨트롤러
910
REGLCDUP
REGLCDDN
912
감소 모듈
INVYLUT
918
914
X/XL
모듈
LCD로
920

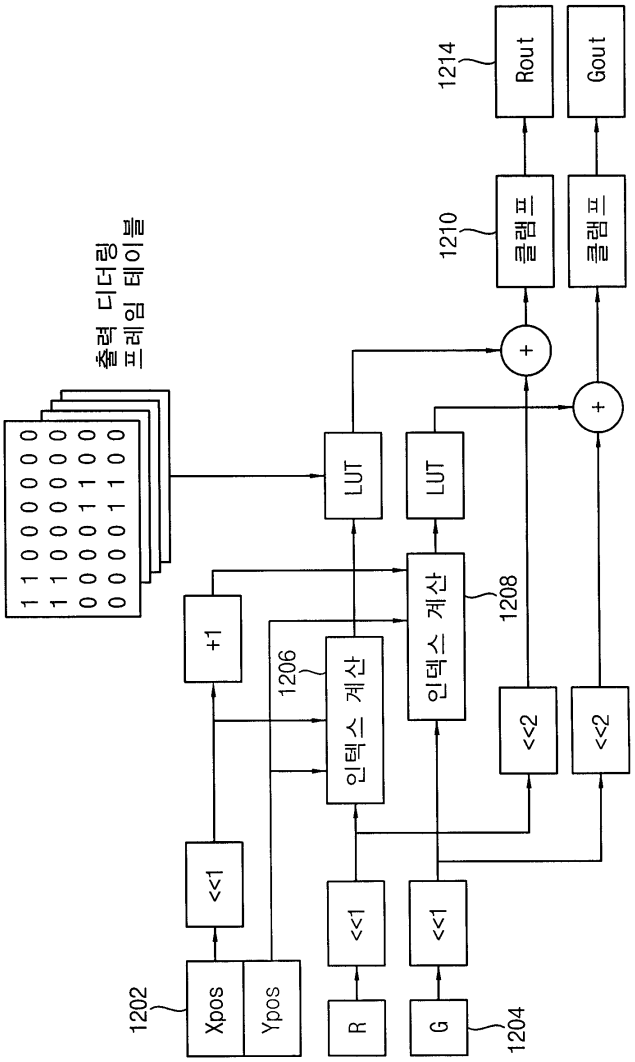
도면10


1002
1006
1070
다음 LED
값을 계산
감소 모듈
백라이트
컨트롤러
이전
적응적인
웨이트
INVy
LUT
1004
1008

도면11


1120
클램프
다이고날
11
1118
최대로
클램프
12
1114
클램프
이득 계산
8
9
1134
12
1132
12
9
12
1112
MAX
9
1130
8
9
1108
비선형
이득 계산
INVy
1110
8
1106
포화 이득
계산
12
1102
RGB
MAX
1104
Rw
Gw
Bw
Ww
Lw
1116

도면12


1214
Rout
Gout
1210
클램프
클램프
+
+
출력 디더링
프레임 테이블
1 1 0 0 0 0 0 0
1 1 0 0 0 0 0 0
0 0 0 0 1 1 0 0
0 0 0 0 1 1 0 0
LUT
LUT
+1
1206
인덱스 계산
인덱스 계산
1208
<<2
<<2
<<1
<<1
<<1
1202
Xpos
Ypos
R
G
1204