



[12] 发明专利申请公开说明书

[21] 申请号 200410062550.2

[43] 公开日 2005 年 2 月 9 日

[11] 公开号 CN 1577458A

[22] 申请日 2004. 6. 30

[21] 申请号 200410062550.2

[30] 优先权

[32] 2003. 6. 30 [33] JP [31] 187768/2003

[71] 申请人 索尼株式会社

地址 日本东京都

[72] 发明人 内野胜秀 山下淳一 山本哲郎

[74] 专利代理机构 北京东方亿思专利代理有限公司

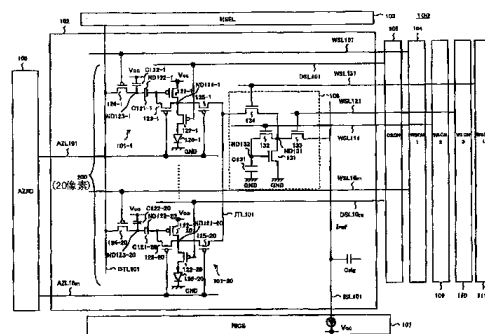
代理人 董方源

权利要求书 5 页 说明书 25 页 附图 16 页

[54] 发明名称 显示装置及其驱动方法

[57] 摘要

提供一种显示装置及其驱动方法，可以不仅不受像素内部的有源元件的阈值偏差的影响，而且不受迁移率偏差的影响，向各像素的发光元件稳定且正确地供给所期望值的电流，其结果可以显示高质量图像。在像素单元内的各像素电路中进行自动调零动作前，TFT(132、133)导通，电流传送电路在 20H 期间内采样保持基准电流供给线的基准电流，经过 20H 期间 TFT(132、133)关断后，TFT(134)在 20H 期间内被保持为导通状态，从而将采样保持的基准电流输出传送到基准电流传送线。各像素电路分别在 1H 期间内依次取入基准电流传送线所传送的基准电流，并进行自动调零动作。



1. 一种显示装置，具有：
- 多个像素电路，呈矩阵状排列；
- 5 数据线，针对所述像素电路的矩阵排列，给每列进行布线，并供给与亮度信息相应的数据信号；
- 第一控制线，针对所述像素电路的矩阵排列，给每行进行布线；
- 第一及第二基准电位；以及
- 基准电流供给线，针对所述像素电路的矩阵排列，给每列进行布线，
- 10 并供给规定的基准电流；
- 并形成多个像素单元，所述像素单元包括被布置在像素排列的同一列上且被连接在同一所述数据线上的多个像素电路，
- 其中，所述像素单元包括：
- 基准电流传送线，被并联连接在单元内的多个像素电路上；和
- 15 电流传送电路，用于在规定期间内存储所述基准电流供给线所供给的基准电流，并在经过该规定期间后将存储的基准电流传送到所述基准电流传送线；
- 所述像素电路具有：
- 第一、第二、及第三节点；
- 20 驱动晶体管，在所述第一节点所连接的第一接线端和第二接线端之间形成电流供给线，并根据所述第二节点所连接的控制接线端的电位来控制流过所述电流供给线的电流；
- 第一开关，被连接在所述第一节点上；
- 第二开关，被连接在所述第一节点和所述第二节点之间；
- 25 第三开关，被连接在所述数据线和所述第三节点之间，并由所述第一控制线来进行导通控制；
- 第四开关，被连接在所述第一节点和所述基准电流传送线之间；以及
- 耦合电容器，被连接在所述第二节点和所述第三节点之间；
- 并且，在所述第一基准电位和第二基准电位之间，串联连接有所述驱

动晶体管的电流供给线、所述第一节点、所述第一开关、以及所述电光元件。

2. 如权利要求 1 所述的显示装置, 其中,

所述电流传送电路具有:

5 场效应晶体管, 其源极被连接在规定的电位上;

第五开关, 被连接在所述场效应晶体管的漏极和栅极之间;

第六开关, 被连接在所述场效应晶体管的漏极和所述基准电流供给线之间;

10 第七开关, 被连接在所述场效应晶体管的漏极和所述基准电流传送线之间; 以及

电容器, 被连接在所述场效应晶体管的栅极和规定的电位之间。

3. 如权利要求 1 所述的显示装置, 其中,

所述电流传送电路具有:

第一场效应晶体管, 其源极被连接在规定的电位上;

15 第二场效应晶体管, 其源极被连接在所述第一场效应晶体管的漏极上;

第五开关, 被连接在所述第二场效应晶体管的漏极和栅极之间;

第六开关, 被连接在所述第二场效应晶体管的漏极和所述基准电流供给线之间;

20 第七开关, 被连接在所述第二场效应晶体管的漏极和所述基准电流传送线之间;

第八开关, 被连接在所述第一场效应晶体管的漏极和栅极之间;

第一电容器, 被连接在所述第一场效应晶体管的栅极和规定的电位之间; 以及

25 第二电容器, 被连接在所述第二场效应晶体管的栅极和规定的电位之间。

4. 如权利要求 2 所述的显示装置, 具有:

第一电路, 使所述电流传送电路的所述第五及第六开关在多倍于水平扫描期间的时间内导通, 进而输入所述基准电流供给线所供给的基准电

流，并存储到所述电容器中，从而使所述场效应晶体管起电流源的作用，在经过多倍于水平扫描期间的时间内，使所述第五及第六开关保持在非导通状态，并使所述第七开关导通，从而使存储的基准电流输出到所述基准电流传送线；和

- 5 第二电路，使所述像素单元内的各像素电路的所述第四开关在每一水平扫描期间内依次导通，从而使从所述电流传送电路输出到基准电流传送线的基准电流依次供给到所述各像素电路的第一节点。

5. 如权利要求 3 所述的显示装置，具有：

- 10 第一电路，使所述电流传送电路的所述第五、第六、及第八开关在多倍于水平扫描期间的时间内导通，进而输入所述基准电流供给线所供给的基准电流，并存储到所述第一及第二电容器中，从而使所述第一及第二场效应晶体管起电流源的作用，在经过多倍于水平扫描期间的时间内，使所述第五、第六、及第八开关保持在非导通状态，并使所述第七开关导通，从而使存储的基准电流输出到所述基准电流传送线；和

- 15 第二电路，使所述像素单元内的各像素电路的所述第四开关在每一水平扫描期间内依次导通，从而使从所述电流传送电路输出到基准电流传送线的基准电流依次供给到所述各像素电路的第一节点。

6. 如权利要求 5 所述的显示装置，其中，

- 20 所述电流传送电路具有：漏电消除电路，用于在使所述第七开关为导通状态的期间内，将与所述存储的基准电流相当的电流供给到所述第二场效应晶体管的漏极。

7. 如权利要求 4 所述的显示装置，其中，

- 25 当所述第二电路驱动所述像素单元的各像素电路的所述电光元件时，作为第一阶段，使所述第一开关、所述第二开关、及所述第四开关在规定时间内导通，从而将所述第一节点和所述第二节点电连接，且从所述基准电流传送线向第一节点供给基准电流；

作为第二阶段，将所述第一开关保持在非导通状态，并在经过水平扫描期间后将所述第二开关及所述第四开关保持在非导通状态；

作为第三阶段，通过所述第一控制线使所述第三开关导通，从而使所

述第一开关导通，并在将所述数据线上所传输的数据写入到所述第三节点后，将所述第三开关保持在非导通状态，并向所述电光元件供给与所述数据信号相应的电流。

8. 如权利要求 5 所述的显示装置，其中，

5 当所述第二电路驱动所述像素单元的各像素电路的所述电光元件时，
作为第一阶段，使所述第一开关、所述第二开关、及所述第四开关在规定时间内导通，从而将所述第一节点和所述第二节点电连接，且从所述基准电流传送线向第一节点供给基准电流；

10 作为第二阶段，将所述第一开关保持在非导通状态，并在经过水平扫描期间后将所述第二开关及所述第四开关保持在非导通状态；

作为第三阶段，通过所述第一控制线使所述第三开关导通，从而使所述第一开关导通，并在将所述数据线上所传输的数据写入到所述第三节点后，将所述第三开关保持在非导通状态，并向所述电光元件供给与所述数据信号相应的电流。

15 9. 如权利要求 1 所述的显示装置，其中，
所述基准电流的值被设定为与所述电光元件的发光的中间色相当的
值。

10. 一种显示装置的驱动方法，

所述显示装置形成多个像素单元，所述像素单元包括被布置在像素排列的同一列上且被连接在同一所述数据线上的多个像素电路，

所述像素单元包含：

基准电流传送线，被并联连接在单元内的多个像素电路上；和

20 电流传送电路，用于在规定期间内存储所述基准电流供给线所供给的基准电流，并在经过该规定期间后将存储的基准电流传送到所述基准电流
25 传送线；

所述像素电路具有：

第一、第二、及第三节点；

驱动晶体管，在所述第一节点所连接的第一接线端和第二接线端之间形成电流供给线，并根据所述第二节点所连接的控制接线端的电位来控制

流过所述电流供给线的电流；

第一开关，被连接在所述第一节点上；

第二开关，被连接在所述第一节点和所述第二节点之间；

第三开关，被连接在所述数据线和所述第三节点之间；

- 5 第四开关，被连接在所述第一节点和所述基准电流传送线之间；以及
耦合电容器，被连接在所述第二节点和所述第三节点之间；

并且，在所述第一基准电位和第二基准电位之间，串联连接有所述驱动晶体管的电流供给线、所述第一节点、所述第一开关、及所述电光元件，

- 10 所述显示装置的驱动方法包括以下步骤：

在规定期间内将针对像素电路的矩阵排列，给每列进行布线的基准电流供给线所供给的基准电流存储起来，并在经过该规定期间后将存储的基准电流传送到被并联连接在所述像素单元内的多个像素电路上的基准电流传送线；

- 15 并且，使所述像素单元内的各像素电路的所述第四开关在每一水平扫描期间内依次导通，从而使基准电流传送线所传送的基准电流依次供给到所述各像素电路的第一节点。

11. 如权利要求 10 所述的显示装置的驱动方法，其中，

当驱动所述像素单元的各像素电路的所述电光元件时，

- 20 使所述第一开关、所述第二开关、及所述第四开关在规定时间内导通，从而将所述第一节点和所述第二节点电连接，且从所述基准电流传送线向第一节点供给基准电流；

然后，将所述第一开关保持在非导通状态，并在经过水平扫描期间后将所述第二开关及所述第四开关保持在非导通状态；

- 25 然后，通过所述第一控制线使所述第三开关导通，从而使所述第一开关导通，并在将所述数据线上所传输的数据写入到所述第三节点后，将所述第三开关保持在非导通状态，并向所述电光元件供给与所述数据信号相应的电流。

显示装置及其驱动方法

5 技术领域

本发明涉及具有有机 EL (Electroluminescence, 场致发光) 显示器等通过电流值来控制亮度的电光元件的像素电路呈矩阵状排列的图像显示装置, 其中, 尤其涉及通过设置在各像素电路内部的绝缘栅型场效应晶体管来控制电光元件内流动的电流值的所谓的有源矩阵型图像显示装置及其驱动方法。

背景技术

在图像显示装置, 例如液晶显示器等中, 很多像素呈矩阵状排列, 并根据应该显示的图像信息, 通过控制每个像素的光强度来显示图像。

15 这在有机 EL 显示器等中也是一样, 但有机 EL 显示器在各图像电路内具有发光元件, 是所谓的自发光型显示器, 具有与液晶显示器相比图像的可视性高、不需要背光、响应速度快等优点。

此外, 各发光元件的亮度由在其内流动的电流值来控制, 从而得到显色的色调, 即, 发光元件是电流控制型这一点与液晶显示器等有很大不同。

20 在有机 EL 显示器中, 与液晶显示器一样, 其驱动方式可以是简单矩阵方式和有源矩阵方式, 但是, 虽然前者的结构简单, 却存在难以实现大型的且高精度的显示器的问题。

因此, 正在广泛开发通过设置在像素电路内部的有源元件、一般是 TFT (Thin Film Transistor, 薄膜晶体管) 来控制在各像素电路内部的发光元件内流动的电流的有源矩阵方式。

图 10 是一般的有机 EL 显示装置的结构框图。

如图 10 所示, 该显示装置 1 具有像素电路 (PXLC) 2a 呈 $m \times n$ 矩阵状排列的像素阵列部分 2、水平选择器 (HSEL) 3、写扫描器 (WSCN)

4、由水平选择器 3 所选择，且提供与亮度信息相应的数据信号的数据线 DTL 1~DTL n、以及由写扫描器 4 选择驱动的扫描线 WSL 1~WSL m。

图 11 是图 10 的像素电路 2a 的一结构例的电路图（例如参照专利文献 1、2）。

5 图 11 的像素电路是众多被提案的电路中最简单的电路结构，即所谓的双晶体管驱动方式的电路。

图 11 的像素电路 2a 具有 p 沟道薄膜场效应晶体管（以下称为 TFT）11 及 TFT 12、电容器 C 11 以及作为发光元件的有机 EL 元件（OLED）13。此外，在图 11 中，DTL 和 WSL 分别表示数据线和扫描线。

10 因为有机 EL 元件很多时候具有整流性，所以有时被称为 OLED（Organic Light Emitting Diode，有机发光二极管），虽然在图 11 以外的地方使用了二极管标记来表示发光元件，但在以下的说明中，OLED 不一定要求整流性。

在图 11 中，TFT 11 的源极连接在电源电位 Vcc（电源电压 Vcc 的供给线）上，发光元件 13 的阴极连接在接地电位 GND 上。图 11 的像素电路 2a 的动作如下所述。

步骤 ST1:

若将扫描线 WSL 置于选择状态（这里是低电平），并向数据线 DTL 施加写入电位 Vdata，则 TFT 12 导通，电容器 C 11 被充电或者放电，从而 TFT 11 的栅极电位变为 Vdata。

步骤 ST2:

若将扫描线 WSL 置于非选择状态（这里是高电平），则数据线 DTL 和 TFT 11 电切断，但 TFT 11 的栅极电位由电容器 C 11 保持稳定。

步骤 ST3:

25 在 TFT 11 及发光元件 13 中流动的电流变为与 TFT 11 的栅极-源极间电压 Vgs 相应的值，从而发光元件 13 以与所述电流值对应的亮度持续发光。

如上述步骤 ST1，对于选择扫描线 WSL 并将数据线上所接收的亮度信息传送给像素内部的操作，以下称为“写入”。

如上所述，在图 11 的像素电路 2a 中，若一旦进行 Vdata 的写入，则在下一次改写之前的期间内，发光元件 13 以恒定的亮度持续发光。

如上所述，在像素电路 2a 中，通过使作为驱动（drive）晶体管的 FET 11 的栅极施加电压变化，来控制在 EL 发光元件 13 内流动的电流值。

5 此时，p 沟道的驱动晶体管的源极连接在电源电位 Vcc 上，从而该 TFT 11 通常都在饱和区域动作。因此，成为具有下述式 1 中所示的值的恒流源。

【式 1】

$$I_{ds} = 1/2 \cdot \mu (W/L) C_{ox} (V_{gs} - |V_{th}|)^2 \cdots (1)$$

10 这里， μ 表示载流子的迁移率， C_{ox} 表示单位面积的栅电容，W 表示栅极宽度，L 表示栅极长度， V_{gs} 表示 TFT 11 的栅极-源极间电压， V_{th} 表示 TFT 11 的阈值 V_{th} 。

在简单矩阵型图像显示装置中，各发光元件只在被选择的瞬间发光，与此相反，在有源矩阵中，如上所述，因为写入结束后发光元件还持续发
15 光，所以与简单矩阵相比，在可以降低发光元件的峰值亮度和峰值电流这一点上，尤其对大型的且高密度的显示器有利。

然而，一般 TFT 的 V_{th} 和迁移率 μ 的偏差较大。因此，即使将相同的输入电压施加在不同的驱动晶体管的栅极上，其导通电流也有偏差，其结果是，画质的均匀性恶化。

20 为了改善该问题，众多像素电路的方案被提出来，其中的代表例如图 3 所示（例如参考专利文献 3 和专利文献 4）。

图 12 的像素电路 2b 具有 p 沟道 TFT 21~TFT 24、电容器 C 21 和 C 22、作为发光元件的有机 EL 发光元件（OLED）25。此外，在图 12 中，DTL、WSL、AZL、DSL 分别表示的是数据线、扫描线、自动调零线、驱
25 动线。

对于该像素电路 2b 的动作，参照图 13（A）~（G）所示的时序图进行以下说明。

图 13（A）表示施加在像素排列的第一行的扫描线 WSL 1 上的扫描信号 $ws[1]$ ，图 13（B）表示施加在像素排列的第二行的扫描线 WSL 2 上的

扫描信号 $ws[2]$ ，图 13 (C) 表示施加在像素排列的第一行的自动调零线 AZL 1 上的自动调零信号 $az[1]$ ，图 13 (D) 表示施加在像素排列的第二行的自动调零线 AZL 2 上的自动调零信号 $az[2]$ ，图 13 (E) 表示施加在像素排列的第一行的驱动线 DSL 1 上的驱动信号 $ds[1]$ ，图 13 (F) 表示施加在像素排列的第二行的驱动线 DSL 2 上的驱动信号 $ds[2]$ ，图 13 (G) 表示 TFT 21 的栅极电位 V_g 。

以下，说明第一行像素电路的动作。

如图 13 (C)、(E) 所示，将给驱动线 DSL 1 的驱动信号 $ds[1]$ 、给自动调零线 AZL 1 的自动调零信号 $az[1]$ 设置为低电平，从而使 TFT 22 及 TFT 23 为导通状态。此时，因为 TFT 21 以二极管连接的状态与发光元件 (OLED) 25 连接，所以 TFT 21 内有电流流动。此时，TFT 21 的栅极电位 V_g 如图 13 (G) 所示下降。

如图 13 (E) 所示，将给驱动线 DSL 1 的驱动信号 $ds[1]$ 设置为高电平，使 TFT 22 为非导通状态。此时，给扫描线 WSL 1 的扫描信号 $ws[1]$ ，如图 13 (A) 所示，以高电平将 TFT 24 保持在非导通状态。

随着 TFT 22 变为非导通状态，因为发光元件 25 内流动的电流被切断，所以如图 13 (G) 所示，TFT 21 的栅极电位 V_g 上升，但在该电位上升到 $V_{cc} - |V_{th}|$ 的时刻，TFT 21 变为非导通状态，电位稳定。该动作称为“自动调零动作”。

如图 13 (C) 所示，使给自动调零线 AZL 1 的自动调零信号 $az[1]$ 为高电平，使 TFT 23 为非导通状态，并使自动调零动作 (V_{th} 校正动作) 结束后，使给驱动线 DSL 1 的驱动信号 $ds[1]$ 为低电平，TFT 22 为导通状态。

然后，将给扫描线 WSL 1 的扫描信号 $ws[1]$ 如图 13 (A) 所示设置为低电平，TFT 24 为导通状态，从而向电容器 C 21 上施加数据线 DTL 1 所传输的规定电位的数据信号。因此，如图 13 (G) 所示，经由电容器 C 21 将 TFT 21 的栅极电位只降低 ΔV_g 。

如图 13 (A) 所示，使扫描线 WSL 1 为高电平，使 TFT 24 为非导通状态。

因此，TFT 21 及 EL 发光元件 (OLED) 25 内有电流流动，从而 EL

发光元件 25 开始发光。

【专利文献 1】 USP5, 684, 365

【专利文献 2】 日本专利特开平 8-234683 号公报

【专利文献 3】 USP6, 229, 506

5 【专利文献 4】 日本专利特表 2002-514320 号公报的图 3

如上所述，在图 12 的像素电路中，在 EL 发光元件 25 不发光期间，因为作为自动调零开关的 TFT 23 导通，所以驱动晶体管 TFT 21 处于截止状态。因为在截止状态时，该晶体管 TFT 21 内没有电流流动，所以其栅极-源极的电压 V_{gs} 等于各晶体管的阈值 V_{th} ，从而消除了每个像素的 V_{th} 偏差。

接着，当关断 TFT 23 后，TFT 24 导通，从而数据线电压通过像素内的电容器 C 21，且电压 ΔV 被耦合到驱动晶体管 TFT 21 的栅极上。若该耦合量为 V_0 ，则驱动晶体管 TFT 21 不依赖于 V_{th} ，有相当于 $V_{gs} - V_{th} = V_0$ 的导通电流流动，从而得到没有 V_{th} 偏差所导致的斑点的均匀的画质。

15 然而，在图 12 的像素电路中，尽管能够校正 V_{th} 偏差，却不能校正迁移率 μ 的偏差。

以下，结合附图来进一步详细说明该课题。

图 14 是图 12 的像素电路中的迁移率不同的驱动晶体管的 ΔV ($= V_{gs} - V_{th}$) 和漏极-源极间电流 I_{ds} 的特性曲线图。

20 在图 14 中，横轴表示电压 ΔV ，纵轴表示电流 I_{ds} 。此外，在图 14 中，实线所示的曲线表示像素 A 的特性，虚线所示的曲线表示像素 B 的特性。

如图 14 所示，实线所示的像素 A 的特性和虚线所示的像素 B 的特性的迁移率不同。

25 在图 12 的像素电路方式中，在自动调零点 ($\Delta V = \Delta 0$) 上，即使是迁移率不同的像素晶体管，其电流值也相等。

然而，其后随着电压上升，迁移率 μ 的偏差表现在电流值上。

例如，在迁移率不同的像素 A 和像素 B 上，即使在施加相同电压 $\Delta V = \Delta 0$ 时，也会根据上述式 1 产生电流 I_{ds} 的偏差，从而其像素的亮度不

同。

即，随着电流值增大、变亮，电流值受迁移率的偏差影响，均匀性有偏差，画质恶化。

此外，图 15 是驱动晶体管的阈值 V_{th} 不同的像素 C、D 中的自动调零
5 动作时的驱动晶体管的栅极电压的变化图。

在图 15 中，横轴表示时间 t ，纵轴表示栅极电压 v_g 。此外，在图 15 中，实线所示的曲线表示像素 C 的特性，虚线所示的曲线表示像素 D 的特性。

自动调零通过连接驱动晶体管的栅极和源极来进行，但随着接近截止
10 区，其导通电流也急剧减少。

因此，要完全截止并消除阈值的偏差需要很长时间。如图 15 所示，如果自动调零时间不够，则像素 C 就无法完全消除阈值 V_{th} 的偏差。

这样，由于阈值 V_{th} 的偏差，可以预见栅极电压的写入状态也产生偏差，从而画面均匀性恶化。

此外，即使花费足够的自动调零时间来消除阈值 V_{th} 的偏差，截止
15 后，在驱动晶体管中还是会有尽管是微量的截止电流流过。

因此，如图 16 所示，栅极电压朝着电源电压 V_{cc} 慢慢上升。其结果是，尽管曾通过自动调零一度消除了阈值 V_{th} 的偏差，但是最终由于带有阈值 V_{th} 偏差的像素的栅极电位朝着电源电压移动，所以阈值 V_{th} 的偏差
20 再度出现。

从以上可知，在实际器件中，为了有效地消除阈值 V_{th} 的偏差，需要最佳地调整每个面板的自动调零期间。

然而，在每一块面板的最佳自动调零期间的调整中，花费了庞大的调整时间，从而提高了面板的成本。

25

发明内容

本发明是鉴于上述情况而提出来的，其目的是提供一种可以不仅不受像素内部的有源元件的阈值偏差的影响，而且不受迁移率偏差的影响，向各像素的发光元件稳定且正确地供给所期望值的电流，其结果可以显示高

质量图像的显示装置及其驱动方法。

为了实现上述目的，本发明的第一观点具有：多个像素电路，呈矩阵状排列；数据线，针对所述像素电路的矩阵排列，给每列进行布线，并供给与亮度信息相应的数据信号；第一控制线，针对所述像素电路的矩阵排列，给每行进行布线；第一及第二基准电位；以及基准电流供给线，针对所述像素电路的矩阵排列，给每列进行布线，并供给规定的基准电流；并形成多个像素单元，所述像素单元包括被布置在像素排列的同一列上且被连接在同一所述数据线上的多个像素电路，其中，所述像素单元包括：基准电流传送线，被并联连接在单元内的多个像素电路上；和电流传送电路，用于在规定期间内存储所述基准电流供给线所供给的基准电流，并在经过该规定期间后将存储的基准电流传送到所述基准电流传送线；所述像素电路具有：第一、第二、及第三节点；驱动晶体管，在所述第一节点所连接的第一接线端和第二接线端之间形成电流供给线，并根据所述第二节点所连接的控制接线端的电位来控制流过所述电流供给线的电流；第一开关，被连接在所述第一节点上；第二开关，被连接在所述第一节点和所述第二节点之间；第三开关，被连接在所述数据线和所述第三节点之间，并由所述第一控制线来进行导通控制；第四开关，被连接在所述第一节点和所述基准电流传送线之间；以及耦合电容器，被连接在所述第二节点和所述第三节点之间；并且，在所述第一基准电位和第二基准电位之间，串联连接有所述驱动晶体管的电流供给线、所述第一节点、所述第一开关、以及所述电光元件。

优选所述电流传送电路具有：场效应晶体管，其源极被连接在规定电位上；第五开关，被连接在所述场效应晶体管的漏极和栅极之间；第六开关，被连接在所述场效应晶体管的漏极和所述基准电流供给线之间；第七开关，被连接在所述场效应晶体管的漏极和所述基准电流传送线之间；以及电容器，被连接在所述场效应晶体管的栅极和规定电位之间。

此外，优选所述电流传送电路具有：第一场效应晶体管，其源极被连接在规定电位上；第二场效应晶体管，其源极被连接在所述第一场效应晶体管的漏极上；第五开关，被连接在所述第二场效应晶体管的漏极和栅极

之间；第六开关，被连接在所述第二场效应晶体管的漏极和所述基准电流供给线之间；第七开关，被连接在所述第二场效应晶体管的漏极和所述基准电流传送线之间；第八开关，被连接在所述第一场效应晶体管的漏极和栅极之间；第一电容器，被连接在所述第一场效应晶体管的栅极和规定电位之间；以及第二电容器，被连接在所述第二场效应晶体管的栅极和规定电位之间。

优选具有：第一电路，使所述电流传送电路的所述第五及第六开关在多倍于水平扫描期间的时间内导通，进而输入所述基准电流供给线所供给的基准电流，并存储到所述电容器中，从而使所述场效应晶体管起电流源的作用，在经过多倍于水平扫描期间的时间内，使所述第五及第六开关保持在非导通状态，并使所述第七开关导通，从而使存储的基准电流输出到所述基准电流传送线；和第二电路，使所述像素单元内的各像素电路的所述第四开关在每一水平扫描期间内依次导通，从而使从所述电流传送电路输出到基准电流传送线的基准电流依次供给到所述各像素电路的第一节点。

此外，优选具有：第一电路，使所述电流传送电路的所述第五、第六、及第八开关在多倍于水平扫描期间的时间内导通，进而输入所述基准电流供给线所供给的基准电流，并存储到所述第一及第二电容器中，从而使所述第一及第二场效应晶体管起电流源的作用，在经过多倍于水平扫描期间的时间内，使所述第五、第六、及第八开关保持在非导通状态，并使所述第七开关导通，从而使存储的基准电流输出到所述基准电流传送线；和第二电路，使所述像素单元内的各像素电路的所述第四开关在每一水平扫描期间内依次导通，从而使从所述电流传送电路输出到基准电流传送线的基准电流依次供给到所述各像素电路的第一节点。

优选所述电流传送电路具有：漏电消除电路，用于在使所述第七开关为导通状态的期间内，将与所述存储的基准电流相当的电流供给到所述第二场效应晶体管的漏极。

优选当所述第二电路驱动所述像素单元的各像素电路的所述电光元件时，作为第一阶段，使所述第一开关、所述第二开关、及所述第四开关在

规定时间内导通，从而将所述第一节点和所述第二节点电连接，且从所述基准电流传送线向第一节点供给基准电流；作为第二阶段，将所述第一开关保持在非导通状态，并在经过水平扫描期间后将所述第二开关及所述第四开关保持在非导通状态；作为第三阶段，通过所述第一控制线使所述第三开关导通，从而使所述第一开关导通，并在将所述数据线上所传输的数据写入到所述第三节点后，将所述第三开关保持在非导通状态，并向所述电光元件供给与所述数据信号相应的电流。

优选所述基准电流的值被设定为与所述电光元件的发光的中间色相当的值。

10 本发明的第二观点是一种显示装置的驱动方法，所述显示装置形成多个像素单元，所述像素单元包括被布置在像素排列的同一列上且被连接在同一所述数据线上的多个像素电路，所述像素单元包含：基准电流传送线，被并联连接在单元内的多个像素电路上；和电流传送电路，用于在规
15 定期间内存储所述基准电流供给线所供给的基准电流，并在经过该规定期间后将存储的基准电流传送到所述基准电流传送线；所述像素电路具有：第一、第二、及第三节点；驱动晶体管，在所述第一节点所连接的第一接线端和第二接线端之间形成电流供给线，并根据所述第二节点所连接的控制接线端的电位来控制流过所述电流供给线的电流；第一开关，被连接在所述第一节点上；第二开关，被连接在所述第一节点和所述第二节点之
20 间；第三开关，被连接在所述数据线和所述第三节点之间；第四开关，被连接在所述第一节点和所述基准电流传送线之间；以及耦合电容器，被连接在所述第二节点和所述第三节点之间；并且，在所述第一基准电位和第二基准电位之间，串联连接有所述驱动晶体管的电流供给线、所述第一节点、所述第一开关、及所述电光元件，所述显示装置的驱动方法包括以下
25 步骤：在规定期间内将针对像素电路的矩阵排列，给每列进行布线的基准电流供给线所供给的基准电流存储起来，并在经过该规定期间后将存储的基准电流传送到被并联连接在所述像素单元内的多个像素电路上的基准电流传送线；并且，使所述像素单元内的各像素电路的所述第四开关在每一水平扫描期间内依次导通，从而使基准电流传送线所传送的基准电流依次

供给到所述各像素电路的第一节点。

根据本发明，例如基准电流供给线中有恒流源产生的基准电流流过。

例如通过第一电路将电流传送电路的第五及第六开关在多倍于水平扫描期间的时间内保持在导通状态，随之，将基准电流供给线所供给的基准
5 电流输入到像素单元内，并存储到电容器中。由此，使场效应晶体管起电流源的作用。

接着，通过第一电路在经过多倍于水平扫描期间的时间内将第五及第六开关保持在非导通状态，并将第七开关保持在导通状态，从而将存储的基准电流输出到基准电流传送线。

10 然后，通过第二电路将像素单元内的各像素电路的第四开关在每一水平扫描期间内依次保持在导通状态。由此，将从电流传送电路输出到基准电流传送线的基准电流依次供给到各像素电路的第一节点。

具体地说，在各像素电路中，将第一开关、第二开关、及第四开关保持在导通状态。然后，使第一开关为非导通状态。

15 此时，第二开关及第四开关导通，因为第一节点、第二节点通过基准电流传送线连接在基准电流源上，引出基准电流，所以设定驱动晶体管的栅极电压值，使得像素的导通电流与基准电流一致。

由此，对阈值和迁移率 μ 有偏差的所有像素执行校正(自动调零动作)。

接着，使第二及第四开关为非导通状态，并使自动调零动作(V_{th} 校正
20 动作)结束后，例如使第一开关为导通状态。

此外，通过第一控制线使第三开关为导通状态，从而将数据线上所传输的规定电位的数据信号施加到耦合电容器上。由此，经由耦合电容器将输入数据信号耦合到驱动晶体管的栅极电压上，从而与耦合电压 ΔV 相当的值的电流流过电光元件，使其发光。

25 然后，使第三开关为非导通状态。

附图说明

图 1 是本发明的有机 EL 显示装置的结构框图；

图 2 是图 1 的有机 EL 显示装置中本实施方式的像素电路的具体结构

的电路图；

图 3 是用于说明本实施方式的像素单元的动作的时序图；

图 4 是用于说明本实施方式的像素电路的动作的时序图；

图 5 是图 2 的像素电路中的迁移率不同的驱动晶体管的 ΔV ($= V_{gs} - V_{th}$) 和漏极-源极间电流 I_{ds} 的特性曲线图；

图 6 是图 2 的像素电路中的驱动晶体管的阈值 V_{th} 不同的像素中的自动调零动作时的驱动晶体管的栅极电压的变化图；

图 7 (A) 和图 7 (B) 是用于说明本实施方式的优点的图；

图 8 是本发明的像素单元中的电流传送电路的另一结构例的电路图；

图 9 是本发明的像素单元中的电流传送电路的另一结构例的电路图；

图 10 是一般的有机 EL 显示装置的结构框图；

图 11 是图 10 的像素电路的一结构例的电路图；

图 12 是具有自动调零功能的像素电路的结构例的电路图；

图 13 是用于说明图 12 的电路的动作的时序图；

图 14 是图 12 的像素电路中的迁移率不同的驱动晶体管的 ΔV ($= V_{gs} - V_{th}$) 和漏极-源极间电流 I_{ds} 的特性曲线图；

图 15 是驱动晶体管的阈值 V_{th} 不同的像素中的自动调零动作时的驱动晶体管的栅极电压的变化图；

图 16 是用于说明图 12 的电路的课题的图。

20

具体实施方式

以下，结合附图来说明本发明的实施方式。

图 1 是本发明的有机 EL 显示装置的结构框图。

图 2 是图 1 的有机 EL 显示装置中本实施方式的像素电路的具体结构的电路图。

如图 1 及图 2 所示，该显示装置 100，如图 1 及图 2 所示，具有：像素电路 (PXLC) 101 呈 $m \times n$ 矩阵状排列的像素阵列部分 102；水平选择器 (HSEL) 103；第一写扫描器 (WSCN) 104；驱动扫描器 (DSCN) 105；自动调零电路 (AZRD) 106；参考恒流源 (RCIS) 107；多个电流

传送电路 (ITFC) 108; 第二写扫描器 (WSCN2) 109; 第三写扫描器 (WSCN3) 110; 第四写扫描器 (WSCN4) 111; 由水平选择器 103 所选择的, 供给与亮度信息相应的数据信号的数据线 DTL 101~DTL 10n; 由第一写扫描器 104 选择驱动的扫描线 WSL 101~WSL 10m; 由驱动扫描器 105 选择驱动的驱动线 DSL 101~DSL 10m; 由自动调零电路 106 选择驱动的自动调零线 AZL 101~AZL 10m; 供给恒流源 107 产生的基准电流的基准电流供给线 ISL 101~ISL 10n; 由第二写扫描器 109 选择驱动的扫描线 WSL 111; 由第三写扫描器 110 选择驱动的扫描线 WSL 121; 以及由第四写扫描器 111 选择驱动的扫描线 WSL 131。

10 这些构件中的水平选择器 103、第一写扫描器 104、驱动扫描器 105、及自动调零电路 106 构成本发明的第二电路, 第二、第三、及第四写扫描器 109、110、111 构成本发明的第一电路。

在像素阵列部 102 中, 像素电路 101 呈 $m \times n$ 的矩阵状排列, 但是在图 1 中为了简化图面, 示出呈 2×2 的矩阵状排列的例子。

15 此外, 在图 2 中, 也为了简化图面而示出两个像素电路的具体结构。

在本实施方式中, 由被布置在像素排列的同一列上的、被连接在同一数据线 DTL 上的多个 (例如 800 个) 像素电路 101 中的多个像素电路形成多个像素单元, 并在各像素单元上设有电流传送电路 108, 将该电流传送电路 108 和各基准电流供给线 ISL 101~ISL 10n 连接, 在每个像素单元中将基准电流 I_{ref} 采样保持到电流传送电路 108, 然后在每一个水平扫描期间内依次供给到像素单元内的各像素电路 101。

在本实施方式中, 例如用 20 个像素电路来构成一个像素单元。图 1 及图 2 示出一个像素单元 200。

25 该像素单元 200 具有: 被排列在同一列上的、被连接在同一数据线 DTL 101 上的 20 个像素电路 101-1~101-20; 电流传送电路 108; 以及将电流传送电路 108 的输出电流传送到各像素电路 101-1~101-20 的基准电流传送线 ITL 101。

基准电流传送线 ITL 101 经由作为各像素电路 101-1~101-20 的第四开关的 TFT 125-1~TFT 125-20 连接在第一节点 ND 121-1~ND 121-20 上。

具体地说,如图2所示,本第一实施方式的像素电路101(-1~-20)具有p沟道TFT 121(-1~-20)~TFT 125(-1~-20)、电容器C 121(-1~-20)、C 122(-1~-20)、由有机EL元件(OLED:电光元件)组成的发光元件126(-1~-20)、第一节点ND 121(-1~-20)、第二节点ND 122(-1~-20)、以及第三节点ND 123(-1~-20)。

此外,在图2中,DTL 101表示数据线,WSL 101、WSL 111、WSL 121、WSL 131表示扫描线,DSL 101表示驱动线,AZL 101表示自动调零线。

在这些构件中,TFT 121构成本发明的驱动晶体管,TFT 122构成第一开关,TFT 123构成第二开关,TFT 124构成第三开关,TFT 125构成第四开关,电容器C 121构成本发明的耦合电容器。

此外,电流源I 107和基准电流供给线ISL 101构成电流供给部件。而且,基准电流供给线ISL 101中流有基准电流 I_{ref} (例如 $2\mu A$)。基准电流 I_{ref} 被设定为与发光元件126的发光的中间色相当的电流值,以便也能够校正迁移率的偏差。

此外,扫描线WSL 101对应于本发明的第一控制线,驱动线DSL 101对应于第二控制线,自动调零线AZL 101对应于第三控制线(及第四控制线)。

此外,电源电压 V_{cc} 的供给线(电源电位)相当于第一基准电位,接地电位GND相当于第二基准电位。

在像素电路101中,在电源电位 V_{cc} 和接地电位GND之间串联连接有TFT 121、第一节点ND 121、TFT 122、及发光元件126。

具体地说,作为驱动晶体管的TFT 121的源极连接在电源电压 V_{cc} 的供给线上,漏极连接在第一节点ND 121上。作为第一开关的TFT 122的源极连接在第一节点ND 121上,漏极连接在发光元件126的阳极上,发光元件126的阴极连接在接地电位GND上。而且TFT 121的栅极连接第二节点ND 122上,TFT 122的栅极连接在作为第二控制线的驱动线DSL 101上。

在第一节点ND 121和第二节点ND 122上连接有作为第二开关的TFT

123 源极和漏极, TFT 123 的栅极连接在作为第三控制线的自动调零线 AZL 101 上。

电容器 C 121 的第一电极连接在第二节点 ND 122 上, 第二电极连接在第三节点 ND 123 上。此外, 电容器 C 122 的第一电极连接在第三节点
5 ND 123 上, 第二电极连接在电源电位 Vcc 上。

在数据线 DTL 101 和第三节点 ND 123 上连接有作为第三开关的 TFT 124 的源极和漏极, TFT 124 的栅极连接在作为第一控制线的扫描线 101 上。

此外, 在第一节点 ND 121 和用于输出、传送来自电流传送电路 108
10 的基准电流的基准电流传送线 ITL 101 之间连接有作为第四开关的 TFT 125 的源极和漏极, TFT 125 的栅极连接在作为第三控制线的自动调零线 AZL 101 上。

如图 2 所示, 电流传送电路 108 具有 n 沟道 TFT 131~134、电容器 C 131、以及节点 ND 131、ND 132。

15 在这些构件中, TFT 131 构成本发明的场效应晶体管, TFT 132 构成第五开关, TFT 133 构成第六开关, TFT 134 构成第七开关。

TFT 131 的源极连接在接地电位 GND 上, 漏极连接在节点 ND 131 上, 栅极连接在节点 ND 132 上。在节点 ND 131 和节点 ND 132 上分别连接有 TFT 132 的源极和漏极。TFT 132 的栅极连接在第二写扫描器 109 所
20 选择驱动的扫描线 WSL 111 上。

电容器 C 131 的第一电极连接在节点 ND 132 上, 第二电极连接在接地电位 GND 上。

在节点 ND 131 和基准电流供给线 ISL 101 上分别连接有 TFT 131 的源极和漏极。TFT 132 的栅极连接在第三写扫描器 110 所选择驱动的扫描线
25 WSL 121 上。

在节点 ND 131 和基准电流传送线 ITL 101 上分别连接有 TFT 134 的源极和漏极。TFT 134 的栅极连接在第四写扫描器 111 所选择驱动的扫描线 WSL 131 上。

在具有这种结构的像素单元 200 中, 在像素单元 200 内的各像素电路

101-1~101-20 中进行自动调零动作之前, TFT 131、132 被保持在导通 (ON) 状态, 电流传送电路 108 在 20H (H 是水平扫描期间) 的时间内对基准电流供给线 ISL 101 所供给的基准电流 I_{ref} 进行采样保持, 并经过 20H 期间, TFT 131、132 被切换到非导通 (OFF) 状态后, TFT 134 例如在 20H 的期间内被保持在导通状态, 从而将采样保持的基准电流 I_{ref} 输出传送给基准电流传送线 ITL 101。

各像素电路 101~101-20 分别在 1H 的期间内对基准电流传送线 ITL 101 所传送的基准电流 I_{ref} 依次进行取入, 并进行自动调零动作(阈值 V_{th} 、迁移率 μ 校正动作)。

接着, 以像素电路的动作为中心, 结合图 3 (A) ~ (M) 及图 4 (A) ~ (C) 来说明上述结构的动作。

图 3 (A) 表示的是施加在电流传送电路 108 的 TFT 134 的栅极所连接的扫描线 WSL 131 上的信号 S 134, 图 3 (B) 表示的是施加在 TFT 132 的栅极所连接的扫描线 WSL 111 上的信号 S 132, 图 3 (C) 表示的是施加在 TFT 133 的栅极所连接的扫描线 WSL 121 上的信号 S 133, 图 3 (D) 表示的是施加在电流传送电路 108 的 TFT 134 的栅极所连接的扫描线 WSL 131 上的信号 S 134, 图 3 (E) 表示的是施加在 TFT 132 的栅极所连接的扫描线 WSL 111 上的信号 S 132, 图 3 (F) 表示的是施加在 TFT 133 的栅极所连接的扫描线 WSL 121 上的信号 S 133, 图 3 (G) 表示的是电流传送电路 108 的电容器 C 131 的电位 VC 131, 图 3 (H) 表示的是施加在像素排列的第一行的自动调零线 AZL 101 上的自动调零信号 $az[1]$, 图 3 (I) 表示的是施加在像素排列的第二行的自动调零线 AZL 102 上的自动调零信号 $az[2]$, 图 3 (J) 表示的是施加在像素排列的第二十行的自动调零线 AZL 102 上的自动调零信号 $az[20]$, 图 3 (K) 表示的是像素排列的第一行的像素电路 101-1 的电容器 C 121-1 的电位 VC 1211, 图 3 (L) 表示的是像素排列的第二行像素电路 101-2 的电容器 C 121-2 的电位 VC 1212, 图 3 (M) 表示的是像素排列的第二十行的像素电路 101-20 的电容器 C 121-20 的电位 VC 12120。

首先, 以电流传送电路的动作为中心来进行说明。

基准电流供给线 ISL 101 中流过恒流源 107 产生的基准电流 I_{ref} (例如 $2\mu A$)。

此时, 第四写扫描器 111 如图 3 (A) 所示使给扫描线 WSL 131 的信号 S 134 为低电平, 并使 TFT 134 为非导通状态。

- 5 在此状态下, 如图 3 (B)、(C) 所示, 第二及第三写扫描器 109、110 使给扫描线 WSL 111、WSL 121 的信号 S 132、S 133 为高电平, 并在 20H 的期间内使 TFT 132、133 为导通状态。

随着 TFT 132、133 变为导通状态, 基准电流 I_{ref} 在电流传送电路 108 内流动。

- 10 此时, TFT 131 的栅极、漏极经由 TFT 132 相连, 从而 TFT 131 在饱和区动作。其栅极电压根据前述式 1 来确定, 并由电容器 C 131 保持。规定的栅极电压被写入到电容器 C 131 及基准电流线 ISL 101 的布线电容 C_{sig} 中后, 例如如图 3 (B)、(C) 所示, 使给扫描线 WSL 111 的信号 S 132 为低电平, 并使 TFT 132 为非导通状态, 然后, 使给扫描线 WSL 121 的信号 S 133 为低电平, 并使 TFT 133 为非导通状态。

此外, 虽然布线电容 C_{sig} 与面板尺寸成正比地增大, 但是因为每 20 个像素有一个电流传送电路 108, 所以向电流传送电路 108 写入基准电流 I_{ref} 可以使用 20H 期间。由此, 即使在大画面面板中, 也可以以像素单元为单位充分写入基准电流 I_{ref} , 从而可以校正 V_{th} 偏差。

- 20 接着, 开始从电流传送电路 108 向各像素电路 101-1~101-20 写入基准电流 I_{ref} 。

这里, 如图 3 (A) 所示, 使给扫描线 WSL 131 的信号 S 134 为高电平, 并使 TFT 134 在 20H 期间内保持在导通状态。由此, 被采样保持到电流传送电路 108 的基准电流 I_{ref} 被输出给基准电流传送线 ITL 101。

- 25 然后, 如图 3 (H) 所示, 将给第一行的自动调零线 AZL 101-1 的信号 $az[1]$ 设定为在 1H 期间内是低电平, 从而将基准电流 I_{ref} 写入到像素电路 101-1 的第一节点 ND 121-1 中, 进行自动调零动作 (阈值 V_{th} 、迁移率 μ 校正动作)。

接着, 如图 3 (I) 所示, 将给第二行的自动调零线 AZL 101-2 的信号

az[2] 设定为在 1H 期间内是低电平，从而将基准电流 I_{ref} 写入到像素电路 101-2 的第一节点 ND 121-2 中，进行自动调零动作（阈值 V_{th} 、迁移率 μ 校正动作）。

以下以同样方式，如图 3 (J) 所示，将给第二十行的自动调零线 AZL 101-20 的信号 az[20] 设定为在 1H 期间内是低电平，从而将基准电流 I_{ref} 写入到像素电路 101-20 的第一节点 ND 121-20 中，进行自动调零动作（阈值 V_{th} 、迁移率 μ 校正动作）。

在此情况下，作为写入布线的基准电流传送线 ITL 101 的连线电容顶多为 20 个像素的电容值。因此，即使在 1H 期间这样短的时间内也能够充分进行阈值 V_{th} 的校正。

由此，如下所述，即使在大画面面板中，也可以校正以基准电流 I_{ref} 为基准的 V_{th} 偏差，从而可以得到高均匀性的画质。

接着，结合图 4 (A) ~ (G)，以像素电路的动作为中心进行说明。以下，对第一行的像素电路的动作进行说明。

图 4 (A) 表示的是施加在像素排列的第一行的扫描线 WSL 101 上的扫描信号 ws[1]，图 4 (B) 表示的是施加在像素排列第二行的扫描线 WSL 102 上的扫描信号 ws[2]，图 4 (C) 表示的是施加在像素排列的第一行的自动调零线 AZL 101 上的自动调零信号 az[1]，图 4 (D) 表示的是施加在像素排列的第二行的自动调零线 AZL 102 上的自动调零信号 az[2]，图 4 (E) 表示的是施加在像素排列的第一行的驱动线 DSL 101 上的驱动信号 ds[1]，图 4 (F) 表示的是施加在像素排列的第二行的驱动线 DSL 102 上的驱动信号 ds[2]，图 4 (G) 表示的是 TFT 121 的栅极电位 V_g 。此外， V_o 表示基准电流 I_{ref} 流过的驱动晶体管 TFT 121 的栅极电压值。

如图 4 (C)、(E) 所示，因为给驱动线 DSL 101 的驱动信号 ds[1] 处于高电平状态（TFT 122 为非导通状态），所以给自动调零线 AZL 101 的自动调零信号 az[1] 为低电平，TFT 123 和 TFT 125 处于导通状态。

此时，TFT 125 导通，由于第一节点 ND 121 和第二节点 ND 122 通过基准电流供给线 ISL 101 连接在基准电流源 I 107 上，引入了基准电流 I_{ref} ，所以，如图 4 (G) 所示，设定驱动晶体管 TFT 111 的栅极电压值

V_o ，使得像素的导通电流与基准电流 I_{ref} 一致。

因此，针对阈值和迁移率 μ 有偏差的所有像素执行校正（自动调零动作）。

如图 4（C）所示，使给自动调零线 AZL 101 的自动调零信号 $az[1]$ 为高电平，使 TFT 123、TFT 125 为非导通状态，并使自动调零动作（ V_{th} 校正动作）结束后，如图 4（E）所示，使给驱动线 DSL 101 的驱动信号 $ds[1]$ 为低电平，使 TFT 122 为导通状态。

然后，如图 4（A）所示，使给扫描线 WSL 101 的扫描信号 $ws[1]$ 为低电平，使 TFT 124 为导通状态，从而向电容器 C 121 上施加数据线 DTL 101 所传输的规定电位的数据信号。因此，如图 4（G）所示，经由电容器 C 121，输入数据信号被耦合到 TFT 121 的栅极电压上，与耦合电压 ΔV 相当的值的电流 I_{ds} 在 EL 发光元件 126 内流动，从而发光。

然后，如图 4（A）所示，使扫描线 WSL 101 为高电平，使 TFT 124 为非导通状态。

图 5 是图 2 的像素电路中的迁移率不同的驱动晶体管的 ΔV （ $= V_{gs} - V_{th}$ ）和漏极-源极间电流 I_{ds} 的特性曲线图。

在图 5 中，横轴表示电压 ΔV ，纵轴表示电流 I_{ds} 。此外，在图 5 中，实线所示的曲线表示像素 A 的特性，虚线所示的曲线表示像素 B 的特性。

如图 5 所示，在本像素电路中，如上所述在校正偏差时（ $\Delta V = 0$ ），即使在阈值 V_{th} 和迁移率 μ 不同的像素中，驱动晶体管 TFT 121 中也有基准电流 I_{ref} 流过。其后，流过与耦合电压 ΔV 相当的导通电流。

本像素电路等同于使现有方式中的迁移率不同的曲线(图 14)平行移动，并在电流值 I_{ref} 处相交的曲线。

即，因为是以基准电流 I_{ref} 为中心产生迁移率 μ 的偏差，所以如图 6 所示，抑制了白显示时的迁移率偏差导致的导通电流偏差。因此，得到了均匀性更好的有机 EL 面板。

此外，图 6 是驱动晶体管的阈值 V_{th} 不同的像素 C、D 中的自动调零动作时的驱动晶体管的栅极电压的变化图。

在图 6 中，横轴表示时间 t ，纵轴表示栅极电压 V_g 。此外，在图 6

中，实线所示的曲线表示像素 C 的特性，虚线所示的曲线表示像素 D 的特性。

如上所述，在各像素电路中，确定 TFT 111 的栅极电位 V_g ，使得基准电流 I_{ref} 流过，从而消除阈值 V_{th} 的偏差。

5 这样，因为在基准电流 I_{ref} 一直流动的状态下消除了阈值 V_{th} 的偏差，所以，直到消除 V_{th} 偏差的时间与以前相比缩短了，而且没有不完全消除阈值 V_{th} 的偏差的情况，从而不会发生均匀性的偏差。

此外，消除阈值 V_{th} 的偏差后，只要将 TFT 125 保持在导通状态，则基准电流 I_{ref} 就持续流动，如图 6 所示，持续保持栅极电压。

10 即，在像素电路中，因为持续保持栅极电压，所以在对阈值 V_{th} 的偏差进行校正的同时保持栅极电压。

由此，即使在阈值 V_{th} 不同的面板中，也可以与自动调零的设定时间无关地进行阈值 V_{th} 的校正。其结果是改善了均匀性。

此外，在本实施方式中，在这样用基准电流 I_{ref} 来消除阈值 V_{th} 的电压驱动方式的有机 EL 显示装置中，因为在多个像素组成的像素单元 200 15 内设有电流传送电路 108，并且是一旦在该电流传送电路 108 进行写入（采样保持）后，就传送到像素单元 200 内的各像素电路中的结构，所以可以充分取得向电流传送电路 108 进行写入的时间。此外，因为从电流传送电路 108 向各像素电路的写入用的基准电流传送线 ITL 101 的布线长度 20 较短，所以布线电容也少，从而各像素电路可以在 1H 期间内校正阈值 V_{th} 。

因此，即使在大画面面板中，也可以消除像素内的阈值 V_{th} 和迁移率 μ 的偏差，从而得到均匀性良好的画质。

这里，结合图 7（A）、（B）来考察像素电路的驱动晶体管 TFT 121 25 的阈值 V_{th} 有偏差时的写入动作。

例如，如图 7（A）所示，在不设电流传送电路而直接将像素排列的各列的同一数据线上所连接的多个像素电路和基准电流供给线 ISL101 连接起来的情况下，在对第一行的像素电路 101-1 的 TFT 121-1 的阈值 V_{th} 的偏差进行了校正后，考虑对第二行的像素电路 101-2 的阈值 V_{th} 的偏差

进行校正时的基准电流供给线 ISL 中的 A 点的电位变化。

例如, 假设 $I_{ref} = 2\mu A$, 则第一行像素电路 101-1 的 TFT 121-1 和第二行像素电路 101-2 的 TFT 121-2 上的阈值 V_{th} 分别为 2.0V 和 2.3V, 有 0.3V 的差。

- 5 由于该阈值 V_{th} 的偏差, 与基准电流 I_{ref} 对应的第一行像素电路 101-1 的驱动晶体管 TFT 121-1 的栅极电压为 8.0V, 第二行的 TFT 121-2 的栅极电压为 7.7V。

即, 基准电流供给线 ISL 的电位 (A) 从 8.0V 向 7.7V 变化。图 7 (B) 示出该电位变化时的动作状态。

- 10 A 点的电位变化时流过的电流的路径有图 8 (B) 的电流 I_0 、 I_1 、 I_2 的路径。它们根据基尔霍夫定律, 为 $I_{ref} = 2\mu A = I_0 + I_1 + I_2$ 。

I_0 为流过驱动晶体管 TFT 121-2 的电流, I_1 为从像素电容 C 121-2 流出的电流, I_2 为从基准电流供给线 ISL 的电容 C_{sig} 流出的电流。

- 15 这里, 需要将 C 121 和 C_{sig} 从 8.0V 放电到 7.7V。在 TFT 125-2 导通之初, TFT 121-2 的栅极电压是将 A 点的电位写入, 是 8.0V, I_0 流有比 $2\mu A$ 小的电流。C 121-2 和 C_{sig} 由于电流差而放电, 从而 TFT 121-2 的栅极电压和 A 点的电位接近 7.7V。

- 20 然而, 随着栅极电压接近 7.7V, $I_0 \approx 2\mu A$, 从而 I_1 、 I_2 都为非常小的值。需要通过该小电流对 C 121-2 和 C_{sig} 进行放电, 完全放电到 7.7V 需要很长时间。

特别是, 若面板大型化, 则基准电流供给线 ISL 的电容 C_{sig} 增加。即, 栅极电压在阈值 V_{th} 不同的级间移动需要非常长的时间。

- 25 如图 7 (A) 所示, 在对一系列像素设有一根基准电流供给线 ISL 的情况下, 作为驱动晶体管的 TFT 121 的阈值 V_{th} 的偏差的校正需要在 1H 期间内进行, 而在面板大型化后, 有可能无法在 1H 期间内结束阈值 V_{th} 的偏差的校正。

相反, 在本实施方式中, 在像素排列的同一列上所布置的、在同一数据线 DTL 上所连接的多个 (例如 800 个) 像素电路 101 中的多个像素电路形成多个 (例如 20 个) 像素单元 200, 并在各像素单元 200 中设有电流传

送电路 108, 将该电流传送电路 108 和各基准电流供给线 ISL 101~ISL 10n 连接, 在每个像素单元中将基准电流 I_{ref} 采样保持到电流传送电路 108, 然后通过基准电流传送线 ITL 101, 并在每一个水平扫描期间内依次供给到像素单元 200 内的各像素电路 101, 所以可以充分取得向电流传送电路 108 进行写入的时间。此外, 因为从电流传送电路 108 向各像素电路的写入用的基准电流传送线 ITL101 的布线长度较短, 所以布线电容也少, 从而各像素电路可以在 1H 期间内校正阈值 V_{th} 。

其结果是, 即使面板大型化, 也可以可靠地消除像素电路内的阈值 V_{th} 的偏差, 从而即使在大型画面上也能够得到均匀性良好的画质。

此外, 根据本实施方式, 因为通过开关将基准电流线连接在像素的驱动晶体管上, 进行阈值 V_{th} 的偏差的校正, 所以可以抑制所谓白显示时的迁移率导致的导通电流的偏差, 与现有方式相比, 能够大幅度改善关于迁移率偏差的均匀性。

此外, 因为基准电流 I_{ref} 流动来消除阈值 V_{th} 的偏差, 所以与以往相比, 缩短了消除阈值 V_{th} 的偏差所花费的时间, 可以够防止阈值 V_{th} 的偏差造成的均匀性恶化。

再者, 一旦消除了阈值的偏差, 因为随后驱动晶体管的栅极电位不变动, 所以自动调零的时间并不依赖于阈值的绝对值, 从而可以抑制自动调零时间设定所导致的工步的增加。

此外, 电流传送电路的结构并不限于图 2 所示的电路, 例如, 如图 8 所示, 可以采用具有下述结构的电流传送电路 108A 或者如图 9 所示, 采用在图 8 的结构之上设置由二极管连接的 p 沟道 TFT 137、以及作为开关的 n 沟道 TFT 138 组成的漏电消除电路等的结构, 其中, 所述电流传送电路 108A 的结构是, 将由 TFT 131、132 和电容器 C 131 组成的恒流源电路和由 n 沟道 TFT 135、136、及电容器 C 132 组成的恒流源电路在节点 ND 131 和接地电位 GND 之间级联连接 (2 级串联连接)。

在图 8 的电流传送电路 108A 中, 作为第二场效应晶体管的 TFT 131 的源极不是连接在接地电位 GND 上, 而是连接在节点 ND 133 上, 作为第一场效应晶体管的 TFT 135 的漏极连接在节点 ND 133 上, TFT 135 的源极

连接在接地电位 GND 上。TFT 135 的栅极连接在节点 ND 134 上。

然后，在节点 ND 133 和节点 ND 134 上分别连接有作为第 8 开关的 TFT 136 的源极和漏极，TFT 136 的栅极例如连接在未图示的第 5 写扫描器所选择驱动的扫描线 WSL 141 上。

- 5 电容器 C 132 的第一电极连接在节点 ND 134 上，第二电极连接在接地电位 GND 上。

在图 8 的电流传送电路 108A 中，第四写扫描器 111 使给扫描线 WSL 131 的信号 S 134 为低电平，使 TFT 134 为非导通状态。

- 10 在此状态下，使给扫描线 WSL 111、WSL 121、WSL 141 的信号 S 132、S 133、S 136 为高电平，并在 20H 的期间内使 TFT 132、133、136 为导通状态。

随着 TFT 133 变为导通状态，基准电流 I_{ref} 在电流传送电路 108A 内流过。

- 15 此时，TFT 131 的栅极、漏极经由 TFT 132 相连，从而 TFT 131 在饱和区动作。其栅极电压根据前述式 1 来确定，并由电容器 C 131 保持。

同样，基准电流经由 TFT 131 供给到节点 ND 133，此时，TFT 135 经 TFT 136 在饱和区动作。其栅极电压根据前述式 1 来确定，并由电容器 C 132 保持。

- 20 这样，规定的栅极电压被写入到电容器 C 131、C 132、及基准电流线 ISL 101 的布线电容 C_{sig} 中后，使给扫描线 WSL 141 的信号 S 136 为低电平，使 TFT 136 为非导通状态，接着使给扫描线 WSL 111 的信号 S 132 为低电平，使 TFT 132 为非导通状态，然后，使给扫描线 WSL 121 的信号 S 133 为低电平，使 TFT 133 为非导通状态。

- 25 然后，使给扫描线 WSL 131 的信号 S 134 为高电平，使 TFT 134 在 20H 期间内保持为导通状态。由此，将被采样保持在电流传送电路 108A 中的基准电流 I_{ref} 输出到基准电流传送线 ITL 101。

如图 8 的电流传送电路 108A 那样，通过将恒流源电路串联级联连接，可以抑制节点 ND 133 (A 点) 的电位 (TFT 135 的漏极电压) 的偏差，从而实现没有早期效应 (Early effect) 导致的输出电流的偏差的恒流

源。

在图 9 的电流传送电路 108B 中, TFT 137 的源极连接在电源电压 V_{cc} 的供给线上, TFT 137 的栅极和漏极彼此相连。即, TFT 137 被连接成二极管。

5 然后, 在 TFT 137 的栅极和漏极的连接点和节点 ND 131 上分别连接有 TFT 138 的源极、漏极, TFT 138 的栅极例如连接在未图示的第六扫描线 WSL 151 上。

在图 9 的电流传送电路 108B 中, 第四写扫描器 111 使给扫描线 WSL 131 的信号 S 134 为低电平, 使 TFT 134 为非导通状态。

10 在此状态下, 使给扫描线 WSL 111、WSL 121、WSL 141 的信号 S 132、S 133、S 136 为高电平, 并在 20H 的期间内使 TFT 132、133、136 为导通状态。

随着 TFT 133 变为导通状态, 基准电流 I_{ref} 在电流传送电路 108B 内流过。

15 此时, TFT 131 的栅极、漏极经由 TFT 132 相连, 从而 TFT 131 在饱和区动作。其栅极电压根据前述式 1 来确定, 并由电容器 C 131 保持。

同样, 基准电流经由 TFT 131 供给到节点 ND 133, 此时, TFT 135 经由 TFT 136 在饱和区动作。其栅极电压根据前述式 1 来确定, 并由电容器 C 132 保持。

20 这样, 规定的栅极电压被写入到电容器 C 131、C 132、及基准电流线 ISL 101 的连线电容 C_{sig} 中后, 使给扫描线 WSL 141 的信号 S 136 为低电平, 使 TFT 136 为非导通状态, 接着使给扫描线 WSL 111 的信号 S 132 为低电平, 使 TFT 132 为非导通状态, 然后, 使给扫描线 WSL 121 的信号 S 133 为低电平, 使 TFT 133 为非导通状态。

25 然后, 使给扫描线 WSL 131 的信号 S 134 为高电平, 使 TFT 134 在 20H 期间内保持为导通状态。由此, 将在电流传送电路 108B 中所采样保持的基准电流 I_{ref} 输出到基准电流传送线 ITL 101。

至此, 与上述图 8 的电路的动作相同。

使 TFT 133 为非导通状态后, 使给扫描线 WSL 151 的信号 S 138 为高

电平，使 TFT 138 为导通状态。

该电路中有电流 I_{ref} 流过，但 TFT 137 的栅极电压（漏极电压）为与电流 I_{ref} 相当的电压。在此情况下，设计 TFT 137 的尺寸，使得 TFT 131 和 TFT 135 能够在饱和区驱动。

5 这里考察 TFT 131 的动作点。

TFT 138 变为导通状态后，TFT 131 的漏极电压（B）变为与 TFT 137 的漏极电压相等，从而 TFT 131 的源极-漏极间电压 V_{ds} 增加（ $V_{in} \rightarrow V_{in}'$ ），流过的电流值增加与 Early 效应相应的量—— ΔI_{ds} 。

10 然而，因为包含 TFT 135 的恒流源持续输出电流 I_{ref} ，所以 TFT 131 的源极电压由于得到与电流 I_{ref} 相当的电流值而减少。但是，TFT 131 的源极电压的变化导致的电流值的变化根据式 1 以平方来起作用，所以其源极电位几乎不变化。

15 这里，TFT 131 的源极电位与 TFT 135 的漏极电位（A）相同。因此，在进行级联连接的情况下，TFT 135 的漏极电压具有与写入电流 I_{ref} 时的值、即 TFT 135 的栅极电压几乎相等的值。由此，TFT 136 的源极-漏极电压大致变为 0V，从而可以大幅度抑制漏电电流造成的 TFT 135 的栅极电压降低。

在图 9 的电路中，TFT 137 也可以是 n 沟道 TFT。

20 在本实施方式中，说明了基准电流源在所谓的在面板内生成的结构，但是也可以从面板外部供给基准电流 I_{ref} 。在此情况下，因为例如用外部的 MOSIC 等来生成基准电流 I_{ref} ，并输入到面板内，所以各个基准电流供给线的电流值的偏差很少。

25 此外，在本实施方式中，将作为第二开关的 TFT 122 的栅极和作为第四开关的 TFT 125 的栅极连接在作为第三控制线的自动调零线 AZL 101 上，但是也可以将作为第二开关的 TFT 122 的栅极连接在作为第三控制线的第一自动调零线 AZL 101-2 上，将作为第四开关的 TFT 125 的栅极连接在作为第四控制线的第二自动调零线 AZL 101-2 上。

这样，在用不同的控制线使 TFT 123 和 TFT 125 导通的情况下，使其导通的时刻不管哪个在先（后）都不影响自动调零动作。

不过，为了可以减少驱动脉冲，优选像本实施方式那样，用公用的控制线在同一时刻来导通。

此外，在本实施方式中，使驱动扫描和自动调零重叠来进行驱动控制，但是未必需要使其重叠。使其重叠可以防止驱动晶体管 TFT 121 截止。

此外，在本实施方式中，在写扫描前启动驱动扫描来进行驱动控制，但是这也可以同时，驱动扫描在后也可以。

如果在写扫描前启动驱动扫描，则因为在写入信号电压时，驱动晶体管 TFT 121 处于饱和驱动，从而栅极电容小，所以优选在写扫描前启动驱动扫描。

发明效果

如上所述，根据本发明，可以抑制白显示时的迁移率导致的导通电流的偏差，与现有方式相比，可以大幅度改善关于迁移率偏差的均匀性。

此外，因为是输出基准电流来消除阈值的偏差，所以缩短了消除阈值的偏差所花费的时间，可以防止阈值的偏差造成的均匀性恶化。

再者，一旦消除了阈值的偏差，因为随后驱动晶体管的栅极电位不变动，所以所谓的自动调零的时间并不依赖于阈值的绝对值，从而可以抑制自动调零时间设定所导致的工步的增加。

此外，可以充分取得向电流传送电路进行写入的时间。此外，可以缩短从电流传送电路到各像素电路的写入用的基准电流传送线的布线长度，所以布线电容也少，从而各像素电路可以在 1 个水平扫描期间（1H 期间）内校正阈值 V_{th} 。

其结果是，即使面板大型化，也可以可靠地消除像素电路内的阈值 V_{th} 的偏差，从而即使在大型画面上也可以得到均匀性良好的画质。

如上所述，根据本发明，可以不仅不受像素内部的有源元件的阈值偏差的影响，而且不受迁移率偏差的影响，向各像素的发光元件稳定且正确地供给所期望值的电流，其结果可以显示高质量图像。

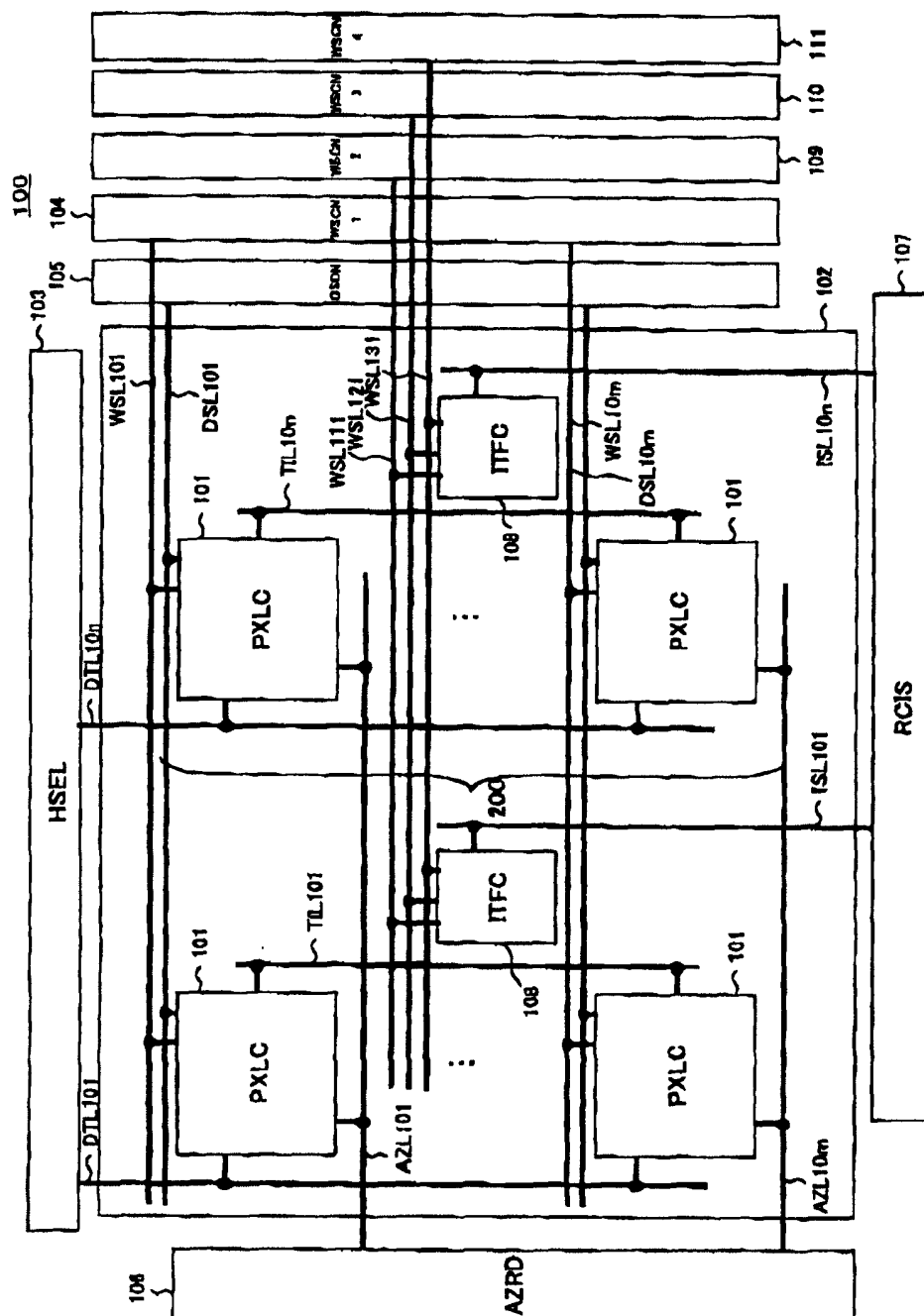


图1

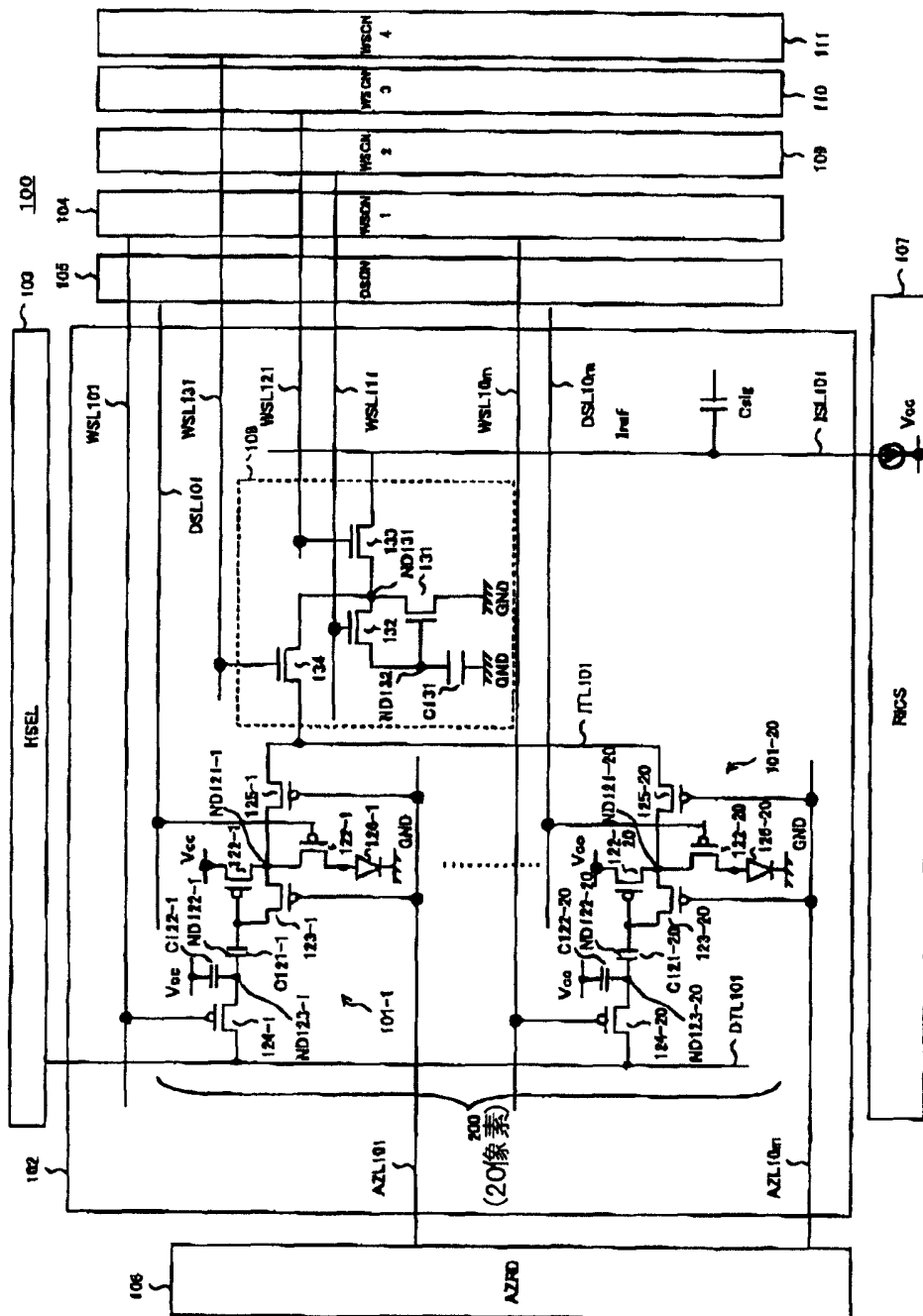


图2

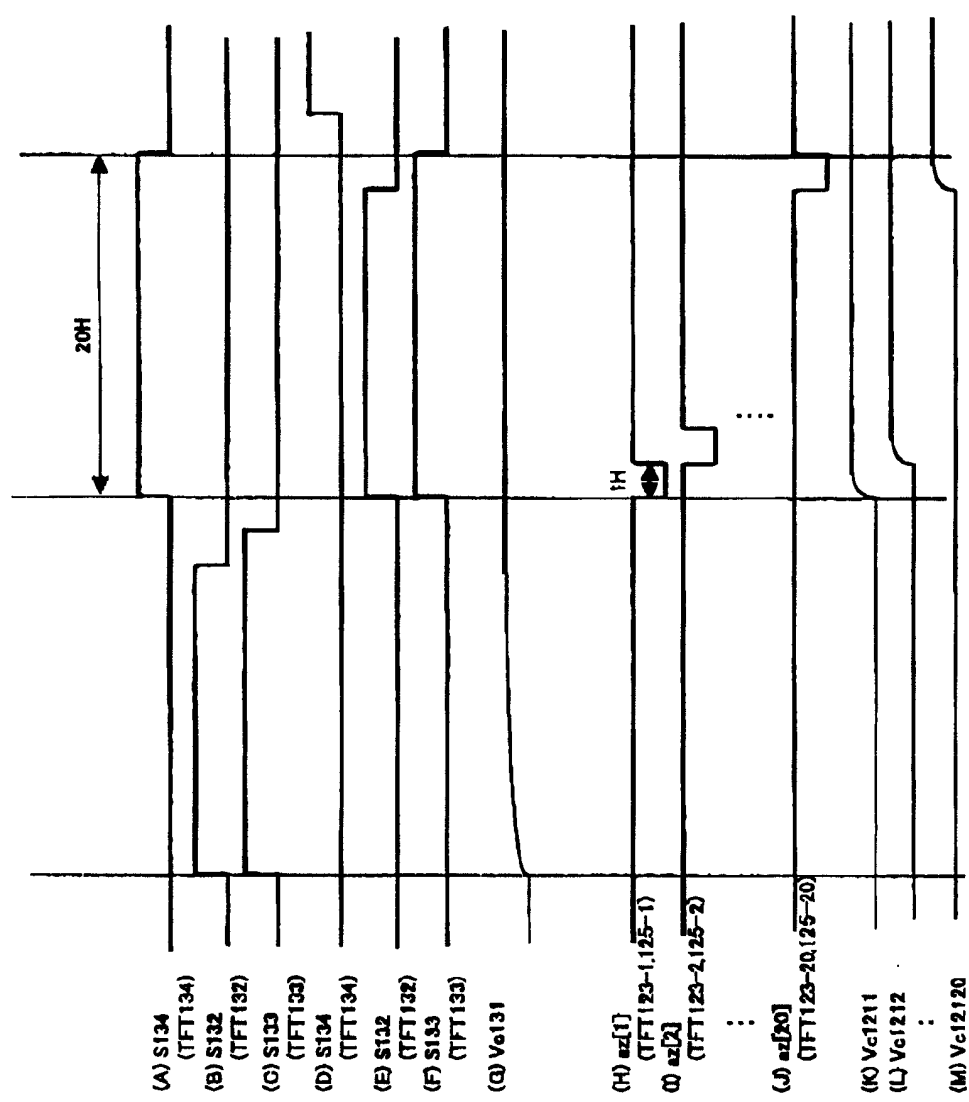


图3

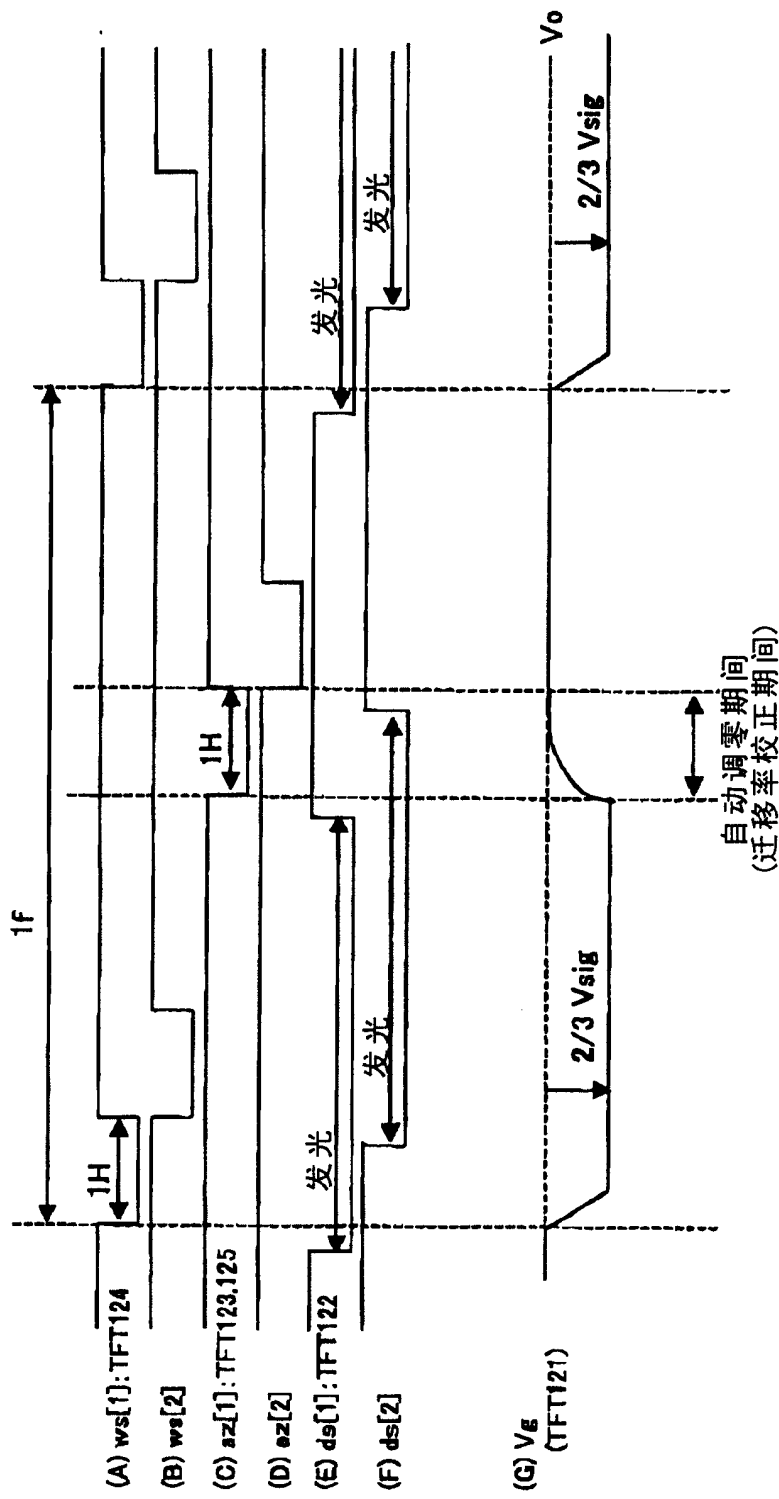


图4

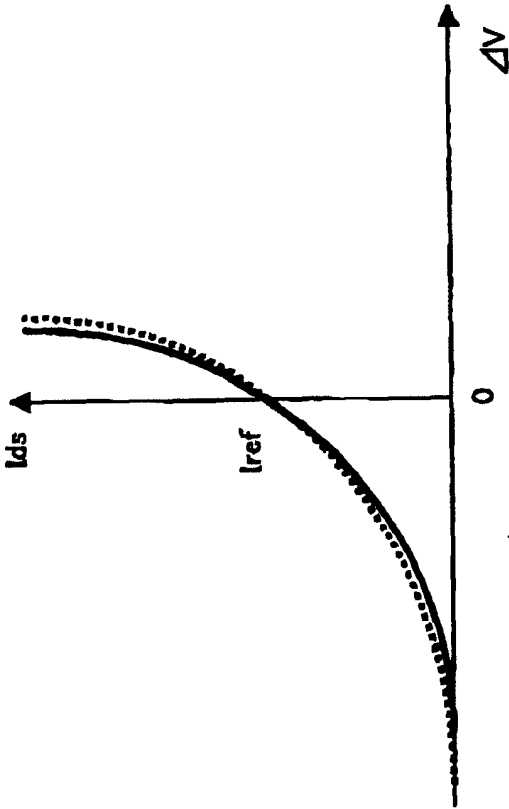


图5

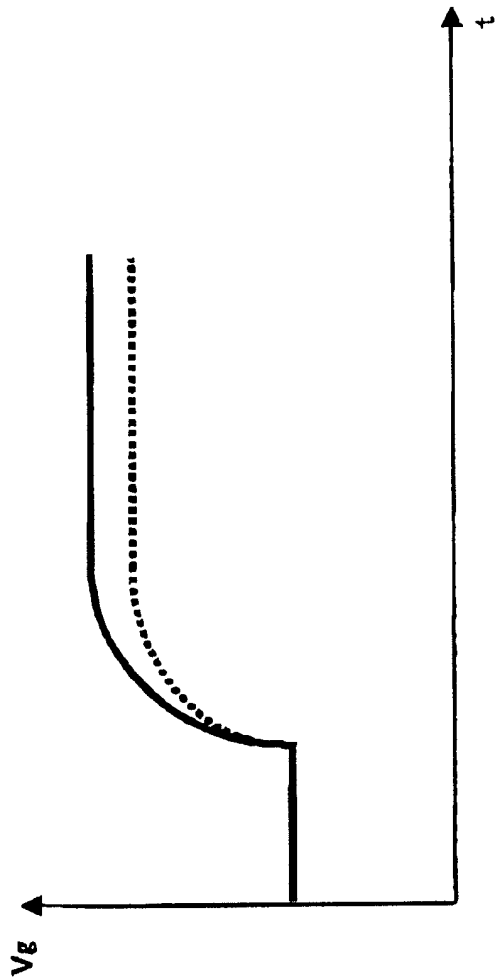


图6

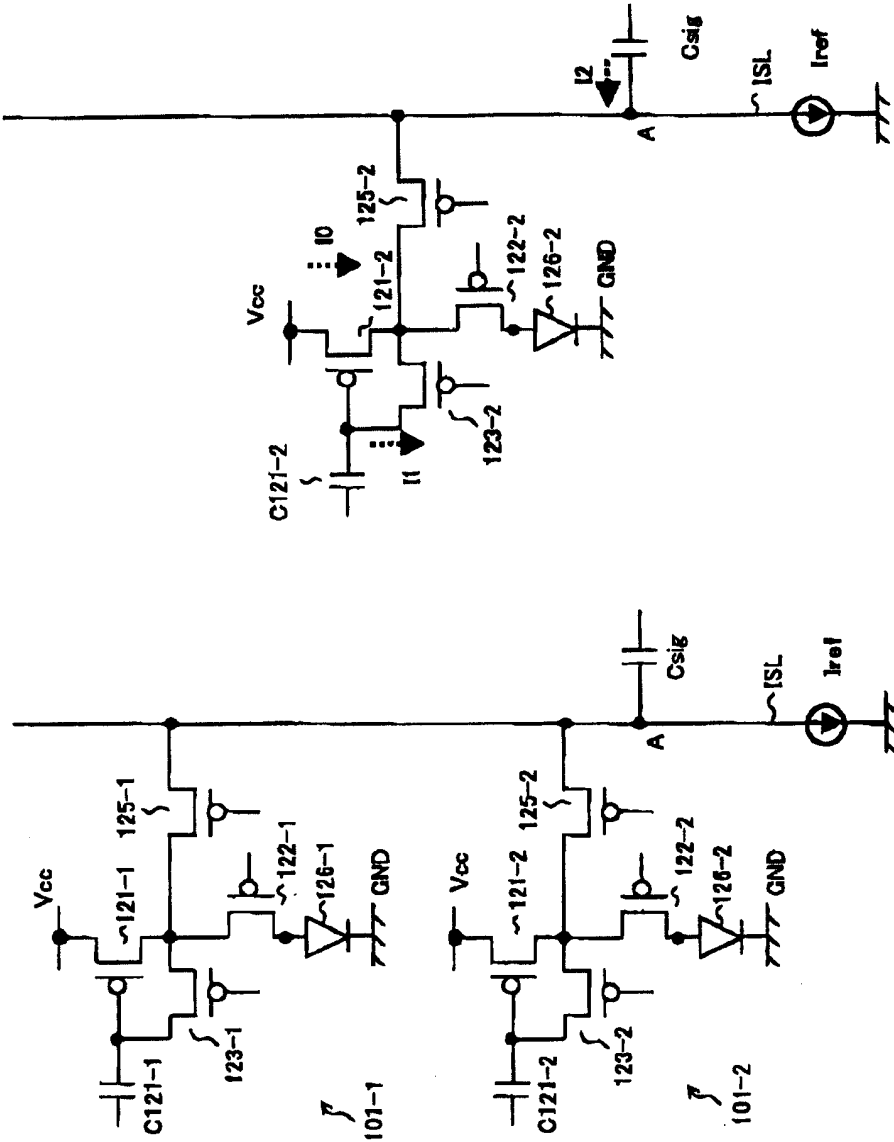


图7 (A)

图7 (B)

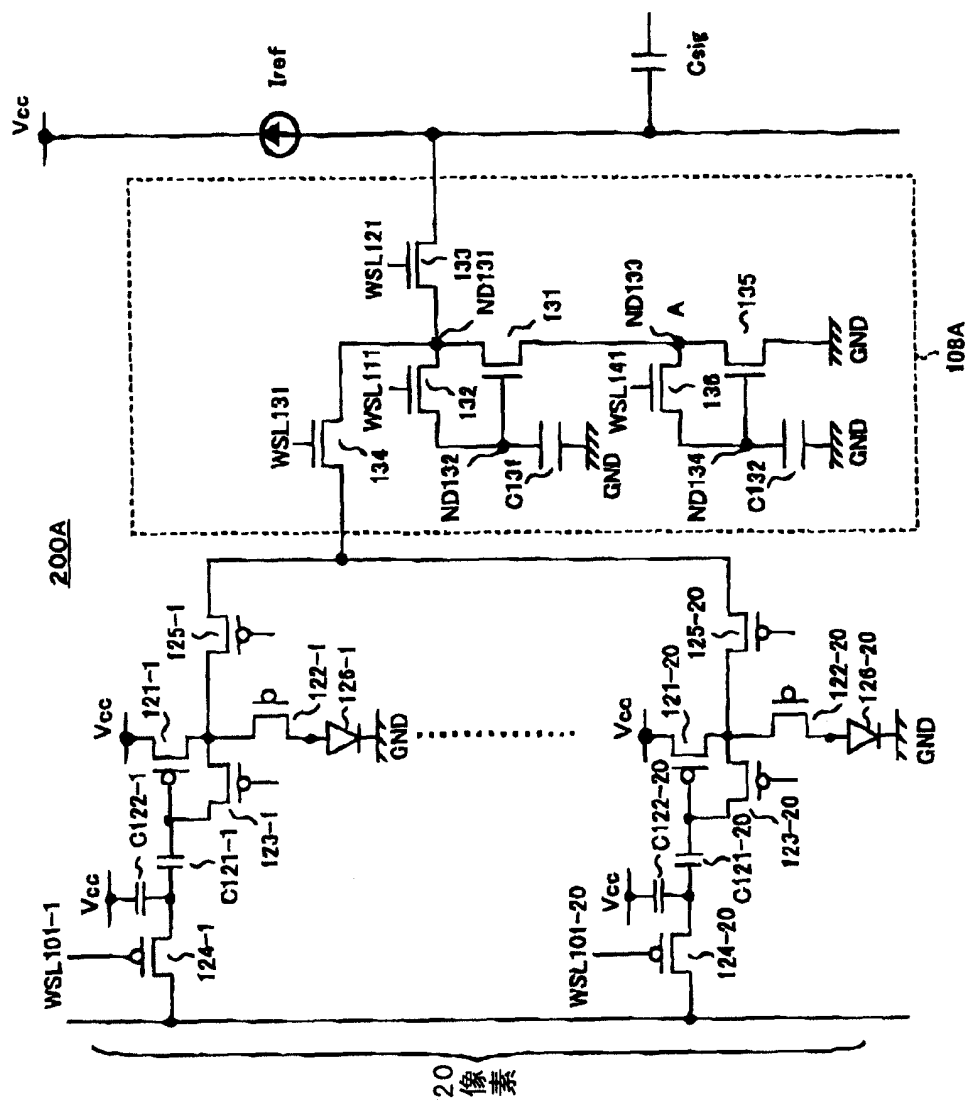


图8

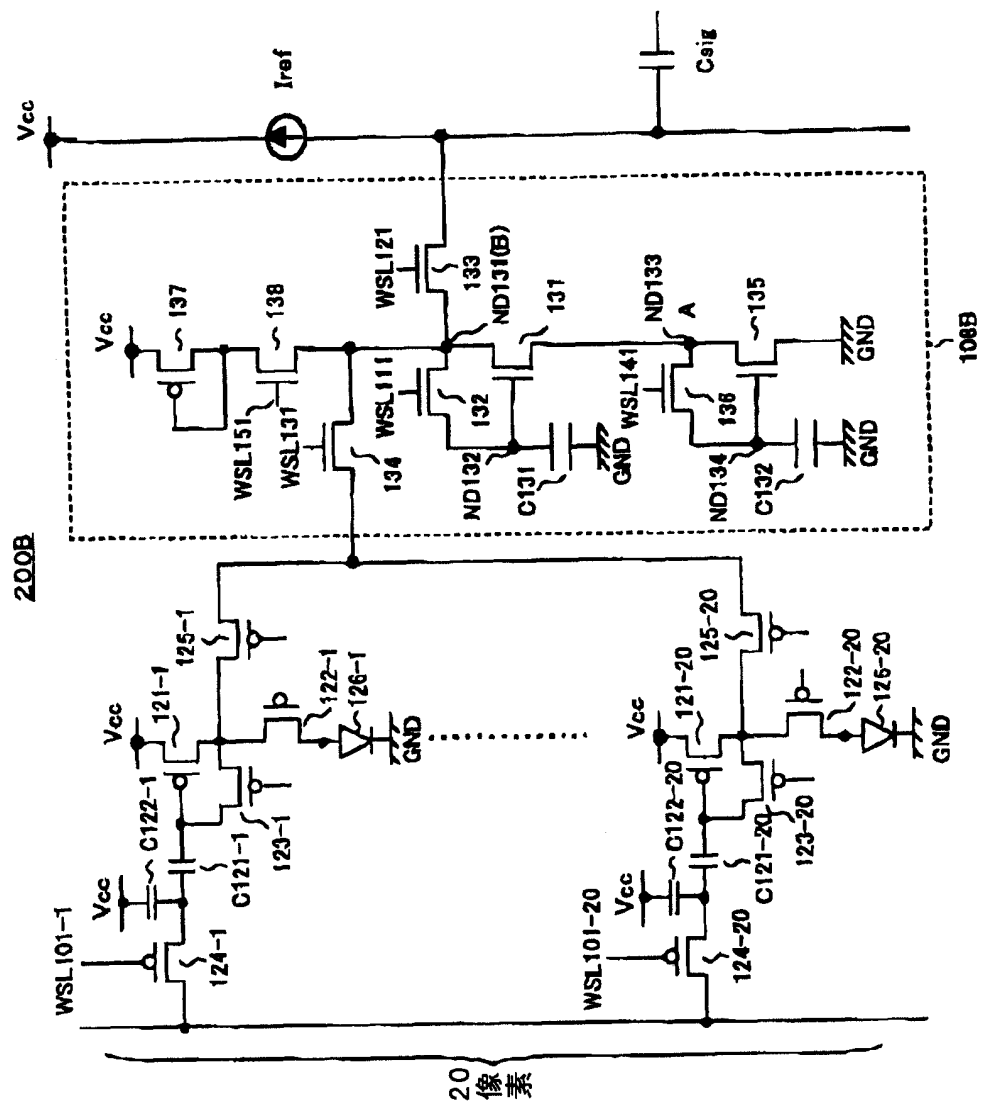


图9

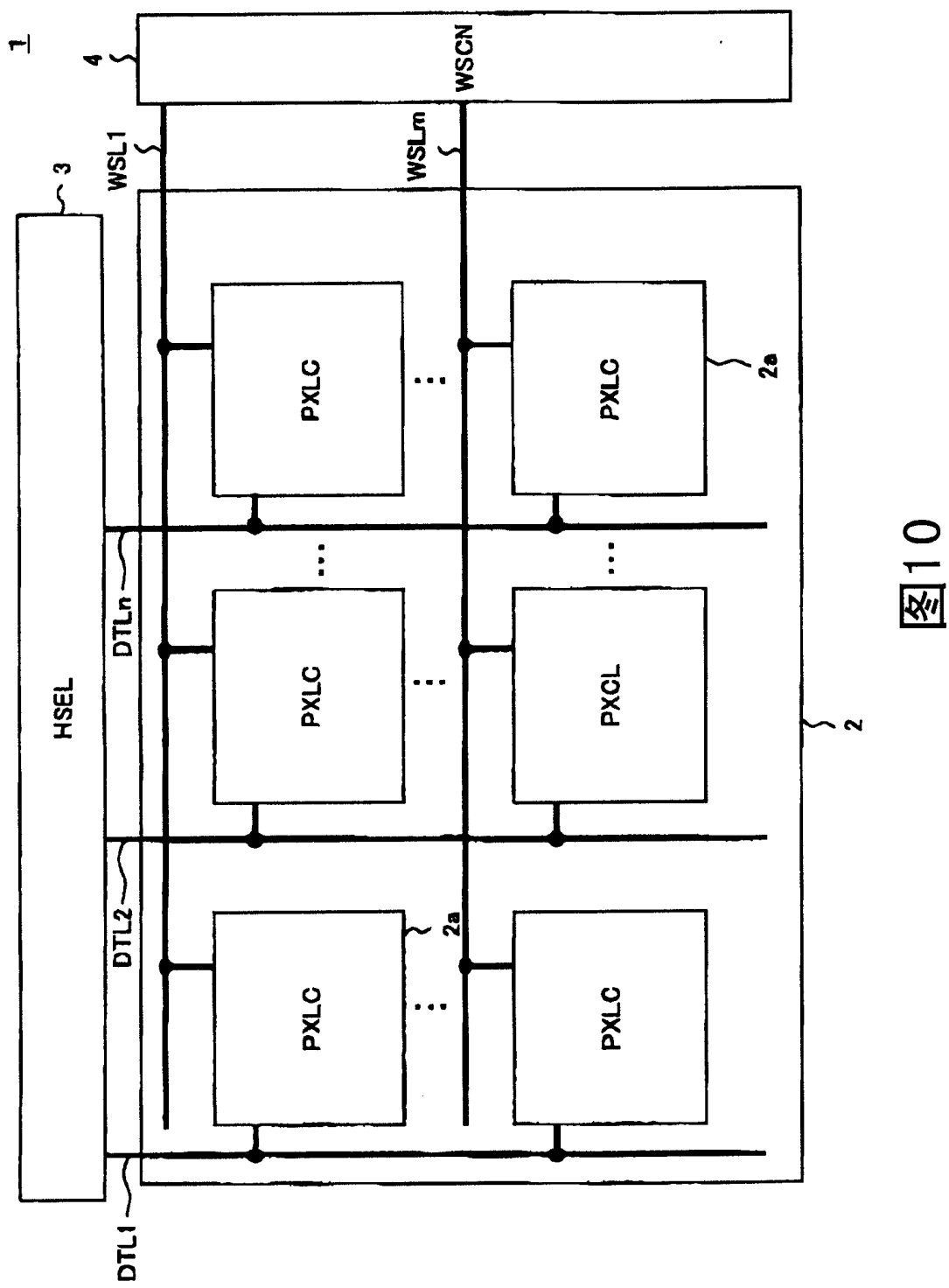


图10

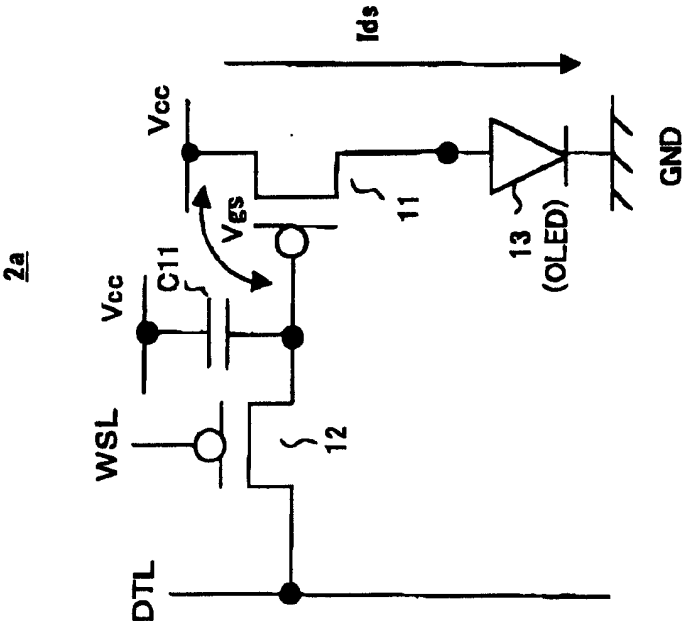


图11

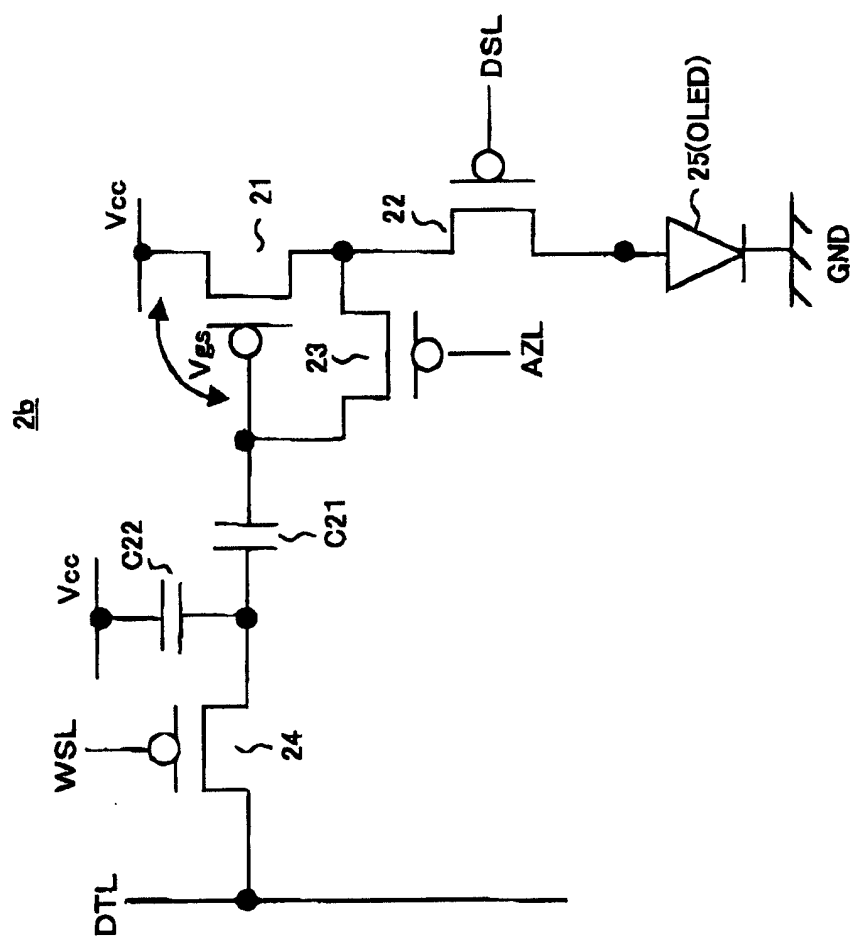


图12

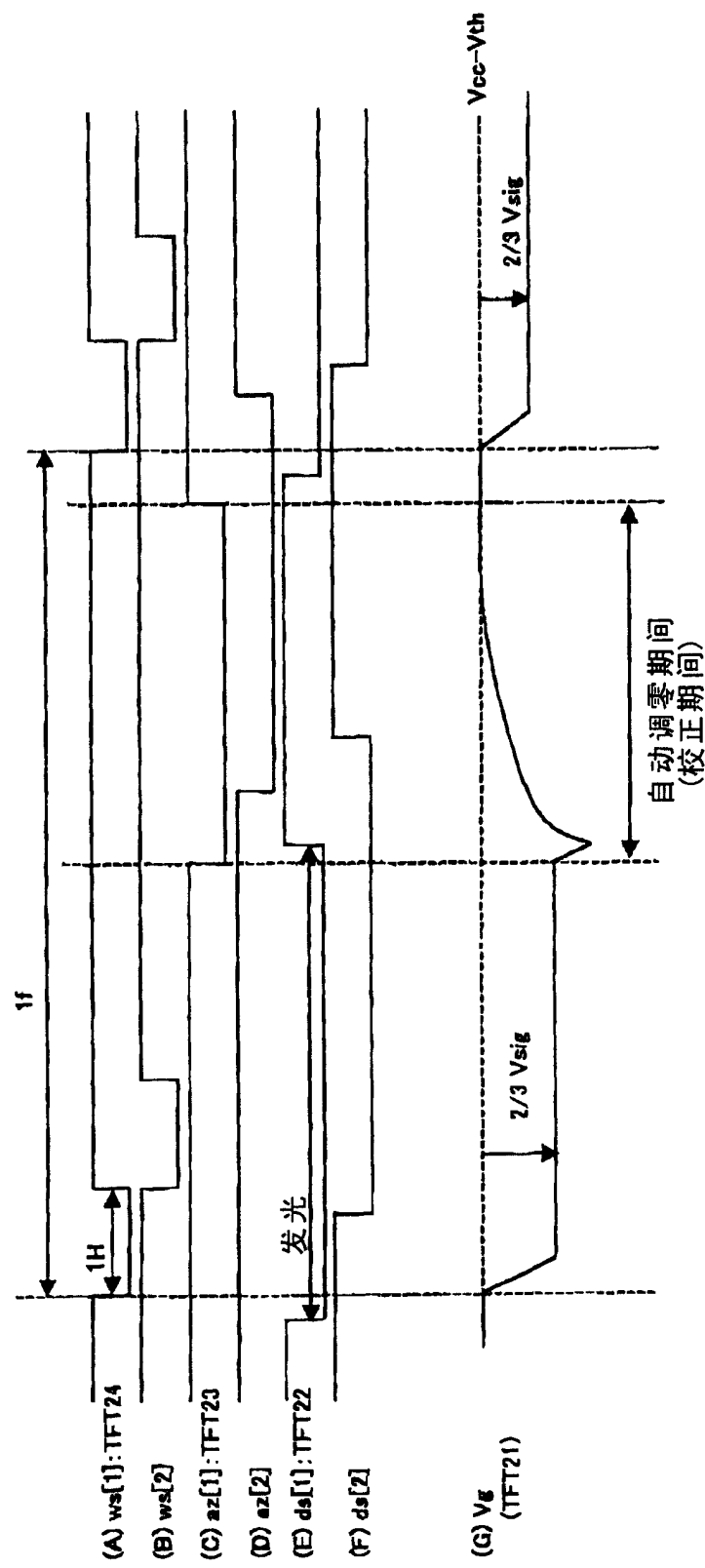


图13

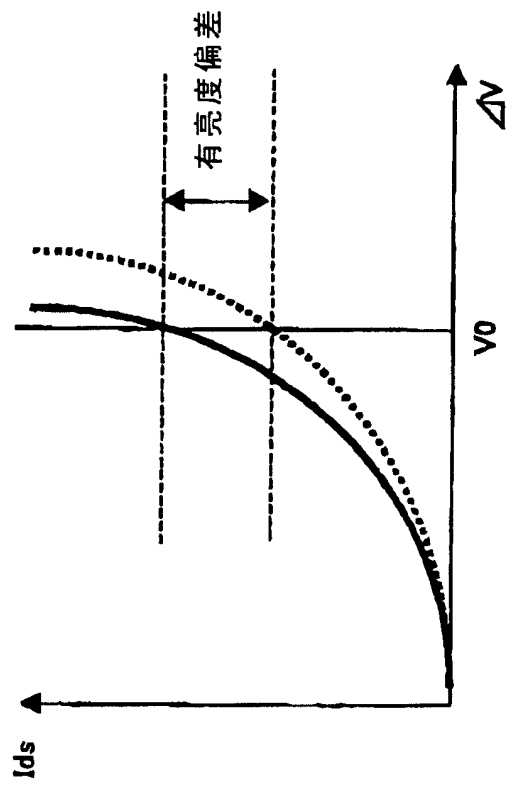


图14

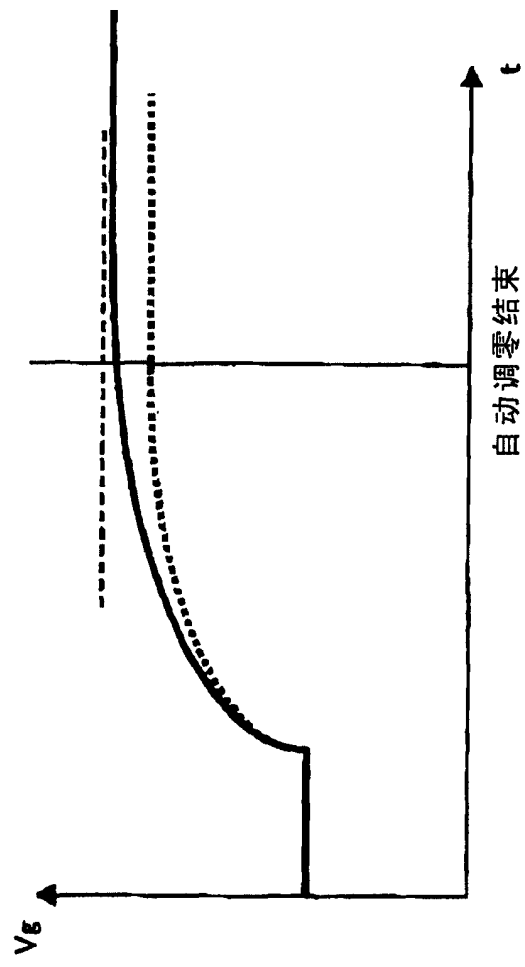


图15

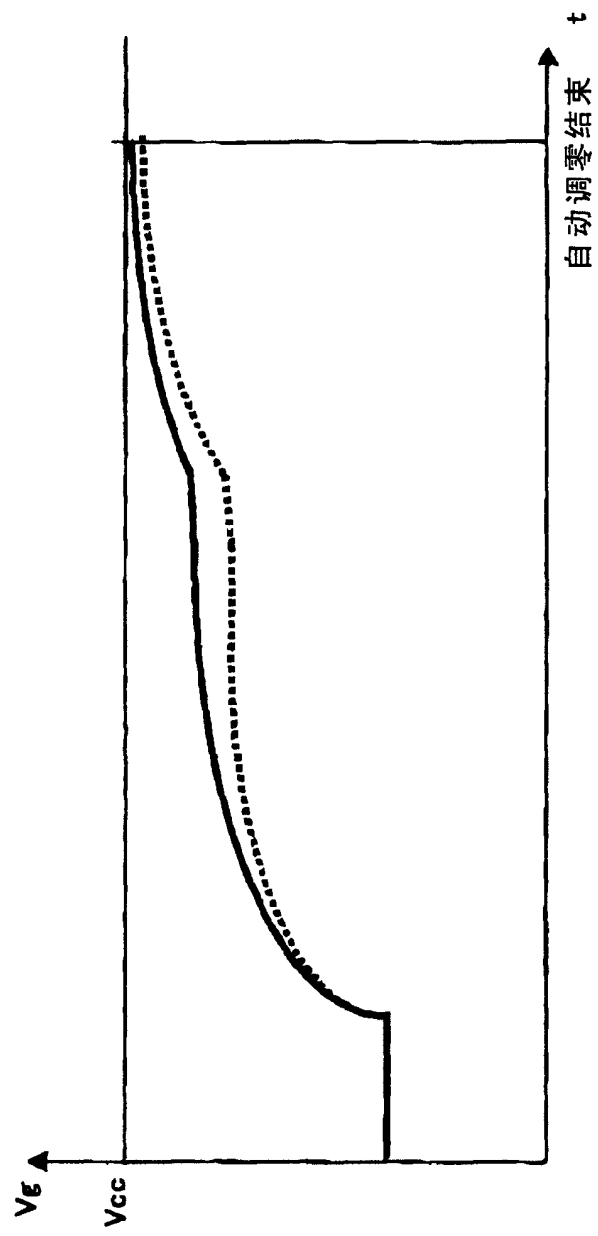


图16