(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2021-0128877
(43) 공개일자 2021년10월27일

(51) 국제특허분류(Int. Cl.)
H03L 7/24 (2006.01) *H03B 27/00* (2006.01)
H03B 5/12 (2014.01)
(52) CPC특허분류
H03L 7/24 (2013.01)
H03B 27/00 (2013.01)
(21) 출원번호 10-2020-0069032
(22) 출원일자 2020년06월08일
심사청구일자 2020년06월08일
(30) 우선권주장
1020200046646 2020년04월17일 대한민국(KR)

(71) 출원인
인하대학교 산학협력단
인천광역시 미추홀구 인하로 100(용현동, 인하대학교)
(72) 발명자
변경수
서울특별시 서초구 도구로 73, 801호(방배동, 대성아파트)
(74) 대리인
양성보

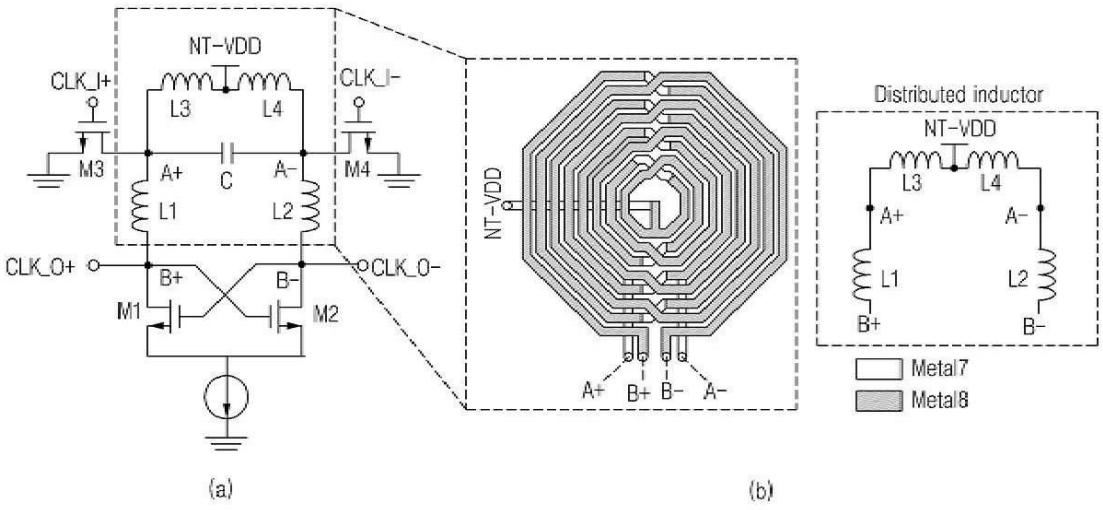
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 **개선된 클럭킹 애플리케이션을 위한 저전력 고속 ILFM**

(57) 요 약

개선된 클럭킹 애플리케이션을 위한 저전력 고속 ILFM이 제시된다. 본 발명에서 제안하는 개선된 클럭킹 애플리케이션을 위한 저전력 고속 ILFM는 입력 신호를 입력 받는 입력 트랜지스터(M3, M4), 고주파 클럭 생성을 위한 복수의 인덕터(L1, L2, L3 및 L4) 및 생성된 고주파 클럭을 출력하기 위한 출력 트랜지스터(M1, M2)를 포함하고, 복수의 인덕터는 고주파 클럭 생성을 위해 온칩 인덕터를 결합하여 단일 분산형 인덕터로 레이아웃된다.

대 표 도



(52) CPC특허분류
H03B 5/1215 (2013.01)
H03B 5/1228 (2013.01)

명 세 서

청구범위

청구항 1

입력 신호를 입력 받는 입력 트랜지스터(M3, M4);

고주파 클럭 생성을 위한 복수의 인덕터(L1, L2, L3 및 L4); 및

생성된 고주파 클럭을 출력하기 위한 출력 트랜지스터(M1, M2)

를 포함하고,

복수의 인덕터는 고주파 클럭 생성을 위해 온칩 인덕터를 결합하여 단일 분산형 인덕터로 레이아웃되는

저전력 고속 ILFM((Injection-Locked Frequency Multipliers).

청구항 2

제1항에 있어서,

복수의 인덕터는,

제1 인덕터(L1) 및 제2 인덕터(L2)는 제1 메탈 레이어에 레이아웃되고,

제3 인덕터(L3) 및 제4 인덕터(L4)는 제2 메탈 레이어에 레이아웃되는

저전력 고속 ILFM.

청구항 3

제1항에 있어서,

복수의 인덕터는,

칩 면적을 감소시키고 인접한 인덕터들 간의 긴 금속 라우팅 와이어를 제거하기 위해 단일 분산형 인덕터로 레이아웃되는

저전력 고속 ILFM.

청구항 4

제1항에 있어서,

복수의 인덕터는 고주파 클럭 생성을 위해 온칩 인덕터를 결합하여 단일 분산형 인덕터로 레이아웃되어, 신호 커플링의 효율성을 증가시키고 신호 저하를 방지하며 활성 회로에 대칭 임피던스를 제공하는

저전력 고속 ILFM.

청구항 5

제1항에 있어서,

저전력 고속 ILFM은,

NTV(Near-Threshold Voltage) 작동 영역에서 작동함으로써 전력 소비량을 감소시키는

저전력 고속 ILFM.

청구항 6

제1항에 있어서,

단일 분산형 인덕터로 레이아웃되는 복수의 인덕터의 크기를 스케일링함으로써 고주파 클럭을 생성하는

저전력 고속 ILFM.

발명의 설명

기 술 분 야

[0001] 본 발명은 개선된 클럭킹 애플리케이션을 위한 저전력 고속 ILFM에 관한 것이다.

배 경 기 술

[0002] ILFM(Injection-Locked Frequency Multipliers)는 저전력 소비와 전류 모드 로직 체배기(multiplier)와 비교할 때 고속 신호 생성에 큰 장점이 있기 때문에 PLL(Phase-Locked Loops)에 유용한 아날로그 회로 블록이다. 따라서, ILFM은 메모리나 모바일 장치의 고속 통신 인터페이스에 적합할 수 있다. 그러나 복잡한 구조를 가진 종래기술의 ILFM은 많은 수의 인덕터를 포함하고, 엄청난 전력 소비량을 소비하며 칩 면적을 확장하기도 한다.

[0003] 종래기술의 ILFM은 고속 데이터 통신 인터페이스를 위한 고주파 클럭을 생성하기 위해 많은 수동 인덕터와 변압기를 사용한다. 이전 ILFM의 아키텍처는 인덕터 간 복잡한 라우팅에서 발생하는 기생 캐패시턴스 및 큰 칩의 크기를 갖는 많은 수동형 인덕터를 사용한다.

발명의 내용

해결하려는 과제

[0004] 본 발명이 이루고자 하는 기술적 과제는 복잡한 구조를 가진 종래기술의 ILFM에 있어서, 복수의 인덕터로 인한 칩 면적 및 전력 소비량을 감소시키면서 고속 데이터 통신 인터페이스를 위한 고주파 클럭을 생성하기 위한 저전력 고속 ILFM을 제공하는데 있다.

과제의 해결 수단

[0005] 일 측면에 있어서, 본 발명에서 제안하는 개선된 클럭킹 애플리케이션을 위한 저전력 고속 ILFM는 입력 신호를 입력 받는 입력 트랜지스터(M3, M4), 고주파 클럭 생성을 위한 복수의 인덕터(L1, L2, L3 및 L4) 및 생성된 고주파 클럭을 출력하기 위한 출력 트랜지스터(M1, M2)를 포함하고, 복수의 인덕터는 고주파 클럭 생성을 위해 온칩 인덕터를 결합하여 단일 분산형 인덕터(Single Distributed Inductor)로 레이아웃된다.

[0006] 복수의 인덕터는 제1 인덕터(L1) 및 제2 인덕터(L2)는 제1 메탈 레이어에 레이아웃되고, 제3 인덕터(L3) 및 제4 인덕터(L4)는 제2 메탈 레이어에 레이아웃된다.

[0007] 복수의 인덕터는 칩 면적을 감소시키고 인접한 인덕터들 간의 긴 금속 라우팅 와이어를 제거하기 위해 단일 분산형 인덕터로 레이아웃된다.

[0008] 복수의 인덕터는 고주파 클럭 생성을 위해 온칩 인덕터를 결합하여 단일 분산형 인덕터로 레이아웃되어, 신호 커플링의 효율성을 증가시키고 신호 저하를 방지하며 활성 회로에 대칭 임피던스를 제공한다.

[0009] 본 발명의 실시예에 따른 저전력 고속 ILFM은 NTV(Near-Threshold Voltage) 작동 영역에서 작동함으로써 전력 소비량을 감소시킨다.

[0010] 단일 분산형 인덕터로 레이아웃되는 복수의 인덕터의 크기를 스케일링함으로써 고주파 클럭을 생성한다.

발명의 효과

[0011] 본 발명의 실시예들에 따르면 온칩 인덕터를 결합하여 단일 분산형 인덕터를 활용함으로써 칩 면적 효율을 향상시키고 인접한 인덕터들 사이의 긴 금속 라우팅 와이어를 제거할 수 있다. 또한, 신호 커플링의 효율성을 높이고 신호 저하를 방지하며 활성 회로에 완벽한 대칭 임피던스를 제공할 수 있다.

도면의 간단한 설명

[0012] 도 1은 본 발명의 일 실시예에 따른 개선된 클럭킹 애플리케이션을 위한 저전력 고속 ILFM의 회로를 나타내는 도면이다.

도 2는 본 발명의 일 실시예에 따른 ILFM의 주파수 영역과 시간 영역에서의 입력 및 출력 클럭 신호를 나타내는

파형이다.

도 3은 본 발명의 일 실시예에 따른 개선된 클럭킹 애플리케이션을 위한 저전력 고속 ILFM의 레이아웃을 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0013] ILFM(Injection-Locked Frequency Multipliers)는 저전력 소비와 전류 모드 로직 체배기(multiplier)와 비교할 때 고속 신호 생성에 큰 장점이 있기 때문에 PLL(Phase-Locked Loops)에 유용한 아날로그 회로 블록이다. 따라서, ILFM은 메모리나 모바일 장치의 고속 통신 인터페이스에 적합할 수 있다. 그러나 복잡한 구조를 가진 종래 기술의 ILFM은 많은 수의 인덕터를 포함하고, 엄청난 전력 소비량을 소비하며 칩 면적을 확장하기도 한다.

[0014] 본 발명의 실시예에 따르면, 단일 분산형 인덕터를 가진 새로운 ILFM 아키텍처를 제안하여 낮은 전력 소비량과 더 작은 칩 크기를 가진 고주파 클럭을 제공한다. 이하, 본 발명의 실시 예를 첨부된 도면을 참조하여 상세하게 설명한다.

[0016] 도 1은 본 발명의 일 실시예에 따른 개선된 클럭킹 애플리케이션을 위한 저전력 고속 ILFM의 회로를 나타내는 도면이다.

[0017] 도 1(a)은 본 발명의 일 실시예에 따른 개선된 클럭킹 애플리케이션을 위한 저전력 고속 ILFM의 회로이고, 도 1(b)은 본 발명의 일 실시예에 따른 단일 분산형 인덕터(Single Distributed Inductor)의 레이아웃 및 회로를 나타내는 도면이다.

[0018] 개선된 클럭킹 애플리케이션을 위한 저전력 고속 ILFM(Injection-Locked Frequency Multipliers)은 입력 신호를 입력 받는 입력 트랜지스터(M3, M4), 고주파 클럭 생성을 위한 복수의 인덕터(L1, L2, L3 및 L4) 및 생성된 고주파 클럭을 출력하기 위한 출력 트랜지스터(M1, M2)를 포함한다.

[0019] 복수의 인덕터(L1, L2, L3 및 L4)는 고주파 클럭 생성을 위해 온칩 인덕터를 결합하여 단일 분산형 인덕터(Single Distributed Inductor)로 레이아웃된다.

[0020] 본 발명의 실시예에 따르면, 복수의 인덕터(L1, L2, L3 및 L4) 중 제1 인덕터(L1) 및 제2 인덕터(L2)는 제1 메탈 레이어(Metal8)에 레이아웃되고, 제3 인덕터(L3) 및 제4 인덕터(L4)는 제2 메탈 레이어(Metal7)에 레이아웃될 수 있다.

[0021] 복수의 인덕터(L1, L2, L3 및 L4)는 칩 면적을 감소시키고 인접한 인덕터들 간의 긴 금속 라우팅 와이어를 제거하기 위해 단일 분산형 인덕터로 레이아웃된다.

[0022] 복수의 인덕터(L1, L2, L3 및 L4)는 고주파 클럭 생성을 위해 온칩 인덕터를 결합하여 단일 분산형 인덕터로 레이아웃되고, 신호 커플링의 효율성을 증가시키고 신호 저하를 방지하며 활성 회로에 대칭 임피던스를 제공한다.

[0023] 본 발명의 실시예에 따른 저전력 고속 ILFM은 NTV(Near-Threshold Voltage) 작동 영역에서 작동함으로써 전력 소비량을 감소시킬 수 있다. 단일 분산형 인덕터로 레이아웃되는 복수의 인덕터의 크기를 스케일링함으로써 고주파 클럭을 생성할 수 있다.

[0024] 전력(P)은 $P=CV^{2f}$ 로 나타낼 수 있으므로, NTV(Near-Threshold Voltage) 작동 영역에서 동작함으로써, 기존의 기술보다 전력 소모를 약 3~5배 감소시킬 수 있다.

[0025] 고주파 클럭 생성의 경우 많은 인덕터를 활용할 필요가 있다. 그러나 제안된 ILFM은 도 1(b)과 같이 온칩 인덕터를 결합하여 단일 분산형 인덕터를 활용한다. 제안된 ILFM 토폴로지의 이점은 칩 면적 효율을 향상시키고 인접한 인덕터들 사이의 긴 금속 라우팅 와이어를 제거할 수 있다는 것이다. 따라서 제안된 ILFM은 신호 커플링의 효율성을 높이고 신호 저하를 방지하며 활성 회로에 완벽한 대칭 임피던스를 제공한다. 또한 제안된 ILFM은 전원 공급이 낮은 공급 전압(예를 들어, 0.5V ~ 0.6V)에서 작동하는 NTV(Near-Threshold Voltage) 작동 영역에서 작동한다. 전원이 공급 전압의 제곱에 비례하기 때문에 ILFM의 전력 소비량을 크게 줄일 수 있기 때문이다. 또한 분산 인덕터의 크기를 스케일링(scaling)함으로써, 제안하는 ILFM은 미래의 고속 통신 시스템을 위하여 저주파 입력 신호(예를 들어, 0.8GHz ~ 3.6GHz)를 주입함으로써 매우 높은 주파수 출력 클럭 신호(예를 들어, 5GHz에서 36GHz까지)를 생성할 수 있다.

[0027] 도 2는 본 발명의 일 실시예에 따른 ILFM의 주파수 영역과 시간 영역에서의 입력 및 출력 클럭 신호를 나타내는 파형이다.

[0028] 도 2(a)는 제안하는 ILFM의 주파수 영역에서의 시뮬레이션된 입력 클럭 신호(211) 및 출력 클럭 신호(212)를 나타내고, 도 2(b)는 제안하는 ILFM의 시간 영역에서의 시뮬레이션된 입력 클럭 신호(221) 및 출력 클럭 신호(222)를 나타낸다. 최고 주파수 클럭 신호(예를 들어, 최대 36GHz까지)는 1GHz 클럭에서 생성할 수 있다.

[0030] 도 3은 본 발명의 일 실시예에 따른 개선된 클럭킹 애플리케이션을 위한 저전력 고속 ILFM의 레이아웃을 나타내는 도면이다.

[0031] 도 3을 참조하면, 28nm CMOS 기술에서 본 발명의 일 실시예에 따른 ILFM의 레이아웃을 보여준다. 제안하는 분산형 인덕터(Distributed inductor)의 레이아웃 영역은 일반적으로 전체 칩 영역에서 우세하다. 따라서, 단일 분산형 인덕터를 사용함으로써 제안된 ILFM은 기존 ILFM보다 훨씬 더 작은 레이아웃 면적을 제공한다.

[0032] <표 1>

[0033]

Reference	JSCC2013[1]	This work
VDD (V)	1.1	0.6
Frequency conversion ratio	2.5	36
Power	2.53mW	1.4mW
CMOS Technology	40nm	28nm

[0034] 표 1은 종래기술에서 제안된 ILFM과 기존 ILFM 간의 성능 비교를 보여준다. ILFM은 전력 소비량의 60% 이내에서 훨씬 높은 주파수 클럭을 제공할 수 있다.

[0035] 제안하는 ILFM 아키텍처는 향후 애플리케이션의 높은 데이터 속도 통신을 위하여 고주파 및 저전력 클럭 시스템을 제공할 수 있다.

[0036] 고감도 고품질 회로구성을 위해 Q-팩터(Quality factor)가 높은 인덕터나 트랜스포머의 신호 커플러를 필요로 한다. 주파수 체배 및 주파수 분할을 위해 더 많은 개수의 인덕터를 필요로 하게 되고, 기존의 기술에서는 각 인덕터와 변압기의 연결에서 생기는 기생저항 성분 때문에 신호열화가 심화된다.

[0037] 주파수 체배 및 주파수 분할에 있어서, 여러단의 MOS 트랜지스터를 이용한 다중-스테이지(multi-stage) 증폭단으로 고성능 주파수 체배 및 주파수 분할이 가능하나, 이것 또한 전력 소모를 증가시키고, 칩의 면적이 기하급수적으로 증가는 단점이 있다.

[0038] 따라서, 본 발명에서 제안하는 ILFM(Injection-Locked Frequency Multipliers) 및 주파수 분할에서는 이러한 문제점들을 개선하기 위해 멀티 레이어(multi-layer) 단일 분산형 인덕터를 사용하면서도 여러단의 증폭 스테이지를 줄이기 위해 서브-고조파 분할(sub-harmonic frequecy division) 및 주파수 체배 기술을 병합하여 칩의 면적을 획기적으로 줄이고 기생저항이나 캐패시터에 의한 신호 열화도 감소 시킬 수 있다.

[0040] 이상에서 설명된 장치는 하드웨어 구성요소, 소프트웨어 구성요소, 및/또는 하드웨어 구성요소 및 소프트웨어 구성요소의 조합으로 구현될 수 있다. 예를 들어, 실시예들에서 설명된 장치 및 구성요소는, 예를 들어, 프로세서, 콘트롤러, ALU(arithmetic logic unit), 디지털 신호 프로세서(digital signal processor), 마이크로컴퓨터, FPA(field programmable array), PLU(programmable logic unit), 마이크로프로세서, 또는 명령(instruction)을 실행하고 응답할 수 있는 다른 어떠한 장치와 같이, 하나 이상의 범용 컴퓨터 또는 특수 목적 컴퓨터를 이용하여 구현될 수 있다. 처리 장치는 운영 체제(OS) 및 상기 운영 체제 상에서 수행되는 하나 이상의 소프트웨어 애플리케이션을 수행할 수 있다. 또한, 처리 장치는 소프트웨어의 실행에 응답하여, 데이터를 접근, 저장, 조작, 처리 및 생성할 수도 있다. 이해의 편의를 위하여, 처리 장치는 하나가 사용되는 것으로 설명된 경우도 있지만, 해당 기술분야에서 통상의 지식을 가진 자는, 처리 장치가 복수 개의 처리 요소(processing element) 및/또는 복수 유형의 처리 요소를 포함할 수 있음을 알 수 있다. 예를 들어, 처리 장치는 복수 개의 프로세서 또는 하나의 프로세서 및 하나의 콘트롤러를 포함할 수 있다. 또한, 병렬 프로세서

(parallel processor)와 같은, 다른 처리 구성(processing configuration)도 가능하다.

[0041] 소프트웨어는 컴퓨터 프로그램(computer program), 코드(code), 명령(instruction), 또는 이들 중 하나 이상의 조합을 포함할 수 있으며, 원하는 대로 동작하도록 처리 장치를 구성하거나 독립적으로 또는 결합적으로(collectively) 처리 장치를 명령할 수 있다. 소프트웨어 및/또는 데이터는, 처리 장치에 의하여 해석되거나 처리 장치에 명령 또는 데이터를 제공하기 위하여, 어떤 유형의 기계, 구성요소(component), 물리적 장치, 가상 장치(virtual equipment), 컴퓨터 저장 매체 또는 장치에 구체화(embody)될 수 있다. 소프트웨어는 네트워크로 연결된 컴퓨터 시스템 상에 분산되어서, 분산된 방법으로 저장되거나 실행될 수도 있다. 소프트웨어 및 데이터는 하나 이상의 컴퓨터 판독 가능 기록 매체에 저장될 수 있다.

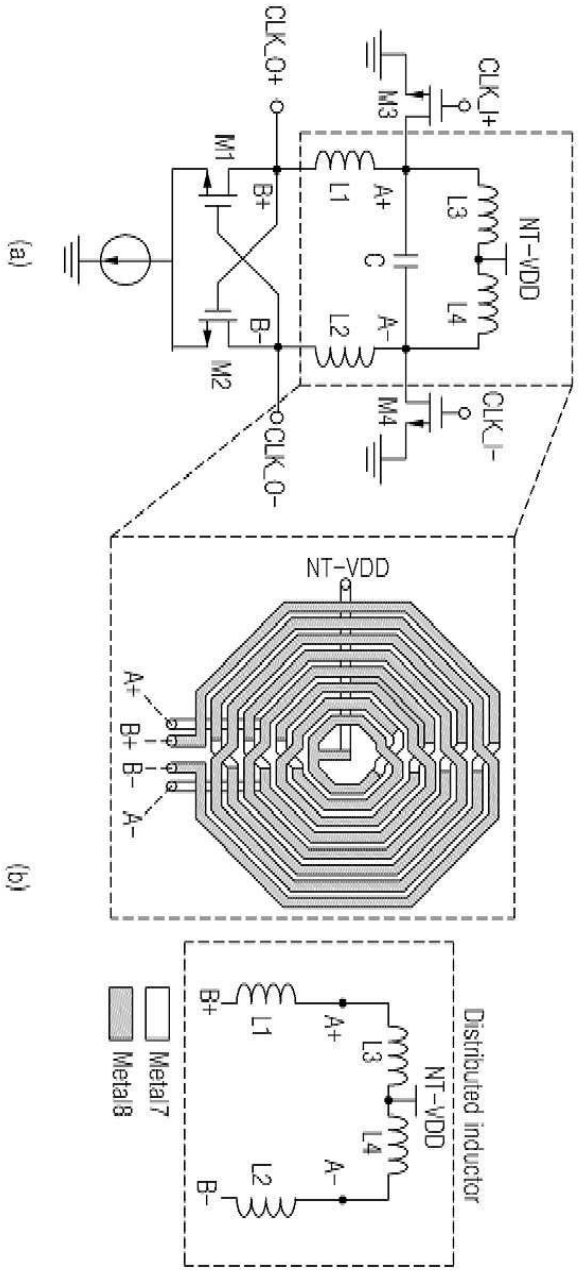
[0042] 실시예에 따른 방법은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 상기 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있다. 상기 매체에 기록되는 프로그램 명령은 실시예를 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(magnetic media), CD-ROM, DVD와 같은 광기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media), 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를 포함한다.

[0043] 이상과 같이 실시예들이 비록 한정된 실시예와 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

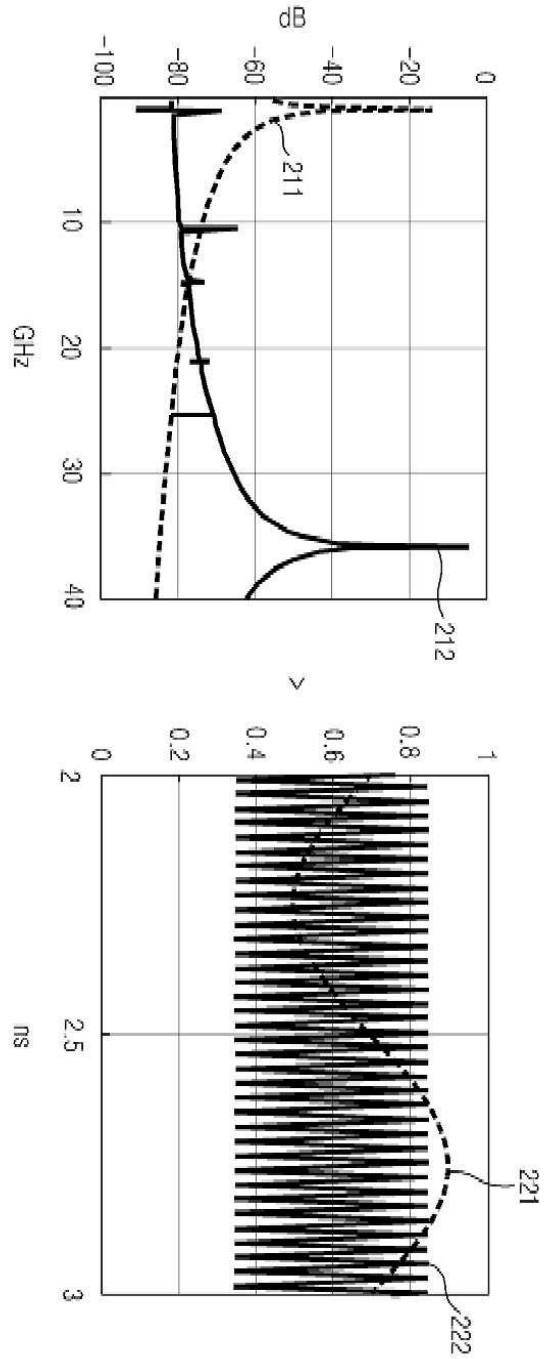
[0044] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

도면

도면1


(a)
CLK_O+
M1
B+
B-
M2
CLK_O-
M3
CLK_I+
L1
A+
C
A-
L2
L3
L4
NT-VDD
M4
CLK_I-
(b)
NT-VDD
A+
B+
B-
A-
Distributed inductor
Metal7
Metal8

도면2


dB
-100
-80
-60
-40
-20
0
211
10
20
30
40
GHz
212
V
0
0.2
0.4
0.6
0.8
1
2
2.5
3
ns
221
222

도면3

