

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016年11月3日(03.11.2016)



(10) 国際公開番号
WO 2016/174758 A1

- (51) 国際特許分類:
H04N 5/369 (2011.01) *H01L 27/146* (2006.01)
- (21) 国際出願番号: PCT/JP2015/062942
- (22) 国際出願日: 2015年4月30日(30.04.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: オリンパス株式会社(OLYMPUS CORPORATION) [JP/JP]; 〒1510072 東京都渋谷区幡ヶ谷2丁目4番2号 Tokyo (JP).
- (72) 発明者: 近藤 亨(KONDO Toru); 〒1510072 東京都渋谷区幡ヶ谷2丁目4番2号 オリンパス株式会社内 Tokyo (JP).
- (74) 代理人: 棚井 澄雄, 外(TANAI Sumio et al.); 〒1006620 東京都千代田区丸の内一丁目9番2号 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,

CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロパ (AM, AZ, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

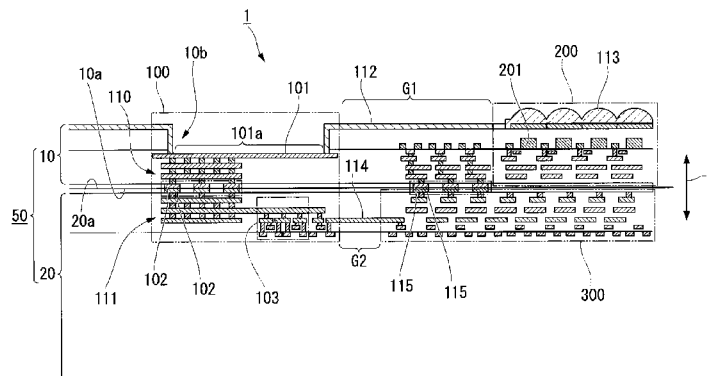
添付公開書類:

- 国際調査報告 (条約第 21 条(3))
- 補正された請求の範囲及び説明書 (条約第 19 条(1))

(54) Title: SOLID-STATE IMAGE PICKUP DEVICE AND IMAGE PICKUP SYSTEM

(54) 発明の名称: 固体撮像装置および撮像システム

[図2]



(57) Abstract: This solid-state image pickup device is provided with: a first substrate wherein photoelectric conversion elements are disposed; a second substrate, which is disposed by being laminated on the first substrate, and in which at least some of peripheral circuits are disposed, said peripheral circuits including a control circuit and a readout circuit for reading out signals based on charges of the photoelectric conversion elements; an electrode section, which is provided in the first substrate, and has a connecting surface that is provided to face the outside of the first substrate such that the connecting surface can be electrically connected; substrate connecting sections, which are disposed between the first substrate and the second substrate, and which electrically connect the first substrate and the second substrate to each other; and an electrostatic protection circuit that is connected to a circuit between the peripheral circuits and substrate connecting sections connected to the electrode section among the substrate connecting sections, said electrostatic protection circuit being in the second substrate. When viewed from the lamination direction in which the first substrate and the second substrate are laminated, the electrostatic protection circuit is disposed at a position where the electrostatic protection circuit does not overlap any one of the substrate connecting sections.

(57) 要約:

[続葉有]



WO 2016/174758 A1



固体撮像装置は、光電変換素子が配された第1基板と、第1基板に積層して配置され、光電変換素子の電荷に基づく信号を読み出すための読み出し回路および制御回路を含む周辺回路の少なくとも一部が配された第2基板と、第1基板に設けられ、第1基板の外部に向かって電氣的に接続可能に設けられた接続表面を有する電極部と、第1基板と第2基板との間に配置され、第1基板および第2基板とを電氣的に接続する基板接続部と、第2基板において、基板接続部のうち電極部に接続された基板接続部と周辺回路との間の回路に接続された静電保護回路と、を備え、第1基板および第2基板が積層される積層方向から見ると、静電保護回路は、基板接続部のいずれとも重ならない位置に配置されている。

明 細 書

発明の名称： 固体撮像装置および撮像システム

技術分野

[0001] 本発明は、固体撮像装置および撮像システムに関する。

背景技術

[0002] 従来、半導体基板上に形成された固体撮像装置には、静電保護回路が設けられている。静電保護回路は、ダイオードまたはトランジスタを含んで構成される。静電保護回路は、固体撮像装置の外部に露出する電極部と半導体基板内の電気回路との間の回路に電氣的に接続されている。静電保護回路は、電極部のそれぞれに対して設けられている。

固体撮像装置は、例えば、複数の基板が積層され、かつ複数の基板がその間に配される基板接続部によって電氣的に接続されて、構成される場合がある。

例えば、特許文献1には、上述したような積層型の固体撮像装置が記載されている。この固体撮像装置は、第1基板に外部に露出するパッド（電極部）が形成される。第1基板に積層される第2基板には、積層時に積層方向から見てパッドと重なる領域に、保護ダイオード回路（静電保護回路）が配される。第1基板と第2基板の間には、積層方向から見てパッド全体と重なる位置に接続部（基板接続部）が配置される。

先行技術文献

特許文献

[0003] 特許文献1：日本国特開2012-15277号公報

発明の概要

発明が解決しようとする課題

[0004] 固体撮像装置に含まれる静電保護回路は、良好な静電気放電（STD）耐性を得るために、電流密度の変化に対して敏感に反応するセンシティブな回路である。静電保護回路は、例えば、回路構成が同じでもレイアウトパター

ン等に起因して回路の電流密度が設計値よりも変化すると、S T D 耐性が大きく変わる可能性がある。同様に、静電保護回路を構成する回路素子の電気特性が設計値から変化しても、S T D 耐性が大きく変わる可能性がある。

S T D 耐性が低下すると、固体撮像装置に静電ノイズが混入したり、回路が破損して固体撮像装置の信頼性が低下したりする可能性がある。

[0005] 積層型の固体撮像装置の製造工程では、複数の基板を積層して、基板接続部によって互いに接続する場合に、積層した基板同士に圧力をかける。このとき、各基板内の回路素子が応力を受けるため、回路素子の電気特性が変化する場合がある。例えば、回路素子がトランジスタであれば、閾値電圧が変化する場合がある。

基板接続部には、例えば、基板接合用のバンプが配された状態で加圧されるため、その近傍領域の応力が高くなりやすい。

[0006] 特許文献 1 に記載の積層型の固体撮像装置は、積層方向から見て、接続部と重なる領域に保護ダイオード回路が配されている。このため、保護ダイオード回路は、第 1 基板および第 2 基板の接合時に、応力を受けやすい。

したがって、特許文献 1 に記載の積層型の固体撮像装置は、基板の接合時の圧力によって、保護ダイオード回路の S T D 耐性が設計値から変化しやすい。このため、固体撮像装置の信頼性が低下することが懸念される。

[0007] 本発明は、上記の課題に鑑みてなされたものであり、基板サイズがコンパクトであっても、基板接合時の静電気放電耐性の変化を抑制することができる固体撮像装置および撮像システムを提供することを目的とする。

課題を解決するための手段

[0008] 本発明の第 1 の態様の固体撮像装置は、光電変換素子が配された第 1 基板と、前記第 1 基板に積層して配置され、前記光電変換素子の電荷に基づく信号を読み出すための読み出し回路および制御回路を含む周辺回路の少なくとも一部が配された第 2 基板と、前記第 1 基板に設けられ、前記第 1 基板の外部に向かって電氣的に接続可能に設けられた接続表面を有する電極部と、前記第 1 基板と前記第 2 基板との間に配置され、前記第 1 基板および前記第 2

基板とを電氣的に接続する基板接続部と、前記第 2 基板において、前記基板接続部のうち前記電極部に接続された基板接続部と前記周辺回路との間の回路に接続された静電保護回路と、を備え、前記第 1 基板および前記第 2 基板が積層される積層方向から見ると、前記静電保護回路は、前記基板接続部のいずれとも重ならない位置に配置されている。

[0009] 本発明の第 2 の態様によれば、上記第 1 の態様の固体撮像装置において、前記電極部の面積は、前記電極部に接続された基板接続部の面積より大きく、前記静電保護回路は、前記積層方向から見ると、前記電極部と重なる位置に配置されてもよい。

[0010] 本発明の第 3 の態様によれば、上記第 1 の態様の固体撮像装置において、前記積層方向から見ると、前記電極部は、前記周辺回路よりも外側の前記第 1 基板に配置され、かつ、前記電極部に接続された基板接続部は、前記電極部と前記周辺回路との間に挟まれる領域を除く位置に配置されてもよい。

[0011] 本発明の第 4 の態様によれば、上記第 3 の態様の固体撮像装置において、前記積層方向から見ると、前記電極部と前記電極部に接続された基板接続部とは、互いに重ならない位置に配置されてもよい。

[0012] 本発明の第 5 の態様の撮像システムは、上記第 1 の態様から第 4 の態様のいずれか 1 態様の固体撮像装置を備える。

発明の効果

[0013] 本発明の固体撮像装置および撮像システムによれば、基板サイズがコンパクトであっても、基板接合時の静電気放電耐性の変化を抑制することができるという効果を奏する。

図面の簡単な説明

[0014] [図1]本発明の第 1 の実施形態の撮像システムの構成を示す模式的な構成図である。

[図2]本発明の第 1 の実施形態の固体撮像装置の構成例を示す模式的な断面図である。

[図3A]本発明の第 1 の実施形態の固体撮像装置の第 1 基板の構成を示す模式

的な平面図である。

[図3B]本発明の第1の実施形態の固体撮像装置の第2基板の構成を示す模式的な平面図である。

[図4]本発明の第1の実施形態の固体撮像装置の静電保護回路を含む回路例（第1例）を示す模式的な回路図である。

[図5]本発明の第1の実施形態の固体撮像装置の静電保護回路を含む回路例（第2例）を示す模式的な回路図である。

[図6]本発明の第1の実施形態の固体撮像装置の静電保護回路を含む回路例（第3例）を示す模式的な回路図である。

[図7]本発明の第1の実施形態の固体撮像装置の静電保護回路を含む回路例（第4例）を示す模式的な回路図である。

[図8]本発明の第1の実施形態の固体撮像装置の静電保護回路を含む回路例（第5例）を示す模式的な回路図である。

[図9]本発明の第1の実施形態の固体撮像装置の配線状態の構成例を示す模式的な断面図である。

[図10]本発明の第2の実施形態の固体撮像装置の構成例を示す模式的な断面図である。

[図11A]本発明の第2の実施形態の固体撮像装置の第1基板の構成を示す模式的な平面図である。

[図11B]本発明の第2の実施形態の固体撮像装置の第2基板の構成を示す模式的な平面図である。

[図12A]本発明の第3の実施形態の固体撮像装置の第1基板の構成を示す模式的な平面図である。

[図12B]本発明の第3の実施形態の固体撮像装置の第2基板の構成を示す模式的な平面図である。

[図13A]本発明の第4の実施形態の固体撮像装置の第1基板の構成を示す模式的な平面図である。

[図13B]本発明の第4の実施形態の固体撮像装置の第2基板の構成を示す模式

的な平面図である。

[図14A]本発明の第5の実施形態の固体撮像装置の第1基板の構成を示す模式的な平面図である。

[図14B]本発明の第5の実施形態の固体撮像装置の第2基板の構成を示す模式的な平面図である。

発明を実施するための形態

[0015] 以下では、本発明の実施形態について添付図面を参照して説明する。すべての図面において、実施形態が異なる場合であっても、同一または相当する部材には同一の符号を付し、共通する説明は省略する。

[第1の実施形態]

本発明の第1の実施形態の固体撮像装置および撮像システムについて説明する。

図1は、本発明の第1の実施形態の撮像システムの構成を示す模式的な構成図である。図2は、本発明の第1の実施形態の固体撮像装置の構成例を示す模式的な断面図である。図3Aは、本発明の第1の実施形態の固体撮像装置の第1基板の構成を示す模式的な平面図である。図3Bは、本発明の第1の実施形態の固体撮像装置の第2基板の構成を示す模式的な平面図である。

各図面は、模式図のため、各部の寸法および形状は誇張されている（以下の図面も同様）。

[0016] 図1に示すように、本実施形態の撮像システム8は、レンズユニット2、シャッタ7、固体撮像装置1、画像信号処理装置3、記録装置4、表示装置6、および撮像制御装置5を備える。

撮像システム8は、被写体を撮像する種々の用途に用いることができる。例えば、撮像システム8は、デジタルカメラ、デジタルビデオカメラ、内視鏡、撮像機能を有する携帯電話などに用いることができる。

[0017] レンズユニット2は、被写体からの光を集光する。レンズユニット2は、単レンズでもよいし、複数のレンズから構成されてもよい。本実施形態では、レンズユニット2は、一例として、複数のレンズがレンズ鏡筒に収容され

ている。

レンズユニット2は、レンズの配置位置を変えて、焦点位置合わせやズーミングを行うレンズ駆動機構2aを備える。ただし、レンズユニット2は、焦点位置が固定されていてもよい。この場合には、レンズ駆動機構2aは省略できる。

[0018] シャッタ7は、撮像時に設定されるシャッタースピードおよび絞り値に基づいて、光路を開閉して、後述する固体撮像装置1に対する露光を行う。シャッタ7の種類は特に限定されない。例えば、シャッタ7は、機械シャッタでもよいし、電子シャッタでもよい。本実施形態では、一例として、撮像制御装置5の制御によって開閉動作する電子シャッタである。

ただし、固体撮像装置1において、完全な電子式シャッタを構成する場合には、シャッタ7は省略することができる。

[0019] 本実施形態の固体撮像装置1は、撮像範囲を分割する画素ごとに、図示略の光電変換素子を備える。各光電変換素子は、シャッタ7を通過して画素領域に到達する光を受光する。各光電変換素子は、受光した光を光電変換して、画素ごとに画像信号を生成する。固体撮像装置1は、各光電変換素子によって生成された画像信号を後述する画像信号処理装置3に送出する。

固体撮像装置1の詳細構成は、後述する。

[0020] 画像信号処理装置3は、固体撮像装置1と電氣的に接続する。画像信号処理装置3は、固体撮像装置1から送出される画像信号に画像処理を施す。

画像信号処理装置3が行う画像処理の例としては、例えば、ノイズ除去処理、シェーディング補正処理、階調補正処理、色調補正処理などを挙げることができる。

画像信号処理装置3は、後述する記録装置4および表示装置6と電氣的に接続される。画像信号処理装置3は、画像処理した画像信号を記録装置4および表示装置6に送出する。

[0021] 記録装置4は、画像信号処理装置3から送出される画像信号を記憶する。記録装置4の種類は特に限定されない。記録装置4は、例えば、メモリ、メ

メモリカード、ハードディスクなどであってもよい。

表示装置 6 は、画像信号処理装置 3 から送出される画像信号を表示する。表示装置 6 の種類は特に限定されない。表示装置 6 は、例えば、液晶ディスプレイ、有機 EL ディスプレイなどであってもよい。

[0022] 撮像制御装置 5 は、撮像システム 8 の各装置部分の動作を制御する。例えば、撮像制御装置 5 は、レンズ駆動機構 2 a、シャッタ 7、固体撮像装置 1、画像信号処理装置 3、記録装置 4、表示装置 6、および図示略の操作部と通信可能に接続する。

本実施形態における撮像制御装置 5 が行う制御の例は、以下の通りである。

撮像制御装置 5 は、固体撮像装置 1 が撮像する画像に基づいて、レンズユニット 2 の焦点位置合わせを行う。

撮像制御装置 5 は、シャッタ 7 の動作を制御して露出制御を行う。

撮像制御装置 5 は、図示略の操作部からの操作入力に応じて、画像信号処理装置 3 の画像処理を変更することができる。

撮像制御装置 5 は、図示略の操作部からの操作入力に応じて、表示装置 6 の表示モードを切り換える。表示装置 6 の表示モードとしては、例えば、撮像される静止画像を表示するモード、撮像される動画を表示するモード、記録装置 4 に記憶された画像を再生するモード、操作メニューを表示するモードなどを挙げることができる。

[0023] 次に、固体撮像装置 1 の詳細構成について説明する。

図 2 に示すように、固体撮像装置 1 は、第 1 基板 10 および第 2 基板 20 を備える。第 1 基板 10 および第 2 基板 20 は、積層方向 L において互いに積層され、固体撮像素子本体 50 を構成する。

第 1 基板 10 および第 2 基板 20 は、互いに対向する対向面 10 a、20 a 同士が当接した状態で互いに接合されている。

第 1 基板 10 および第 2 基板 20 には、例えば、シリコン基板に半導体製造プロセスを用いて各種の回路部が形成されている。

第1基板10および第2基板20の外形は、図3A、3Bに示すように、同面積の矩形状が望ましいが、それぞれの外形が異なってもよい。

[0024] 第1基板10は、電極パッド101（電極部）、配線部110、および画素部200を備える。

[0025] 電極パッド101は、第1基板10に形成された金属層からなる。第1基板10において対向面10aと反対側の表面には、電極パッド101の表面までSi（シリコン）などの半導体形成層を貫通する穴部10bが形成されている。穴部10bの大きさは、穴部10bが重なる電極パッド101の表面の面積よりも小さい。このため、穴部10bの内部には、電極パッド101の表面である接続表面101aが露出している。

接続表面101aは、固体撮像装置1の外部から適宜の金属と接触または接合することによって電氣的に接続可能である。

[0026] 電極パッド101は、第1基板10の外部に向かって電氣的に接続可能に設けられた接続表面を有する電極部を構成する。

電極パッド101は、第1基板10の外部と電氣的に接続するため、適宜の配線が接続されるが、図2では図示を省略している。

[0027] 電極パッド101の外形および接続表面101aの外形は、特に限定されない。例えば、電極パッド101、接続表面101aの外形は、例えば、多角形、円形、楕円形などでもよい。

本実施形態では、一例として、電極パッド101および接続表面101aはいずれも矩形である。

[0028] 第1基板10において、電極パッド101よりも対向面10a側には、電極パッド101に接続する配線部110が形成されている。

配線部110は、例えば、互いに電氣的に接続する金属層とビアとを交互に配置して、全体として積層方向Lに延びている。

配線部110は、対向面10a、20aの間に配された後述する第1の基板接続部102と接続される。配線部110は、電極パッド101と第1の基板接続部102とを電氣的に接続する。

[0029] 画素部200は、入射光を光量に応じて光電変換し、電荷に基づく信号を発生複数の光電変換素子201を備える。画素部200は、第1基板10において、半導体製造プロセスを用いて形成される。光電変換素子201としては、例えば、フォトダイオード素子を挙げることができる。

[0030] 画素部200が形成される領域（以下、画素部200の領域という）は、積層方向Lから見ると、図3Aに模式的に示すように、第1基板10の内側に位置する矩形状である。画素部200の領域の各外縁部は、それぞれが対向する第1基板10の外形と略平行（平行の場合を含む）である。画素部200の外側には、第1基板10の外縁との間に、帯状の領域が形成されている。

これらの帯状の領域は、いずれの領域においても電極パッド101を形成することができる。

例えば、画素部200の領域の四辺と対向する4つの領域にわたって、電極パッド101が配置されてもよい。例えば、画素部200の領域の二辺と対向する2つの領域にわたって、電極パッド101が配置されてもよい。

図3Aでは、一例として、画素部200の領域の一方の長辺と、第1基板10の外形とに挟まれた1つの帯状の領域のみに、複数の電極パッド101を図示している。

さらに、図3Aに示す電極パッド101の個数も一例である。電極パッド101の個数は4つには限定されず、3以下でもよいし、5以上でもよい。

各電極パッド101は、画素部200と重なりを有しておらず、積層方向Lから見ると、画素部200と各電極パッド101とは、領域G1を隔てて対向している。

[0031] 光電変換素子201は、積層方向Lから見て、画素部200の領域の外形に平行な2方向において、それぞれ一定のピッチで配列されている。

このため、画素部200は、積層方向Lから見て、各光電変換素子201に対応する複数の画素に区画されている。

[0032] 図2に示すように、第1基板10において、対向面10aと反対側の表面

には、画素部 200 の画素ごとに、透明樹脂で形成されたマイクロレンズ部 113 が配置されている。マイクロレンズ部 113 は、外部からの入射光を、マイクロレンズ部 113 が対向する光電変換素子 201 上に集光する。

マイクロレンズ部 113 と光電変換素子 201 との間には、例えば、赤色、緑色、青色等のカラーフィルタが形成されていてもよい。

[0033] 第 2 基板 20 は、周辺回路部 300（周辺回路）、配線部 111、および静電保護回路 103 を備える。

周辺回路部 300 は、読み出し回路および制御回路を含む。周辺回路部 300 は、第 2 基板 20 において、半導体製造プロセスを用いて形成される。

周辺回路部 300 の読み出し回路は、画素部 200 における各光電変換素子 201 の電荷に基づく信号を読み出す。

周辺回路部 300 の制御回路は、読み出し回路の読み出しタイミングを制御し、各光電変換素子 201 から読み出した信号を、光電変換素子 201 の配置位置に対応する画像信号として出力する。

[0034] 周辺回路部 300 が形成される領域（以下、周辺回路部 300 の領域という）は、積層方向 L から見るとき、図 3 B に模式的に示すように、第 2 基板 20 の内側に位置する矩形状である。周辺回路部 300 の領域の各外縁部は、それぞれが対向する第 2 基板 20 の外形と略平行（平行の場合を含む）である。周辺回路部 300 の外側には、第 2 基板 20 の外縁との間に、帯状の領域が形成されている。

第 2 基板 20 における帯状の領域は、積層方向 L から見るとき、少なくとも、第 1 基板 10 において電極パッド 101 が形成された領域と重なる。

[0035] 本実施形態では、周辺回路部 300 の領域の面積は、画素部 200 の領域の面積よりも広い。ただし、積層方向 L から見るとき、周辺回路部 300 と電極パッド 101（図 3 B の二点鎖線参照）とは重なりを有していない。積層方向 L から見るとき、周辺回路部 300 と各電極パッド 101 とは、領域 G2 を隔てて対向している。本実施形態では、積層方向 L から見た周辺回路部 300 と各電極パッド 101 と対向方向における領域 G2 の幅は、画素部

200と各電極パッド101との対向方向における領域G1の幅よりも狭くなっているが必ずしもこの限りではない。

[0036] 周辺回路部300は、第1基板10における画素部200および電極パッド101と電氣的に接続されている。

図2に示すように、このような電氣的接続をとるため、第1基板10および第2基板20の間には第1の基板接続部102（電極部に接続される基板接続部）が配置され、第2基板20の内部には第2の基板接続部115が配置される。

[0037] 第1の基板接続部102は、対向面10aに形成された接続電極と、対向面20aに形成された接続電極とを、例えば、マイクロバンプや微細電極などの接続金属材料を介して加圧することで形成される。

第1の基板接続部102における接続電極は、接続される電極パッド101ごとに1つでもよいし、複数でもよい。本実施形態では、1つの電極パッド101に対する第1の基板接続部102は、積層方向Lから見ると、矩形形状の領域に配置された複数の接続電極を有する。

ただし、図2、図3A、図3Bは模式図のため、接続電極の個数は図2と、図3A、図3Bとでは正確には対応していない。

[0038] 第1の基板接続部102の実体をなすのは、対向面10a、20aに形成された接続電極およびこれらに挟まれた接続材である。以下では、積層方向Lから見ると、1つの第1の基板接続部102を構成する接続電極すべてを含む外接多角形領域（図面では二点鎖線で表示）を表す場合に、第1の基板接続部102の形成領域という場合がある。

例えば、図3A、図3Bに示すように、本実施形態における第1の基板接続部102の形成領域102a、（図示二点鎖線参照）は、一例として、矩形形状である。

[0039] 第1の基板接続部102の対向面10aに形成される接続電極は、配線部110を介して、電極パッド101に接続される。このため、第1の基板接続部102は、電極パッド101に接続する基板接続部になっている。

[0040] 積層方向Lから見たとき、図2、図3Bに示すように、第1の基板接続部102の形成領域102aは、第1の基板接続部102が接続する電極パッド101の面積よりも狭い。各第1の基板接続部102の形成領域102aは、それぞれが接続する電極パッド101の内側に重なる。このため、第1の基板接続部102自体も、電極パッド101の内側に重なる。

本実施形態では、第1の基板接続部102は、電極パッド101下において、画素部200および周辺回路部300から遠ざかる方に偏って配置される。積層方向Lから見たとき、第1の基板接続部102と画素部200および周辺回路部300との間には、電極パッド101と重なり、かつ第1の基板接続部102の形成領域102aと重ならない領域が形成される。

[0041] 本実施形態の固体撮像装置1は、積層方向Lから見たとき、第1の基板接続部102が領域G2と重ならない場合の例になっている。すなわち、第1の基板接続部102は、電極パッド101と周辺回路部300との間に挟まれる領域である領域G2を除く位置に配置されている。

[0042] 第2の基板接続部115は、第1の基板接続部102と同様な構成を有する。ただし、第2の基板接続部115は、適宜の配線または回路を介して、周辺回路部300と画素部200とを電氣的に接続する。

第2の基板接続部115は、積層方向Lから見たとき、電極パッド101と重ならない領域に配置される。

第2の基板接続部115は、積層方向Lから見たとき、例えば、画素部200または周辺回路部300と重なる領域に配置されてもよい。第2の基板接続部115は、積層方向Lから見たとき、例えば、画素部200または周辺回路部300の外側において電極パッド101と重ならない領域に配置されともよい。

図2に例示する第2の基板接続部115の場合、第2の基板接続部115は、積層方向Lから見たときに、画素部200の外側、かつ周辺回路部300の内側となる領域に配置されている。

第2の基板接続部115は、配線の必要に応じて設けることができ、個数

は特に限定されない。

[0043] 配線部 111 は、第 1 の基板接続部 102 において対向面 20a に形成された接続電極に接続する。配線部 111 は、周辺回路部 300 に対して、直接的に、または回路を介して間接的に接続される。配線部 111 は、第 1 の基板接続部 102 と周辺回路部 300 とを電氣的に接続する。

[0044] 配線部 111 は、積層方向 L から見て第 1 の基板接続部 102 の形成領域と重なる領域において積層方向 L に延びてから、第 2 基板 20 の内部で周辺回路部 300 に向かって延ばされる。

配線部 111 は、配線部 110 と同様に、例えば、互いに電氣的に接続する金属層とビアとを交互に配置される。配線部 111 は、配線部 111 を構成するいずれかの金属層によって、周辺回路部 300 に向かって延びる。

[0045] 静電保護回路 103 は、電極パッド 101 を通して生じる STD から周辺回路部 300 および画素部 200 を保護する。このため、静電保護回路 103 は、第 2 基板 20 において、第 1 の基板接続部 102 と周辺回路部 300 との間の回路に接続される。

静電保護回路 103 は、積層方向 L から見るとき、第 1 の基板接続部 102 および第 2 の基板接続部 115 のいずれにも重ならない領域に配置される。ここで、第 1 の基板接続部 102 および第 2 の基板接続部 115 と重ならないとは、積層方向 L から見るときに、いずれの接続電極とも重ならないという意味である。

[0046] 本実施形態では、図 3A、図 3B に模式的に示すように、静電保護回路 103 は、積層方向 L から見るとき、電極パッド 101 と重なり、かつ第 1 の基板接続部 102 の形成領域 102a と重ならない領域に配置される。

[0047] 固体撮像装置 1 において、電極パッド 101、配線部 110、第 1 の基板接続部 102、配線部 111、および静電保護回路 103 は、固体撮像装置 1 と外部との入出力を行う IO 部 100 の一部を構成する。

静電保護回路 103 の回路構成は、各電極パッド 101 における入出力の種類に応じて異なってもよい。さらに、IO 部 100 には、各電極パッ

ド１０１における入出力の種類に応じて、上記以外の回路要素を含むことができる。

[0048] 以下、ＩＯ部１００の入出力の種類に応じた静電保護回路１０３およびＩＯ部１００の構成例について説明する。

図４から図８は、それぞれ、本発明の第１の実施形態の固体撮像装置の静電保護回路を含む回路例（第１例から第５例）を示す模式的な回路図である。図９は、本発明の第１の実施形態の固体撮像装置の配線状態の構成例を示す模式的な断面図である。

[0049] 図４に示す回路例（第１例）は、電極パッド１０１がデジタル入力端子の場合の例である。

第１例のＩＯ部１００は、電極パッド１０１、配線部１１０、第１の基板接続部１０２、配線部１１１、静電保護回路１０３Ａ、およびドライバ回路１０４Ａを備える。配線部１１１は、第１の基板接続部１０２とドライバ回路１０４Ａとを電氣的に接続している。

なお、図４は模式図のため、ＩＯ部１００の主要な回路要素のみを示している。図示の回路要素の他にも、例えば、抵抗等の適宜の回路要素を備えてもよい（図５～図８も同様）。

[0050] 第１例の静電保護回路１０３Ａは、複数のＮＭＯＳトランジスタをダイオード接続した第１保護回路１０３ａと、複数のＰＭＯＳトランジスタをダイオード接続した第２保護回路１０３ｂとからなる。第１保護回路１０３ａおよび第２保護回路１０３ｂにおける素子数は、静電保護のために必要な電流容量などに応じて適宜数を配置することができる。

第１保護回路１０３ａは、各ＮＭＯＳトランジスタのソースおよびゲートが定電圧ＶＤＤの電源ラインに接続され、ドレインが配線部１１１に接続される。

第２保護回路１０３ｂは、各ＰＭＯＳトランジスタのソースおよびゲートがグランド（ＧＮＤ）ラインに接続され、ドレインが配線部１１１に接続される。

[0051] ドライバ回路 104 A は、入力ポートが配線部 111 に接続され、出力ポートが配線部 114 を介して周辺回路部 300 に接続される。このため、ドライバ回路 104 A は、電極パッド 101 に入力されるデジタル信号を周辺回路部 300 に入力する。

[0052] 第 1 例の IO 部 100 によれば、電極パッド 101 に入力される電気信号が、0 V 以上 VDD 以下の場合、第 1 保護回路 103 a、第 2 保護回路 103 b には、電流が流れない。

ただし、電極パッド 101 に STD などによって、過大な電圧が印加されると、第 1 保護回路 103 a または第 2 保護回路 103 b に電流が流れ、過大な電流が電源ラインまたはグラウンドラインに逃がされる。このため、電極パッド 101 に STD が入力されても、ドライバ回路 104 A および周辺回路部 300 の故障を防止することができる。

この第 1 保護回路 103 a および第 2 保護回路 103 b は、例えば、固体撮像装置が撮像システムに組み込まれていない状態（固体撮像装置の電極パッド 101 に各電圧が入力されていない状態）でも機能する。すなわち電源ライン、グラウンドラインの電位に関わらず、電極パッド 101 に STD などによって過大な電圧が印加された時に、電源ラインまたはグラウンドラインに過大な電流を流し、ドライバ回路 104 A や周辺回路部 300 の故障を防止するように機能する。

[0053] 図 5 に示す回路例（第 2 例）は、電極パッド 101 がデジタル出力端子の場合の例である。以下、第 1 例と異なる点を中心に説明する。

第 2 例の IO 部 100 は、電極パッド 101、配線部 110、第 1 の基板接続部 102、配線部 111、静電保護回路 103 A、およびドライバ回路 104 B を備える。配線部 111 は、第 1 の基板接続部 102 とドライバ回路 104 B とを電氣的に接続している。

ドライバ回路 104 B は、入力ポートが配線部 114 を介して周辺回路部 300 に接続され、出力ポートが配線部 111 に接続される。このため、ドライバ回路 104 B は、周辺回路部 300 から送出されるデジタル信号を電

極パッド101に出力する。

[0054] 第2例のIO部100によれば、ドライバ回路104Bからデジタル信号が出力される場合には、第1保護回路103a、第2保護回路103bには、電流が流れない。

しかし、STDなどによって、外部から電極パッド101に過大な電圧が印加されると、第1保護回路103aまたは第2保護回路103bに電流が流れ、過大な電流が電源ラインまたはグラウンドラインに逃がされる。このため、電極パッド101にSTDが入力されても、ドライバ回路104Bおよび周辺回路部300の故障を防止することができる。

[0055] 図6に示す回路例（第3例）は、電極パッド101がアナログ端子の場合の例である。以下、第1例と異なる点を中心に説明する。

第3例のIO部100は、電極パッド101、配線部110、第1の基板接続部102、配線部111、および静電保護回路103Aを備える。配線部111は、配線部114を介して、周辺回路部300に電氣的に接続している。

本例は、上記第1例において、ドライバ回路104Aを削除した例になっている。このため、電極パッド101は、外部から入力される電気信号をそのまま周辺回路部300に入力するアナログ入力端子、または周辺回路部300からの出力信号を外部にそのまま出力するアナログ出力端子に用いることができる。

[0056] 第3例のIO部100によれば、電極パッド101における入出力電圧が、0V以上VDD以下の場合、第1保護回路103a、第2保護回路103bには、電流が流れない。

しかし、STDなどによって、外部から電極パッド101に過大な電圧が印加されると、第1保護回路103aまたは第2保護回路103bに電流が流れ、過大な電流が電源ラインまたはグラウンドラインに逃がされる。このため、電極パッド101にSTDが入力されても、周辺回路部300の故障を防止することができる。

[0057] 図7に示す回路例（第4例）は、電極パッド101が電源端子の場合の例である。以下、第1例と異なる点を中心に説明する。

第4例のIO部100は、電極パッド101、配線部110、第1の基板接続部102、配線部111、および静電保護回路103Bを備える。配線部111は、配線部114を介して、周辺回路部300に電氣的に接続している。

本例は、上記第1例において、静電保護回路103Aに代えて静電保護回路103Bを備え、ドライバ回路104Aを削除した例になっている。

静電保護回路103Bは、上記第1例の静電保護回路103Aから第1保護回路103aを削除して構成される。

[0058] 第4例のIO部100によれば、電極パッド101にVDDの電圧が印加されている場合、第2保護回路103bには、電流が流れない。

しかし、STDなどによって、外部から電極パッド101に過大な電圧が印加されると、第2保護回路103bに電流が流れ、過大な電流がグラウンドラインに逃がされる。このため、電極パッド101にSTDが入力されても、周辺回路部300の故障を防止することができる。

[0059] 図8に示す回路例（第5例）は、電極パッド101がグラウンド端子の場合の例である。以下、第1例と異なる点を中心に説明する。

第5例のIO部100は、電極パッド101、配線部110、第1の基板接続部102、配線部111、および静電保護回路103Cを備える。配線部111は、配線部114を介して、周辺回路部300に電氣的に接続している。

本例は、上記第1例において、静電保護回路103Aに代えて静電保護回路103Cを備え、ドライバ回路104Aを削除した例になっている。

静電保護回路103Cは、上記第1例の静電保護回路103Aから第2保護回路103bを削除して構成される。

[0060] 第4例のIO部100によれば、電極パッド101がグラウンドと同電位である場合、第1保護回路103aには、電流が流れない。

しかし、STDなどによって、外部から電極パッド101に過大な電圧が印加されると、第1保護回路103aに電流が流れ、過大な電流が電源ラインに逃がされる。このため、電極パッド101にSTDが入力されても、周辺回路部300の故障を防止することができる。

[0061] 以上説明したIO部100の各例は、電極パッド101における入出力の種類に応じて、固体撮像装置1の中で混合して用いることができる。

[0062] 本実施形態の固体撮像装置1を製造するには、半導体製造プロセスによって、第1基板10と第2基板20とを製造する。

次に、第1基板10の対向面10aと、第2基板20の対向面20aとを対向させ、それぞれの第1の基板接続部102および第2の基板接続部115の接続電極の間に接続材を配置して、重ね合わせる。

次に、第1基板10および第2基板20を積層方向Lにおいて加圧する。これにより、互いに対向する接続電極および対向面10a、20aが密着して接合される。さらに、接続材によって、接続電極同士が電氣的にも接続される。

このようにして、固体撮像素子本体50が製造される。

[0063] 固体撮像素子本体50は、例えば、他の回路を構成する他のチップ、あるいは固体撮像装置1のパッケージに設けられたリードに、例えば、ワイヤボンディングなどを用いて接続される。このようにして、固体撮像装置1が製造される。

図9に、電極パッド101がワイヤボンディングされた例を示す。電極パッド101は、接続表面101aにおいて、ボンディングワイヤ30が接続されている。ワイヤボンディング後の接続表面101aは、外部に向かって露出された部分と、外部に露出されたボンディングワイヤ30によって覆われている部分とを有する。このため、電極パッド101は、電氣的には、外部からのSTD影響を受けやすい状態である。さらにこの状態では、接続表面101aやボンディングワイヤ30が帯電しSTDを発生させることもある。

[0064] 本実施形態の固体撮像装置 1 によれば、電極パッド 101 ごとに設けられる静電保護回路 103 は、積層方向 L から見ると、電極パッド 101 と重なり、かつ、第 1 の基板接続部 102 および第 2 の基板接続部 115 と重ならない領域に形成される。

このような構成によって、静電保護回路 103 は、接続のためにある程度の面積が必要となる電極パッド 101 の形成範囲内に形成される。固体撮像装置 1 では、電極パッド 101 と重ならない領域に静電保護回路 103 を配置する場合に比べて、第 1 基板 10 および第 2 基板 20 の大きさを低減することができる。

[0065] さらに、静電保護回路 103 は、積層方向 L から見ると第 1 の基板接続部 102 および第 2 の基板接続部 115 と重ならないため、第 1 基板 10 および第 2 基板 20 の接合時に加圧される際に、第 1 の基板接続部 102 から発生する応力の影響を受けにくい。

静電保護回路 103 は、静電保護回路 103 を構成するトランジスタやダイオードなどの回路素子の電気特性が設計値から変化すると、STD 耐性が大きく変わる可能性がある。しかし、本実施形態によれば、第 1 基板 10 および第 2 基板 20 の接合時には、静電保護回路 103 に過大な応力がかからない。このため、静電保護回路 103 の回路素子は、電気特性の設計値からのずれが生じにくい。固体撮像装置 1 の静電保護回路 103 は、第 1 基板 10 および第 2 基板 20 の接合後も、良好な STD 耐性を保つことができる。

[0066] 固体撮像装置 1 は、第 1 基板 10 および第 2 基板 20 の接合に加圧により応力が発生しやすいバンプなどの接続材を使用することができるため、安価かつ迅速に接合を行うことができる。

固体撮像装置 1 は、第 1 基板 10 および第 2 基板 20 の接合時に、静電保護回路 103 への影響を考慮して加圧力を低減する必要がないため、接合の信頼性を高めることもできる。

さらに、第 1 基板 10 および第 2 基板 20 の接合後、固体撮像素子本体 50 を固定したり、配線したりする場合に、固体撮像素子本体 50 が積層方向

Lに加圧される場合がある。この場合にも、固体撮像装置1の構成によれば、静電保護回路103のSTD耐性の変化を抑制することができる。

[0067] さらに、本実施形態では、第1の基板接続部102は、積層方向Lから見ると、領域G2と重ならない位置に配置される。このため、基板接続部により周辺回路部や画素部の面積が圧迫されることなく、チップ面積の増大を抑圧することができる。

[0068] 以上説明したように、固体撮像装置1によれば、基板サイズがコンパクトであっても、基板接合時の静電気放電耐性の変化を抑制することができる。

[0069] [第2の実施形態]

本発明の第2の実施形態の固体撮像装置および撮像システムについて説明する。

図10は、本発明の第2の実施形態の固体撮像装置の構成例を示す模式的な断面図である。図11Aは、本発明の第2の実施形態の固体撮像装置の第1基板の構成を示す模式的な平面図である。図11Bは、本発明の第2の実施形態の固体撮像装置の第2基板の構成を示す模式的な平面図である。

[0070] 図1に示すように、本実施形態の固体撮像装置1Aは、上記第1の実施形態の撮像システム8において、固体撮像装置1に代えて用いることができる。

図10に示すように、固体撮像装置1Aは、上記第1の実施形態の固体撮像装置1の第1基板10、第2基板20に代えて、第1基板10A、第2基板20Aを備える。以下、上記第1の実施形態と異なる点を中心に説明する。

[0071] 第1基板10Aは、電極パッド101に代えて、上記第1の実施形態の電極パッド101が、画素部200の方により長く延ばされた電極パッド101A（電極部）を備える。接続表面101aの面積および配置位置は、第1基板10と同様である。

このため、図11Aに示すように、画素部200と電極パッド101Aとの間には、領域G1よりも狭い領域g1が形成されている。

図10、図11Aに示すように、第1基板10Aにおける配線部110および第1の基板接続部102は、積層方向Lから見ると、接続表面101aよりも画素部200側の電極パッド101Aと重なる領域に配置される。すなわち、接続表面101aと対向面10aとの間には、配線部110および第1の基板接続部102は配置されていない。

[0072] 第2基板20Aは、図10、図11Bに示すように、積層方向Lから見ると、配線部111の位置が、第1の基板接続部102の形成領域102aと重なる位置に移動される点を除いて、第2基板20と同様である。このため、第2基板20Aでは、配線部111（図10参照）は、配線部111に重なる領域から、周辺回路部300から離れる方向に延ばされて、接続表面101aと重なる領域の静電保護回路103と接続される。

[0073] 固体撮像装置1Aにおいて、電極パッド101A、配線部110、第1の基板接続部102、配線部111、および静電保護回路103は、上記第1の実施形態と同様に10部100の一部を構成する（図4参照）。上記第1の実施形態で説明した、すべての10部100および静電保護回路103の構成は、固体撮像装置1Aにも採用することができる（図5から図8参照）。

[0074] 固体撮像装置1Aは、上記第1の実施形態の第1基板10、第2基板20を第1基板10A、第2基板20Aに代えるのみで、まったく同様にして製造することができる。ただし、第1基板10A、第2基板20Aにおける対向面10a、20aには、本実施形態における上述した第1の基板接続部102の位置に対応して第1の基板接続部102の各接続電極が形成される。

固体撮像装置1Aでは、積層方向Lから見ると、静電保護回路103は電極パッド101Aと重なる領域に配置され、かつ、静電保護回路103は第1の基板接続部102と重ならない。このため、本実施形態でも、上記第1の実施形態と同様、基板サイズがコンパクトであっても、基板接合時の静電気放電耐性の変化を抑制することができる。

[0075] さらに、本実施形態では、積層方向Lから見ると、第1の基板接続部1

１０２が接続表面１０１ａと重ならない領域に形成される。

このため、ボンディングワイヤ３０を、電極パッド１０１Ａに接合する場合、接続表面１０１ａを通して伝達される圧力や応力等の負荷が、第１の基板接続部１０２に伝達されにくい。この結果、ワイヤボンディング時に、第１の基板接続部１０２が受ける負荷が低減されるため、第１の基板接続部１０２における接続の信頼性が良好となる。

[0076] [第３の実施形態]

本発明の第３の実施形態の固体撮像装置および撮像システムについて説明する。

図１２Ａは、本発明の第３の実施形態の固体撮像装置の第１基板の構成を示す模式的な平面図である。図１２Ｂは、本発明の第３の実施形態の固体撮像装置の第２基板の構成を示す模式的な平面図である。

[0077] 図１に示すように、本実施形態の固体撮像装置１Ｂは、上記第１の実施形態の撮像システム８において、固体撮像装置１に代えて用いることができる。

断面図の図示は省略するが、固体撮像装置１Ｂは、上記第１の実施形態の第１基板１０、第２基板２０に代えて、第１基板１０Ｂ（図１２Ａ参照）、第２基板２０Ｂ（図１２Ｂ参照）を備える。以下、上記第１の実施形態と異なる点を中心に説明する。

[0078] 図１２Ａ、図１２Ｂに示すように、固体撮像装置１Ｂの第１基板１０Ｂ、第２基板２０Ｂは、第１の基板接続部１０２に代えて、第１基板１０Ｂおよび第２基板２０Ｂの間に配置される第１の基板接続部１０２Ｂ（電極部に接続される基板接続部）によって接続される。

第１の基板接続部１０２Ｂは、積層方向Ｌから見ると、各電極パッド１０１が対向する方向における各電極パッド１０１の外縁部の近傍に、第１接続部１１２Ａおよび第２接続部１１２Ｂを備える。第１接続部１１２Ａは図示左側の側面の近傍に位置し、第２接続部１１２Ｂは図示右側の側面の近傍に位置する。

第1接続部112Aの形成領域112aと第2接続部112Bの形成領域112bとは、いずれも電極パッド101の外縁部に平行な矩形状である。かつ、第1接続部112Aおよび第2接続部112Bは、積層方向Lから見ると、電極パッド101と重ならない領域（電極パッド101の外側）に位置する。

さらに、本実施形態では、第1接続部112Aおよび第2接続部112Bは、積層方向Lから見ると、領域G1、G2のいずれにも重ならない領域に位置する。

[0079] 図示は省略するが、第1基板10Bにおいて、積層方向Lから見ると、配線部110は、電極パッド101、第1接続部112A、および第2接続部112Bを覆う範囲に形成される。

第2基板20Bにおいて、積層方向Lから見ると、配線部111は、電極パッド101、第1接続部112A、および第2接続部112Bを覆う範囲に形成される。

[0080] 本実施形態における静電保護回路103は、第2基板20Bにおいて、積層方向Lから見ると、電極パッド101と重なり、かつ、形成領域112a、112bに略平行（平行の場合を含む）に延びて配置される。本実施形態では、静電保護回路103は、隣り合う形成領域112a、112bから略等距離（等距離の場合を含む）の位置に配置される。

静電保護回路103は、図示略の配線部111と電氣的に接続される。

[0081] 固体撮像装置1Bにおいて、電極パッド101、配線部110、第1の基板接続部102B、配線部111、および静電保護回路103は、上記第1の実施形態と同様に10部100の一部を構成する（図4参照）。上記第1の実施形態で説明した、すべての10部100および静電保護回路103の構成は、固体撮像装置1Bにも採用することができる（図5から図8参照）。

[0082] 固体撮像装置1Bは、上記第1の実施形態の第1基板10、第2基板20を第1基板10B、第2基板20Bに代えるのみで、まったく同様にして製

造することができる。ただし、第1基板10B、第2基板20Bにおける対向面10a、20a（図示略）には、上述した第1の基板接続部102Bの位置に対応して第1の基板接続部102Bの各接続電極が形成される。

本実施形態では、積層方向Lから見ると、静電保護回路103は、電極パッド101と重なる領域、かつ、第1の基板接続部102Bと重ならない領域に配置される。このため、本実施形態でも、上記第1の実施形態と同様、基板サイズがコンパクトであっても、基板接合時の静電気放電耐性の変化を抑制することができる。

[0083] さらに、本実施形態では、第1の基板接続部102Bは、上記第1の実施形態の第1の基板接続部102と同様、積層方向Lから見ると、領域G2と重ならない位置に配置される。このため、上記第1の実施形態と同様、基板接続部により周辺回路部や画素部の面積が圧迫されることなく、チップ面積の増大を抑圧することができる。

[0084] [第4の実施形態]

本発明の第4の実施形態の固体撮像装置および撮像システムについて説明する。

図13Aは、本発明の第4の実施形態の固体撮像装置の第1基板の構成を示す模式的な平面図である。図13Bは、本発明の第4の実施形態の固体撮像装置の第2基板の構成を示す模式的な平面図である。

[0085] 図1に示すように、本実施形態の固体撮像装置1Cは、上記第1の実施形態の撮像システム8において、固体撮像装置1に代えて用いることができる。

断面図の図示は省略するが、固体撮像装置1Cは、上記第1の実施形態の第1基板10、第2基板20に代えて、第1基板10C（図13A参照）、第2基板20C（図13B参照）を備える。以下、上記第1の実施形態と異なる点を中心に説明する。

[0086] 図13A、図13Bに示すように、固体撮像装置1Cの第1基板10C、第2基板20Cは、第1の基板接続部102に代えて、第1基板10Cおよ

び第2基板20Cの間に配置される第1の基板接続部102C（電極部に接続される基板接続部）によって接続される。

第1の基板接続部102Cは、上記第3の実施形態と同様の第1接続部112Aと、第3接続部112Cとを備える。

第3接続部112Cは、積層方向Lから見ると、各電極パッド101において、画素部200と対向する外縁部と反対側の外縁部の近傍に位置する。このため、第3接続部112Cは、積層方向Lから見ると、電極パッド101を間に挟んで画素部200と対向している。

第3接続部112Cの形成領域112cは、電極パッド101の外縁部に平行な矩形状である。かつ、第3接続部112Cは、積層方向Lから見ると、電極パッド101と重ならない領域（電極パッド101の外側）に位置する。このため、本実施形態では、第1接続部112Aおよび第3接続部112Cは、積層方向Lから見ると、領域G1、G2のいずれにも重ならない領域に位置する。

[0087] 図示は省略するが、第1基板10Cにおいて、積層方向Lから見ると、配線部110は、電極パッド101、第1接続部112A、および第3接続部112Cを覆う範囲に形成される。

第2基板20Cにおいて、積層方向Lから見ると、配線部111は、電極パッド101、第1接続部112A、および第3接続部112Cを覆う範囲に形成される。

[0088] 本実施形態における静電保護回路103は、第2基板20Cにおいて、積層方向Lから見ると、第1接続部112Aが配置されたのと反対側の電極パッド101の外縁部の近傍において、電極パッド101および隣の第1接続部112Aと重ならない位置に配置される。かつ、本実施形態の第1の基板接続部102は、対向する電極パッド101の外縁部と略平行（平行の場合を含む）に延びて配置される。

本実施形態では、静電保護回路103は、積層方向Lから見ると、電極パッド101を間に挟んで、形成領域112aと対向する位置に配置される

。

静電保護回路 103 は、図示略の配線部 111 と電氣的に接続される。

[0089] 固体撮像装置 1C において、電極パッド 101、配線部 110、第 1 の基板接続部 102C、配線部 111、および静電保護回路 103 は、上記第 1 の実施形態と同様に 10 部 100 の一部を構成する（図 4 参照）。上記第 1 の実施形態で説明した、すべての 10 部 100 および静電保護回路 103 の構成は、固体撮像装置 1C にも採用することができる（図 5 から図 8 参照）

。

[0090] 固体撮像装置 1C は、上記第 1 の実施形態の第 1 基板 10、第 2 基板 20 を第 1 基板 10C、第 2 基板 20C に代えるのみで、まったく同様にして製造することができる。ただし、第 1 基板 10C、第 2 基板 20C における対向面 10a、20a（図示略）には、上述した第 1 の基板接続部 102C の位置に対応して第 1 の基板接続部 102C の各接続電極が形成される。

本実施形態では、積層方向 L から見ると、静電保護回路 103 は、第 1 の基板接続部 102C と重ならない領域に配置される。このため、本実施形態でも、上記第 1 の実施形態と同様、基板接合時の静電気放電耐性の変化を抑制することができる。

さらに、本実施形態では、静電保護回路 103 は、電極パッド 101 と重ならない電極パッド 101 の側方の領域であって、各電極パッド 101 が隣り合う方向に配置される。

隣り合う電極パッド 101 は、配線を行うために、ある程度の間隔をあける必要がある。このため、通常、隣り合う電極パッド 101 の間のスペースは、有効活用されていない領域として空いている。本実施形態では、このような空きスペースに静電保護回路 103 を配置するため、空きスペースを有効活用して、基板サイズを拡大することなく静電保護回路 103 を配置することができる。

このように、本実施形態は、静電保護回路 103 が電極パッド 101 と重なっていないくとも、基板サイズをコンパクトにすることができる場合の例に

なっている。

[0091] さらに、本実施形態では、第1の基板接続部102Cは、上記第1の実施形態の第1の基板接続部102と同様、積層方向Lから見ると、領域G2と重ならない位置に配置される。このため、上記第1の実施形態と同様、基板接続部により周辺回路部や画素部の面積が圧迫されることなく、チップ面積の増大を抑圧することができる。

[0092] さらに、本実施形態では、積層方向Lから見ると、第1の基板接続部102Cが接続表面101aを含む電極パッド101と重ならない領域に形成される。

このため、ボンディングワイヤ30を、電極パッド101に接合する場合、電極パッド101を通して伝達される圧力や応力等の負荷が、第1の基板接続部102Cに伝達されにくい。この結果、ワイヤボンディング時に、第1の基板接続部102Cが受ける負荷が低減されるため、第1の基板接続部102Cにおける接続の信頼性が良好となる。

[0093] [第5の実施形態]

本発明の第5の実施形態の固体撮像装置および撮像システムについて説明する。

図14Aは、本発明の第5の実施形態の固体撮像装置の第1基板の構成を示す模式的な平面図である。図14Bは、本発明の第5の実施形態の固体撮像装置の第2基板の構成を示す模式的な平面図である。

[0094] 図1に示すように、本実施形態の固体撮像装置1Dは、上記第1の実施形態の撮像システム8において、固体撮像装置1に代えて用いることができる。

断面図の図示は省略するが、固体撮像装置1Dは、上記第1の実施形態の第1基板10、第2基板20に代えて、第1基板10D（図14A参照）、第2基板20D（図14B参照）を備える。以下、上記第1の実施形態と異なる点を中心に説明する。

[0095] 図14A、図14Bに示すように、固体撮像装置1Dの第1基板10D、

第2基板20Dは、第1の基板接続部102に代えて、第1基板10Cおよび第2基板20Cの間に配置される第1の基板接続部102D（電極部に接続される基板接続部）によって接続される。

第1の基板接続部102Dは、上記第4の実施形態と同様の第3接続部112Cと、上記第3の実施形態と同様の第2接続部112Bとを備える。

ただし、本実施形態の第3接続部112Cおよび第2接続部112Bは、いずれも、積層方向Lから見るとき、それぞれの位置は、近傍の電極パッド101と重なる位置（電極パッド101の内側）に配置される。

[0096] 図示は省略するが、第1基板10Dにおいて、積層方向Lから見るとき、配線部110は、電極パッド101、第2接続部112B、および第3接続部112Cを覆う範囲に形成される。

[0097] 本実施形態における静電保護回路103は、上記第4の実施形態の静電保護回路103と同様の位置に配置される。

本実施形態では、静電保護回路103は、積層方向Lから見るとき、第2接続部112Bと対向し、電極パッド101および領域G1、G2と重ならない領域に配置される。

第2基板20Dにおいて、積層方向Lから見るとき、配線部111は、第2接続部112B、第3接続部112C、および静電保護回路103を覆う範囲に形成される。

静電保護回路103は、図示略の配線部111と電氣的に接続される。

[0098] 固体撮像装置1Dにおいて、電極パッド101、配線部110、第1の基板接続部102D、配線部111、および静電保護回路103は、上記第1の実施形態と同様に10部100の一部を構成する（図4参照）。上記第1の実施形態で説明した、すべての10部100および静電保護回路103の構成は、固体撮像装置1Dにも採用することができる（図5から図8参照）。

[0099] 固体撮像装置1Dは、上記第1の実施形態の第1基板10、第2基板20を第1基板10D、第2基板20Dに代えるのみで、まったく同様にして製

造することができる。ただし、第1基板10D、第2基板20Dにおける対向面10a、20a（図示略）には、上述した第1の基板接続部102Dの位置に対応して第1の基板接続部102Dの各接続電極が形成される。

本実施形態では、積層方向Lから見るとき、静電保護回路103は、第1の基板接続部102Dと重ならない領域に配置される。このため、本実施形態でも、上記第1の実施形態と同様、基板接合時の静電気放電耐性の変化を抑制することができる。

さらに、本実施形態では、静電保護回路103は、上記第4の実施形態と同様、電極パッド101と重ならない電極パッド101の側方の領域であって、各電極パッド101が隣り合う方向に配置される。このため、上記第4の実施形態と同様、電極パッド101間の空きスペースに静電保護回路103を配置するため、空きスペースを有効活用して、基板サイズを拡大することなく静電保護回路103を配置することができる。

[0100] さらに、本実施形態では、第1の基板接続部102Dは、上記第1の実施形態の第1の基板接続部102と同様、積層方向Lから見るとき、領域G2と重ならない位置に配置される。このため、上記第1の実施形態と同様、基板接続部により周辺回路部や画素部の面積が圧迫されることなく、チップ面積の増大を抑圧することができる。

[0101] さらに、本実施形態では、上記第4の実施形態と同様、積層方向Lから見るとき、第1の基板接続部102Dが接続表面101aを含む電極パッド101と重ならない領域に形成される。

このため、上記第4の実施形態と同様に、第1の基板接続部102Dにおける接続の信頼性が良好となる。

[0102] 以上、本発明の実施形態を説明したが、本発明の技術範囲は上記実施形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲において構成要素の組み合わせを変えたり、各構成要素に種々の変更を加えたり、削除したりすることが可能である。

[0103] 例えば、上記第4の実施形態において、第1接続部112Aに代えて、第

2 接続部 1 1 2 B を備える構成としてもよい。

例えば、上記第 5 の実施形態において、第 2 接続部 1 1 2 B に代えて、第 1 接続部 1 1 2 A を備える構成としてもよい。

例えば、上記第 4 および第 5 の実施形態において、第 3 接続部 1 1 2 C を削除してもよい。

例えば、上記第 3 の実施形態において、第 1 の基板接続部 1 0 2 B に、第 3 接続部 1 1 2 C を追加してもよい。

[0104] 上記各実施形態の説明では、第 1 の基板接続部が、積層方向 L から見ると、電極パッド 1 0 1 と周辺回路部 3 0 0 との間に挟まれる領域である領域 G 2、g 2 を除く領域に配置される例で説明した。しかし、領域 G 2、g 2 に第 1 の基板接続部を配置しないことは、必須ではない。

[0105] 上記各実施形態の説明では、静電保護回路 1 0 3 が、積層方向 L から見ると、電極パッド 1 0 1 と完全に重なる場合と、まったく重ならない場合との例で説明した。しかし、静電保護回路 1 0 3 は、第 1 の基板接続部と重ならなければ、一部のみが、電極パッド 1 0 1 と重なる構成でもよい。

[0106] 以上、本発明の好ましい実施形態を、種々の変形例とともに説明したが、本発明は前述した説明に限定されることはなく、添付のクレームの範囲によってのみ限定される。

産業上の利用可能性

[0107] 上記各実施形態によれば、基板サイズがコンパクトであっても、基板接合時の静電気放電耐性の変化を抑制することができる固体撮像装置および撮像システムを提供できる。

符号の説明

- [0108] 1、1 A、1 B、1 C、1 D 固体撮像装置
- 2 レンズユニット
 - 3 画像信号処理装置
 - 4 記録装置
 - 5 撮像制御装置

6 表示装置

8 撮像システム

10、10A、10B、10C、10D 第1基板

10a、20a 対向面

20、10A、20B、20C、20D 第2基板

30 ボンディングワイヤ

50 固体撮像素子本体

100 IO部

101、101A 電極パッド（電極部）

101a 接続表面

102、102B、102C、102D 第1の基板接続部（電極部に接続される基板接続部）

103、103A、103B、103C 静電保護回路

103a 第1保護回路

103b 第2保護回路

104A、104B ドライバ回路

110、111、114 配線部

112A 第1接続部

112B 第2接続部

112C 第3接続部

115 第2の基板接続部

200 画素部

201 光電変換素子

300 周辺回路部（周辺回路）

G2、g2 領域（電極部と周辺回路との間に挟まれる領域）

L 積層方向

請求の範囲

[請求項1]

光電変換素子が配された第1基板と、

前記第1基板に積層して配置され、前記光電変換素子の電荷に基づく信号を読み出すための読み出し回路および制御回路を含む周辺回路の少なくとも一部が配された第2基板と、

前記第1基板に設けられ、前記第1基板の外部に向かって電氣的に接続可能に設けられた接続表面を有する電極部と、

前記第1基板と前記第2基板との間に配置され、前記第1基板および前記第2基板とを電氣的に接続する基板接続部と、

前記第2基板において、前記基板接続部のうち前記電極部に接続された基板接続部と前記周辺回路との間の回路に接続された静電保護回路と、

を備え、

前記第1基板および前記第2基板が積層される積層方向から見るとき、前記静電保護回路は、前記基板接続部のいずれとも重ならない位置に配置されている、

固体撮像装置。

[請求項2]

前記電極部の面積は、前記電極部に接続された基板接続部の面積より大きく、

前記静電保護回路は、前記積層方向から見るとき、前記電極部と重なる位置に配置されている、

請求項1に記載の固体撮像装置。

[請求項3]

前記積層方向から見るとき、

前記電極部は、前記周辺回路よりも外側の前記第1基板に配置され、

かつ、前記電極部に接続された基板接続部は、前記電極部と前記周辺回路との間に挟まれる領域を除く位置に配置されている、

請求項1に記載の固体撮像装置。

- [請求項4] 前記積層方向から見るとき、
 前記電極部と前記電極部に接続された基板接続部とは、互いに重ならない位置に配置されている、
 請求項3記載の固体撮像装置。
- [請求項5] 請求項1 から4 のいずれか1 項に記載の固体撮像装置を備える、撮像システム。

補正された請求の範囲
[2016年8月22日(22.08.2016)国際事務局受理]

[請求項 1] (補正後) 光電変換素子が配された第 1 基板と、

前記第 1 基板に積層して配置され、前記光電変換素子の電荷に基づく信号を読み出すための読み出し回路および制御回路を含む周辺回路の少なくとも一部が配された第 2 基板と、

前記第 1 基板に設けられ、前記第 1 基板の外部に向かって電氣的に接続可能に設けられた接続表面を有する電極部と、

前記第 1 基板と前記第 2 基板との間に配置され、前記電極部と前記第 2 基板とを電氣的に接続する第 1 の基板接続部と、

前記第 2 基板において、前記第 1 の基板接続部と前記周辺回路との間の回路に接続された静電保護回路と、

前記第 1 基板と前記第 2 基板との間に配置され、前記第 2 基板に配置された前記周辺回路と前記第 1 基板に配置された光電変換素子とを電氣的に接続する第 2 の基板接続部と、

を備え、

前記第 1 基板および前記第 2 基板が積層される積層方向から見るとき、前記静電保護回路は、前記第 1 の基板接続部および前記第 2 の基板接続部のいずれとも重ならない位置に配置されている、
固体撮像装置。

[請求項 2] (補正後) 前記電極部の面積は、前記電極部に接続された前記第 1 の基板接続部の面積より大きく、

前記静電保護回路は、前記積層方向から見るとき、前記電極部と重なる位置に配置されている、

請求項 1 に記載の固体撮像装置。

[請求項 3] (補正後) 前記積層方向から見るとき、

前記電極部は、前記周辺回路よりも外側の前記第 1 基板に配置され、
かつ、前記電極部に接続された前記第 1 の基板接続部は、前記電極部と前記周辺回路との間に挟まれる領域を除く位置に配置されている、

請求項 1 に記載の固体撮像装置。

[請求項 4] (補正後) 前記積層方向から見ると、

前記電極部と前記電極部に接続された前記第 1 の基板接続部とは、
互いに重ならない位置に配置されている、
請求項 3 に記載の固体撮像装置。

[請求項 5] 請求項 1 から 4 のいずれか 1 項に記載の固体撮像装置を備える、撮
像システム。

条約第19条(1)に基づく説明書

請求項1において、「前記第1基板および前記第2基板とを電氣的に接続する基板接続部と、」を「前記電極部と前記第2基板とを電氣的に接続する第1の基板接続部と、」に補正した。

請求項1において、「前記基板接続部のうち前記電極部に接続された基板接続部と前記周辺回路との間の回路に接続された静電保護回路と、」を「前記第1の基板接続部と前記周辺回路との間の回路に接続された静電保護回路と、」に補正した。

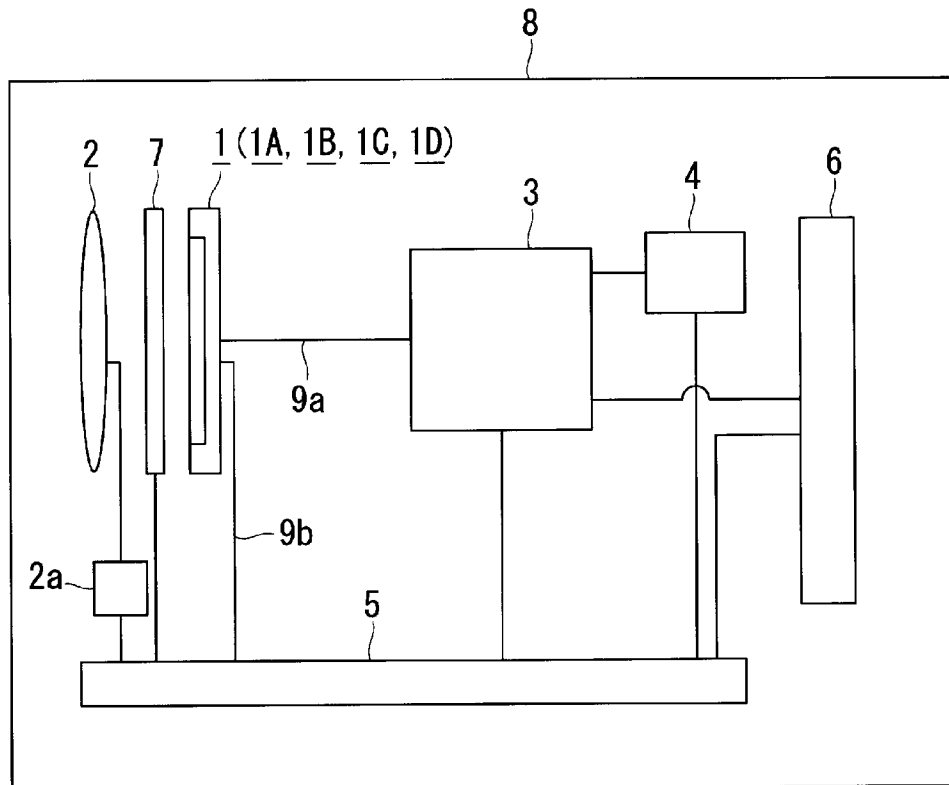
請求項1において、「前記第1基板と前記第2基板との間に配置され、前記第2基板に配置された前記周辺回路と前記第1基板に配置された光電変換素子とを電氣的に接続する第2の基板接続部と、」を追加した。

請求項1の補正は、明細書の段落[0029]、[0036]、[0037]、[0039]、[0042]、[0045]に基づくため、新規事項の追加ではない。

この補正により、請求項1において、第1の基板接続部は電極部と第2基板とを電氣的に接続し、第2の基板接続部は第1基板の光電変換素子と第2基板の周辺回路とを電氣的に接続し、静電保護回路は第1の基板接続部と周辺回路との間の回路に接続されていることを明確にした。

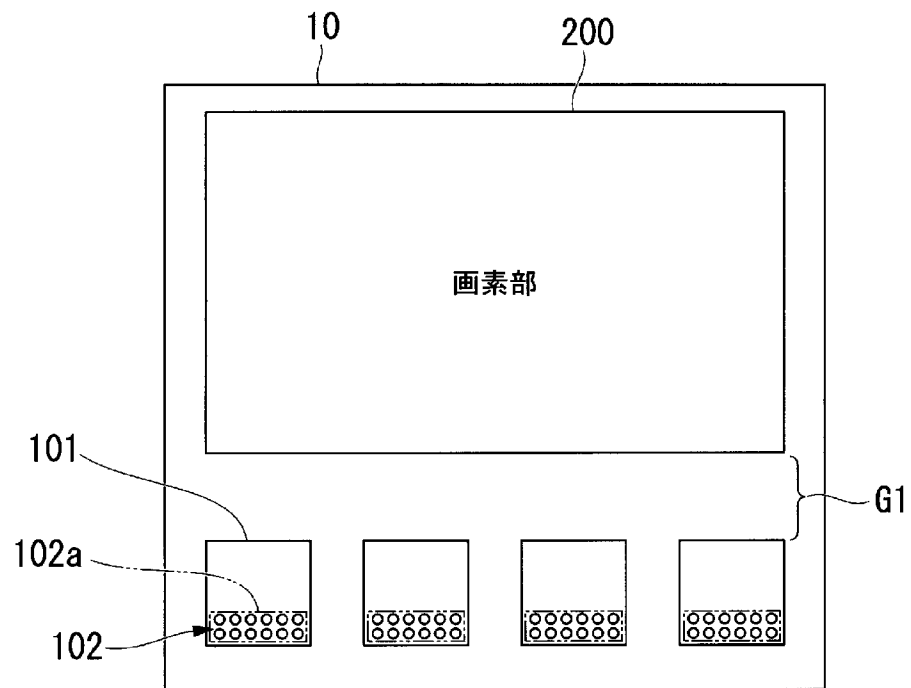
請求項2、3、4において、請求項1と整合するように「基板接続部」を「第1の基板接続部」に補正した。

[図1]

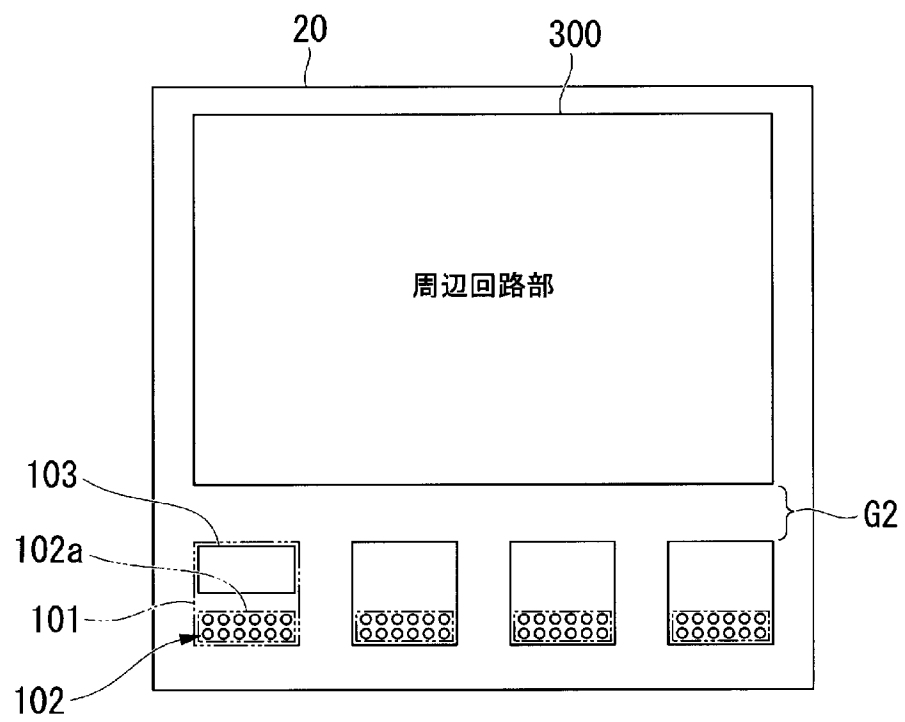


[illegible]

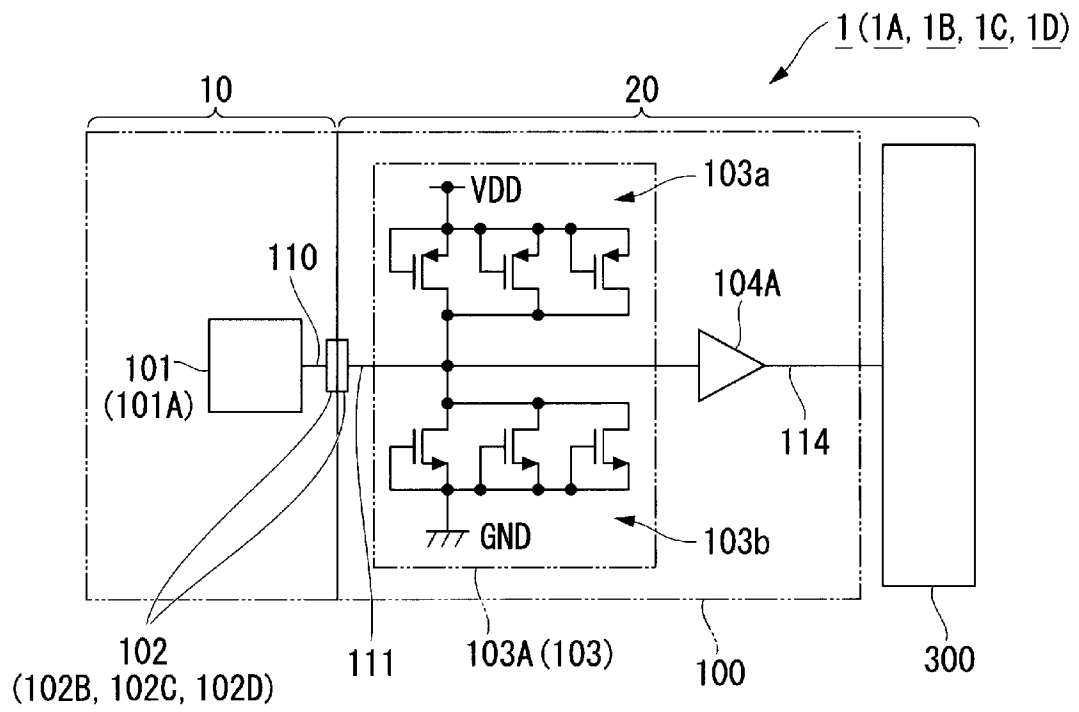
[図3A]



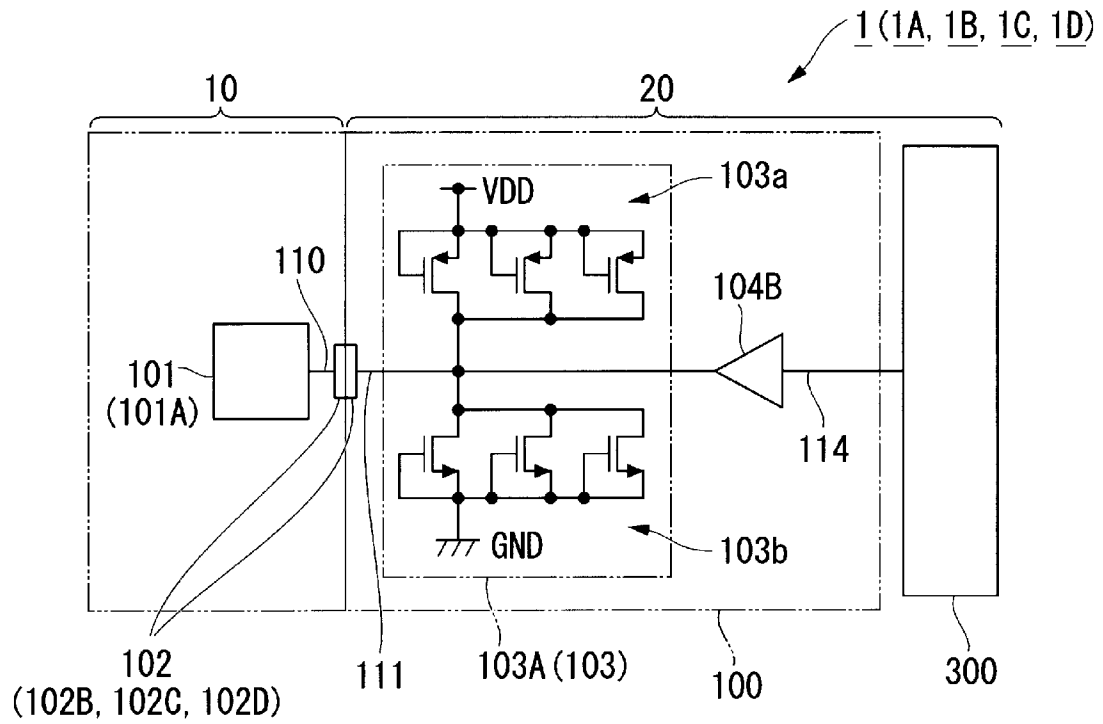
[図3B]



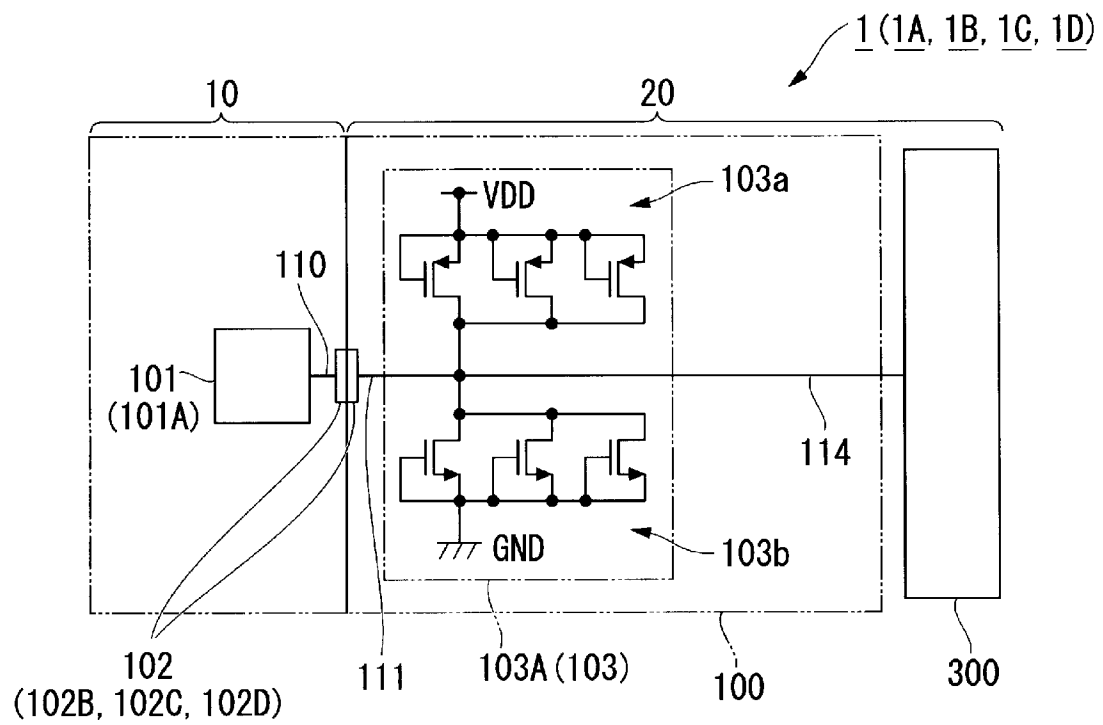
[図4]



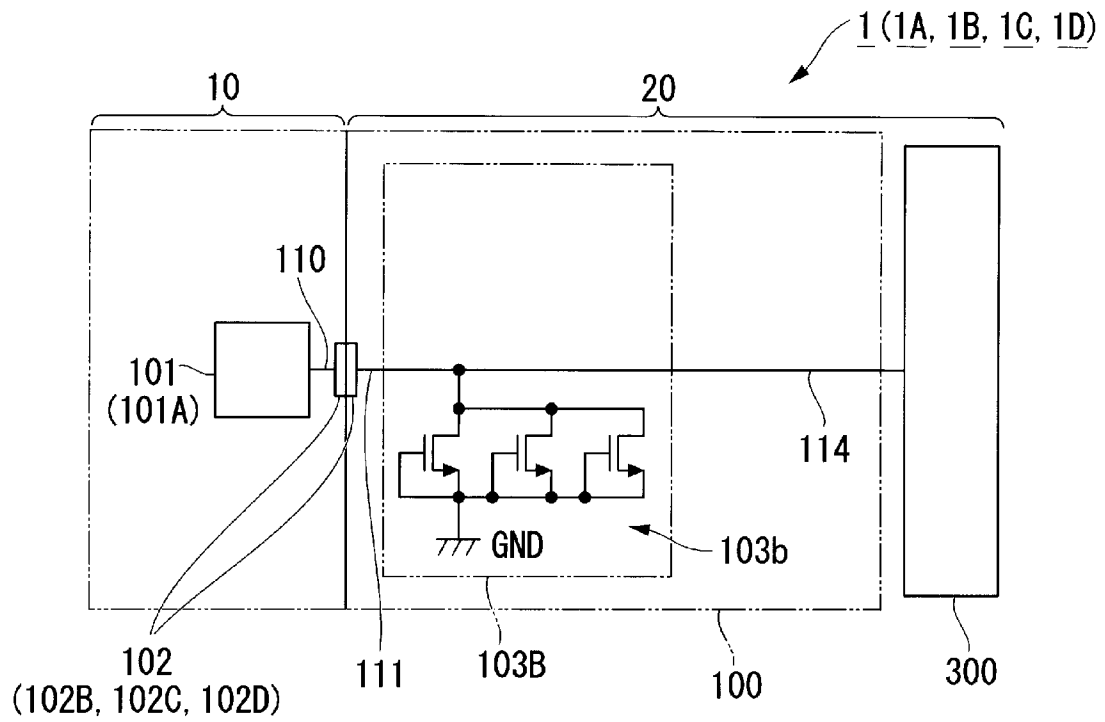
[図5]



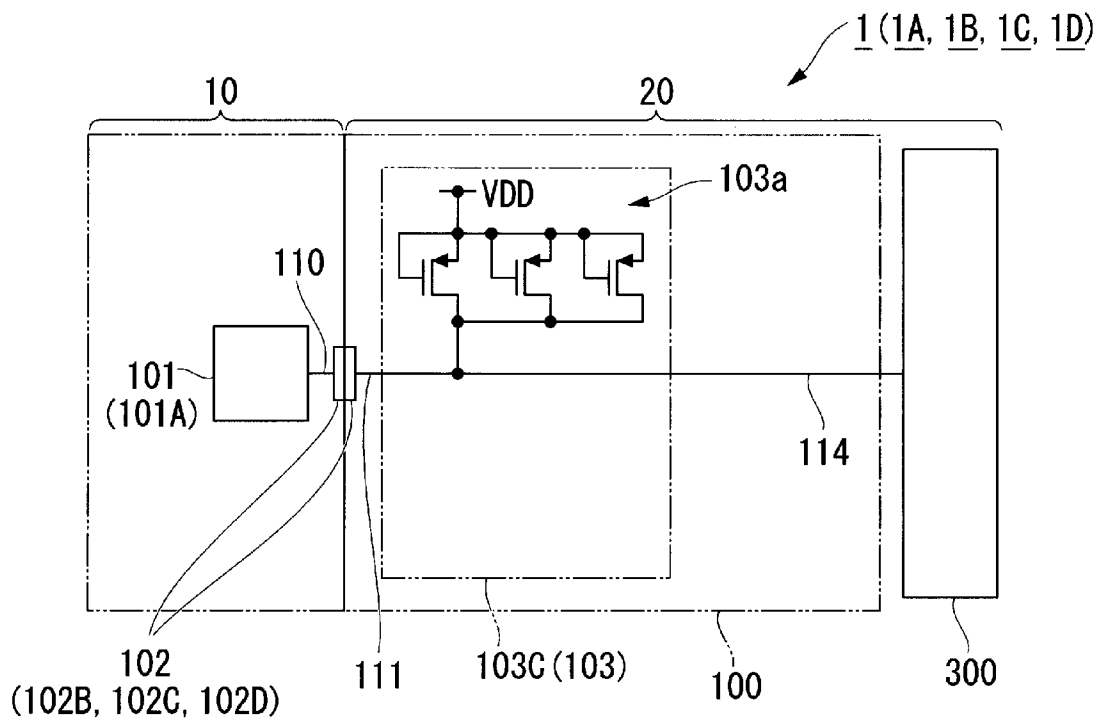
[図6]



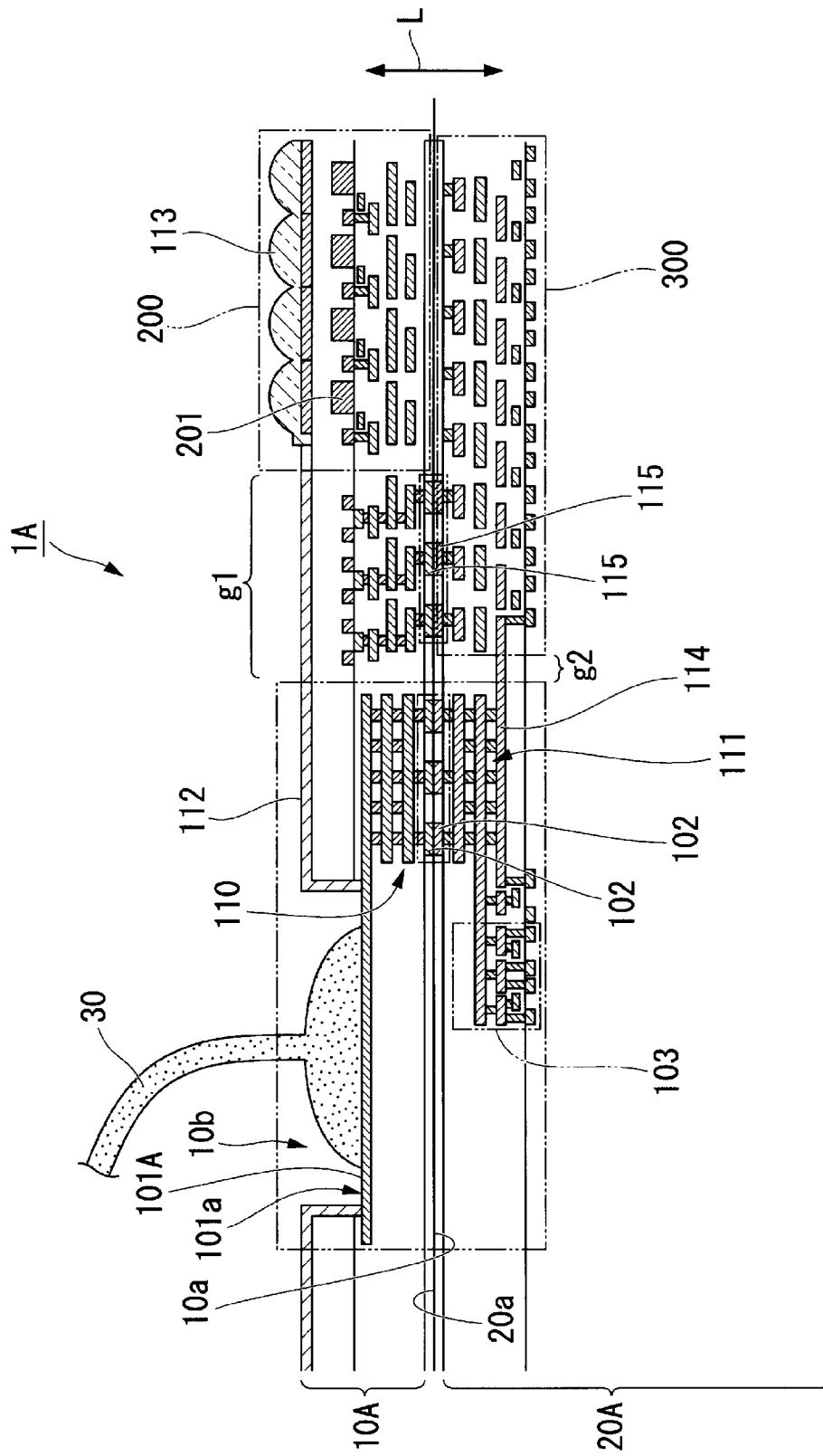
[図7]



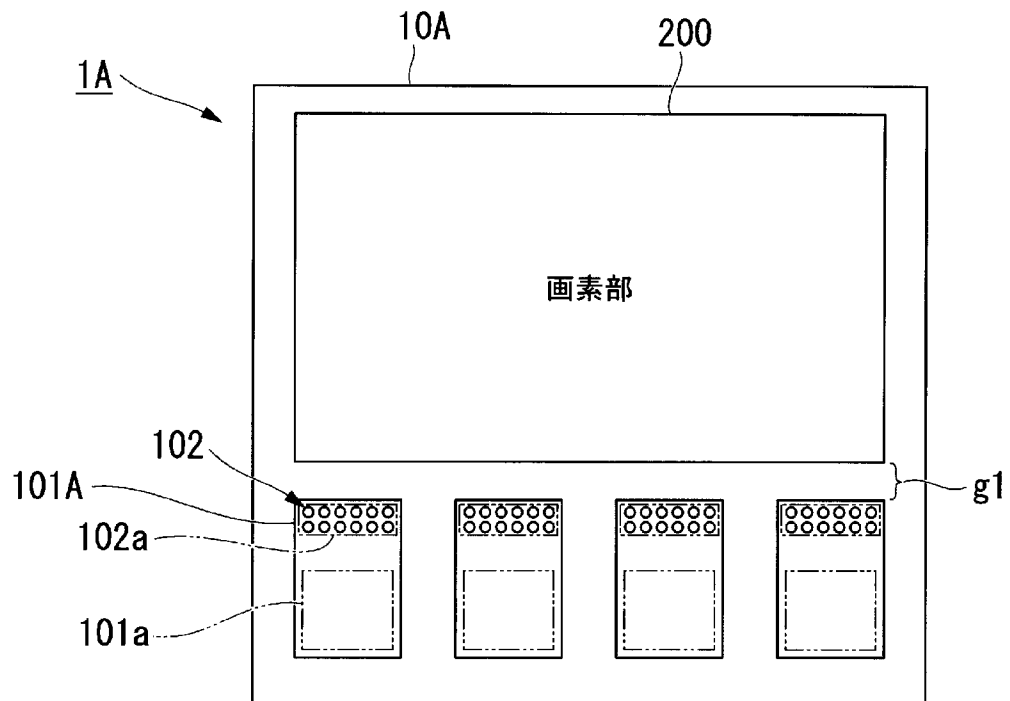
[図8]



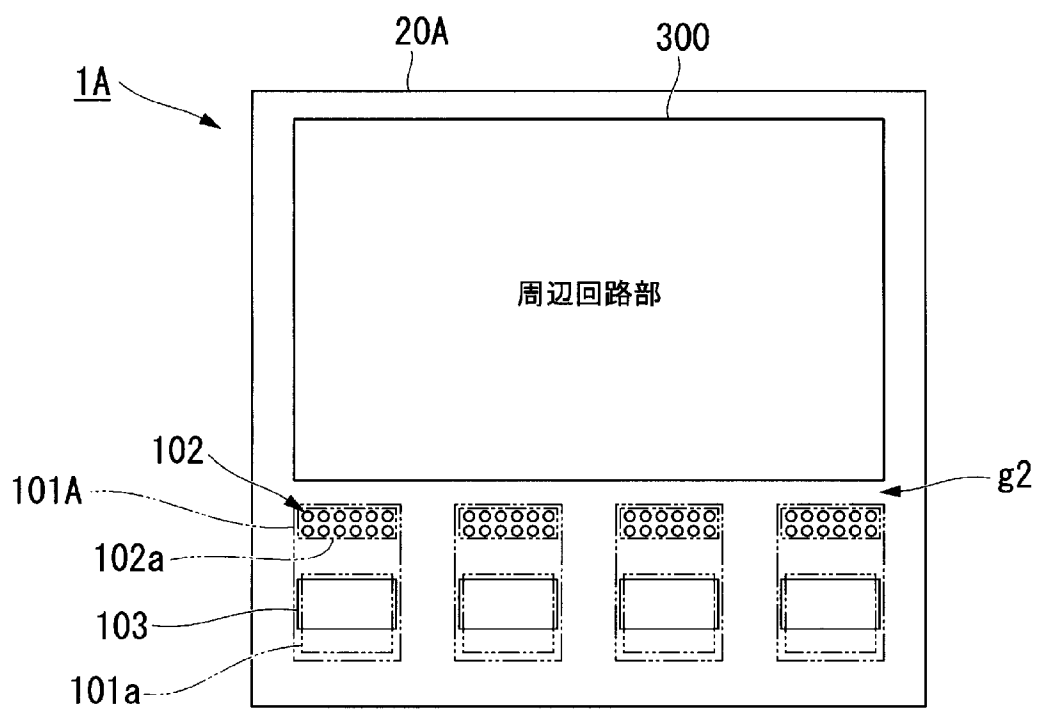
[図10]



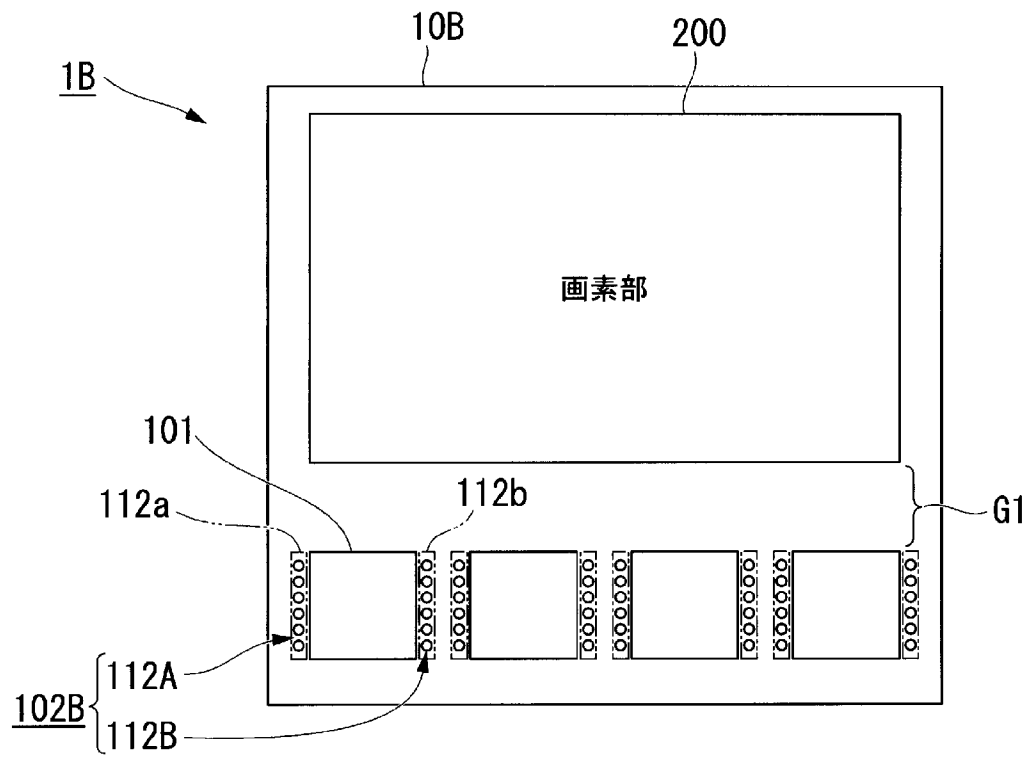
[図11A]



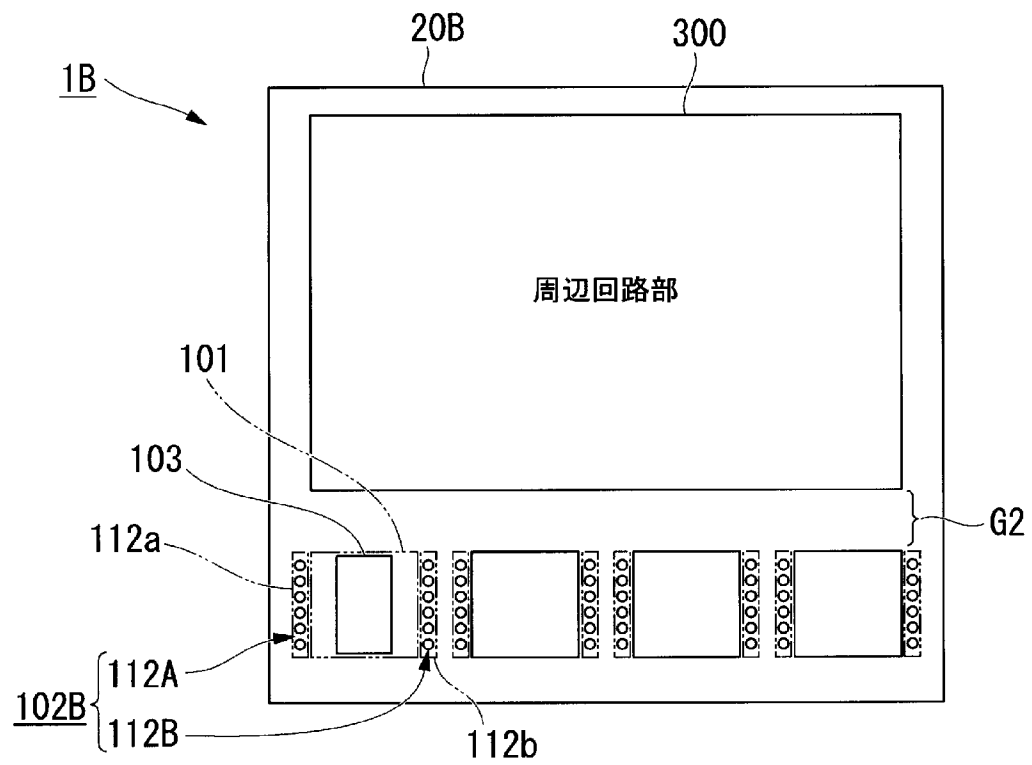
[図11B]



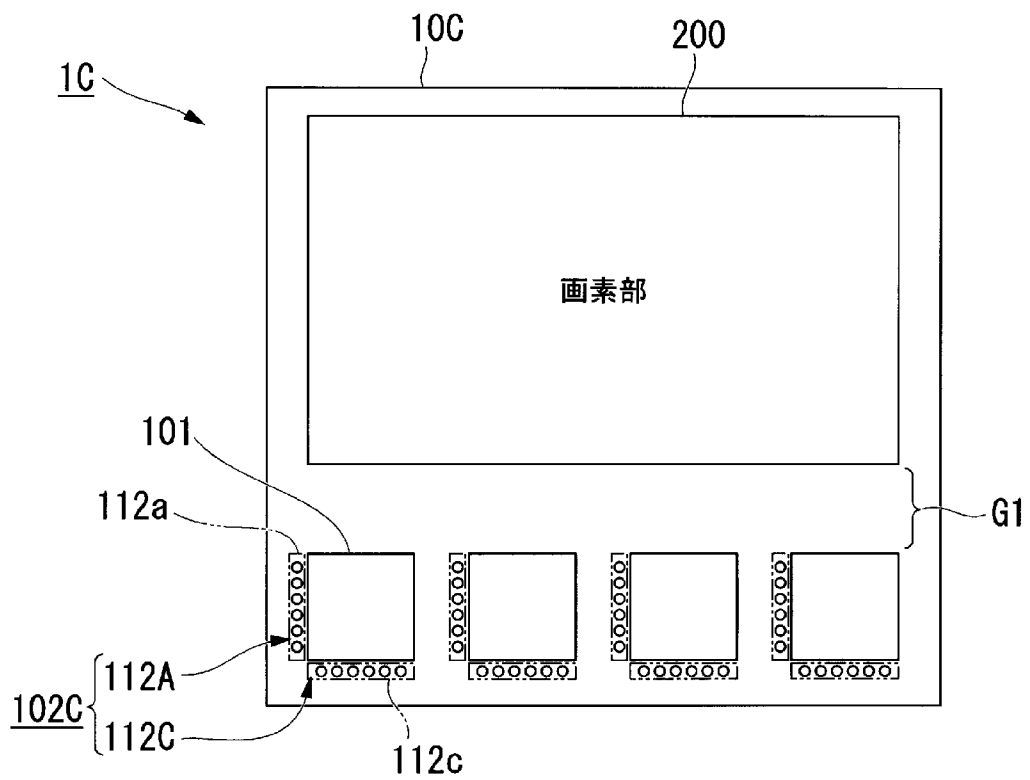
[図12A]



[図12B]



[図13A]



[図13B]

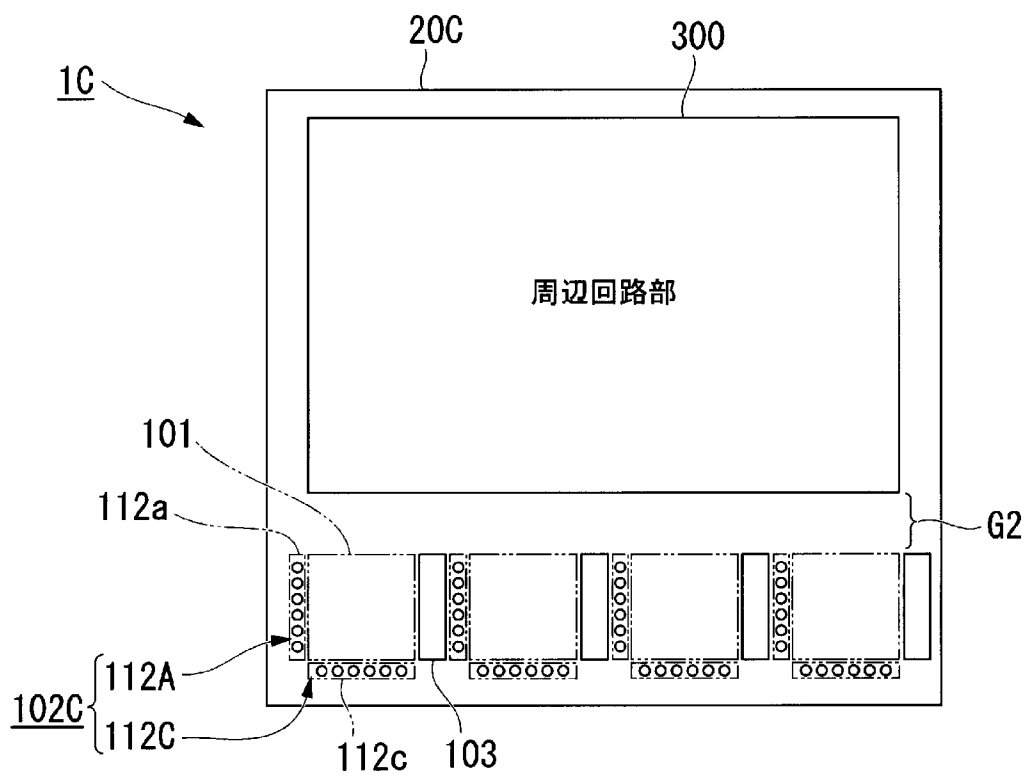


Figure 1 is a plan view of a display device 100. The device includes a large rectangular pixel region 200, labeled "画素部" (Pixel Region). Surrounding the pixel region is a peripheral region 101. Within this peripheral region, there are four square sub-pixel regions 102B, each containing a grid of sub-pixels 102C. A bracket 102D groups these sub-pixel regions. A bracket G1 indicates the entire peripheral region 101.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/062942

A. CLASSIFICATION OF SUBJECT MATTER

H04N5/369(2011.01)i, H01L27/146(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N5/369, H01L27/146

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2012-33894 A (Canon Inc.), 16 February 2012 (16.02.2012), paragraphs [0010] to [0014], [0017], [0028] to [0033], [0104]; fig. 1 to 4 & US 2013/0105667 A1 & WO 2012/001935 A1	1-5
Y	JP 2012-54495 A (Sony Corp.), 15 March 2012 (15.03.2012), paragraphs [0051] to [0055], [0057] to [0059]; fig. 8 to 9 & US 2012/0056251 A1 & EP 2426719 A2 & CN 102386195 A & KR 10-2012-0024406 A & CN 202307898 U & TW 201220775 A	1-5

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
07 July 2015 (07.07.15)

Date of mailing of the international search report
21 July 2015 (21.07.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/062942

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2014-220370 A (Makoto SHIZUKUISHI), 20 November 2014 (20.11.2014), paragraphs [0037] to [0038]; fig. 1 & JP 5424371 B & US 2014/0334601 A1	4
A	WO 2014/174894 A1 (Sharp Corp.), 30 October 2014 (30.10.2014), paragraphs [0031], [0042]; fig. 3 to 4 (Family: none)	1-5
A	JP 2013-182941 A (Canon Inc.), 12 September 2013 (12.09.2013), paragraph [0057]; fig. 10 & US 2013/0222657 A1	1-5

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H04N5/369(2011.01)i, H01L27/146(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H04N5/369, H01L27/146

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2012-33894 A（キヤノン株式会社）2012.02.16, 段落【0010】 - 【0014】、【0017】、【0028】 - 【0033】、【0104】、図 1-4 & US 2013/0105667 A1 & WO 2012/001935 A1	1-5
Y	JP 2012-54495 A（ソニー株式会社）2012.03.15, 段落【0051】 - 【0055】、【0057】 - 【0059】、図 8-9 & US 2012/0056251 A1 & EP 2426719 A2 & CN 102386195 A & KR 10-2012-0024406 A & CN 202307898 U & TW 201220775 A	1-5

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 7 . 0 7 . 2 0 1 5

国際調査報告の発送日

2 1 . 0 7 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

鈴木 肇

5 V

9 8 4 7

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 7 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2014-220370 A (雫石 誠) 2014. 11. 20, 段落【0037】 - 【0038】、 図 1 & JP 5424371 B & US 2014/0334601 A1	4
A	WO 2014/174894 A1 (シャープ株式会社) 2014. 10. 30, 段落[0031]、 [0042]、図 3-4 (ファミリーなし)	1-5
A	JP 2013-182941 A (キヤノン株式会社) 2013. 09. 12, 段落【0057】、 図 10 & US 2013/0222657 A1	1-5