

**AMT FÜR ERFINDUNGS- UND PATENTWESEN**

In der vom Anmelder eingereichten Fassung veröffentlicht

(21) WP G 01 R / 296 356 3

(22) 18.11.86

(44) 16.03.88

(71) VEB Robotron-Meßelektronik „Otto Schön“ Dresden, PSF 211, Dresden, 8012, DD

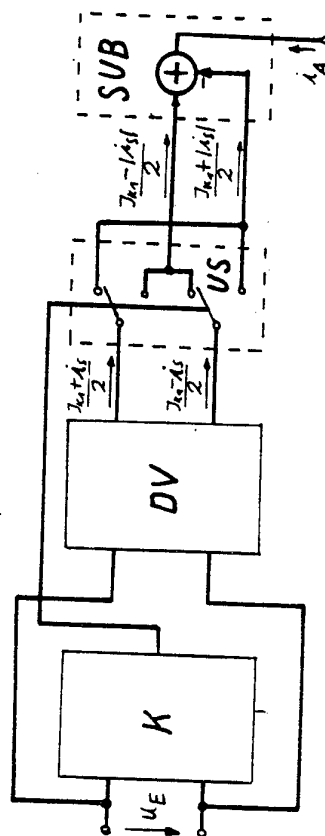
(72) Kampe, Volkhard, Dipl.-Ing., DD

(54) Vollweggleichrichterschaltung für Signale mit großem Frequenzbereich

(55) Vollweggleichrichterschaltung, Signale, Frequenzbereich, Dynamikbereich, Effektivwertbildung, Meßtechnik, Spannungs-Zeit-Funktion, Komparator, Differenzverstärker, Umschaltseinrichtung, Subtraktion

(57) Die Erfindung betrifft eine Vollweggleichrichterschaltung für Signale mit großem Frequenzbereich und bezieht sich auf die Verarbeitung elektrischer Signale vornehmlich für die Meßtechnik. Ein bevorzugtes Anwendungsgebiet stellt die im Rahmen der Effektivwertbildung erforderliche Absolutwertbildung eines Schwingungsereignisses dar. Das Ziel der Erfindung besteht in der Bildung des Absolutwertes einer Spannungs-Zeit-Funktion über einen großen Frequenz- und Dynamikbereich, wobei frequenz- und dynamikbegrenzende Spannungssprünge gegengekoppelter Verstärker vermieden werden sollen. Die wesentlichen Merkmale der Erfindung bestehen darin, daß die Eingangsspannung einer Parallelschaltung, bestehend aus einem Komparator und einem Differenzverstärker, zugeführt wird. Der Differenzverstärker wandelt das Eingangssignal in zwei Ströme, die sich aus einem Konstantstrom und einem Signalstrom zusammensetzen, wobei der Signalstrom einmal addiert beziehungsweise subtrahiert wird. Eine nachfolgende Umschaltseinrichtung wird vom Komparator gesteuert, und durch Subtraktion ihrer Ausgangsströme entsteht das gleichgerichtete Signal.

Fig. 1



Figur 1

Patentansprüche:

1. Vollweggleichrichterschaltung für Signale mit großem Frequenzbereich unter Verwendung eines Komparators, eines Differenzverstärkers, einer gesteuerten Umschalteneinrichtung sowie eines Subtrahierers, wobei Komparator und Differenzverstärker eingangsseitig parallel liegen und der Differenzverstärker aus dem Eingangssignal zwei Teilsignale formt, wobei jedes aus einem Konstantstrom und einem dem Eingangssignal proportionalen Strom besteht und daß der eingangsproportionale Strom einmal addiert und im zweiten Fall subtrahiert wird, **gekennzeichnet**, daß der Komparator (K) das Eingangssignal (u_E) erhält und abhängig von dessen momentaner Polarität ein Steuersignal an die Umschalteneinrichtung (US) gibt, daß in einem Differenzverstärker (DV) das Eingangssignal (u_E) einmal in die halbe Summe aus Konstantstrom (I_{K1}) und Signalstrom (i_S), also $0,5 \cdot (I_{K1} + i_S)$, und weiterhin in die halbe Differenz von Konstantstrom (I_{K1}) und Signalstrom (i_S), also $0,5 \cdot (I_{K1} - i_S)$ gewandelt wird, daß der Konstantstrom (I_{K1}) größer als der maximal mögliche Signalstrom (i_S) gewählt wird, daß in einem ersten ausgangsseitigen Signalkanal der Umschalteneinrichtung (US) stets die halbe Summe aus Konstantstrom (I_{K1}) und Betrag des Signalstromes ($|i_S|$), also $0,5 \cdot (I_{K1} + |i_S|)$, während in einem zweiten Signalkanal stets die halbe Differenz von Konstantstrom (I_{K1}) und Betrag des Signalstromes (i_S), also $0,5 \cdot (I_{K1} - |i_S|)$, fließen und daß beide ausgangsseitigen Signalkanäle der Umschalteneinrichtung (US) zu einem Subtrahierer (SUB) führen, dessen Ausgang den Ausgang der Vollweggleichrichtung bildet.
2. Vollweggleichrichterschaltung nach Punkt 1, **gekennzeichnet**, daß zwischen der Umschalteneinrichtung (US) und dem Subtrahierer (SUB) ein Strom-Spannungs-Wandler eingefügt ist.

Hierzu 2 Seiten Zeichnungen

Anwendungsgebiet der Erfindung

Die Erfindung bezieht sich auf die elektronische Meßtechnik und betrifft die Verarbeitung elektrischer Signale. Die Erfindung kann zur Bildung des Absolutwertes einer Signal-Zeitfunktion mit hoher Genauigkeit bei geringem Aufwand eingesetzt werden. Eine derartige Aufgabe stellt beispielsweise die Bildung des zur Effektivwertermittlung benötigten Absolutwertes eines Schwingungsereignisses dar.

Charakteristik des bekannten Standes der Technik

Die meisten bisher bekannten Lösungen beruhen auf dem Prinzip der wechselweisen Umschaltung des Signalstromes auf zwei Signalpfade entsprechend der augenblicklichen Signalpolarität.

Eine technische Realisierung dieser Lösungsmöglichkeit gibt die DE-OS 25 27 658 an, bei der als Umschalter zwei gegenpolig eingesetzte Dioden benutzt werden. Einen Nachteil dieser Lösung stellen die Flußspannungen der Dioden dar, die der Operationsverstärker bei Wechsel der Polarität zunächst überwinden muß. Eine befriedigende Funktion dieser Gleichrichteranordnung setzt voraus, daß die zur Überwindung der Flußspannungen erforderlichen Zeiten vernachlässigbar sind. Auf Grund der notwendigen Frequenzgangkompensation des Operationsverstärkers läßt sich diese Bedingung nur bei niedrigen Frequenzen einhalten. Bei großem Dynamikumfang entstehen für kleine Signalpegel zusätzliche Probleme durch die nach dem Spannungssprung auftretenden Nachschwingungen.

Im DD-WP 151 227 wird eine spezielle Frequenzkompensationsvariante beschrieben, die den Frequenzgang der Gleichrichterschaltung erweitert. Diese verzichtet für die Dauer des Spannungssprungs auf eine Frequenzkompensation des Operationsverstärkers. Die Folge ist jedoch, daß eine große Schwingungsneigung entsteht und daß der Operationsverstärker nach jedem Spannungssprung stark überschwingt.

In einer Schaltungsanordnung nach dem DD-WP 147 421 wird die Vollweggleichrichtung dadurch realisiert, daß ein Analogschalter die Verstärkung eines Operationsverstärkers bei Polaritätswechsel des Signals zwischen +1 und -1 umschaltet. Diese Schaltungsanordnung ist jedoch für hohe Frequenzen ungeeignet, da keine Transistoren als Stromschalter eingesetzt werden können.

Ziel der Erfindung

Das Ziel der Erfindung besteht allgemein in der Vermeidung von Nachteilen bisher bekannter Schaltungsanordnungen. Dabei soll vorrangig der Anwendungsbereich von Vollweg-Signalgleichrichtern auf einen größeren Frequenzbereich erweitert werden. Die Verbesserungen sollen mit einem kleinen zusätzlichen Schaltungsaufwand erreicht werden.

Darlegung des Wesens der Erfindung

Die Erfindung löst die Aufgabe, eine Schaltungsanordnung für einen Vollweg-Signalgleichrichter mit großem Arbeitsfrequenzbereich anzugeben. Dazu wird der Absolutwert der Spannungs-Zeitfunktion des Signals gebildet, ohne daß notwendige Spannungssprünge im Signalweg den Frequenzgang begrenzen. Zur Realisierung der Schaltung bedarf es keiner Kapazitäten; also auch die Umschaltung des Signalpfades erfolgt kapazitätsfrei.

Erfindungsgemäß wird das gleichzurichtende Signal einer Differenzstufe zugeführt, die die Eingangsspannung in zwei Ströme wandelt. Jeder Strom besteht aus einem konstanten Anteil und einem signalabhängigen Anteil. Bei beiden Strömen sind die beiden konstanten Anteile gleichgroß und auch die signalabhängigen Anteile gleichgroß. Jedoch wird beim ersten Strom der signalabhängige Anteil zum konstanten Anteil addiert, während beim zweiten Strom der signalabhängige Anteil subtrahiert wird. Die Größe der konstanten Anteile ist so gewählt, daß die Polarität der beiden Gesamtströme auf zwei Signalpfade. Beide Umschalter werden durch die gleiche Steuergröße betätigt, wobei bei der erfindungsgemäßen Anordnung die Umschaltung durch Polaritätswechsel des gleichzurichtenden Signals ausgelöst wird. Jeder der beiden benötigten Umschalter besitzt zwei Ausgangskontakte, die paarweise miteinander verbunden sind. Dabei fließt in einem Ausgang die Summe von Konstantstrom und Betrag des Signalstromes und im zweiten Ausgang die Differenz von Konstantstrom und Betrag des Signalstromes. In einem dem Umschalter folgenden Subtrahierer werden die Ströme beider Ausgänge voneinander subtrahiert. In dem dadurch entstehenden Ausgangsstrom fehlen die Konstantströme; er enthält wahlweise den doppelten positiven oder negativen Betrag des Signalstromes. Es wäre auch möglich, vor dem Subtrahierer eine Strom-Spannungs-Wandlung vorzunehmen und dann im Subtrahierer Spannungen zu verarbeiten. Die Steuergröße zur Ansteuerung der Umschalteneinrichtung, entsprechend der momentanen Signalarität, erzeugt ein Komparator.

Ausführungsbeispiele

Die Erfindung soll nachstehend an einem Ausführungsbeispiel näher erläutert werden.

In der zugehörigen Zeichnung zeigt:

- Figur 1 ein Blockschaltbild der Vollweggleichrichterschaltung für Signale mit großem Frequenzbereich,
- Figur 2 eine praktische Realisierung einer derartigen Vollweggleichrichterschaltung und
- Figur 3 eine vorteilhafte Ausführung eines Subtrahierers.

In Figur 1 wird die Eingangsspannung u_E einem Komparator K und einem Differenzverstärker DV zugeführt. Das Ausgangssignal des Komparators K steuert in Abhängigkeit von der Polarität der Eingangsspannung u_E eine Umschalteneinrichtung US. Der Differenzverstärker DV stellt als Ausgangssignal zwei Ströme bereit, wobei der erste Strom die halbe Summe aus einem Konstantstrom I_{K1} und dem Signalstrom i_s , während der zweite Strom die halbe Differenz zwischen dem Konstantstrom I_{K1} und dem Signalstrom i_s darstellen. Die dem Differenzverstärker folgende Umschalteneinrichtung US besteht aus zwei synchron zu betätigenden Wechselschaltern, wobei die beiden inneren und die beiden äußeren Schaltkontakte jeweils miteinander verbunden sind. Durch diese Art der Verbindung führt der eine ausgangsseitige Signalpfad — unabhängig von der momentanen Polarität der Eingangsspannung u_E — stets die halbe Summe aus Konstantstrom I_{K1} und Betrag des Signalstromes $|i_s|$, während der zweite Signalpfad die entsprechende Differenz aufweist. Beide Signalpfade gelangen an einen Subtrahierer SUB. Sein Ausgang liefert den Ausgangsstrom i_A .

In einer technischen Realisierung des Erfindungsgedankens entsprechend Figur 2 wird die Eingangsspannung u_E den Basisanschlüssen der npn-Transistoren T7 und T8 zugeführt, die als Differenzstufe angeordnet sind und deren Emittter zur Stromquelle SQ1 führen, die den Konstantstrom I_{K2} liefert. Die Kollektoren der npn-Transistoren T7 und T8 sind mit den Kollektoren der pnp-Transistoren T9 und T10 verbunden, deren Emittter die Betriebsspannung U_B erhalten. Die Basen der pnp-Transistoren T9 und T10 sind miteinander und außerdem mit dem Kollektor des pnp-Transistors T9 verbunden. Die Stromquelle SQ1 bildet zusammen mit den npn-Transistoren T7 und T8 sowie den pnp-Transistoren T9 und T10 den Komparator K. Vom Kollektor des npn-Transistors T8 führt eine Verbindung zu den Basisanschlüssen von zwei weiteren npn-Transistoren T3 und T6, wobei der Emittter des npn-Transistors T3 mit dem Emittter eines weiteren npn-Transistors T4 und entsprechend der Emittter des npn-Transistors T6 mit dem Emittter des npn-Transistors T5 verbunden sind. Von der Basis des npn-Transistors T4 führt eine in Durchlaßrichtung angeordnete Diode D1 zur Basis des npn-Transistors T3. Entsprechend ist die Basis des npn-Transistors T6 über eine in Durchlaßrichtung angeordnete weitere Diode D2 mit der Basis des npn-Transistors T5 verbunden. Den Basisanschlüssen der npn-Transistoren T4 und T5 wird die halbe Betriebsspannung

$\frac{1}{2} U_B$ zugeführt. Außerdem sind die Kollektoren der npn-Transistoren T3 und T5

sowie die Kollektoren der npn-Transistoren T4 und T6 miteinander verbunden. In den Kollektor des npn-Transistors T3 oder T5 fließt der Ausgangsstrom der Umschalteneinrichtung I_1 , der von einem Stromspiegel SP1 kommt. Entsprechend fließt in den Kollektor des npn-Transistors T4 oder T6 der von einem weiteren Stromspiegel SP2 kommende Ausgangsstrom der Umschalteneinrichtung I_2 . Die npn-Transistoren T3... T6 sowie die Dioden D1 und D2 bilden die Umschalteneinrichtung US.

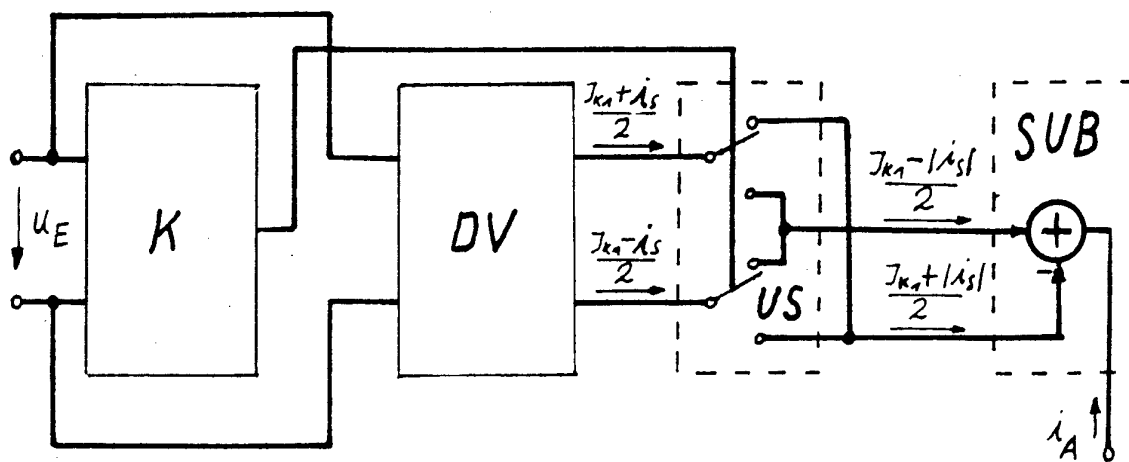
Die Eingangsspannung u_E wird außer dem Komparator K noch dem Differenzverstärker DV zugeleitet. Dieser besteht aus zwei npn-Transistoren T1 und T2 sowie einer Stromquelle SQ2. Dabei liegen die Emittter der npn-Transistoren T1 und T2 über je einem Widerstand R1 bzw. R2 an der Stromquelle SQ2, durch die der Konstantstrom I_{K1} fließt. Der Kollektor des npn-Transistors T1 ist mit den beiden Emittteranschlüssen der npn-Transistoren T3 und T4 verbunden, während der Kollektor des npn-Transistors T2 mit den beiden Emittteranschlüssen der npn-Transistoren T5 und T6 verbunden ist.

Der Ausgang des Stromspiegels SP1 führt zu einem weiteren Stromspiegel SP3. Die Ausgänge der Stromspiegel SP2 und SP3 liegen in Reihe. Am Verbindungspunkt der Stromspiegel SP2 und SP3 wird der Ausgangsstrom i_A abgenommen. Die drei Stromspiegel SP1... SP3 ergeben den Subtrahierer SUB.

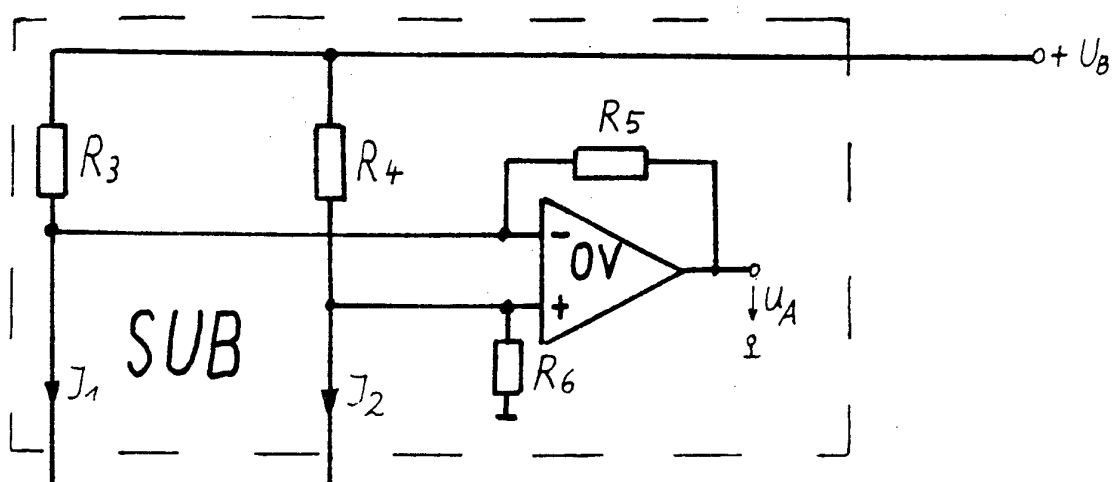
Während die Stromspiegel SP1 und SP2 die positive Betriebsspannung U_B erhalten, wird dem Stromspiegel SP3 sowie den

Stromquellen SQ1 und SQ2 die negative Betriebsspannung U_B zugeführt.

Die in Figur 3 dargestellte Anordnung stellt eine vorteilhafte Variante eines Subtrahierers SUB dar. Dabei ist der invertierende Eingang über einen Widerstand R3 mit der positiven Betriebsspannung U_B und über einen Widerstand R5 mit dem Ausgang des Operationsverstärkers OV verbunden. Der nichtinvertierende Eingang steht über einem Widerstand R4 mit der positiven Betriebsspannung U_B und über einem Widerstand R6 mit Masse in Verbindung. Aus dem durch den invertierenden Eingang des Operationsverstärkers OV zusammen mit den Widerständen R3 und R5 gebildeten Knotenpunkt fließt der Ausgangsstrom der Umschalteneinrichtung I1, während aus dem durch den nichtinvertierenden Eingang und den Widerständen R4 und R6 gebildeten Knotenpunkt der Ausgangsstrom der Umschalteneinrichtung I2 fließt. Am Ausgang des Operationsverstärkers OV liegt die Ausgangsspannung u_A an. Die Widerstände R3 und R4, die gleichgroß gewählt werden, realisieren eine Strom-Spannungs-Wandlung. Der als Subtrahierer wirkende Operationsverstärker OV nimmt die Differenzbildung vor. Die Ausgangsspannung u_A stellt das gleichgerichtete Meßsignal dar.



Figur 1



Figur 3

