

MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

说明书

发明名称：半导体器件和电子装置

技术领域

[0001] 本申请涉及显示技术领域，尤其是涉及一种半导体器件和电子装置。

背景技术

[0002] 随着显示技术的发展，现有显示器件对窄边框、高开口率、高亮度、高分辨率提出了越来越高的要求，因此，需要在减小薄膜晶体管的尺寸的同时，保持良好的开态电流。现有半导体器件会采用多晶硅作为有源层以提高载流子迁移率，提高开态电流。但在多晶硅的制备过程中，由于工艺的限制，导致激光退火后形成的多晶硅的晶粒尺寸较小，导致载流子迁移率较低，从而导致半导体器件的开态电流较低，无法满足需求。

[0003] 所以，现有半导体器件存在工艺限制形成的多晶硅的晶粒尺寸较小所导致的半导体器件的迁移率较低的技术问题。

发明概述

技术问题

[0004] 本申请实施例提供一种半导体器件和电子装置，用以缓解现有半导体器件存在工艺限制形成的多晶硅的晶粒尺寸较小所导致的半导体器件的迁移率较低的技术问题。

问题的解决方案

技术解决方案

[0005] 为解决上述问题，本申请提供的技术方案如下：

[0006] 本申请实施例提供一种半导体器件，该半导体器件

[0007] 薄膜晶体管，所述薄膜晶体管包括：

[0008] 衬底；

[0009] 缓冲层，设置于所述衬底一侧；

[0010] 有源层，设置于所述缓冲层远离所述衬底的一侧；

[0011] 其中，所述半导体器件还包括金属层，所述金属层设置于所述有源层朝向所述

缓冲层的一侧，所述金属层包括至少一个金属块，且所述金属块与所述有源层的至少部分直接接触。

- [0012] 在一些实施例中，所述缓冲层在与所述有源层接触的区域设置有凹槽，所述金属块设置于所述凹槽内。
- [0013] 在一些实施例中，所述金属层的材料的熔点小于1410摄氏度。
- [0014] 在一些实施例中，所述金属层的材料包括铝、镍、镓、铟中的至少一个。
- [0015] 在一些实施例中，所述半导体器件包括多个薄膜晶体管，至少一个所述薄膜晶体管的有源层无晶界。
- [0016] 在一些实施例中，所述薄膜晶体管的有源层包括第一晶粒，所述第一晶粒与所述金属块对应设置，所述第一晶粒的数量与所述金属块的数量相等。
- [0017] 在一些实施例中，述第一晶粒为圆形或者类圆形，所述第一晶粒的直径为1微米至5微米。
- [0018] 在一些实施例中，所述薄膜晶体管包括多个第一晶粒，所述金属层包括阵列设置的金属块，所述第一晶粒的晶界位于相邻两个金属块之间。
- [0019] 在一些实施例中，所述有源层包括沟道部和位于所述沟道部两侧的第一掺杂部和第二掺杂部，所述第一掺杂部及所述第二掺杂部沿着所述沟道部之间的连线的形状与所述薄膜晶体管的第一掺杂部和第二掺杂部对应的金属块沿所述沟道部的连线的形状相同。
- [0020] 在一些实施例中，所述第一掺杂部与所述第二掺杂部沿着所述沟道部之间的连线的形状为直线，所述金属块沿着所述直线阵列设置。
- [0021] 在一些实施例中，所述第一掺杂部与所述第二掺杂部位于同一水平线上，所述第一掺杂部及所述第二掺杂部沿着所述沟道部之间的连线的形状为折线，所述金属块沿着所述折线阵列设置。
- [0022] 在一些实施例中，所述沟道部包括设置于所述第一掺杂部的垂线方向的第一部分、设置于所述第二掺杂部的垂线方向的第二部分和与所述第一部分和所述第二部分垂直连接的第三部分，所述第一掺杂部及所述第二掺杂部沿着所述沟道部之间的连线沿着所述第一部分、所述第三部分和所述第二部分设置，所述金属块沿着所述第一部分、所述第三部分和所述第二部分阵列设置。

- [0023] 在一些实施例中，所述沟道部包括连接所述第一掺杂部和所述第二掺杂部的第四部分和第五部分，所述第四部分和所述第五部分垂直设置，所述金属块沿所述第四部分和所述第五部分的方向阵列设置。
- [0024] 在一些实施例中，所述第一晶粒的直径与相邻所述金属块的中心点之间的间距相等。
- [0025] 在一些实施例中，所述金属块的厚度范围为0.05微米至0.5微米。
- [0026] 在一些实施例中，所述金属块之间的间距为1微米至5微米。
- [0027] 在一些实施例中，所述金属块的宽度范围为0.5微米至2微米。
- [0028] 同时，本申请实施例提供一种电子装置，该电子装置包括如上述实施例任一所述的半导体器件。
- [0029] 在一些实施例中，所述电子装置包括液晶显示面板。
- [0030] 在一些实施例中，所述电子装置包括有机发光二极管显示面板。

发明的有益效果

有益效果

- [0031] 本申请提供一种半导体器件和电子装置；该半导体器件包括薄膜晶体管，薄膜晶体管包括衬底、缓冲层和有源层，缓冲层设置于衬底一侧，有源层设置于缓冲层远离衬底的一侧，其中，半导体器件还包括金属层，金属层设置于有源层朝向缓冲层的一侧，金属层包括至少一个金属块，且金属块与有源层的至少部分直接接触。本申请通过在有源层朝向缓冲层的一侧设置金属层，金属层包括至少一个金属块，使金属块与有源层的至少部分直接接触，则在将有源层由非晶硅转化为多晶硅时，由于金属块的催化作用，使得多晶硅中的晶粒的尺寸交大，减少了多晶硅中的晶界，提高了半导体器件的迁移率。

对附图的简要说明

附图说明

- [0032] 图1为本申请实施例提供的半导体器件的第一种示意图。
- [0033] 图2为本申请实施例提供的半导体器件的第二种示意图。
- [0034] 图3为本申请实施例提供的有源层的第一种示意图。
- [0035] 图4为本申请实施例提供的有源层的第二种示意图。

[0036] 图5为本申请实施例提供的有源层的第三种示意图。

[0037] 图6为本申请实施例提供的半导体器件制备方法的各个步骤对应的半导体器件的第一种结构图。

[0038] 图7为本申请实施例提供的半导体器件制备方法的各个步骤对应的半导体器件的第二种结构图。

发明实施例

本发明的实施方式

[0039] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述。显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

[0040] 本申请实施例针对现有半导体器件存在工艺限制形成的多晶硅的晶粒尺寸较小所导致的半导体器件的迁移率较低的技术问题，提供一种半导体器件和电子装置，用以缓解上述技术问题。

[0041] 如图1所示，本申请实施例提供一种半导体器件，该半导体器件1包括薄膜晶体管10，所述薄膜晶体管10包括：

[0042] 衬底11；

[0043] 缓冲层13，设置于所述衬底11一侧；

[0044] 有源层15，设置于所述缓冲层13远离所述衬底11的一侧；

[0045] 其中，所述半导体器件1还包括金属层14，所述金属层14设置于所述有源层15朝向所述缓冲层13的一侧，所述金属层14包括至少一个金属块，且所述金属块与所述有源层15的至少部分直接接触。

[0046] 本申请实施例提供一种半导体器件，该半导体器件通过在有源层朝向缓冲层的一侧设置金属层，金属层包括至少一个金属块，使金属块与有源层的至少部分直接接触，则在将有源层由非晶硅转化为多晶硅时，由于金属块的催化作用，使得多晶硅中的晶粒的尺寸变大，减少了多晶硅中的晶界，提高了半导体器件的迁移率。

[0047] 需要说明的是，在本申请中的附图中，由于晶界能在微观上看到，因此，本申

请中的附图以实线示出晶界的位置以及示意的形状。

[0048] 在一种实施例中，所述金属块设置于所述缓冲层与所述有源层之间。通过将金属块设置在缓冲层与有源层之间，使得在形成多晶硅时，金属块能够对非晶硅的反应过程进行催化，金属块作为晶核，使得形成的晶粒的宽度变大，从而减少晶界的数量，提高半导体器件的迁移率。

[0049] 针对金属块设置于缓冲层与有源层之间会导致有源层的厚度变小，影响有源层的电性的问题。在一种实施例中，所述缓冲层在与所述有源层接触的区域设置凹槽，所述金属块设置于所述凹槽内。通过在缓冲层上设置凹槽，使金属块设置在凹槽内，则有源层与缓冲层和金属块接触的表面保持平整，使有源层的电性较好，且金属块作为催化剂使得有源层的晶粒的宽度变大，减小晶界的数量，提高半导体器件的迁移率。

[0050] 具体的，缓冲层的材料包括氮化硅、氧化硅或者氮化硅和氧化硅的叠层。

[0051] 具体的，缓冲层的厚度范围为0.3微米至1微米。

[0052] 具体的，凹槽的深度范围为0.05微米至0.5微米，凹槽的宽度范围为0.5微米至2微米，相邻凹槽的相邻边缘的间距为0.5微米至3微米，相邻凹槽的中点的间距为1微米至5微米。通过使凹槽的深度范围为0.05至0.5微米，避免凹槽的深度过大导致缓冲层形成有凹槽的部分厚度较小，使缓冲层阻隔水氧的能力较好；而凹槽的宽度范围为0.5微米至2微米，使得金属块能够设置在凹槽内，对有源层进行催化，减少晶界；使相邻凹槽的相邻边缘的间距为0.5微米至3微米，相邻凹槽的中点的间距为1微米至5微米，则可以使得金属块具有一定的周期，晶粒能够较大，减少晶界。

[0053] 在一种实施例中，所述金属层的材料的熔点小于1410摄氏度。通过采用熔点小于1410摄氏度的材料作为金属层的材料，使得金属层的熔点低于硅的熔点，金属层容易与硅形成固溶体，从而在非晶硅转换为多晶硅的过程中，通过金属层对反应过程进行催化，提高多晶硅的晶粒的尺寸，减少晶界。

[0054] 在一种实施例中，金属层的材料包括铝、镍、镓、铟中的一种。通过采用铝、镍、镓、铟作为金属层的材料，使金属层容易与硅形成固溶体，从而在非晶硅转换为多晶硅的过程中，通过金属层对反应过程进行催化，提高多晶硅的晶粒

的尺寸，减少晶界。

[0055] 针对多晶硅的晶界较多会导致半导体器件的迁移率较低的问题。在一种实施例中，所述半导体器件包括多个薄膜晶体管，至少一个所述薄膜晶体管的有源层无晶界。通过使薄膜晶体管的有源层无晶界，则在粒子的迁移过程中不会受到晶界的阻挡，提高了半导体器件的迁移率。

[0056] 具体的，如图2所示，所述金属层14包括一个金属块，所述有源层15包括单晶硅，所述单晶硅的直径小于5微米。在有源层的宽度小于5微米时，可以通过在有源层下方设置一个金属块，使得在这个金属块的催化下，非晶硅转化为单晶硅，则仅存在一个晶粒，使得有源层内无晶界，提高半导体器件的迁移率。

[0057] 在一种实施例中，如图1、图3所示，所述薄膜晶体管10的有源层15包括第一晶粒151，所述第一晶粒151与所述金属块141对应设置，所述第一晶粒151的数量与所述金属块141的数量相等。通过使第一晶粒与金属块对应设置，第一晶粒的数量与金属块的数量相等，则第一晶粒是在金属块的催化下形成，第一晶粒的直径较大，减少晶界的数量，提高半导体器件的迁移率。

[0058] 具体的，在通过激光退火的工艺将非晶硅转换为多晶硅时，通过金属块的催化形成第一晶粒，即使由于工艺限制导致第一晶粒之间仍然存有小于第一晶粒的直径的晶粒，但由于第一晶粒的直径较大，仍然可以减少有源层的晶界的数量，提高半导体器件的迁移率。

[0059] 在一种实施例中，所述第一晶粒为圆形或者类圆形，所述第一晶粒的直径为1微米至5微米。通过使第一晶粒的直径为1微米至5微米，使得第一晶粒较大，晶界的数量较少，提高半导体器件的迁移率。

[0060] 具体的，如图1、图3所示，所述金属层14包括阵列设置的金属块141，所述有源层15包括多个第一晶粒151，所述金属块141的数量与所述第一晶粒151的数量相等，所述第一晶粒的晶界152位于相邻两个金属块141之间。通过使金属块的数量与第一晶粒的数量相等，使得每个第一晶粒都是通过金属块的催化形成，各个第一晶粒的宽度较大，从而可以减少晶界的数量，提高半导体器件的迁移率，且第一晶粒会沿金属块所处位置向四周生长，从而使第一晶粒的晶界位于相邻两个金属块之间，通过金属块的间距的调整，可以对第一晶粒的宽度进行

调整，使晶界数量减少，提高半导体器件的迁移率。

[0061] 具体的，金属层的厚度范围为0.05微米至0.5微米，通过使金属层的厚度为0.05微米至0.5微米，避免金属层的厚度过大导致缓冲层的厚度较小，出现水氧从缓冲层厚度较小的位置入侵。

[0062] 具体的，金属块之间的间距为1微米至5微米，通过使金属块的阵列周期为1微米至5微米，使得晶粒的宽度为1微米至5微米，增加晶粒的宽度，减少晶界的数量，提高半导体器件的迁移率。

[0063] 具体的，金属块的宽度范围为0.5微米至2微米，在设置金属块时，金属块的宽度过小会导致晶粒的宽度较小，从而导致晶界的数量较多，半导体器件的迁移率较低，而使得金属块的宽度过大时，会导致显示面板的开口率较低，影响显示面板的透过率，且金属块的宽度较大时，金属块上可能会存在多个形核位点，导致一个金属块会形成多个晶粒，使得晶粒的宽度较小，晶界较多，因此，设置金属块的宽度为0.5微米至2微米，并控制相邻金属阵列的周期为1微米至5微米，制备晶粒宽度为1微米至5微米的晶粒，使得形成的晶粒的宽度较大，晶界数量较少，提高半导体器件的迁移率。

[0064] 在一种实施例中，如图3所示，所述有源层15包括沟道部251和位于所述沟道部251两侧的第一掺杂部252和第二掺杂部253，所述第一掺杂部252及所述第二掺杂部253沿着所述沟道部251之间的连线的形状与所述薄膜晶体管的第一掺杂部252和第二掺杂部253对应的金属块141沿所述沟道部的连线的形状相同。通过使第一掺杂部及第二掺杂部沿着沟道部之间的连线的形状与薄膜晶体管的第一掺杂部和第二掺杂部对应的金属块沿着沟道部的连线的形状相同，使得对于不同设置方式的有源层，可以通过金属阵列的设置方式的改变，使得位于沟道部、第一掺杂部和第二掺杂部的有源层的晶粒的宽度较大，从而可以减少晶界的数量，提高半导体器件的迁移率。

[0065] 具体的，相较于采用非晶硅作为催化剂来增加晶粒尺寸，由于本申请中可以使金属块阵列排布，根据需求的有源层的形状来设置金属块的间距、宽度，从而可以使得有源层的晶粒的宽度较大，晶界数量较少，在有源层的宽度较小时，还可以形成单晶硅，提高半导体器件的迁移率。

- [0066] 在一种实施例中，如图3所示，所述第一掺杂部252和所述第二掺杂部253沿着所述沟道部251之间的连线的形状为直线，所述金属块141沿着所述直线阵列设置。通过使金属块沿直线阵列设置，则位于金属块所处区域的晶粒能够沿着金属块的方向生长，使得晶粒的宽度较大，晶界的数量较少，提高半导体器件的迁移率。
- [0067] 具体的，如图3中的（a）所示，在形成有源层时，对非晶硅层进行处理得到多晶硅层25，具体可以采用激光退火的方式对非晶硅层进行处理，由于有源层15的区域设置有金属块141，使得有源层15的晶粒在金属块141的催化下生长较快，晶粒的宽度较大，而位于有源层15外的区域由于无金属块，使得无效部分26的晶粒的宽度较小，晶界的数量较多；然后对多晶硅层进行刻蚀，如图3中的（b）所示，去除无效部分26并形成有源层的图案，得到有源层15，此时有第一掺杂部及第二掺杂部沿着沟道部之间的连线的形状与第一掺杂部和第二掺杂部对应的金属块沿着沟道部的连线的形状相同，沟道部、第一掺杂部和第二掺杂部沿着金属块的设置方向设置，得到“一字型沟道”的有源层，且该有源层的晶粒的宽度较大，晶界的数量较少，半导体器件的迁移率较高。
- [0068] 在一种实施例中，如图4所示，所述第一掺杂部252与所述第二掺杂部253位于同一水平线上，所述第一掺杂部252及所述第二掺杂部253沿着所述沟道部251之间的连线的形状为折线，所述金属块141沿着所述折线阵列设置。通过使金属块包括沿着折线阵列设置，使得形成的沟道部、第一掺杂部和第二掺杂部能够形成金属块所形成的形状，且由于金属块的催化作用，沟道部、第一掺杂部和第二掺杂部的晶粒的宽度较大，晶界数量较少，从而提高了半导体器件的迁移率。
- [0069] 在一种实施例中，如图4所示，所述沟道部251包括设置于所述第一掺杂部252的垂线方向的第一部分、设置于所述第二掺杂部253的垂线方向的第二部分和与所述第一部分和所述第二部分垂直连接的第三部分，所述第一掺杂部252及所述第二掺杂部253沿着所述沟道部251之间的连线沿着所述第一部分、所述第三部分和所述第二部分设置，所述金属块141沿着所述第一部分、所述第三部分和所述第二部分阵列设置。通过使金属块包括沿着水平线的方向设置的部分、与水

平设置的部分垂直的部分以及连接的部分，使得形成的沟道部、第一掺杂部和第二掺杂部能够形成金属块所形成的形状，且由于金属块的催化作用，沟道部、第一掺杂部和第二掺杂部的晶粒的宽度较大，晶界数量较少，从而提高了半导体器件的迁移率。

[0070] 具体的，如图4中的（a）所示，在形成有源层时，对非晶硅层进行处理得到多晶硅层25，具体可以采用激光退火的方式对非晶硅层进行处理，由于有源层15的区域设置有金属块141，使得有源层15的晶粒在金属块141的催化下生长较快，晶粒的宽度较大，而位于有源层15外的区域由于无金属块，使得无效部分26的晶粒的宽度较小，晶界的数量较多；然后对多晶硅层进行刻蚀，如图4中的（b）所示，去除无效部分26并形成有源层的图案，得到有源层15，此时有源层的沟道部、第一掺杂部和第二掺杂部的沿着金属块的设置方向设置，得到“几字型沟道”的有源层，且该有源层的晶粒的宽度较大，晶界的数量较少，半导体器件的迁移率较高。

[0071] 在一种实施例中，如图5所示，所述沟道部251包括连接所述第一掺杂部252和所述第二掺杂部253的第四部分和第五部分，所述第四部分和所述第五部分垂直设置，所述金属块141沿所述第四部分和所述第五部分的方向阵列设置。通过使金属块包括相互垂直的部分，使得在形成有源层时，有源层能够沿着金属块形成，且由于金属块的催化作用，沟道部、第一掺杂部和第二掺杂部的晶粒的宽度较大，晶界数量较少，从而提高了半导体器件的迁移率。

[0072] 具体的，如图5中的（a）所示，在形成有源层时，对非晶硅层进行处理得到多晶硅层25，具体可以采用激光退火的方式对非晶硅层进行处理，由于有源层15的区域设置有金属块141，使得有源层15的晶粒在金属块141的催化下生长较快，晶粒的宽度较大，而位于有源层15外的区域由于无金属块，使得无效部分26的晶粒的宽度较小，晶界的数量较多；然后对多晶硅层进行刻蚀，如图5中的（b）所示，去除无效部分26并形成有源层的图案，得到有源层15，此时有源层的沟道部、第一掺杂部和第二掺杂部的沿着金属块的设置方向设置，得到“L字型沟道”的有源层，且该有源层的晶粒的宽度较大，晶界的数量较少，半导体器件的迁移率较高。

- [0073] 需要说明的是，在图3、图4和图5中使位于有源层外的多晶硅下不设置金属块，有源层外的多晶硅的晶粒的宽度较小且晶界的数量较多，但本申请实施例不限于此，例如可以使有源层外的多晶硅下也设置有金属块。
- [0074] 在一种实施例中，如图1所示，所述第一晶粒的直径 L_1 与相邻所述金属块的中心点之间的间距 L_2 相等。通过使金属块的中心点之间的间距与第一晶粒的直径相等，从而可以通过金属块的间距和宽度对有源层中的晶粒的宽度进行调整，使有源层中的晶界的数量较少，提高半导体器件的迁移率。
- [0075] 具体的，金属块等间距设置，在第一晶粒的截面为梯形时，第一晶粒的直径是指梯形的中线处的宽度。
- [0076] 具体的，上述实施例以金属块等间距设置为例进行了详细描述，但本申请实施例不限于此，例如在沟道部和掺杂部需要的晶粒宽度不同时，可以使金属块的间距不等，且金属块的尺寸不等，则可以使得沟道部和掺杂部的晶粒宽度不同。
- [0077] 具体的，相较于当前半导体器件中通过在缓冲层内设置非晶硅，然后沉积非晶硅以提高晶粒宽度的方式，当前半导体器件中在缓冲层内设置非晶硅会导致非晶硅的厚度增加，且在激光退火时位于缓冲层内的非晶硅会增加形核位点，容易导致晶粒数量增加，晶粒尺寸增加效果不明显；而本申请实施例采用金属块作为催化剂，由于金属块与非晶硅的材料不同，不会与非晶硅结合导致非晶硅的厚度增大性能改变，且金属块与非晶硅材料不同，不会增加形核位点，能够增大晶粒的宽度，减少晶界的数量，提高半导体器件的迁移率。且相较于采用非晶硅提高晶粒宽度，本申请中采用金属块可以阵列设置，根据有源层的形状设定金属块的间距、宽度，减少有源层内的晶界数量，在有源层的宽度较小时，还可以得到单晶硅，提高半导体器件的迁移率。
- [0078] 在一种实施例中，如图1所示，半导体器件1还包括遮光层12，遮光层12对应有源层15设置。
- [0079] 在一种实施例中，如图1所示，所述半导体器件1还包括栅极绝缘层16、栅极层17、层间绝缘层18、源漏极层19、平坦化层20、第一电极层21、钝化层22和第二电极层23，栅极绝缘层16设置于有源层15远离缓冲层13的一侧，栅极层17设

置于栅极绝缘层16远离有源层15的一侧，层间绝缘层18设置于栅极层17远离栅极绝缘层16的一侧，源漏极层19设置于层间绝缘层18远离栅极层17的一侧，平坦化层20设置于源漏极层19远离层间绝缘层18的一侧，第一电极层21设置于平坦化层20远离源漏极层19的一侧，钝化层22设置于第一电极层21远离平坦化层20的一侧，第二电极层23设置于钝化层22远离第一电极层21的一侧。

[0080] 同时，本申请实施例提供一种半导体器件的制备方法，该半导体器件的制备方法包括：

[0081] 提供衬底，并在衬底上形成遮光层，在遮光层上沉积缓冲层，并通过曝光显影刻蚀工艺形成凹槽；该步骤对应的半导体器件的结构如图6中的（a）所示；

[0082] 然后在缓冲层上沉积金属层；该步骤对应的半导体器件的结构如图6中的（b）所示；

[0083] 具体的，如图6中的（b）所示，在缓冲层上沉积金属薄膜24时，由于缓冲层上设有凹槽，金属24会在形成有凹槽的位置形成金属块。

[0084] 然后在金属层上形成光阻；该步骤对应的半导体器件的结构如图6中的（c）所示；

[0085] 具体的，如图6中的（c）所示，通过设置光阻35，使半导体器件能够流平，便于后续制程。

[0086] 然后通过干蚀刻将光阻和位于缓冲层上的金属薄膜进行整面刻蚀，并控制刻蚀过程使凹槽外的金属刻蚀完毕后结束刻蚀，保留凹槽内的金属；该步骤对应的半导体器件的结构如图6中的（d）所示；

[0087] 然后在缓冲层上沉积非晶硅层；该步骤对应的半导体器件的结构如图7中的（a）所示；

[0088] 具体的，如图7中的（a）所示，通过在缓冲层上形成非晶硅层41，使得可以通过非晶硅层形成多晶硅。

[0089] 然后对非晶硅层进行激光退火处理，使得非晶硅层转变为多晶硅层；该步骤对应的半导体器件的结构如图7中的（b）所示；

[0090] 具体的，如图7中的（b）所示，在由非晶硅层转变为多晶硅层25时，对于存在金属块的区域和不存在金属块的区域，多晶硅的晶粒的宽度不同，多晶硅的晶

界的数量不同，且存在金属块的区域的多晶硅的晶粒的宽度较大，晶界数量较少，使得形成有源层时，有源层的晶粒的宽度较大，晶界数量较少，提高半导体器件的迁移率。

[0091] 具体的，该步骤以非晶硅层转变为多晶硅层为例进行说明，但本申请实施例不限于此，例如可以由非晶硅层转变为单晶硅。

[0092] 然后对多晶硅层进行曝光显影和刻蚀，形成有源层；该步骤对应的半导体器件的结构如图7中的（c）所示；

[0093] 然后在有源层上形成栅极绝缘层、栅极层、层间绝缘层、源漏极层、平坦化层、第一电极层、钝化层和第二电极层，得到半导体器件。

[0094] 同时，本申请实施例提供一种电子装置，该电子装置包括如上述实施例任一所述的半导体器件。

[0095] 具体的，电子装置可以为液晶显示面板、也可以为有机发光二极管显示面板。

[0096] 根据上述实施例可知：

[0097] 本申请实施例提供一种半导体器件和电子装置；该半导体器件包括薄膜晶体管，薄膜晶体管包括衬底、缓冲层和有源层，缓冲层设置于衬底一侧，有源层设置于缓冲层远离衬底的一侧，其中，半导体器件还包括金属层，金属层设置于有源层朝向缓冲层的一侧，金属层包括至少一个金属块，且金属块与有源层的至少部分直接接触。本申请通过在有源层朝向缓冲层的一侧设置金属层，金属层包括至少一个金属块，使金属块与有源层的至少部分直接接触，则在将有源层由非晶硅转化为多晶硅时，由于金属块的催化作用，使得多晶硅中的晶粒的尺寸交大，减少了多晶硅中的晶界，提高了半导体器件的迁移率。

[0098] 在上述实施例中，对各个实施例的描述都各有侧重，某个实施例中未详述的部分，可以参见其他实施例的相关描述。

[0099] 以上对本申请实施例所提供的一种半导体器件和电子装置进行了详细介绍，本文中应用了具体个例对本申请的原理及实施方式进行了阐述，以上实施例的说明只是用于帮助理解本申请的技术方案及其核心思想；本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的

本质脱离本申请各实施例的技术方案的范围。

权利要求书

- [权利要求 1] 一种半导体器件，其包括薄膜晶体管，所述薄膜晶体管包括：
衬底；
缓冲层，设置于所述衬底一侧；
有源层，设置于所述缓冲层远离所述衬底的一侧；
其中，所述半导体器件还包括金属层，所述金属层设置于所述有源层朝向所述缓冲层的一侧，所述金属层包括至少一个金属块，且所述金属块与所述有源层的至少部分直接接触。
- [权利要求 2] 如权利要求1所述的半导体器件，其中，所述缓冲层在与所述有源层接触的区域设置有凹槽，所述金属块设置于所述凹槽内。
- [权利要求 3] 如权利要求1所述的半导体器件，其中，所述金属层的材料的熔点小于1410摄氏度。
- [权利要求 4] 如权利要求3所述的半导体器件，其中，所述金属层的材料包括铝、镍、镓、铟中的至少一个。
- [权利要求 5] 如权利要求1所述的半导体器件，其中，所述半导体器件包括多个薄膜晶体管，至少一个所述薄膜晶体管的有源层无晶界。
- [权利要求 6] 如权利要求1所述的半导体器件，其中，所述薄膜晶体管的有源层包括第一晶粒，所述第一晶粒与所述金属块对应设置，所述第一晶粒的数量与所述金属块的数量相等。
- [权利要求 7] 如权利要求6所述的半导体器件，其中，所述第一晶粒为圆形或者类圆形，所述第一晶粒的直径为1微米至5微米。
- [权利要求 8] 如权利要求6所述的半导体器件，其中，所述薄膜晶体管包括多个第一晶粒，所述金属层包括阵列设置的金属块，所述第一晶粒的晶界位于相邻两个金属块之间。
- [权利要求 9] 如权利要求8所述的半导体器件，其中，所述有源层包括沟道部和位于所述沟道部两侧的第一掺杂部和第二掺杂部，所述第一掺杂部及所述第二掺杂部沿着所述沟道部之间的连线的形状与所述薄膜晶体管的第一掺杂部和第二掺杂部对应的金属块沿所述沟道部的连线的形状相

同。

- [权利要求 10] 如权利要求9所述的半导体器件，其中，所述第一掺杂部与所述第二掺杂部沿着所述沟道部之间的连线的形状为直线，所述金属块沿着所述直线阵列设置。
- [权利要求 11] 如权利要求10所述的半导体器件，其中，所述第一掺杂部与所述第二掺杂部位于同一水平线上，所述第一掺杂部及所述第二掺杂部沿着所述沟道部之间的连线的形状为折线，所述金属块沿着所述折线阵列设置。
- [权利要求 12] 如权利要求11所述的半导体器件，其中，所述沟道部包括设置于所述第一掺杂部的垂线方向的第一部分、设置于所述第二掺杂部的垂线方向的第二部分和与所述第一部分和所述第二部分垂直连接的第三部分，所述第一掺杂部及所述第二掺杂部沿着所述沟道部之间的连线沿着所述第一部分、所述第三部分和所述第二部分设置，所述金属块沿着所述第一部分、所述第三部分和所述第二部分阵列设置。
- [权利要求 13] 如权利要求11所述的半导体器件，其中，所述沟道部包括连接所述第一掺杂部和所述第二掺杂部的第四部分和第五部分，所述第四部分和所述第五部分垂直设置，所述金属块沿所述第四部分和所述第五部分的方向阵列设置。
- [权利要求 14] 如权利要求8所述的半导体器件，其中，所述第一晶粒的直径与相邻所述金属块的中心点之间的间距相等。
- [权利要求 15] 如权利要求8所述的半导体器件，其中，所述金属块的厚度范围为0.05微米至0.5微米。
- [权利要求 16] 如权利要求8所述的半导体器件，其中，所述金属块之间的间距为1微米至5微米。
- [权利要求 17] 如权利要求8所述的半导体器件，其中，所述金属块的宽度范围为0.5微米至2微米。
- [权利要求 18] 一种电子装置，其包括如权利要求1所述的半导体器件。
- [权利要求 19] 如权利要求18所述的电子装置，其中，所述电子装置包括液晶显示面

板。

[权利要求 20] 如权利要求18所述的电子装置，其中，所述电子装置包括有机发光二极管显示面板。

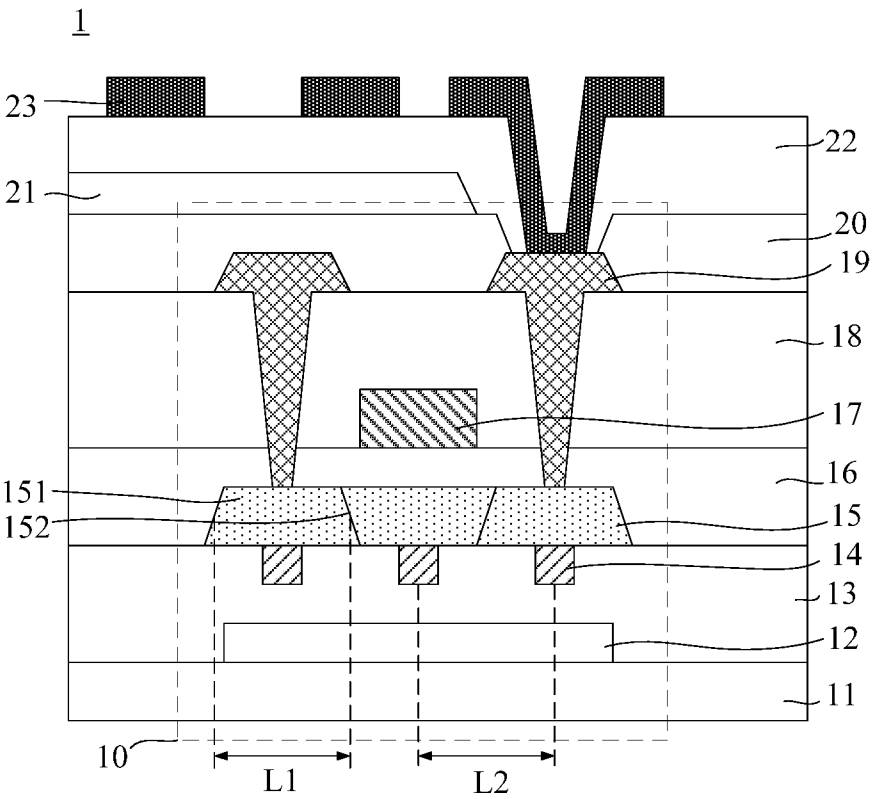


图 1

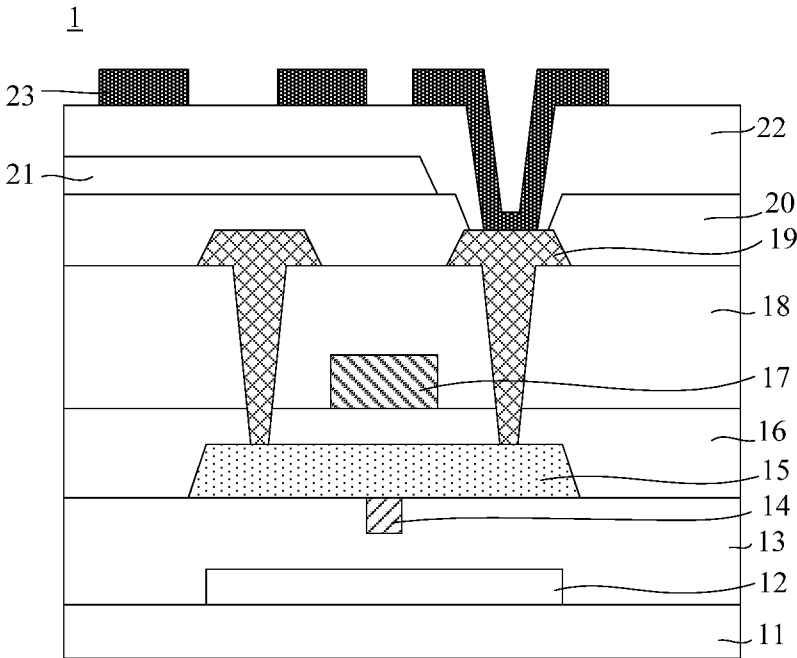
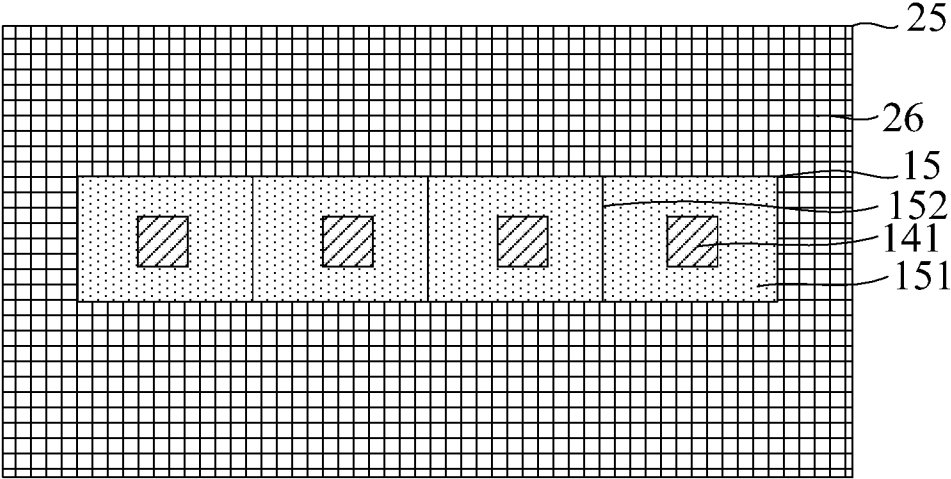
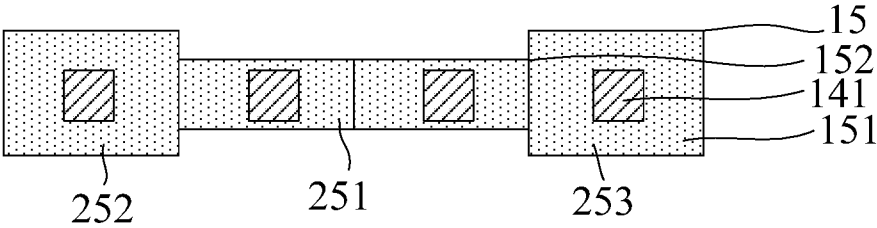


图 2

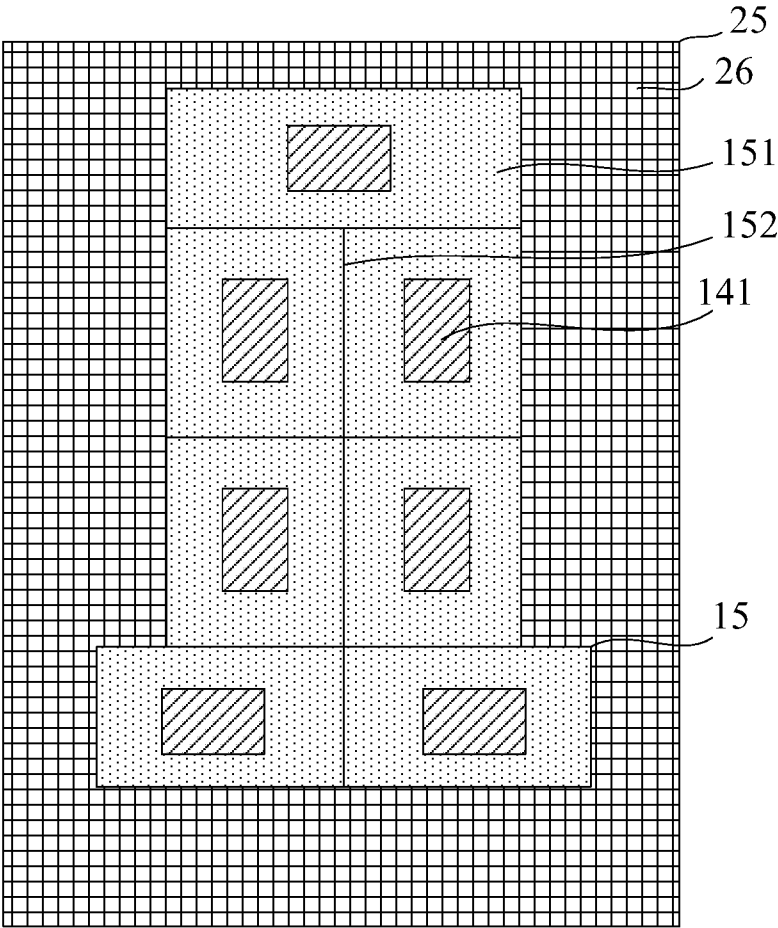


(a)

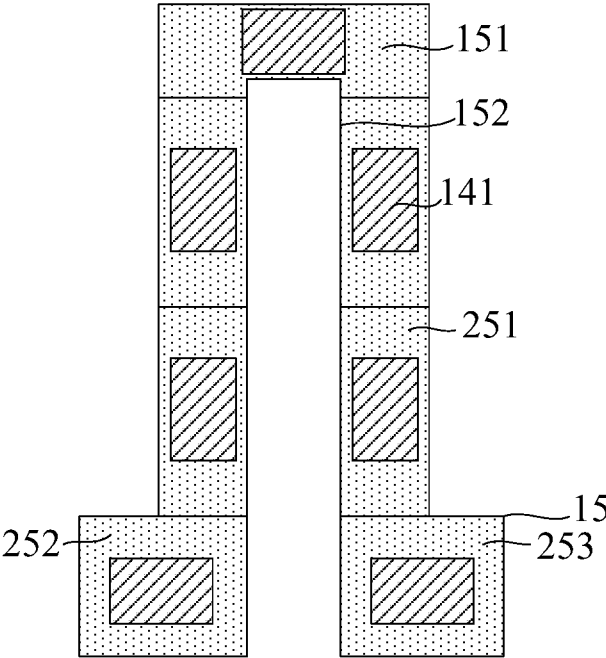


(b)

图 3

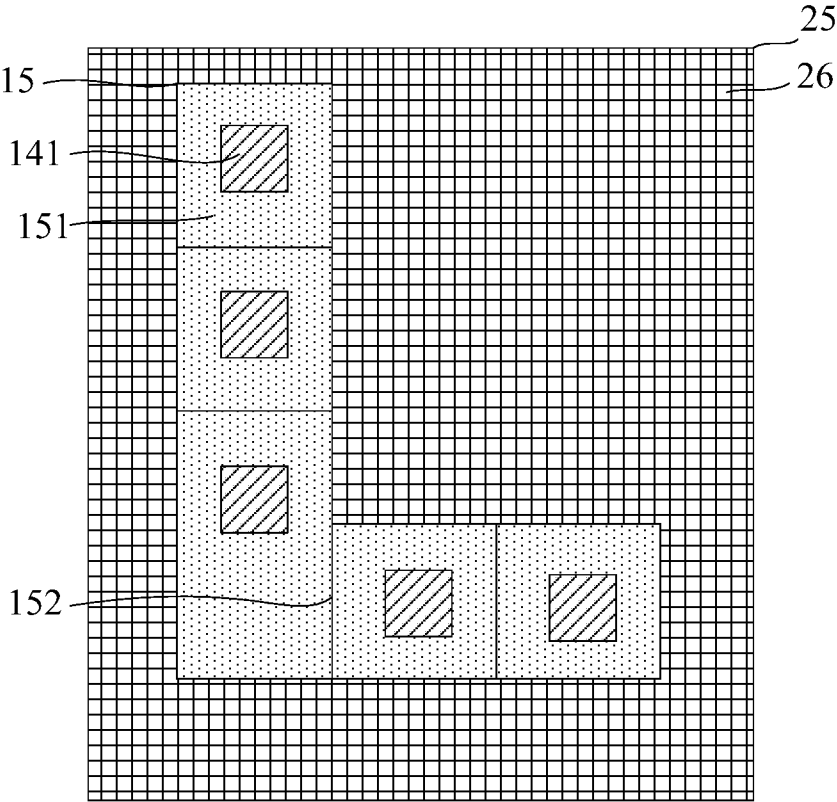


(a)

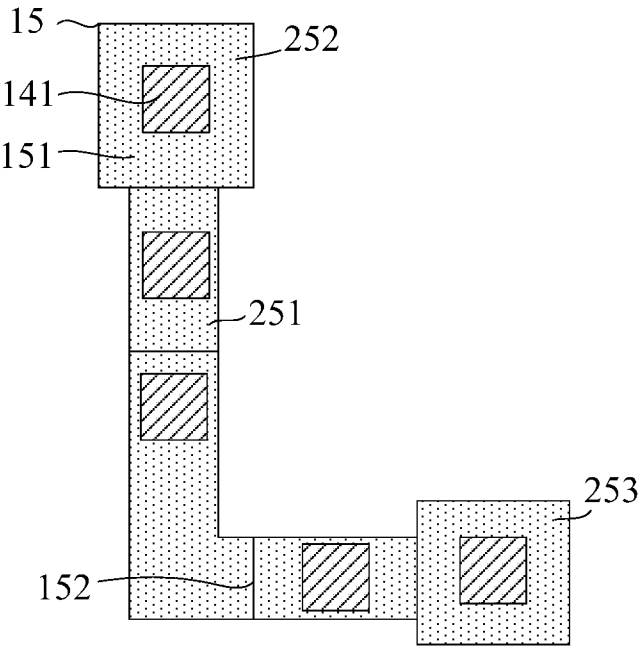


(b)

图 4

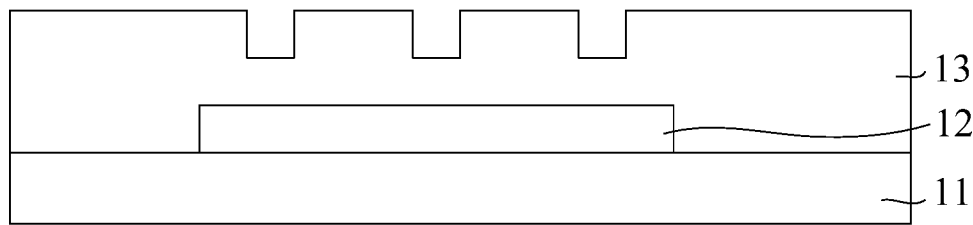


(a)

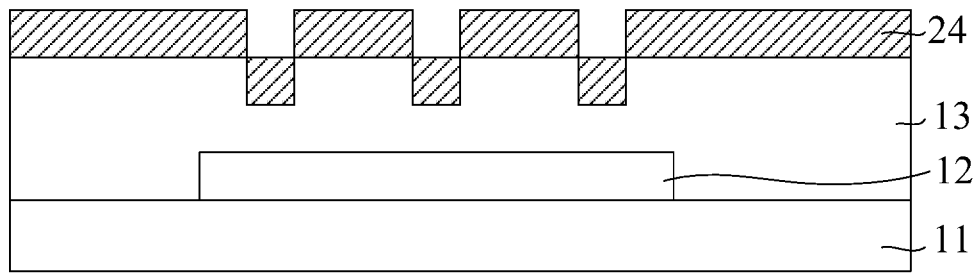


(b)

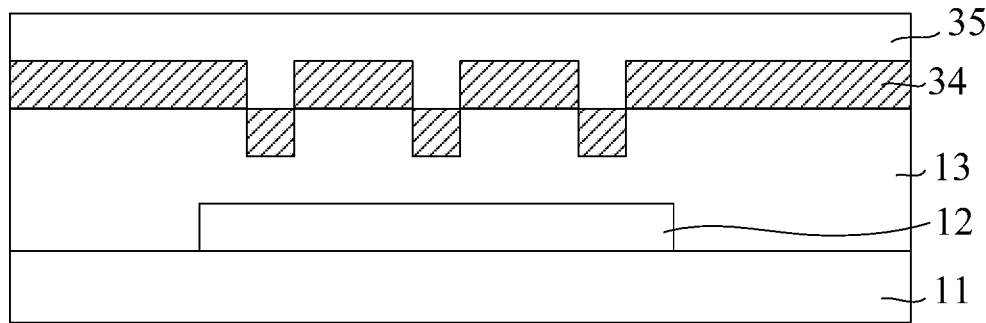
图 5



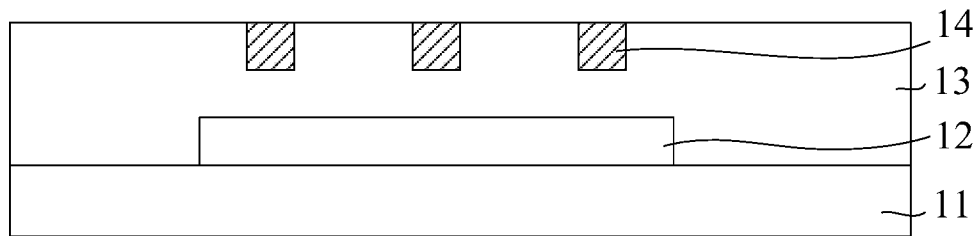
(a)



(b)



(c)



(d)

图 6

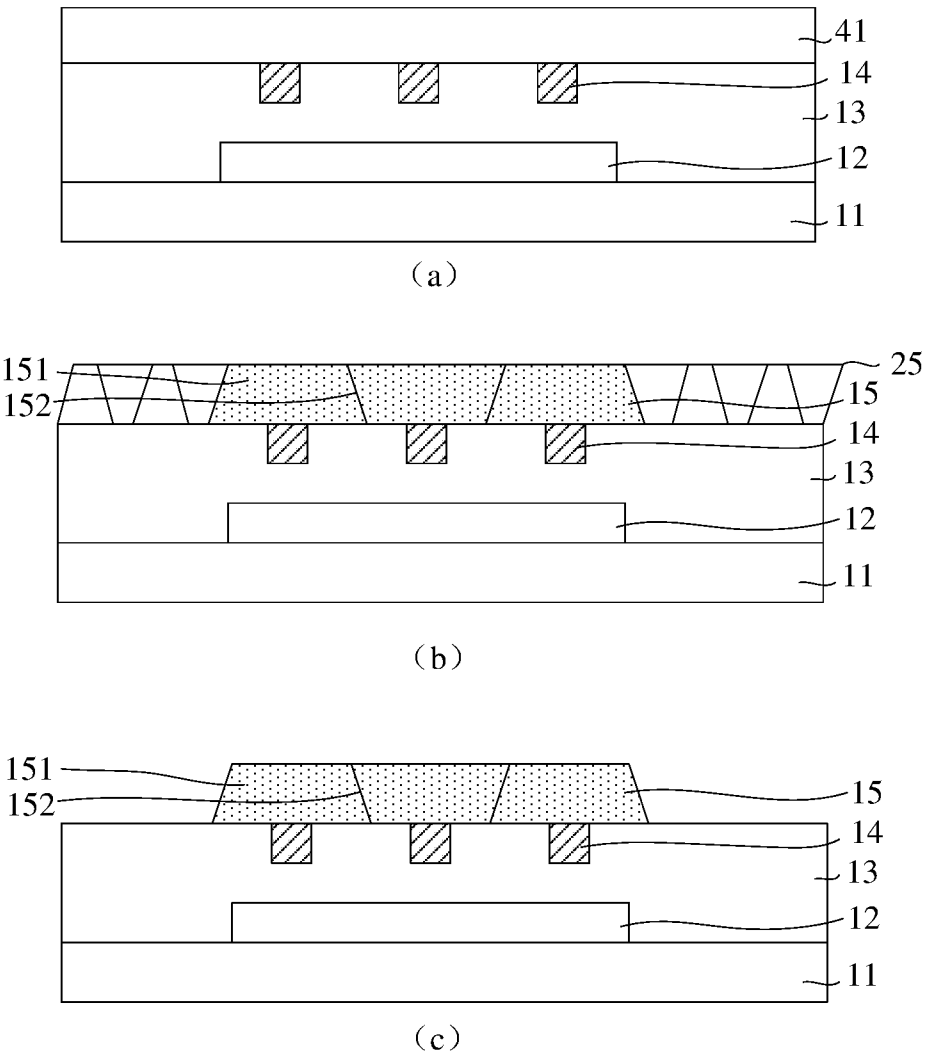


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2022/108652

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/786(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, CNPAT, CNKI, IEEE: 金属, 诱导, 有源, 晶化, 非晶, 多晶, 缓冲层, 绝缘层, metal, induct+, active, crystallizat+, amorphous, polycryst+, buffer layer, Insulating layer

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 112071868 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 11 December 2020 (2020-12-11) description, paragraphs [0041]-[0080], and figure 5	1-10, 14-19
A	CN 106601823 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 26 April 2017 (2017-04-26) entire document	1-19
A	CN 106206622 A (BOE TECHNOLOGY GROUP CO., LTD.) 07 December 2016 (2016-12-07) entire document	1-19
A	CN 104576753 A (KUNSHAN GOVISIONOX OPTOELECTRONICS CO., LTD.) 29 April 2015 (2015-04-29) entire document	1-19
A	US 2010171546 A1 (THE HONGKONG UNIVERSITY OF SCIENCE AND TECHNOLOGY) 08 July 2010 (2010-07-08) entire document	1-19



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

30 November 2022

Date of mailing of the international search report

19 December 2022

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088, China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2022/108652

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	112071868	A	11 December 2020	None			
CN	106601823	A	26 April 2017	US	2018190490	A1	05 July 2018
CN	106206622	A	07 December 2016	US	2019131325	A1	02 May 2019
				WO	2018054180	A1	29 March 2018
				CN	106206622	B	10 May 2019
				US	10312271	B2	04 June 2019
CN	104576753	A	29 April 2015	CN	104576753	B	26 June 2018
US	2010171546	A1	08 July 2010	KR	20100022979	A	03 March 2010
				WO	2009000136	A1	31 December 2008
				JP	2010531053	A	16 September 2010
				US	8426865	B2	23 April 2013
				KR	101426982	B1	06 August 2014
				WO	2009000136	A8	28 May 2009
				JP	5318862	B2	16 October 2013

国际检索报告

国际申请号

PCT/CN2022/108652

A. 主题的分类 H01L 29/786(2006.01) i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																				
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) WPI, CNPAT, CNKI, IEEE:金属, 诱导, 有源, 晶化, 非晶, 多晶, 缓冲层, 绝缘层, metal, induct+, active, crystallizat+, amorphous, polycryst+, buffer layer, Insulating layer																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 112071868 A (京东方科技集团股份有限公司等) 2020年12月11日 (2020 - 12 - 11) 说明书第[0041]-[0080]段、附图5</td> <td>1-10, 14-19</td> </tr> <tr> <td>A</td> <td>CN 106601823 A (京东方科技集团股份有限公司等) 2017年4月26日 (2017 - 04 - 26) 全文</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>CN 106206622 A (京东方科技集团股份有限公司) 2016年12月7日 (2016 - 12 - 07) 全文</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>CN 104576753 A (昆山国显光电有限公司) 2015年4月29日 (2015 - 04 - 29) 全文</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>US 2010171546 A1 (THE HONG KONG UNIVERSITY OF SCIENCE AND TECHNOLOGY) 2010年7月8日 (2010 - 07 - 08) 全文</td> <td>1-19</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 112071868 A (京东方科技集团股份有限公司等) 2020年12月11日 (2020 - 12 - 11) 说明书第[0041]-[0080]段、附图5	1-10, 14-19	A	CN 106601823 A (京东方科技集团股份有限公司等) 2017年4月26日 (2017 - 04 - 26) 全文	1-19	A	CN 106206622 A (京东方科技集团股份有限公司) 2016年12月7日 (2016 - 12 - 07) 全文	1-19	A	CN 104576753 A (昆山国显光电有限公司) 2015年4月29日 (2015 - 04 - 29) 全文	1-19	A	US 2010171546 A1 (THE HONG KONG UNIVERSITY OF SCIENCE AND TECHNOLOGY) 2010年7月8日 (2010 - 07 - 08) 全文	1-19
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 112071868 A (京东方科技集团股份有限公司等) 2020年12月11日 (2020 - 12 - 11) 说明书第[0041]-[0080]段、附图5	1-10, 14-19																		
A	CN 106601823 A (京东方科技集团股份有限公司等) 2017年4月26日 (2017 - 04 - 26) 全文	1-19																		
A	CN 106206622 A (京东方科技集团股份有限公司) 2016年12月7日 (2016 - 12 - 07) 全文	1-19																		
A	CN 104576753 A (昆山国显光电有限公司) 2015年4月29日 (2015 - 04 - 29) 全文	1-19																		
A	US 2010171546 A1 (THE HONG KONG UNIVERSITY OF SCIENCE AND TECHNOLOGY) 2010年7月8日 (2010 - 07 - 08) 全文	1-19																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																			
国际检索实际完成的日期		国际检索报告邮寄日期																		
2022年11月30日		2022年12月19日																		
ISA/CN的名称和邮寄地址		授权官员																		
中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		李艳红 电话号码 86-(10)-53961221																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2022/108652

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	112071868	A	2020年12月11日	无			
CN	106601823	A	2017年4月26日	US	2018190490	A1	2018年7月5日
CN	106206622	A	2016年12月7日	US	2019131325	A1	2019年5月2日
				WO	2018054180	A1	2018年3月29日
				CN	106206622	B	2019年5月10日
				US	10312271	B2	2019年6月4日
CN	104576753	A	2015年4月29日	CN	104576753	B	2018年6月26日
US	2010171546	A1	2010年7月8日	KR	20100022979	A	2010年3月3日
				WO	2009000136	A1	2008年12月31日
				JP	2010531053	A	2010年9月16日
				US	8426865	B2	2013年4月23日
				KR	101426982	B1	2014年8月6日
				WO	2009000136	A8	2009年5月28日
				JP	5318862	B2	2013年10月16日