



(12) 发明专利

(10) 授权公告号 CN 101093723 B

(45) 授权公告日 2012. 01. 04

(21) 申请号 200710111565. 7

审查员 曾威

(22) 申请日 2007. 06. 19

(30) 优先权数据

11/455, 340 2006. 06. 19 US

(73) 专利权人 奇梦达股份公司

地址 德国慕尼黑

(72) 发明人 托马斯·哈普 扬·鲍里斯·菲利普

(74) 专利代理机构 北京康信知识产权代理有限
责任公司 11240

代理人 余刚 尚志峰

(51) Int. Cl.

G11C 11/56 (2006. 01)

(56) 对比文件

CN 1487529 A, 2004. 04. 07, 全文.

US 6487113 B1, 2002. 11. 26, 附图 1, 2、说明书第 1 栏 28 — 50 行, 第 2 栏 50 — 64 行.

US 20060109707 A1, 2006. 05. 25, 全文.

CN 1574093 A, 2005. 02. 02, 附图
7, 8, 13, 14、说明书第 4 页 8-10 行.

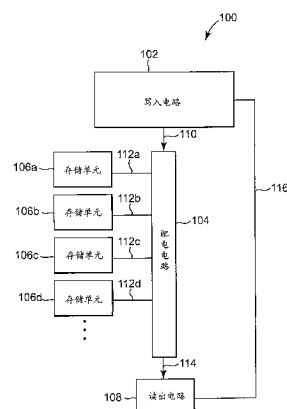
权利要求书 3 页 说明书 7 页 附图 7 页

(54) 发明名称

使用温控置位脉冲进行编程的存储单元

(57) 摘要

一种存储装置, 包括相变存储单元和电路。该电路用于通过将温控置位脉冲施加给存储单元来将存储单元编程为多于两个的状态中的一个选定状态。



1. 一种存储装置,包括:
相变存储单元;以及
电路,用于通过将温控置位脉冲施加给所述存储单元来将所述存储单元编程为多于两个的状态中的一个选定状态;
所述温控置位脉冲包括:
第一阶段,其中,所述置位脉冲的电流被增加;
第二阶段,其中,一旦所述存储单元的预定温度被获得,则所述置位脉冲的所述电流被维持在恒定等级;以及
第三阶段,其中,一旦所述电流已被维持为恒定等级达预定周期,所述置位脉冲的所述电流就被减小为零。
2. 根据权利要求1所述的存储装置,其中,所述温控置位脉冲还包括:
初始阶段,其中,初始电流被施加给所述存储单元,以达到所述存储单元的阈值电压。
3. 根据权利要求1所述的存储装置,其中,所述预定周期包括处于所述预定温度的所述存储单元的结晶时间。
4. 根据权利要求1所述的存储装置,其中,所述相变存储单元包括 Ge、Sb、Te、Ga、As、In、Se、和 S 中的一种。
5. 一种存储器,包括:
相变存储单元;以及
电路,用于将所述存储单元编程为多于两个的可能状态中的一个选定状态,
其中,所述电路通过将电流脉冲施加给所述存储单元来对所述存储单元进行编程,电流脉冲斜升,直至所述存储单元的期望电阻被获得,然后整平所述电流脉冲达特定时间,以将所述存储单元设定为所述选定状态。
6. 根据权利要求5所述的存储器,其中,所述电路基于所述存储单元上的电压来确定所述存储单元的电阻。
7. 根据权利要求5所述的存储器,其中,所述期望电阻基于所述选定状态。
8. 根据权利要求5所述的存储器,其中,所述特定时间包括处于所述期望电阻的所述存储单元的结晶时间。
9. 根据权利要求5所述的存储器,其中,所述相变存储单元包括 Ge、Sb、Te、Ga、As、In、Se、和 S 中的一种。
10. 一种存储器,包括:
相变存储单元,用于存储至少 1.5 数据比特;以及
用于使用温控置位脉冲来对所述存储单元进行编程的装置;
所述用于使用温控置位脉冲来对所述存储单元进行编程的装置包括:
用于使所述置位脉冲的电流斜升的装置;
用于一旦所述存储单元的预定温度被获得就将所述置位脉冲的所述电流维持在恒定等级的装置;以及
用于一旦所述电流已被维持为恒定等级达预定周期就使所述置位脉冲的所述电流斜降为零的装置。
11. 根据权利要求10所述的存储器,其中,所述用于使用温控置位脉冲对所述存储单

元进行编程的装置还包括：

用于达到所述存储单元的阈值电压的装置。

12. 根据权利要求 10 所述的存储器，其中，所述预定周期包括处于所述预定温度的所述存储单元的结晶时间。

13. 根据权利要求 10 所述的存储器，其中，所述相变存储单元包括 Ge、Sb、Te、Ga、As、In、Se、和 S 中的一种。

14. 一种用于对相变存储单元进行编程的方法，所述方法包括：

将所述存储单元重置为非晶态；

将电流施加给所述存储单元；

使施加给所述存储单元的所述电流斜升；

监控所述存储单元的电阻，并响应于达到期望值的所述电阻来整平所述电流；

维持电流等级达设定周期，以将所述存储单元设定为期望状态；以及

一旦所述设定周期过去，就使所述电流斜降；

其中，所述相变存储单元编程为多于两个的状态中的一个选定状态。

15. 根据权利要求 14 所述的方法，其中，将所述电流施加给所述存储单元包括将所述电流施加给所述存储单元以达到所述存储单元的阈值电压。

16. 根据权利要求 14 所述的方法，其中，维持电流等级达设定周期包括维持所述电流等级达所述存储单元的结晶时间。

17. 根据权利要求 14 所述的方法，其中，将所述电流施加给所述存储单元包括将所述电流施加给连接至所述存储单元的位线，以及其中，监控所述存储单元的电阻包括基于所述电流和位线电压确定所述存储单元的电阻。

18. 根据权利要求 14 所述的方法，其中，将所述电流施加给所述存储单元包括将第一电压施加给连接至所述存储单元的位线以及将第二电压施加给连接至所述存储单元的存取装置的字线，以提供所述电流，以及其中，监控所述存储单元的电阻包括基于所述第一电压和所述第二电压来确定所述存储单元电阻。

19. 一种用于对相变存储单元进行编程的方法，所述方法包括：

将所述存储单元重置为非晶态；

将电流施加给所述存储单元；

使施加给所述存储单元的电流斜升；

监控所述存储单元上的电压，并响应于达到期望值的所述电压和电流来整平所述电流；

维持所述电流和电压达设定周期，以将所述存储单元设定为期望状态；以及

一旦所述设定周期过去，就使所述电流斜降；

其中，所述相变存储单元编程为多于两个的状态中的一个选定状态。

20. 根据权利要求 19 所述的方法，其中，将所述电流施加给所述存储单元包括将所述电流施加给所述存储单元以达到所述存储单元的阈值电压。

21. 根据权利要求 19 所述的方法，其中，维持所述电流和电压达设定周期包括维持所述电流和电压达所述存储单元的结晶时间。

22. 根据权利要求 19 所述的方法，其中，将所述电流施加给所述存储单元包括将所述

电流施加给连接至所述存储单元的位线。

23. 根据权利要求 19 所述的方法,其中,将所述电流施加给所述存储单元包括将第一电压施加给连接至所述存储单元的位线以及将第二电压施加给连接至所述存储单元的存取装置的字线,以提供所述电流。

使用温控置位脉冲进行编程的存储单元

技术领域

[0001] 本发明涉及存储装置，更具体地，涉及使用温控置位脉冲进行编程的存储单元。

背景技术

[0002] 存储器的一种类型是电阻式存储器。电阻式存储器利用存储元件的阻值来存储一个或多个比特的数据。例如，被编程为具有大阻值的存储单元可表示逻辑“1”数据比特值，而被编程为具有小阻值的存储元件可表示逻辑“0”数据比特值。通过将电压脉冲或电流脉冲施加于存储元件来电切换存储元件的阻值。电阻式存储器的一种类型是相变存储器。在电阻存储元件中，相变存储器使用相变材料。

[0003] 相变存储器基于呈现至少两种不同状态的相变材料。相变材料可用在存储单元中以存储数据比特。相变材料的状态可被称为非晶态和晶态。由于非晶态通常比晶态呈现更大的电阻率，因此可以区分这两种状态。通常，非晶态涉及更加无序的原子结构，而晶态涉及更加有序的晶格。一些相变材料呈现出一种以上的晶态，例如，面心立方 (FCC) 状态和六方最密堆积 (HCP) 状态。这两种晶态具有不同的电阻率，并且都可以用于存储数据比特。在以下描述中，非晶态通常是指具有更大电阻率的状态，而晶态通常是指具有更小电阻率的状态。

[0004] 可以可逆地感应相变材料中的相变。这样，响应于温度变化，存储器可从非晶态转变为晶态以及从晶态转变为非晶态。可以以多种方式实现相变材料的温度变化。例如，可将激光器对准相变材料，可使电流通过相变材料，或者可将电流馈通与相变材料相邻的电阻加热器。在这些方法中的任意一种中，相变材料的可控加热都将引起相变材料内的可控相变。

[0005] 可对包括具有由相变材料制成的多个存储单元的存储阵列的相变存储器编程，以利用相变材料的存储状态来存储数据。一种在这种相变存储装置中读取和写入数据的方式是控制施加于相变材料的电流和 / 或电压脉冲。电流和 / 或电压的等级通常对应于在每个存储单元中的相变材料内所感应的温度。

[0006] 为了获得更高密度的相变存储器，相变存储单元可存储多个比特的数据。可通过将相变材料编程为具有中间阻率值或状态来实现相变存储单元中的多比特存储。处于这种中间状态的单元具有处于完全晶态和完全非晶态之间的电阻。如果将相变存储单元编程为三个不同电阻等级中的一个，则可以存储每单元 1.5 比特的数据。如果将相变存储单元编程为四个不同电阻等级中的一个，则可以存储每单元 2 比特的数据，依此类推。为了简明，本说明书的描述主要集中于四个不同的电阻等级或状态以及每单元 2 比特的数据。但是，这仅是为了说明的目的，并不用于限制本发明的范围。原则上，可以存储三个或更多状态。

[0007] 为了将相变存储单元编程为中间电阻值，通过适当的写入策略来控制与非晶材料共存的结晶材料的量，从而控制单元的电阻。应该精确地控制与非晶材料共存的结晶材料的量，以确保多比特存储一致的电阻值。具有不同电阻等级的窄分布的一致电阻值确保可以获得足够的感测容限。

[0008] 由于上述以及其他原因,存在着对本发明的需求。

发明内容

[0009] 本发明的一个实施例提供了一种存储装置 (memory device, 又称存储器件)。该存储装置包括相变存储单元和电路。该电路用于通过将温控置位脉冲施加于存储单元将存储单元编程为多于两个的状态中的一个选定状态。

附图说明

[0010] 附图是为了进一步理解本发明,以及并入并构成本说明书的一部分。附图示出了本发明的实施例,并且与描述一起用于解释本发明的原理。由于参考以下详细描述更好地了解本发明,所以将会容易地理解本发明的其他实施例和本发明的许多预期优点。附图中的元件不一定相对于彼此按比例绘制。相似的参考标号表示相应的类似部件。

[0011] 图 1 是示出存储装置的一个实施例的框图。

[0012] 图 2 是示出处于四个不同状态的存储单元的一个实施例。

[0013] 图 3 是示出基于温度和时间的相变材料的结晶化的一个实施例的曲线图。

[0014] 图 4 是示出相变材料的电阻和温度之间关系的一个实施例的曲线图。

[0015] 图 5 是示出用于对相变存储单元编程的温控置位脉冲的一个实施例的曲线图。

[0016] 图 6 是示出用于将相变存储单元编程为多个状态中的一个的温控置位脉冲的一个实施例的曲线图。

[0017] 图 7 是示出用于对相变存储单元编程的方法的一个实施例的流程图。

[0018] 图 8 是示出用于对相变存储单元编程的方法的另一实施例的流程图。

具体实施方式

[0019] 在以下的详细描述中,参考构成本文一部分的附图,其中,通过可以实现本发明的示例性具体实施例示出了附图。对此,参考所描述图的方向使用方向术语 (例如,“顶部”、“底部”、“正面”、“背面”、“前端”、“尾部”等)。由于本发明实施例中的元件可以定位于许多不同的方向,因此,方向术语是用来说明而不是用来限制的。可以理解,可利用其他实施例,并且在不背离本发明范围的情况下,可对结构或逻辑进行改变。因此,以下详细的描述不是用来限制本发明的,本发明的范围由所附权利要求限定。

[0020] 图 1 是示出了存储装置 100 的一个实施例的框图。存储装置 100 包括写入电路 102、配电电路 (distribution circuit) 104、存储单元 106a、106b、106c 和 106d、以及读出电路 (sense circuit) 108。存储单元 106a ~ 106d 中的每一个都是基于存储单元中的相变材料非晶态和晶态来存储数据的相变存储单元。此外,通过将相变材料编程为具有中间阻值,可将存储单元 106a ~ 106d 中的每一个编程为多于两个的状态。为了将存储单元 106a ~ 106d 中的一个编程为中间阻值,通过适当的写入策略控制与非晶材料共存的结晶材料的量,从而控制单元的电阻。

[0021] 存储装置 100 被配置为通过监控存储单元的温度和 / 或电阻而控制结晶材料的量来对存储单元 106a ~ 106d 进行编程。在恰当的温度下,可通过时间控制结晶相变材料的量。另外,相变存储单元电阻提供了存储单元温度的指示。因此,通过控制在根据存储单元

的电阻所测量的特定温度处的写入脉冲的长度,将每个相变存储单元 106a ~ 106d 编程为多于两个的可能状态中的一个选定状态。

[0022] 如这里所使用的,术语“电连接 (electrically coupled, 又称电耦合)”不是指元件必须直接连接在一起,而是在“电连接”的元件之间可以设置插入元件。

[0023] 写入电路 102 通过信号通路 110 电连接至配电电路 104。配电电路 104 通过信号通路 112a ~ 112d 电连接至存储单元 106a ~ 106d 中的每一个。配电电路 104 通过信号通路 112a 电连接至存储单元 106a。配电电路 104 通过信号通路 112b 电连接至存储单元 106b。配电电路 104 通过信号通路 112c 电连接至存储单元 106c。配电电路 104 通过信号通路 112d 电连接至存储单元 106d。另外,配电电路 104 通过信号通路 114 电连接至读出电路 108,并且读出电路 108 通过信号通路 116 电连接至写入电路 102。

[0024] 存储单元 106a ~ 106d 中的每一个都包括在温度变化的影响下可从非晶态转变为晶态或从晶态转变为非晶态的相变材料 (即,相变元件)。从而,存储单元 106a ~ 106d 中的一个的相变材料中的与非晶材料共存的结晶材料的量定义存储装置 100 内用于存储数据的多于两个的状态。在非晶态下,相变材料呈现出远远比在晶态下更大的电阻率。因此,在存储单元 106a ~ 106d 的多于两个的状态的电阻率是不同的。在一个实施例中,多于两个的状态可以是三个状态并且可以使用三个状态组成的系统,其中,将比特值“0”、“1”、和“2”分配给三个状态。在一个实施例中,多于两个的状态可以是分配有多比特值 (例如,“00”、“01”、“10”、和“11”) 的四个状态。在其他实施例中,多于两个的状态可以是存储单元的相变材料中的任何适当数量的状态。

[0025] 写入电路 102 将脉冲提供给存储单元 106a ~ 106d,并且将多于两个的电阻等级或状态中的一个编程到每一个存储单元 106a ~ 106d 的相变材料中。在一个实施例中,写入电路 102 通过信号通路 110 将电压脉冲提供给配电电路 104,然后配电电路 104 通过信号通路 112a ~ 112d 可控制地将电压脉冲导向存储单元 106a ~ 106d。在一个实施例中,配电电路 104 包括可控制地将电压脉冲导向存储单元 106a ~ 106d 中每一个的多个晶体管。在其他实施例中,写入电路 102 通过信号通路 110 将电流脉冲提供给配电电路 104,然后配电电路 104 通过信号通路 112a ~ 112d 可控制地将电流脉冲导向存储单元 106a ~ 106d。

[0026] 读出电路 108 感测每个存储单元的状态,并提供指示每个存储单元的电阻状态的信号。读出电路 108 通过信号通路 114 读取存储单元 106a ~ 106d 的多于两个的状态的每一个。配电电路 104 通过信号通路 112a ~ 112d 可控制地引导读出电路 108 和存储单元 106a ~ 106d 之间的读取信号。在一个实施例中,配电电路 104 包括可控制地引导读出电路 108 和存储单元 106a ~ 106d 之间的读取信号的多个晶体管。

[0027] 在一个实施例的操作中,写入电路 102 重置 (reset) 目标存储单元 106a ~ 106d 中的相变材料。该重置操作包括将目标存储单元的相变材料加热到其熔点以上,然后迅速冷却相变材料,从而实现基本上的非晶态。该非晶态是每一个存储单元 106a ~ 106d 的多于两个的状态中的一个状态,并且是最大电阻状态。

[0028] 对于非晶态而言,写入电路 102 将多于两个的状态中的一个选定状态编程到目标存储单元中。写入电路 102 将信号提供给目标存储单元以使部分相变材料结晶,从而减小目标存储单元的电阻。

[0029] 在另一实施例的操作中,写入电路 102 设置目标存储单元 106a ~ 106d 中的相变

材料。该设置操作包括将目标存储单元的相变材料加热到其结晶温度以上（但通常在其熔点以下），从而实现基本上的晶态。该晶态是每一个存储单元 106a ~ 106d 的多于两个的状态中的一个状态，并且是最小电阻状态。

[0030] 对于晶态而言，写入电路 102 将多于两个的状态中的一个选定状态编程到目标存储单元中。写入电路 102 将信号提供给目标存储单元以使部分相变材料转变为非晶态，从而增大目标存储单元的电阻。

[0031] 图 2 是示出在 200a、200b、200c、和 200d 处处于四个不同状态的存储单元 202 的一个实施例的示意图。存储单元 202 包括位于绝缘材料 206 中的相变材料 204。在其他实施例中，存储单元 202 可具有任何适当的几何结构，其包括具有任何适当几何结构的相变材料 204 和任何适当几何结构的绝缘材料 206。

[0032] 相变材料 204 在一端处电连接至第一电极 208，并在另一端处电连接至第二电极 210。通过第一电极 208 和第二电极 210 将脉冲提供给存储单元 202。通过相变材料 204 的电流通路是从第一电极 208 和第二电极 210 中的一个到第一电极 208 和第二电极 210 中的另一个。在一个实施例中，存储单元 106a ~ 106d 的每一个都类似于存储单元 202。存储单元 202 设置用于存储数据比特的存储位置。

[0033] 绝缘材料 206 可以是任何适当的绝缘体，例如， SiO_2 、掺杂氟的硅玻璃（FSG）、或硼磷硅酸盐玻璃（BPSG）。第一电极 208 和第二电极 210 可以是任何适当的电极材料，例如，TiN、TaN、W、Al、Ti、Ta、TiSiN、TaSiN、TiAlN、TaAlN、或 Cu。

[0034] 根据本发明，相变材料 204 可由多种材料制成。通常，包括来自周期表第 VI 族的一个或多个元素的氧族化合物合金（chalcogenide alloy）用作这种材料是有用的。在一个实施例中，存储单元 202 的相变材料 204 由氧族化合物复合材料制成，例如，GeSbTe、SbTe、GeTe、或 AgInSbTe。在另一实施例中，相变材料 204 是没有氧族元素的，例如，GeSb、GaSb、InSb、或 GeGaInSb。在其他实施例中，相变材料 204 由包括元素 Ge、Sb、Te、Ga、As、In、Se、和 S 中的一种或多种的任何适当的材料制成。

[0035] 相变材料 204 被编程为四个状态中的一个，以存储两比特的数据。选择装置（例如，诸如晶体管或二极管的有源器件）连接至第一电极 208，以控制对相变材料 204 的脉冲的施加。脉冲重置相变材料 204，并将其他三个状态中的一个编程到相变材料 204 中。在 200b 处，已对相变材料 204 的小部分 212 编程，以改变相变材料 204 和存储单元 202 中的电阻。在 200c 处，已对相变材料 204 的中等大小的部分 214 编程，以改变相变材料 204 和存储单元 202 中的电阻。在 200d 处，已对几乎为所有相变材料 204 的大部分 216 编程，以改变相变材料 204 和存储单元 202 中的电阻。

[0036] 已编程部分的大小与相变材料 204 和存储单元 202 中的电阻相关。200b ~ 200d 处的三个不同的相变部分加上 200a 处的最初状态提供了相变材料 204 中的四个状态，并且存储单元 202 提供了用于存储两比特数据的存储位置。在一个实施例中，200a 处存储单元 202 的状态为“00”，200b 处存储单元 202 的状态为“01”，200c 处存储单元 202 的状态为“10”，以及 200d 处存储单元 202 的状态为“11”。

[0037] 在 200a 处，将相变材料 204 重置为基本上的非晶态。在存储单元 202 的重置操作期间，通过选择装置选择性地启动重置脉冲，并通过第一电极 208 和相变材料 204 发送该脉冲。重置脉冲将相变材料 204 加热到其熔点以上并快速冷却相变材料 204，以在 200a 处实

现基本上的非晶态。在重置操作之后,相变材料 204 包括 218 和 220 处的晶态相变材料以及 222 处的非晶态相变材料。200a 处的基本上的非晶态是存储单元 202 的最大电阻状态。

[0038] 为了将相变材料 204 编程为其他三个状态 200b ~ 200d 中的一个,通过写入电路(例如,写入电路 102)提供温控置位脉冲。在 200b 处,提供温控置位脉冲以将少量部分 212 编程为晶态。晶态的电阻低于非晶态的电阻,并且 200b 处的存储单元 202 具有比 200a 处的处于基本上的非晶态的存储单元 202 更小的电阻。200b 处的部分晶态和部分非晶态是存储单元 202 的第二大电阻状态。

[0039] 在 200c 处,提供温控置位脉冲以将中量部分 214 编程为晶态。由于晶态部分 214 大于晶态部分 212 并且晶态的电阻低于非晶态的电阻,因此,200c 处的存储单元 202 具有比 200b 处的存储单元 202 和 200a 处的处于非晶态的存储单元 202 更小的电阻。200c 处的部分晶态和部分非晶态是存储单元 202 的第二小电阻状态。

[0040] 在 200d 处,提供温控置位脉冲以对几乎所有的相变材料 216 编程为晶态。由于晶态的电阻低于非晶态,因此在 200d 处的存储单元 202 具有比 200c 处的存储单元 202、200b 处的存储单元 202、以及 200a 处的处于非晶态的存储单元 202 更小的电阻。200d 处的基本上的晶态是存储单元 202 的最小电阻状态。在其他实施例中,可将存储单元 202 编程为任何适当数量的阻值或状态。在其他实施例中,可将存储单元 202 设置为基本上的晶态,并且可将重置脉冲用于将存储单元 202 编程为期望阻值或状态。

[0041] 图 3 是示出基于温度和时间相变材料的结晶化的一个实施例的曲线图 230。曲线图 230 包括 x 轴 232 上的时间对数和 y 轴 234 上的温度。在 240 处表示的温度 T_{MELT} 处,相变材料被液化。238 处表示的温度 T_x 直到 236 处表示的最小时间 (T_{MIN}),相变材料仍然是非晶形的。在 236 处的 T_{MIN} 之后,相变材料开始结晶。在如 242 处表示的第一周期之后,大约 1% 的相变材料被结晶。在如 244 处表示的第二周期之后,大约 50% 的相变材料被结晶,以及在如 246 处表示的第三周期之后,大约 99% 的相变材料被结晶。因此,通过控制相变材料的温度和处于该温度的持续时间,可以控制结晶的相变材料的量。

[0042] 图 4 是示出相变材料的电阻和温度之间关系的一个实施例的曲线图 260。曲线图 260 包括 x 轴 262 上以开尔文 (K, Kelvin) 为单位的温度和 y 轴 264 上以千欧姆 ($k\Omega$) 为单位的电阻。通过曲线 266 示出了编程期间的相变材料的温度和电阻之间关系。在低编程温度(例如,400K)处,相变材料的电阻大约为 $5.6k\Omega$ 。在较高编程温度(例如,1000K)处,相变材料的电阻大约为 $1.5k\Omega$ 。因此,通过在编程期间确定相变材料的电阻,可以确定相变材料的温度。

[0043] 图 5 是示出用于对相变存储单元编程的温控置位脉冲的一个实施例的曲线图 300。曲线图 300 包括 x 轴 302 上的时间、轴 304 上的电流和电压、以及轴 306 上的电阻。由曲线 318 表示电压与时间的关系,由曲线 320 表示电流与时间的关系,以及由曲线 316 表示电阻与时间的关系。

[0044] 温控置位脉冲包括在 308、310、312、和 314 处表示的四个阶段。在 308 处的第一阶段中,将小电流施加给存储单元,以达到如电压曲线 318 的 322 处表示的相变材料的阈值电压。在 310 处的第二阶段中,电流增大,直到达到存储单元的期望温度。在一个实施例中,通过监控存储单元的电阻来确定温度。在电阻曲线 316 的 324 处达到如由电阻表示的期望温度。

[0045] 在 312 处的第三阶段中,施加于存储单元的电流和电压在设定周期内维持为恒定值,以使相变材料的期望部分结晶。结晶的相变材料的期望部分确定存储单元的编程状态。在 314 处的第四阶段中,相变材料的期望部分已经被结晶。在 326 处,电流斜降 (ramp down) 为零。以这种方式,基于相变材料的温度以及在 312 处的第三阶段中写入脉冲的长度,将相变存储单元编程为期望状态。

[0046] 在一个实施例中,写入电路 102 包括电流脉冲发生器,用于在与所选存储单元连接的位线上提供电流脉冲。在该实施例中,监控位线电流和位线电压,以确定存储单元的电阻,并由此确定存储单元的温度。在另一实施例中,写入电路 102 包括电压源,用于将电压施加给与所选存储单元连接的位线。另外,将电压施加给字线(其控制与所选存储单元连接的存取装置),以从存取装置向所选存储单元提供电流脉冲。在该实施例中,监控字线和位线的电压,以确定存储单元的电阻,并由此确定存储单元的温度。在其他实施例中,使用了生成电流脉冲的其他方法。在任何情况下,电流脉冲是受温度控制的,以将所选存储单元编程为期望的电阻状态。

[0047] 图 6 是示出用于将相变存储单元编程为多个状态中的一个的温控置位脉冲的一个实施例的曲线图 350。曲线图 350 包括 x 轴 352 上的时间和 y 轴 354 上的电流。温控置位脉冲 356 将存储单元编程为第一状态,例如,图 2 中所示存储单元 202 的状态 200b。温控置位脉冲 358(其提供比温控置位脉冲 356 更大的电流)将存储单元编程为第二状态,例如,图 2 中所示存储单元 202 的状态 200c。温控置位脉冲 360(其提供比温控置位脉冲 358 更大的电流)将存储单元编程为第三状态,例如,图 2 中所示存储单元 202 的状态 200d。温控置位脉冲 356、358、和 360 都具有相同的脉冲长度,但是它们具有不同的目标温度,由此具有用于将存储单元编程为不同状态的不同电流等级平稳状态 (plateaus)。

[0048] 图 7 是示出用于对相变存储单元进行编程的方法 400 的一个实施例的流程图。在 402 处,写入电路 102 将所选存储单元 106a ~ 106d 重置为非晶态或基本上的非晶态(例如,图 2 中所示存储单元 202 的基本上的非晶态 200a)。在 404 处,根据存储单元的期望状态,选择在脉冲施加期间需要维持的目标温度/电阻以及脉冲长度。在 406 处,在施加电流脉冲期间估计存储单元的电阻,并基于该电阻调节电流脉冲稳定等级。在 408 处,一旦达到目标电阻/温度,就保持脉冲达预定时间,以将相变存储单元编程为期望状态。在 410 处,切断脉冲并完成存储单元的编程。

[0049] 图 8 是示出用于对相变存储单元进行编程的方法 450 的另一实施例的流程图。在 452 处,写入电路 102 将所选存储单元 106a ~ 106d 重置为非晶态或基本上的非晶态(例如,图 2 中所示存储单元 202 的基本上的非晶态 200a)。在 454 处,根据存储单元的期望状态,选择脉冲施加期间需要维持的目标温度以及脉冲长度。在 456 处,在监控存储单元的相变元件 (PCE) 电压以估计相变元件电阻的同时使电流斜升。相变元件的电阻提供相变元件温度的指示。在 458 处,一旦达到目标电流和电压等级,就停止电流的斜升,并将电流和电压等级维持为恒定等级。在 460 处,在预定脉冲长度内施加脉冲,以将相变存储单元编程为期望状态。在 462 处,切断脉冲并完成存储单元的编程。

[0050] 本发明的实施例提供了用于将相变存储单元编程为至少多于两个的电阻等级或状态中的一个的温控置位脉冲。温控置位脉冲基于通过在置位脉冲期间监控存储单元的电阻所确定的存储单元的温度以及处于该温度的存储单元的结晶时间。以这种方式,可进行

将存储单元编程为用于多比特存储应用的中间阻值的精确控制。

[0051] 尽管本文已示出并描述了具体实施例,但本领域的普通技术人员应该理解,在不背离本发明范围的情况下,可以用各种替换和 / 或等价的实现来代替所示出和描述的具体实施例。本申请应覆盖本文中所述的具体实施例的改编和变化。因此,本发明仅由权利要求及其等同物所限定。

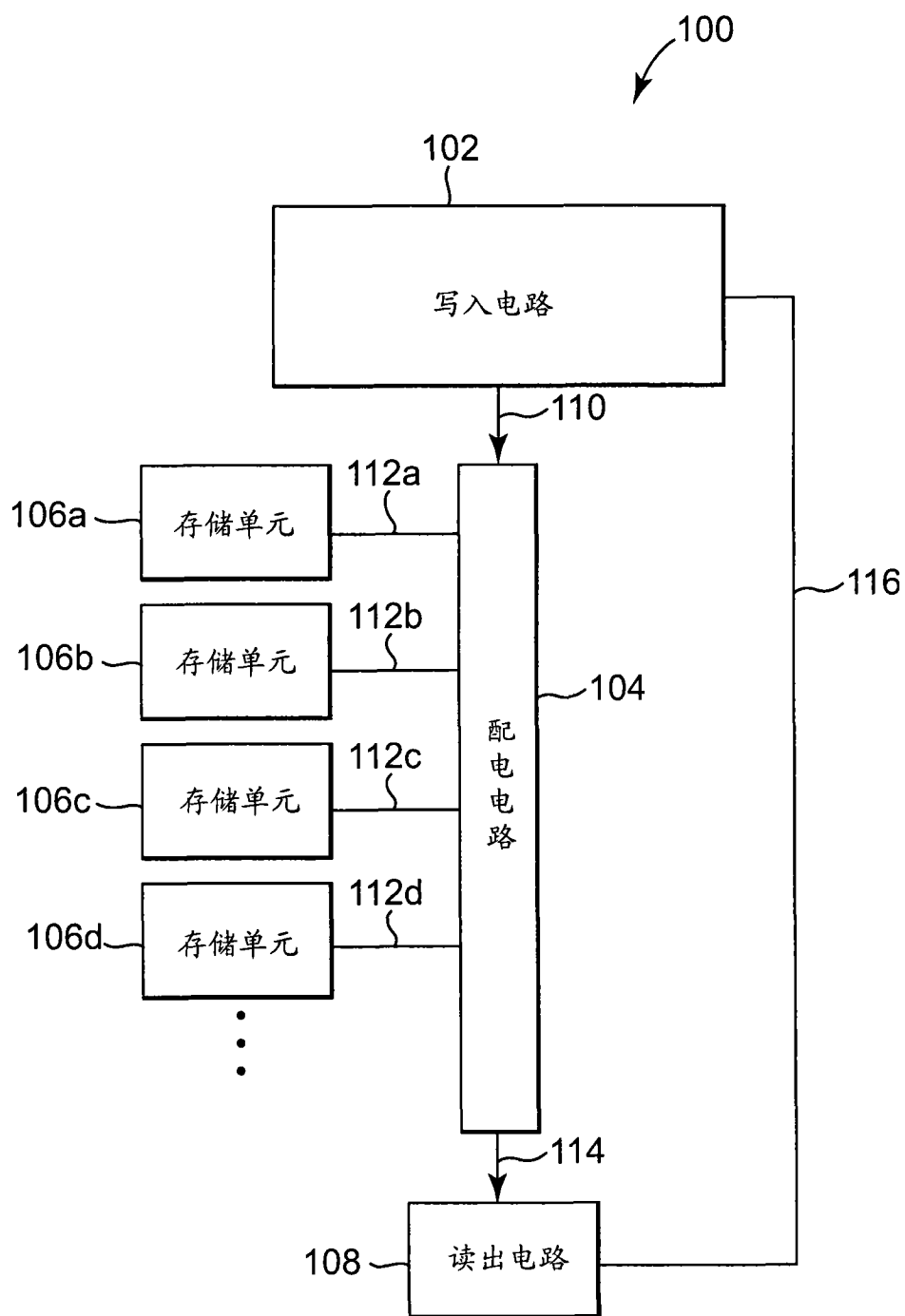


图 1

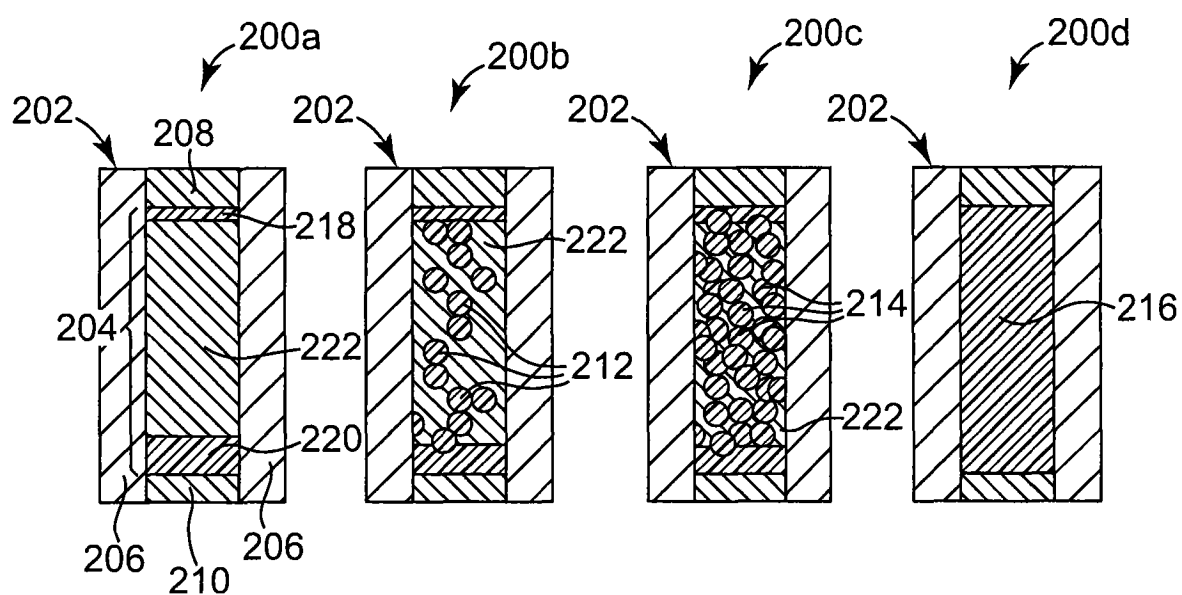


图 2

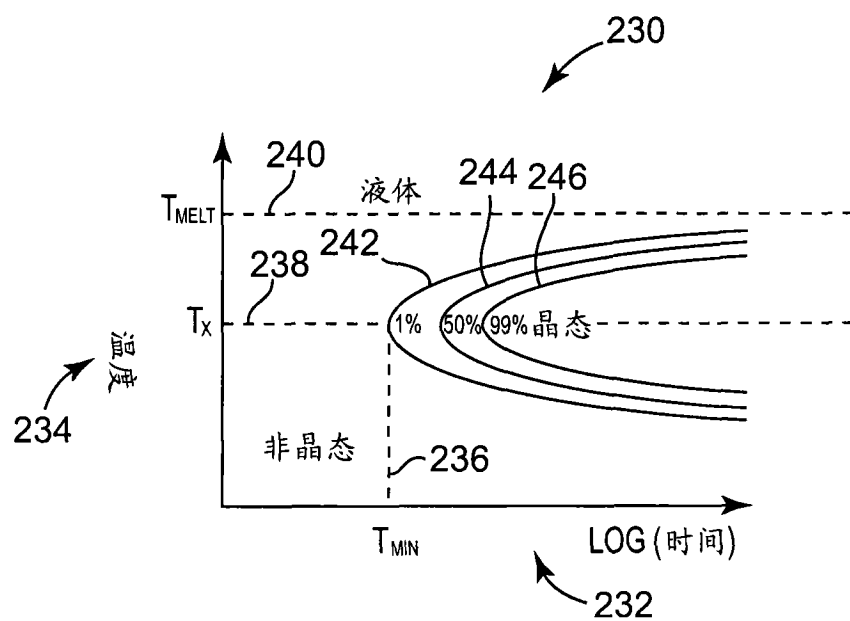


图 3

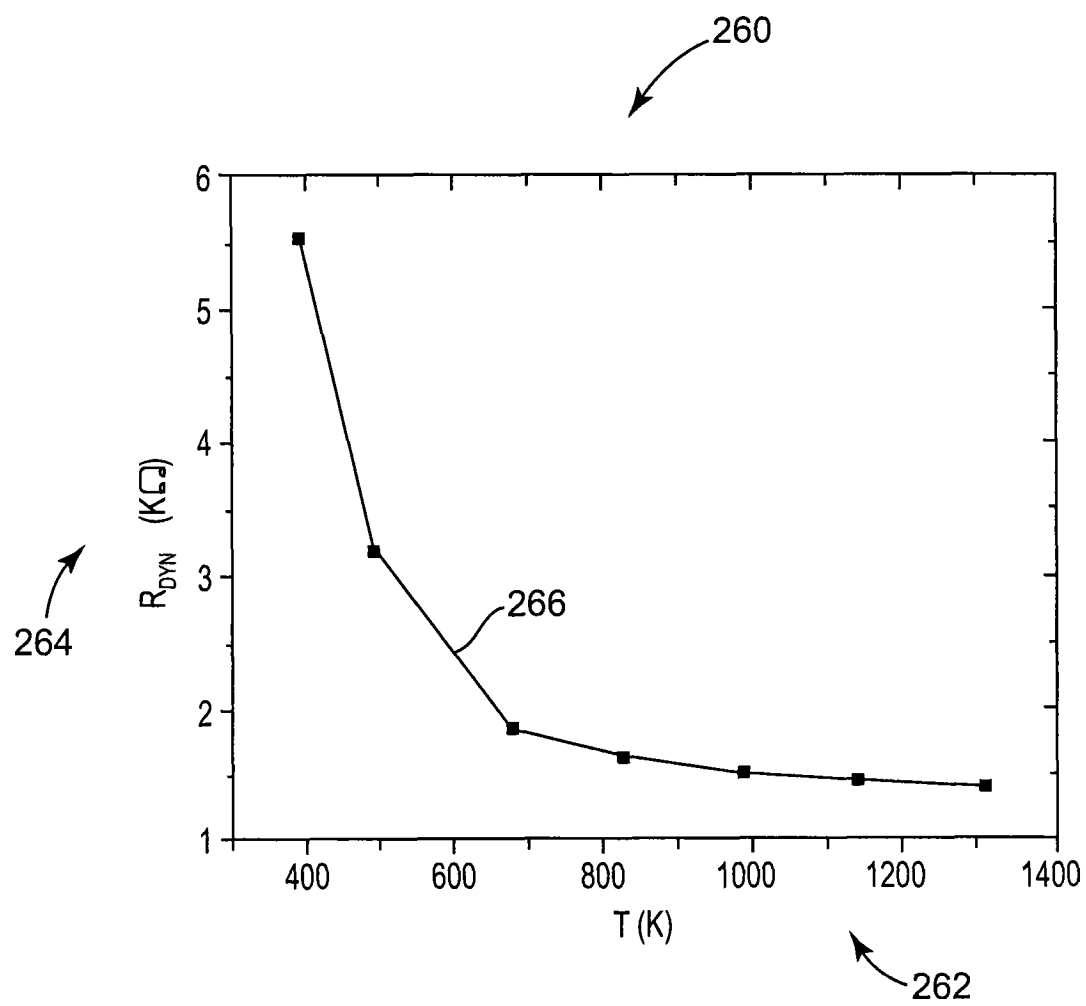


图 4

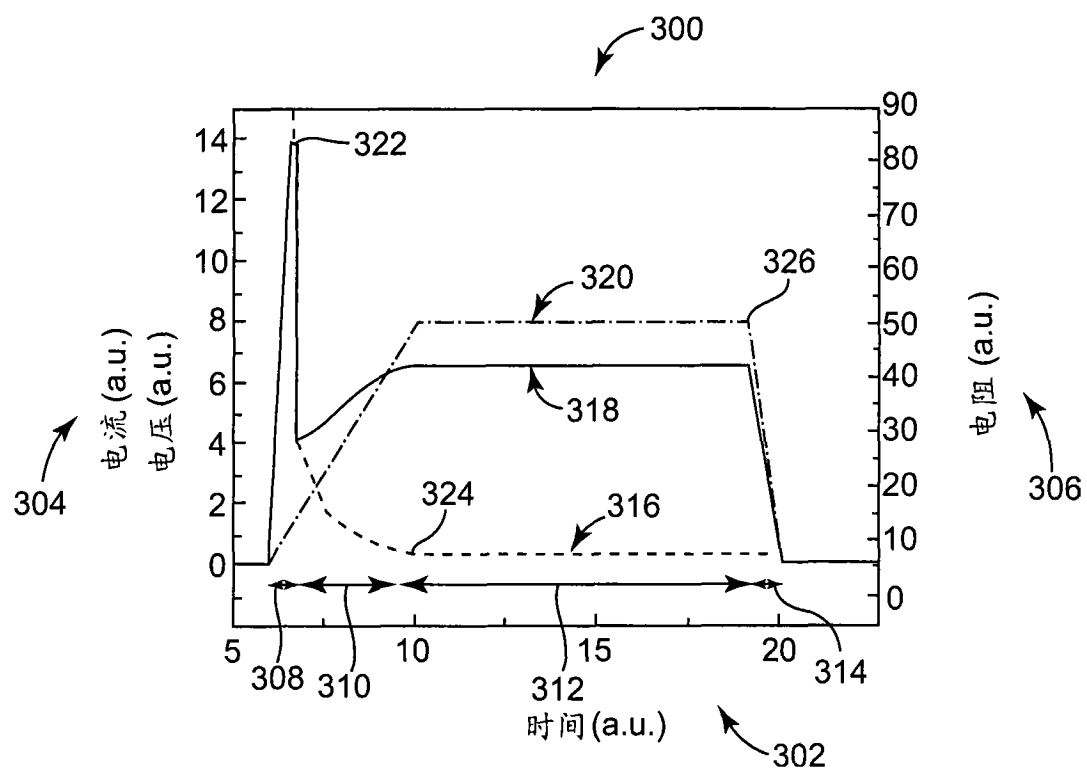


图 5

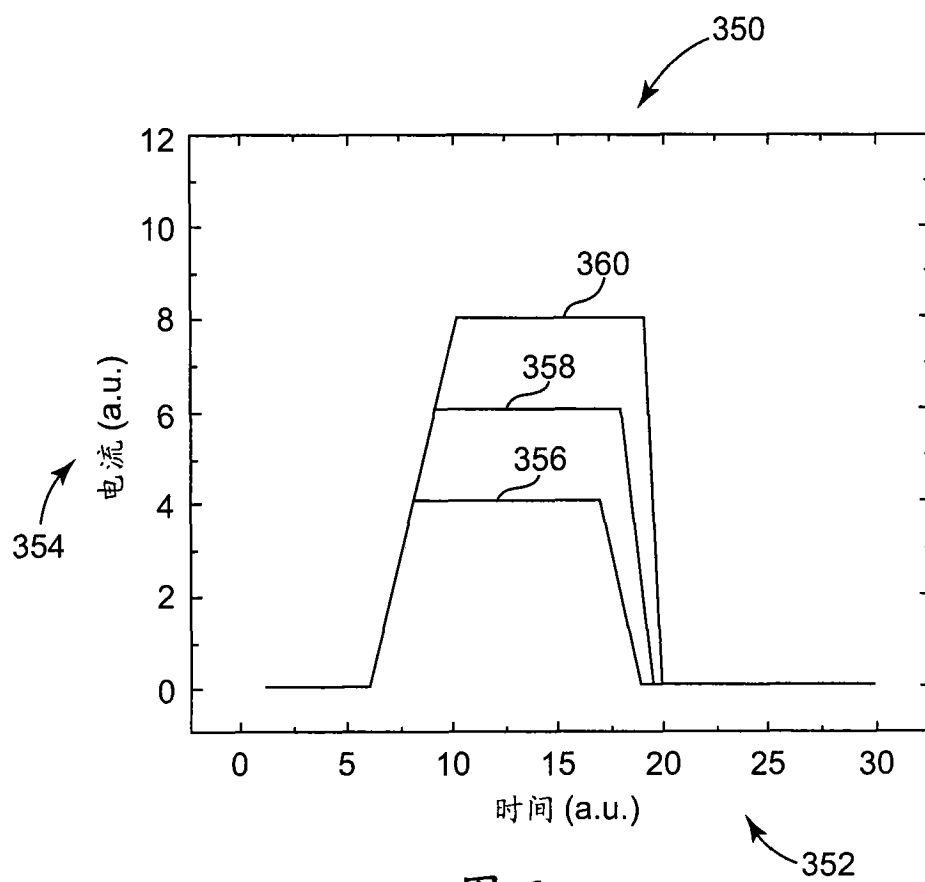


图 6

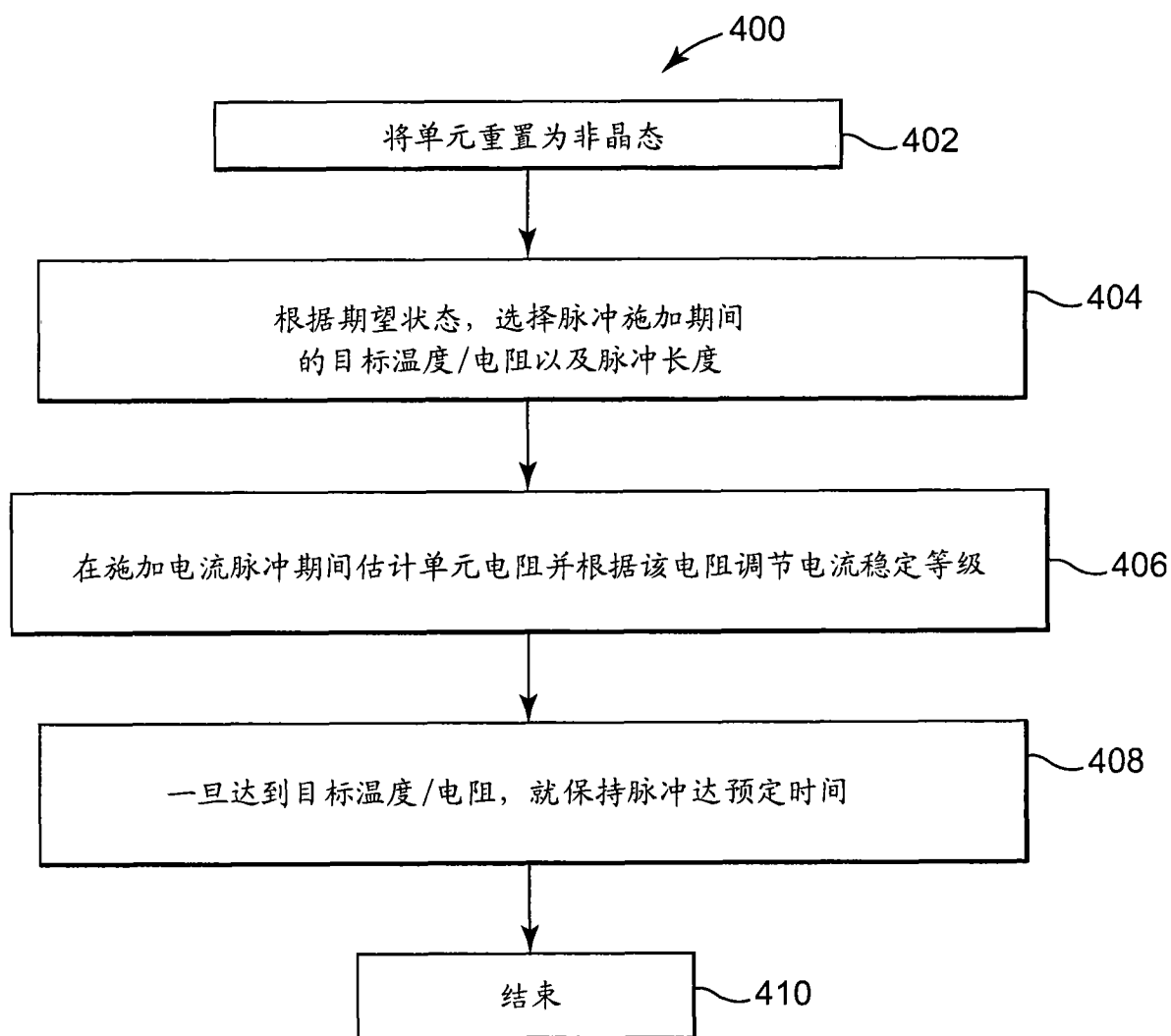


图 7

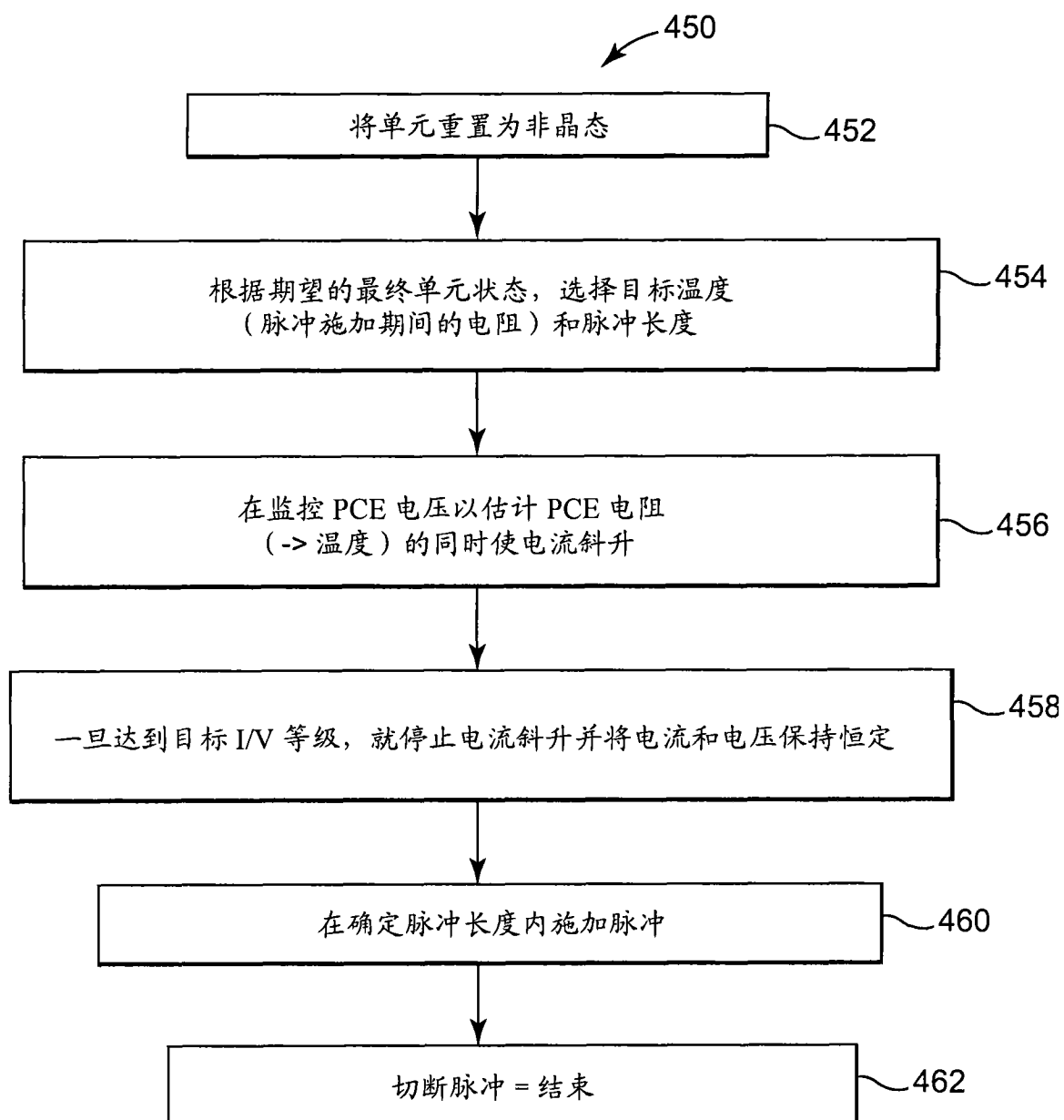


图 8