



(12) 发明专利

(10) 授权公告号 CN 110248122 B

(45) 授权公告日 2021.09.17

(21) 申请号 201910504668.2

(22) 申请日 2015.02.17

(65) 同一申请的已公布的文献号
申请公布号 CN 110248122 A

(43) 申请公布日 2019.09.17

(30) 优先权数据
2014-034369 2014.02.25 JP

(62) 分案原申请数据
201580007518.0 2015.02.17

(73) 专利权人 索尼公司
地址 日本东京

(72) 发明人 植野洋介 池田裕介 松本静德
春田勉 吉川玲

(74) 专利代理机构 北京信慧永光知识产权代理有限公司 11290

代理人 李晗 曹正建

(51) Int.Cl.

H04N 5/357 (2011.01)

H04N 5/369 (2011.01)

H04N 5/3745 (2011.01)

H01L 27/146 (2006.01)

(56) 对比文件

CN 101562707 A.2009.10.21

CN 103137640 A,2013.06.05

US 2009/0128224 A1, 2009.05.21

审查员 薛梦姣

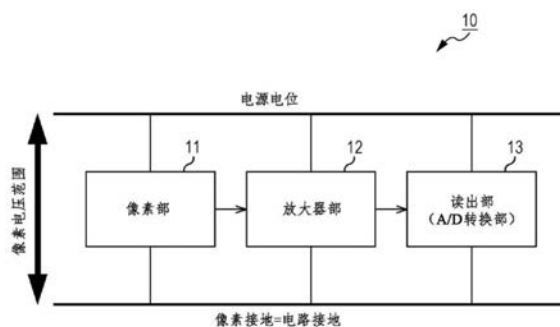
权利要求书1页 说明书16页 附图15页

(54) 发明名称

摄像元件和摄像装置

(57) 摘要

本发明提供一种摄像元件,其包括光电转换部,所述光电转换部被形成于像素区域中并且被配置成将光转换成电荷。而且,所述摄像元件还包括晶体管,所述晶体管被形成于所述像素区域中并且被配置成传输来自所述光电转换部的电荷。所述摄像元件的所述光电转换部可以被连接至所述像素区域的具有负电位的阱。



1. 一种摄像元件,包括:
第一基板,所述第一基板包括:
像素,所述像素输出像素信号,所述像素包括:
光电转换部,所述光电转换部连接到具有第一电位的第一阱,其中所述第一电位是负电位;和
传输晶体管,所述传输晶体管连接到所述光电转换部;
第二基板,所述第二基板包括:
周边电路,所述周边电路连接到所述像素,所述周边电路连接到第二阱,所述第二阱具有大于所述第一电位的第二电位,
其中,所述第一基板或所述第二基板包括连接到所述传输晶体管的栅极的开关,所述传输晶体管的所述栅极通过所述开关接收电源电位或低于所述第一电位的第三电位。
2. 根据权利要求1所述的摄像元件,其中所述周边电路包括提供所述第一电位的负电压发生器。
3. 根据权利要求1所述的摄像元件,其中所述周边电路包括模数转换器,所述模数转换器通过信号线连接到所述像素。
4. 根据权利要求1所述的摄像元件,其中所述周边电路包括电流源电路。
5. 根据权利要求1所述的摄像元件,其中所述第二电位为零或负电位。
6. 根据权利要求1所述的摄像元件,其中所述像素连接到第一电源电位。
7. 根据权利要求6所述的摄像元件,其中所述周边电路连接到第二电源电位。
8. 根据权利要求7所述的摄像元件,其中,所述第一电源电位与所述第二电源电位相同。
9. 根据权利要求1所述的摄像元件,其中所述第一基板与所述第二基板层叠。
10. 根据权利要求1所述的摄像元件,其中所述像素进一步包括浮动扩散部、复位晶体管、放大晶体管和选择晶体管。
11. 一种摄像装置,包括:
光学单元,所述光学单元具有一个或多个透镜;以及
摄像元件,所述摄像元件为根据权利要求1-10中任一项所述的摄像元件,
其中,所述光电转换部被配置成将透过所述光学单元的光转换成电荷。

摄像元件和摄像装置

[0001] 本申请是申请日为2015年2月17日、发明名称为“摄像元件和摄像装置”的申请号为201580007518.0专利申请的分案申请。

技术领域

[0002] 本发明涉及摄像元件和摄像装置,并且具体地,涉及能够在抑制图像品质的变差的同时减少电力消耗的摄像元件和摄像装置。

[0003] 相关申请的交叉引用

[0004] 本申请要求2014年2月25日提交的日本优先权专利申请JP2014-034369的优先权权益,且将该日本专利申请的全部内容以引用的方式并入本文中。

背景技术

[0005] 近来,随着生产技术逐步提高,电子设备和/或电子电路已变得更小并且消耗更少的电力。此外,进一步期望的是设计出能够消耗更少电力的摄像元件。

[0006] 然而,在为了实现低电力消耗而单纯地减小或降低电源电位的摄像元件中,像素特性也会发生变化,并且被读出的图像的图像品质可能会显著变差。因此,已经考虑了通过把被配置成进行光电转换的光接收元件连接至负电源来降低噪声和执行低电压驱动(例如,参见专利文献1)。

[0007] 引用文献列表

[0008] 专利文献

[0009] 专利文献1:JP 2009-117613 A

发明内容

[0010] 要解决的技术问题

[0011] 然而,在如专利文献1所披露的这样的构造中,当接地电位为负时,像素中的各个晶体管的操作特性可能不同于当光接收元件的接地电位为0V时的构造中的操作特性。而且,在这样的实施方式中,必须使用耗尽型晶体管。因此,在采用专利文献1中所披露的构造的情况下,因为不可能使用当光接收元件的接地电位是0V时的晶体管的同样的操作特性,所以必须重新设计各个晶体管的操作特性以便使像素特性变成最佳。因此,可能引起操作上的困难和图像品质变差。

[0012] 鉴于上述情形,为了在抑制图像品质的变差的同时减少电力消耗而提出了本发明。

[0013] 解决问题的技术方案

[0014] 本发明的摄像元件包括像素区域,在所述像素区域中在阱上形成有光电转换部和晶体管以作为单位像素,所述光电转换部被配置用于对入射光进行光电转换,所述晶体管被配置用于控制积累于所述光电转换部中的电荷的传输。其中,所述光电转换部被连接至所述像素区域的阱电位,并且所述像素区域的所述阱电位被设定为负电位。

[0015] 本发明可以进一步包括位于所述像素区域外面的区域中的周边电路区域,在所述周边电路区域中形成有如下的电路:来自所述单位像素的所述电荷作为信号而被传输至该电路。其中,所述像素区域的所述阱电位可以被设定成使得所述像素区域的所述阱电位低于所述周边电路区域的阱电位。

[0016] 包含所述光电转换部和所述晶体管在内的电路的电源电位能够被配置成使得该电源电位与所述周边电路区域中的上述电路的电源电位相同。

[0017] 上述电路可以包括A/D转换部,所述A/D转换部被配置成对从所述单位像素传输过来的所述信号执行A/D转换。

[0018] 本发明可以包括彼此叠加或层叠起来的多个半导体基板,其中所述像素区域和所述周边电路区域可以分别形成在这些半导体基板上。

[0019] 所述周边电路区域中可以进一步包括如下的负电位生成部:该负电位生成部被配置成产生所述像素区域的所述阱电位。

[0020] 所述光电转换部可以包括光电二极管,所述光电二极管被连接至所述像素区域的所述阱电位。所述晶体管可以包括:读出晶体管,它被配置成控制从所述光电二极管的读出;复位晶体管,从所述光电二极管读取的电荷被传输至浮动扩散区域,所述复位晶体管被配置成使所述浮动扩散区域复位;放大晶体管,它被配置成放大所述浮动扩散区域的电位;和选择晶体管,它被配置成控制从所述放大晶体管输出的信号的传输。

[0021] 当所述读出晶体管处于关断状态时所述读出晶体管的栅极电位可以被设定成使得该栅极电位低于所述像素区域的所述阱电位。

[0022] 所述周边电路区域中可以包括如下的负电位生成部:该负电位生成部被配置成产生当所述读出晶体管处于关断状态时的所述栅极电位。

[0023] 本发明的摄像装置包括摄像元件和图像处理部。所述摄像元件包括像素区域,在所述像素区域中在阱上形成有光电转换部和晶体管以作为单位像素,所述光电转换部被配置用于对入射光进行光电转换,所述晶体管被配置用于控制积累于所述光电转换部中的电荷的传输。所述光电转换部可以被连接至所述像素区域的阱电位,其中所述像素区域的所述阱电位可以被设定或配置为负电位。所述图像处理部被配置成对于被摄对象的图像执行图像处理。

[0024] 在本发明的一方面中,在摄像元件中,在像素区域中的阱上形成有光电转换部和晶体管以作为单位像素,所述光电转换部被配置用于对入射光进行光电转换,所述晶体管被配置用于控制积累于所述光电转换部中的电荷的传输。所述光电转换部被连接至所述像素区域的阱电位,并且所述像素区域的所述阱电位被设定为负电位。

[0025] 在本发明的另一方面中,在摄像装置中,在像素区域中的阱上形成有光电转换部和晶体管以作为单位像素,所述光电转换部被配置用于对入射光进行光电转换,所述晶体管被配置用于控制积累于所述光电转换部中的电荷的传输。所述光电转换部被连接至所述像素区域的阱电位,并且所述像素区域的所述阱电位被设定为负电位。在所述像素区域中获得的被摄对象的图像可以受到进一步的图像处理。

[0026] 本发明的又一方面提供了一种摄像元件。该摄像元件可以包括光电转换部和晶体管,所述光电转换部被形成于像素区域内并且被配置成将光转换成电荷,所述晶体管被形成于所述像素区域中并且被配置成传输来自所述光电转换部的电荷。所述光电转换部可以

被连接至所述像素区域的具有负电位的阱。

[0027] 本发明的再一方面提供了一种摄像装置。该摄像装置可以包括：光学单元，它具有一个或多个透镜；模数(analog to digital)转换器单元；以及图像传感器单元，它包括多个单位像素，所述多个单位像素被形成于像素区域中并且以二维矩阵的方式布置着。所述多个单位像素中的每个单位像素可以包括光电转换部和晶体管，所述光电转换部被形成于所述像素区域中并且被配置成将光转换成电荷，所述晶体管被形成于所述像素区域中并且被配置成传输来自所述光电转换部的电荷。所述光电转换部可以被连接至所述像素区域的具有负电位的阱。

[0028] 本发明的另外一方面提供了一种摄像元件。所述摄像元件可以包括：光电转换部，它被连接至像素区域的具有负电位的阱并且被配置成将光转换成电荷；浮动扩散区域，它被配置成产生与从所述光电转换部传输过来的电荷量对应的电压；复位晶体管，它被配置成使积累于所述浮动扩散区域中的电荷量初始化；读出晶体管，它被配置成把来自所述光电转换部的电荷传输至所述浮动扩散区域；负电压发生器；和开关。其中，在第一配置状态中，所述开关将所述读出晶体管的栅极电连接至公共电源电位，并且在第二配置状态中，所述开关将所述读出晶体管的所述栅极电连接至由所述负电压发生器提供的负电位，该负电位小于所述公共电源电位和所述像素区域的所述负电位。

[0029] 本发明的有益效果

[0030] 根据本发明的实施例，能够对信号进行处理。而且，根据本发明的实施例，可以提高分辨率和/或使图像采集时间更快。

附图说明

[0031] 图1是图示了摄像元件的主要构造示例的图。

[0032] 图2是图示了摄像元件的另一构造示例的图。

[0033] 图3是图示了各种电位的示例的图。

[0034] 图4是图示了在图3的情况下的电位的示例的图。

[0035] 图5是图示了各种电位的另一示例的图。

[0036] 图6是图示了在图5的情况下的电位的示例的图。

[0037] 图7是图示了摄像元件的又一构造示例的图。

[0038] 图8是图示了摄像元件的再一构造示例的图。

[0039] 图9是图示了负电压生成部的示例的图。

[0040] 图10是图示了负电压生成部的另一示例的图。

[0041] 图11是图示了各种电位的又一示例的图。

[0042] 图12是图示了在图11的情况下的电位的示例的图。

[0043] 图13是图示了摄像元件的另外一构造示例的图。

[0044] 图14是图示了在图13的情况下的电路示例的图。

[0045] 图15是图示了摄像装置的主要构造示例的图。

具体实施方式

[0046] 在下文中，将说明用于实施本发明的方案(以下，称为实施例)。需要注意的是，将

按照下列顺序进行说明。

[0047] 1.降低电源电位

[0048] 2.第一实施例(摄像元件)

[0049] 3.第二实施例(摄像元件)

[0050] 4.第三实施例(摄像元件)

[0051] 5.第四实施例(摄像装置)

[0052] 1.降低电源电位

[0053] 更低电位和像素特性

[0054] 近来,随着生产技术已经逐步提高,电子设备和信息处理装置等每一者都变小了并且趋向于消耗更少的电力;因此,例如作为它们的组成部分而被设置的电子电路也可以很小并且可以消耗较少的电力。同样地,人们也期望采用消耗较少电力的摄像元件。

[0055] 图1图示了摄像元件10的示例性构造。如图1所示,在摄像元件10中,像素部11将入射光光电转换成电信号并且将该电信号提供给放大器部12。放大器部12放大由像素部11提供的电信号并且将放大后的电信号提供给读出部13。然后,读出部13可以对在放大器部12中放大后的电信号执行模数(A/D:analog to digital)转换并且读取转换后的电信号以作为图像数据。例如,在像素区域中形成有包括光电二极管和晶体管等的像素部11以及包括晶体管等的放大器部12以作为单位像素。读出部13包括A/D转换部等并且被形成于像素区域外面的区域(周边电路区域)中以作为像素区域的周边电路。

[0056] 如图1所示,像素部11、放大器部12和读出部13采用公共的电源电位和公共的接地电位。即,像素部11的接地(以下,也称为像素接地)的电位(例如,电压电位)、放大器部12的接地的电位及读出部13的接地(以下,也称为电路接地)的电位是相同的或基本相同的。

[0057] 在具有这样的构造的摄像元件10中,放大器部12和/或具有A/D转换部等的读出部13的电力消耗往往较大。因此,例如,当为了减少这些部件的电力消耗而使电源电位(例如,电源电压)减小或降低时(当该电位被降低时),像素部11的电源电位也就被减小或降低了,并且像素电压范围变窄了。因此,诸如饱和电子 Q_s 的数量或电荷传输的完全性等像素特性就显著变差,并且摄像元件10中所获得的图像数据的品质可能同样变差。

[0058] 使栅极电位变为负电位

[0059] 顺便提及地,在诸如摄像元件10等中的单位像素中,存在着一种用于抑制噪声的产生的方法。在一个实施方案中,在读出晶体管用于控制光电二极管中的电荷的读出的情况下,当该读出晶体管被关断时,可以通过将栅极电位(例如,栅极电压)切换成负电位(例如,负电压)来抑制噪声的产生。

[0060] 图2中图示了摄像元件的一部分的示例性构造。如图2所示,在摄像元件20中,来自被摄对象的入射光在光电二极管(PD;photodiode)21中被执行光电转换并且被积累为电荷。读出晶体管22控制光电二极管21中的电荷的读出。通过读出晶体管22而被读取的电荷被提供给浮动扩散区域(FD;floating diffusion region)。复位晶体管23使该浮动扩散区域复位。该浮动扩散区域的电荷被放大晶体管24放大以作为信号,并且通过选择晶体管25而被提供给垂直信号线(VSL;vertical signal line)。该垂直信号线(VSL)通过电流源26而被连接至接地(以下,也称为电路接地),并且也被连接至可以安置于周边电路中的模数转换器(ADC:analog to digital converter)27。由选择晶体管25提供过来的电信号通过

该垂直信号线而被提供给ADC 27并且被执行A/D转换。然后,转换后的信号作为数字数据(像素数据)而被输出至例如摄像元件20的外部。读出晶体管22的栅极电位可以利用开关29而被切换至电源电位(当读出晶体管22处于接通状态时)或低电压参考电位(VRL)(当读出晶体管22处于关断状态时)。负电压生成部28产生该VRL的电位。

[0061] 在一个实施方案中,光电二极管21、读出晶体管22、复位晶体管23、放大晶体管24和选择晶体管25作为单位像素而被形成于像素区域中,并且电流源26、ADC 27、负电压生成部28和开关29作为周边电路而被形成于像素区域外面的区域(也称为周边电路区域)中。

[0062] 如图2所示,像素区域和周边电路区域可以具有公共的电源电位。与光电二极管21连接的像素接地的阱电位(well potential)、与电流源26、ADC 27及负电压生成部28连接的电路接地的阱电位、以及像素区域的阱电位(即,读出晶体管22的阱电位22A、复位晶体管23的阱电位23A、放大晶体管24的阱电位24A和选择晶体管25的阱电位25A)是基本相同的。此外,当读出晶体管22处于关断状态时,与开关29连接的所述VRL(即,当读出晶体管22处于关断状态时的栅极电位)可以独立于上述电位。

[0063] 例如,如图3所示,负电压生成部28将所述VRL的电位设定为负电位以使得该电位低于电路接地等的电位。根据本发明的实施方案,并且如图3所示,电源电位被设定成2.7V,并且像素接地、电路接地和阱电位中的各者被设定成0V。另一方面,低电压参考电位VRL被设定成-1.2V。以这样的方式,并且如图4所示,通过使当读出晶体管22处于接通状态的情况与当读出晶体管22处于关断状态的情况这两种情况之间的栅极电位差增大(例如,增大到3.9V),可以使光电二极管21的饱和电子 Q_s 的数量变得足够多,并且可以实现电荷的完全传输。即,能够抑制图像品质的变差。

[0064] 然而,即使在增大栅极电位差的情况下,当为了减少放大晶体管24、选择晶体管25、电流源26和ADC 27等(例如,电力消耗部)中的电力消耗而使电源电位减小或降低时,电源电位可以被减小到1.8V。如图5所示,当读出晶体管22处于接通状态时的情况与当读出晶体管22处于关断状态时的情况这两者情况之间的栅极电位差被减小了,并且例如,可以变成3V。因此,如图6所示,光电二极管21的饱和电子 Q_s 的数量变少,并且因此,想要使饱和电子 Q_s 的数量变得足够多和实现电荷的完全传输就会变得困难。即,图像品质会变差。

[0065] 使光接收元件变为负电位

[0066] 专利文献1披露了通过把被配置成进行光电转换的光接收元件连接至负电源来降低噪声和执行低电压驱动。然而,在专利文献1所说明的构造中,因为接地电位是负的,所以像素中的各个晶体管的操作特性与在光接收元件的接地电位为0V的情况下的操作特性相比发生了很大变化。此外,因为像素区域的阱电位是0V,所以就必须使用具有负的栅极截止电压(negative gate cut-off voltage)的耗尽型晶体管作为像素中的各个晶体管。因此,因为不能使用当光接收元件的接地电位是0V时为晶体管的操作特性而设计的设计值,所以当接地电位为负时,必须采用新的设计以使得一个或多个像素特性是最佳的。此外,采用与在光接收元件的接地电位是0V的情况下的像素特性相当的像素特性是不可行的,因此,像素特性和图像品质变差了。

[0067] 2. 第一实施例

[0068] 使像素区域的阱电位变为负电位

[0069] 因此,根据本发明的实施例,摄像元件包括如下的像素区域,在该像素区域中在P

型或N型阱(即,形成于基板区域中的阱)上形成有对入射光进行光电转换的光电转换部和用于控制积累于该光电转换部中的电荷的传输的晶体管以作为单位像素。该光电转换部被连接至像素区域的该阱电位,并且像素区域的该阱电位被设定为负电位。因此,就能够抑制像素特性的变差,并且在抑制图像品质的变差的同时也能够减少电力消耗。

[0070] 此外,例如,这样的摄像元件还可以包括在像素区域外面的区域中的周边电路区域,在该周边电路区域中形成有如下的电路:上述电荷作为信号从单位像素被传输给该电路,并且像素区域的阱电位可以被设定成比周边电路区域的阱电位低的电位。在摄像元件包括除了像素区域的构造以外的周边电路的情况下,通过以这样的方式设定各个区域的阱电位,即使当周边电路区域的电源电位与接地电位之间的电位差被减小或降低时,也能够维持像素区域的电源电位与接地电位之间的电位差。因此,能够抑制像素特性的变差,并且能够在抑制图像品质的变差的同时减少电力消耗。

[0071] 而且,在这样的摄像元件中,在难以将两个区域的电源电位设计成彼此不同的情况下,包括光电转换部和晶体管的像素区域中的电路的电源电位可以被设定成与周边电路区域中的电路的电源电位的电位基本相同的电位。如上所述,通过使两个区域的电源电位变得相同并且通过将像素区域的阱电位(接地电位)设定成比周边电路区域的阱电位(接地电位)低的负电位,就能够使用在光接收元件的接地电位是0V的情况下的构造设计值(例如,图1的示例中的构造设计值),并且还能够抑制图像品质的变差的同时减少电力消耗。

[0072] 根据本发明的一些实施例,这样的摄像元件可以包括A/D转换部以作为周边电路区域中的电路,该A/D转换部被配置成执行从单位像素传输过来的信号的A/D转换。当摄像元件包括会消耗大量电力的诸如A/D转换部等电路以作为周边电路时,减小或降低电源电位还会使电力消耗减少。因此,采用上述构造和在抑制图像品质的变差的同时减少电力消耗就变得十分重要。

[0073] 此外,这样的摄像元件还可以在周边电路区域中包括负电位生成部,该负电位生成部产生像素区域的阱电位。通过在摄像元件的内部中产生像素区域的阱电位(负电位),就不必在摄像元件的外部中产生负电位。因此,能够在摄像元件包括当光接收元件的接地电位是0V时的构造(例如,图1的示例中的构造)的情况下,在电路中采用应用了本技术的摄像元件。因此,提高了摄像元件的通用性,并且可以更容易地设计摄像元件的周边中的电路,这就可以减少相关的设计成本。

[0074] 摄像元件

[0075] 图7中图示了应用了本技术的这样的摄像元件的构造示例。图7中所示的摄像元件100是一种对从被摄对象传输过来的光进行光电转换并且将转换后的光作为图像数据输出的设备。如图7所示,摄像元件100包括像素部101、放大器部102、读出部(A/D转换部)103和负电压发生器(例如,负电压生成部104)。

[0076] 根据本发明的实施例,像素部101包括具有光电二极管和晶体管等的电路,并且像素部101被形成为像素区域中的单位像素。放大器部102可以包括具有晶体管和电流源等的电路,并且放大器部102可以被形成于像素区域中和/或像素区域外面的区域(周边电路区域)中。读出部103通常包括具有A/D转换部等的电路,并且读出部103可以作为像素区域的周边电路而被形成于像素区域外面的区域(周边电路区域)中。负电压生成部104可以作为像素区域的周边电路而被形成于像素区域外面的区域(周边电路区域)中。负电压生成部

104可以包括例如稍后将要说明的如图9和/或图10所示的电荷泵电路(charge pump circuit)。可以利用这样的电荷泵电路来产生负电位。

[0077] 如图7所示,像素部101、放大器部102、读出部103和负电压生成部104可以包括也被已知为公共电源电压的公共电源电位。此外,像素部101可以被连接至像素接地,该像素接地是像素区域的接地。放大器部102、读出部(A/D转换部)103和负电压生成部104可以被连接至电路接地,该电路接地是位于像素区域外面的区域(周边电路区域)中的接地。

[0078] 像素部101对来自被摄对象的入射光进行光电转换并且获得电荷。像素部101读取该电荷并且将所读取的电荷提供给放大器部102。放大器部102放大由像素部101提供的电信号并且将放大后的电信号提供给读出部103。读出部103对在放大器部102中放大的电信号进行A/D转换,并且读取经过转换后的电信号以作为图像数据。

[0079] 负电压生成部104产生负电位并且将所产生的负电位提供给像素接地。即,负电压生成部104产生作为像素接地的电位的负电位。负电压生成部104将像素接地和像素区域各者的阱的电位(阱电位)设定为比电路接地和周边电路区域的阱电位低的负电位。

[0080] 通过形成这样的构造,在摄像元件100中,当电源电位被减小或降低时,像素接地的电位也可以以相同的方式并且独立于电路接地而被减小或降低。因此,能够提供足够的电位差(例如,与图1中的在没有降低电源电位的情况下的电位差相同的电位差)作为像素部101中的电源电位与像素接地之间的电位差。因此,也能够抑制诸如饱和电子 Q_s 的数量和/或电荷传输的完全性等像素特性的变差。即,摄像元件100可以在抑制图像品质的变差的同时减少电力消耗。

[0081] 此外,像素区域的阱电位也可以以与像素接地的阱电位相同的方式而被减小或降低。因此,电源电位与接地电位或阱电位之间的电位差可以与在没有降低电源电位的情况下的电位差相同。即,各个元件的操作电位可以被改变成使其包括减小后的低电位。因此,诸如形成于像素部101中的晶体管或光电二极管等各个元件的操作特性可以与图1中的在没有减小或降低电源电位的情况下的摄像元件10的操作特性相同。即,通过把图1中的摄像元件10的像素部11的设计值用到摄像元件100的像素部101中,像素部101的像素特性可以与像素部11的像素特性相同。因此,在采用摄像元件100时,可以减少开发成本、开发时间等。此外,摄像元件100可以在抑制图像品质的变差的同时减少电力消耗。

[0082] 3. 第二实施例

[0083] 摄像元件

[0084] 在摄像元件中,所述光电转换部可以包括与像素区域的阱电位连接的光电二极管,并且所述晶体管可以包括读出晶体管、复位晶体管、放大晶体管和选择晶体管。所述读出晶体管控制从光电二极管的读出。从光电二极管读取的电荷被传输至浮动扩散区域,所述复位晶体管使所述浮动扩散区域复位。所述放大晶体管放大所述浮动扩散区域的电位。所述选择晶体管控制从所述放大晶体管输出的信号的传输。

[0085] 如图2中的示例所示,当读出晶体管处于关断状态时,栅极电位可以被设定成比像素区域的阱电位低的电位。相应地,在减小或降低电源电位的情况下,当读出晶体管处于接通状态时与当读出晶体管处于关断状态时这两者之间的栅极电位差可以是较大的。即,当读出晶体管处于关断状态时该读出晶体管的栅极的电位与当读出晶体管处于接通状态时该读出晶体管的栅极的电位之间的差可以是较大的。因此,能够抑制噪声的产生和图像品

质的变差。

[0086] 图8图示了摄像元件的一部分的构造示例。类似于摄像元件100,如图8所示,摄像元件200是一种对来自被摄对象的光进行光电转换并且将转换后的光作为图像数据输出的设备。如图8所示,摄像元件200在像素区域中包括作为单位像素的下列部件:光电二极管211、读出晶体管212、复位晶体管213、放大晶体管214和选择晶体管215。此外,摄像元件200在像素区域外面的区域(周边电路区域)中包括作为周边电路的下列部件:电流源216、ADC 217、负电压生成部218和开关219。

[0087] 光电二极管(PD) 211将所接收的光经过光电转换而转换成光电电荷(例如,光电子),该光电电荷的量对应于所接收的光的量,并且光电二极管211积累该光电电荷。光电二极管211的阳极电极被连接至像素区域的接地(像素接地),并且光电二极管211的阴极电极通过读出晶体管212而被连接至浮动扩散区域(FD)。

[0088] 读出晶体管212控制光电二极管211中的光电电荷的读出。读出晶体管212的漏极电极被连接至浮动扩散区域并且读出晶体管212的源极电极被连接至光电二极管211的阴极电极。而且,读出晶体管212的栅极电极被连接至开关219,并且栅极电位是由开关219控制的。如果读出晶体管212的栅极电位是使读出晶体管212处于关断状态的情况,那么不会执行对于光电二极管211中的光电电荷的读出,即,光电电荷被积累在光电二极管211中。如果读出晶体管212的栅极电位是使读出晶体管212处于接通状态的情况,那么积累于光电二极管211中的光电电荷被读取并且被提供给浮动扩散区域。

[0089] 复位晶体管213使浮动扩散区域的电位复位。复位晶体管213的漏极电极被连接至电源电位并且复位晶体管213的源极电极被连接至浮动扩散区域。而且,复位脉冲(RST; reset pulse)通过复位线(未图示)而被提供给复位晶体管213的栅极电极。当复位晶体管213处于关断状态时,浮动扩散区域与电源电位是分离的。当复位脉冲(RST)被提供给复位晶体管213的栅极电极时,复位晶体管213被接通。通过将浮动扩散区域中的电荷排放到电源电位,该浮动扩散区域被复位。

[0090] 放大晶体管214放大浮动扩散区域(FD)中的电位电荷并且将放大后的电荷作为电信号(模拟信号)而输出。放大晶体管214的栅极电极被连接至浮动扩散区域(FD),放大晶体管214的漏极电极被连接至电源电位,并且该放大晶体管的源极电极被连接至选择晶体管215的漏极电极。例如,放大晶体管214把被复位晶体管213复位的浮动扩散区域(FD)的电位作为复位信号(复位电平)而输出至选择晶体管215。放大晶体管214把当光电电荷从读出晶体管212被传输给浮动扩散区域(FD)时该浮动扩散区域(FD)的电位作为光积累信号(信号电平)而输出至选择晶体管215。

[0091] 选择晶体管215控制由放大晶体管214提供的电信号的向垂直信号线(VSL)的输出。选择晶体管215的漏极电极被连接至放大晶体管214的源极电极并且选择晶体管215的源极电极被连接至垂直信号线(VSL)。而且,选择脉冲(SEL)通过选择线(未图示)而被提供给选择晶体管215的栅极电极。当选择晶体管215处于关断状态时,放大晶体管214和垂直信号线(VSL)是彼此电分离的。因此,在该状态下,信号不会从单位像素输出。当选择脉冲(SEL)被提供给该栅极电极时,选择晶体管215被接通并且单位像素被选择。即,放大晶体管214和垂直信号线(VSL)彼此电连接起来,并且从放大晶体管214输出的信号作为单位像素的信号被提供给垂直信号线(VSL)。

[0092] 在图8中,图示了一个单位像素的构造。然而,像素区域中可以布置有多个单位像素。所述多个单位像素可以以任意的方式布置着,然而更为可能的是,所述多个单位像素以二维矩阵的方式布置着。垂直信号线(VSL)是把从像素区域中的所述多个单位像素的一个指定列中的单位像素输出的信号传输至ADC 217的信号线。垂直信号线VSL被连接至所指定的单位像素中的选择晶体管215的源极电极、电流源216和ADC 217。

[0093] 电流源216表明与垂直信号线(VSL)连接的周边电路的负载。电流源216被连接至垂直信号线(VSL)和周边电路的接地(电路接地)。

[0094] ADC 217对由各个单位像素通过垂直信号线(VSL)而提供的信号进行A/D转换,并且将数字数据输出至下一级的处理部(未图示)或输出至摄像元件200的外部。ADC 217被连接至垂直信号线(VSL)。而且,ADC 217被连接至电源电位和电路接地,并且可以利用从电源电位和电路接地获得的电力而被驱动。

[0095] 类似于负电压生成部104(图7),负电压生成部218或负电压发生器产生用于像素接地的负电位,并且将该负电位作为像素接地而提供给各个单位像素。被提供给每一个单位像素的该负电位可以被认为是第一负电位。此外,除了产生用于像素接地的负电位以外,负电压生成部218还产生用于低电压参考电位VRL的负电位,并且将该负电位作为低电压参考电位VRL而提供给像素扫描部(未图示)以控制各个单位像素的操作。用于低电压参考电位VRL的该负电位可以被认为是第二负电位。负电压生成部218可以被连接至电源电位和电路接地,并且可以利用从电源电位和电路接地获得的电力而被驱动。电源电位大于低电压参考电位VRL、像素接地和电路接地。

[0096] 类似于负电压生成部104,负电压生成部218可以包括电荷泵电路,并且可以利用该电荷泵电路来产生负电位。在图9中,图示了电荷泵电路的示例。需要注意的是,在图9的示例中,电荷泵电路的级数被图示为1个,但是电荷泵电路的级数的数量可以不止一个。例如,如图10中的示例所示的那样可以有两级,或可以有三级以上。通过增加电荷泵电路的级数,负电压生成部218能够产生更大的负电位。

[0097] 负电压生成部218可以包括用来产生诸如用于像素接地的负电压等负电位的电荷泵电路和用来产生用于VRL的负电位的电荷泵电路。即,产生用于像素接地的负电位的电荷泵电路可以不同于产生用于VRL的负电位的电荷泵电路。可替代地或此外,产生用于像素接地的负电位的电荷泵电路可以与产生用于VRL的负电位的电荷泵电路为同一个,在这样的情况下,该电荷泵可以产生多个负电位。

[0098] 像素接地的电位(像素接地电位)和像素区域中的阱的电位(阱电位)是相同的。即,类似于像素接地电位,读出晶体管212的阱电位212A、复位晶体管213的阱电位213A、放大晶体管214的阱电位214A和选择晶体管215的阱电位215A都被设定为由负电压生成部218产生的负电位。换言之,负电压生成部218将所产生的负电位提供给像素接地电位且提供给像素区域的阱电位,并且进一步将这些电位设定成该负电位。

[0099] 所述像素扫描部被形成于像素区域外面的区域(周边电路区域)中,并且例如通过向各个单位像素提供复位脉冲(RST)或选择脉冲(SEL;selection pulse)等来控制各个单位像素的操作(例如,电荷的读出)。而且,像素扫描部包括开关219,并且通过切换开关219的连接而把用于控制读出晶体管212的操作的读出脉冲提供给读出晶体管212的栅极电极。

[0100] 开关219作为像素扫描部而被形成于像素区域外面的区域(周边电路区域)中,并

且它是切换或选择读出晶体管212的栅极电极的连接目标的元件。开关219使读出晶体管212的栅极电极连接至电源电位或低电压参考电位VRL。该VRL被设定为由负电压生成部218产生的负电位。当开关219使读出晶体管212的栅极电极连接至电源电位时,读出晶体管212被接通。而且,当开关219使读出晶体管212的栅极电极连接至所述VRL时,读出晶体管212被关断。

[0101] 需要注意的是,类似于图2中的负电压生成部28,负电压生成部218将低电压参考电位VRL(当读出晶体管处于关断状态时,该低电压参考电位VRL是读出晶体管的栅极电位)设定成使得读出晶体管的该栅极电位低于像素接地电位(即,像素区域的阱电位)。例如,类似于摄像元件20,在摄像元件200中,像素接地电位被设定成使得当读出晶体管212处于接通状态时与当读出晶体管212处于关断状态时这两种情况之间的栅极电位差是大的。因此,与摄像元件100比较而言,光电二极管211的饱和电子 Q_s 的数量能够是足够多的,并且电荷的完全传输能够被实现。即,能够抑制图像品质的变差。

[0102] 而且,类似于负电压生成部104(图7),负电压生成部218将像素接地电位(即,像素区域的阱电位)设定或安排成使得像素接地电位比电路接地电位的电位低。因此,所述VRL被设定成进一步比像素接地电位低。

[0103] 因此,当为了减少放大晶体管214、选择晶体管215、电流源216和ADC 217等(电力消耗部)中的电力消耗,以如图11所示的方式减小或降低了电源电位时,负电压生成部218将像素接地电位设定成-0.9V并且将VRL设定成-2.1V。即,以与电源电位的减小或降低程度相同的程度减小或降低了像素接地和VRL。因此,类似于图3的情况,当读出晶体管212处于接通状态时与当读出晶体管212处于关断状态时这两种情况之间的栅极电位差能够被维持在3.9V,并且因此,能够维持足够大的电位差。即,如图12所示,摄像元件200被配置成使得:类似于图4的情况,光电二极管211的饱和电子 Q_s 的数量是足够多的,且因此可以实现电荷的完全传输。因此,摄像元件200可以在抑制图像品质的变差的同时减少电力消耗。

[0104] 需要注意的是,在这样的情况下并且类似于摄像元件100,像素区域的阱电位也可以以与像素接地的减小或降低程度相同的程度而被减小或降低。因此,电源电位与接地电位或阱电位之间的电位差可以与没有减小或降低电源电位时的情况下的电位差相同。即,各个元件的操作电位可以被改变成使其包括减小后的低电位或减小后的低电压。因此,像素区域中的诸如光电二极管211、读出晶体管212、复位晶体管213和选择晶体管215等各个元件的操作特性可以与图2中的在没有减小或降低电源电位的情况下的摄像元件20的操作特性相同。即,通过把图2中的摄像元件20的各个元件的设计值用到摄像元件200的各个元件中,摄像元件200的像素特性可以与摄像元件20的像素特性相同。因此,在采用摄像元件200的情况下,可以减少开发成本和开发时间等。此外,摄像元件200可以在抑制图像品质的变差的同时减少电力消耗。

[0105] 4. 第三实施例

[0106] 摄像元件

[0107] 应用了本技术的摄像元件可以包括彼此叠加或层叠的多个半导体基板。此外,像素区域和周边电路区域可以分别形成在这些半导体基板上。

[0108] 图13图示了应用了本技术的摄像元件的示例的构造。类似于摄像元件100和摄像元件200,图13中所示的摄像元件300摄取被摄对象的图像并且获得相应图像的数字数据。

如图13所示,摄像元件300包括彼此叠加的两个半导体基板(层叠用芯片301和层叠用芯片302)。需要注意的是,半导体基板(层叠用芯片)的层数可以大于2层,并且可以是例如三层以上。

[0109] 在层叠用芯片301(也称为像素芯片)中,形成有像素区域301A,在像素区域301A中有多个单位像素,各个所述单位像素包括对入射光进行光电转换的光电转换元件。所述多个单位像素可以以任意的方式被布置着,然而更为可能的是,所述多个单位像素以二维矩阵的方式被布置着。而且,在层叠用芯片302中,形成有周边电路区域302A,周边电路区域302A可以包括对从像素区域301A读取的像素信号进行处理的周边电路。

[0110] 如上所述,层叠用芯片301和层叠用芯片302彼此叠加,并且一起形成一个多层结构(层叠结构)。即,层叠用芯片301和层叠用芯片302可以层叠起来以形成一个多层结构。形成于层叠用芯片301中的像素区域301A中的各个像素和形成于层叠用芯片302中的周边电路区域302A中的电路通过形成于VIA 301B和VIA 302B各者中的贯通通路(VIA;through via)等而彼此电连接。

[0111] 图14图示了摄像元件300的电路的构造示例。如图14所示,摄像元件300可以以与摄像元件200的构造方式相同的方式而被构造。在层叠用芯片(像素芯片)301的像素区域301A中,作为单位像素而形成有类似于光电二极管211的光电二极管311、类似于读出晶体管212的读出晶体管312、类似于复位晶体管213的复位晶体管313、类似于放大晶体管214的放大晶体管314和类似于选择晶体管215的选择晶体管315。在图14中,图示了一个单位像素的构造。然而,在像素区域301A中可以以预定的布置方式布置有多个单位像素。例如,所述多个单位像素可以以二维矩阵的方式被布置着。

[0112] 而且,在层叠用芯片(电路芯片)302的周边电路区域302A中,形成有类似于电流源216的电流源316、类似于ADC 217的ADC 317和类似于负电压生成部218的负电压生成部318。诸如负电压生成部318这样的负电压发生器产生负电位,并且将该负电位作为像素接地电位或阱电位而提供给层叠用芯片301中的像素区域301A。

[0113] 因此,在摄像元件300的情况下,像素区域301A(单位像素)和周边电路区域302A(周边电路)分别被形成于这些层叠用芯片上。因此,通过独立地设定各个层叠用芯片的阱电位,可以实现上述摄像元件100或摄像元件200的构造。

[0114] 例如,像素区域和像素区域外面的区域(诸如周边电路区域)被形成于一个半导体基板中,并且在如上所述的这两个区域中阱电位是不同的。例如,像素接地电位和电路接地电位是彼此不同的。于是,可能有必要在半导体基板中形成具有不同阱电位的多个区域,因此,设计和制造这样的半导体基板可能是困难的。

[0115] 另一方面,并且如摄像元件300所示,通过把像素区域和像素区域外面的区域(诸如周边电路区域)分别形成于各个层叠用芯片上,每个所述层叠用芯片中的一个阱电位可以被配置成使得该阱电位在像素区域中和在像素区域外面的区域(诸如周边电路区域)中是公共的。因此,这种构造的设计和制造可能会更容易。

[0116] 需要注意的是,在图14的示例中,负电压生成部318也可以按照与如何为摄像元件200设定VRL的方式相同的方式来设定VRL。在这样的情况下,在层叠用芯片302、层叠用芯片301或其他层叠用芯片中可以形成有开关219(像素扫描部)。

[0117] 5. 第四实施例

[0118] 摄像装置

[0119] 本技术的应用不限于摄像元件。例如,本技术可以被应用到包括摄像元件的诸如摄像装置等装置和/或电子设备中。图15是图示了摄像装置的构造的框图,该摄像装置是应用了本技术的电子设备的示例。图15中所示的摄像装置600可以是对被摄对象进行摄像并且将该被摄对象的图像作为电信号输出的装置。

[0120] 如图15所示,摄像装置600可以包括(但不限于)光学部611、CMOS传感器612、A/D转换器613、操作部614、控制部615、图像处理部616、显示部617、编解码处理部618和记录部619。

[0121] 光学部611包括透镜、光圈和快门等,该透镜用于调节被摄对象的焦点并且收集来自聚焦位置的光,该光圈用于调节曝光,该快门用于控制与摄像相关的时序。光学部611让来自被摄对象的光(入射光)透过并且将该光提供给CMOS传感器612。

[0122] CMOS传感器612对入射光进行光电转换,并且将各个像素的信号(像素信号)提供给A/D转换器613。

[0123] A/D转换器613把可能以预定时序由CMOS传感器612提供过来的像素信号转换成数字数据(图像数据),并且以预定时序将这些数字数据依次提供给图像处理部616。

[0124] CMOS传感器612和A/D转换器613可以是一体化的,或可以被形成为单个模块(例如,摄像元件621(摄像部))。可替代地或此外,CMOS传感器612和AD转换器613各自可以被形成为单独的模块。

[0125] 操作部614包括例如多方向滚轮(Jog DialTM)、键、按钮和/或触摸面板。操作部614接收由用户执行的操作输入,并且将与该操作输入对应的信号提供给控制部615。

[0126] 基于与用户利用操作部614而输入的操作输入对应的信号,控制部615控制对于光学部611、CMOS传感器612、AD转换器613、图像处理部616、显示部617、编解码处理部618和记录部619的驱动,并且致使各个部件执行与摄像相关的处理。

[0127] 图像处理部616对通过摄像而获得的图像数据执行图像处理。具体地,图像处理部616对由AD转换器613(摄像元件621)提供的图像数据执行各种各样的图像处理功能,例如,混色校正、黑电平校正、白平衡调节、去马赛克处理、矩阵处理、伽马校正或YC转换。图像处理部616将已经执行了图像处理的图像数据提供给显示部617和编解码处理部618。

[0128] 显示部617被配置为例如液晶显示器,并且基于由图像处理部616提供的图像数据来显示被摄对象的图像。

[0129] 编解码处理部618对由图像处理部616提供的图像数据执行预定方法的编码处理,并且将所获得的编码数据提供给记录部619。

[0130] 记录部619记录来自编解码处理部618的编码数据。在需要时,记录于记录部619中的编码数据被图像处理部616读取和解码。利用解码处理而获得的图像数据被提供给显示部617,并且相应的图像就被显示。

[0131] 作为包括上述摄像装置600中的CMOS传感器612和A/D转换器613的摄像元件621,可以应用上述的本技术。即,可以使用上述各实施例中的摄像元件。因此,摄像元件621可以在抑制图像品质的变差的同时减少电力消耗。于是,通过对被摄对象进行摄像,摄像装置600可以在抑制电力消耗的增加的同时获得高图像品质的图像。

[0132] 需要注意的是,应用了本技术的摄像装置的构造不限于上述构造,并且可以是其

他不同的构造。例如,该摄像装置不仅可以是数码相机或摄影机,而且还可以是诸如移动电话、智能手机、平板设备和/或个人计算机等包括摄像功能的信息处理装置。此外,该摄像装置可以通过被结合至(或作为内置设备而被埋入至)其他信息处理装置中而被使用的相机模块。

[0133] 此外,在上述说明中被描述为一个装置(或一个处理部)的构造可以被分割,并且可以被构造为多个装置(或多个处理部)。可替代地,在上述说明中被描述为多个装置(或多个处理部)的构造可以被一体化并且被构造为一个装置(或一个处理部)。另外,在各个装置(或各个处理部)的构造中可以添加除了上述已经说明的构造以外的其他构造。此外,某个装置(或某个处理部)的构造的一部分可以被包含于其他装置或其他处理部的构造中,只要整个系统的构造或操作基本相同即可。

[0134] 在上述说明中,已经参照附图详细地说明了本发明的优选实施方案。然而,本发明的技术范围不限于上述示例。尽管已经结合一些实施例说明了这些实施方案,但是很显然,许多替代方案、修改和变型对于本应用领域内的普通技术人员来说是显而易见的。因此,本发明应当涵盖了包括权利要求在内的本发明的精神和范围内的所有这样的替代方案、修改、等同物和变型。

[0135] 需要注意的是,本技术可以包括下列技术方案。

[0136] (1) 一种摄像元件,包括:

[0137] 光电转换部,它被形成于像素区域中并且被配置成将光转换成电荷;和

[0138] 晶体管,它被形成于所述像素区域中并且被配置成传输来自所述光电转换部的电荷,

[0139] 其中所述光电转换部被连接至所述像素区域的具有负电位的阱。

[0140] (2) 根据上面(1)所述的摄像元件,还包括开关,其中

[0141] 在第一配置状态中,所述开关将所述晶体管的栅极连接至电源电位,并且在第二配置状态中,所述开关将所述晶体管的所述栅极连接至与所述像素区域的所述负电位不同的负电位。

[0142] (3) 根据上面(1)或(2)所述的摄像元件,其中所述像素区域的所述负电位处于所述晶体管的所述栅极的负电位与电源电位之间。

[0143] (4) 根据上面(1)至(3)中任一项所述的摄像元件,还包括负电压发生器,所述负电压发生器被配置成提供所述像素区域的所述负电位。

[0144] (5) 根据上面(4)所述的摄像元件,其中所述负电压发生器被连接至电路接地,所述电路接地的电位不同于所述晶体管的所述栅极的负电位和电源电位。

[0145] (6) 根据上面(1)至(5)中任一项所述的摄像元件,还包括:

[0146] 浮动扩散区域,它被配置成产生与从所述光电转换部传输过来的电荷量对应的电压;

[0147] 复位晶体管,它被配置成使所述浮动扩散区域复位;和

[0148] 放大晶体管,它被连接至所述浮动扩散区域和像素信号线,其中所述放大晶体管被配置成放大所述浮动扩散区域的电位。

[0149] (7) 根据上面(6)所述的摄像元件,其中所述晶体管、所述复位晶体管和所述放大晶体管中的至少一者的阱被连接至具有所述负电位的所述像素区域。

[0150] (8) 根据上面 (1) 至 (7) 中任一项所述的摄像元件, 其中所述晶体管的所述阱被连接至具有所述负电位的所述像素区域。

[0151] (9) 根据上面 (1) 至 (8) 中任一项所述的摄像元件, 还包括:

[0152] 周边电路区域, 它具有与所述像素区域的所述阱的所述电位不同的阱电位, 其中所述周边电路区域包括提供所述像素区域的所述负电位的负电压发生器。

[0153] (10) 根据上面 (9) 所述的摄像元件, 其中所述像素区域被形成于第一半导体基板中, 并且所述周边电路区域被形成于第二半导体基板中。

[0154] (11) 根据上面 (10) 所述的摄像元件, 其中所述第一半导体基板和所述第二半导体基板形成多层结构。

[0155] (12) 一种摄像装置, 包括:

[0156] 光学单元, 它具有一个或多个透镜;

[0157] 模数转换器单元; 以及

[0158] 图像传感器单元, 它包括多个单位像素, 所述多个单位像素被形成于像素区域中并且以二维矩阵的方式布置着, 其中所述多个单位像素中的每个单位像素包括:

[0159] 光电转换部, 它被形成于所述像素区域中并且被配置成将光转换成电荷; 和

[0160] 晶体管, 它被形成于所述像素区域中并且被配置成传输来自所述光电转换部的电荷, 其中所述光电转换部被连接至所述像素区域的具有负电位的阱。

[0161] (13) 根据上面 (12) 所述的摄像装置, 还包括开关, 其中

[0162] 在第一配置状态中, 所述开关将所述晶体管的栅极连接至电源电位, 并且在第二配置状态中, 所述开关将所述晶体管的所述栅极连接至与所述像素区域的所述负电位不同的负电位。

[0163] (14) 根据上面 (12) 或 (13) 所述的摄像装置, 其中所述像素区域的所述负电位处于所述晶体管的所述栅极的负电位与电源电位之间。

[0164] (15) 根据上面 (12) 至 (14) 中任一项所述的摄像装置, 还包括负电压发生器, 所述负电压发生器被配置成提供所述像素区域的所述负电位。

[0165] (16) 根据上面 (15) 所述的摄像装置, 其中所述负电压发生器被连接至电路接地, 所述电路接地的电位不同于所述晶体管的所述栅极的所述负电位和所述电源电位。

[0166] (17) 根据上面 (12) 至 (16) 中任一项所述的摄像装置, 还包括:

[0167] 浮动扩散区域, 它被配置成产生与从所述光电转换部传输过来的电荷量对应的电压;

[0168] 复位晶体管, 它被配置成使所述浮动扩散区域复位; 和

[0169] 放大晶体管, 它被连接至所述浮动扩散区域和像素信号线, 其中所述放大晶体管被配置成放大所述浮动扩散区域的电位。

[0170] (18) 根据上面 (17) 所述的摄像装置, 所述晶体管、所述复位晶体管和所述放大晶体管至少一者的阱被连接至具有所述负电位的所述像素区域。

[0171] (19) 根据上面 (12) 至 (18) 中任一项所述的摄像装置, 其中所述晶体管的阱被连接至具有所述负电位的所述像素区域。

[0172] (20) 一种摄像元件, 包括:

[0173] 光电转换部, 它被连接至像素区域的具有负电位的阱并且被配置成将光转换成电

荷;

[0174] 浮动扩散区域,它被配置成产生与从所述光电转换部传输过来的电荷量对应的电压;

[0175] 复位晶体管,它被配置成使积累于所述浮动扩散区域中的电荷量初始化;

[0176] 读出晶体管,它被配置成把来自所述光电转换部的电荷传输至所述浮动扩散区域;

[0177] 负电压发生器;和

[0178] 开关,

[0179] 其中在第一配置状态中,所述开关将所述读出晶体管的栅极电连接至公共电源电位,并且在第二配置状态中,所述开关将所述读出晶体管的所述栅极电连接至由所述负电压发生器提供的负电位,该负电位小于所述公共电源电位和所述像素区域的所述负电位。

[0180] 附图标记列表

[0181] 100 摄像元件

[0182] 101 像素部

[0183] 102 放大器部

[0184] 103 读出部

[0185] 104 负电压生成部

[0186] 200 摄像元件

[0187] 211 光电二极管

[0188] 212 读出晶体管

[0189] 213 复位晶体管

[0190] 214 放大晶体管

[0191] 215 选择晶体管

[0192] 216 电流源

[0193] 217 ADC

[0194] 218 负电压生成部

[0195] 219 开关

[0196] 300 摄像元件

[0197] 301 像素芯片

[0198] 302 电路芯片

[0199] 311 光电二极管

[0200] 312 读出晶体管

[0201] 313 复位晶体管

[0202] 314 放大晶体管

[0203] 315 选择晶体管

[0204] 316 电流源

[0205] 317 ADC

[0206] 318 负电压生成部

[0207] 600 摄像装置

- [0208] 612 CMOS传感器
- [0209] 613 A/D转换器
- [0210] 621 摄像元件

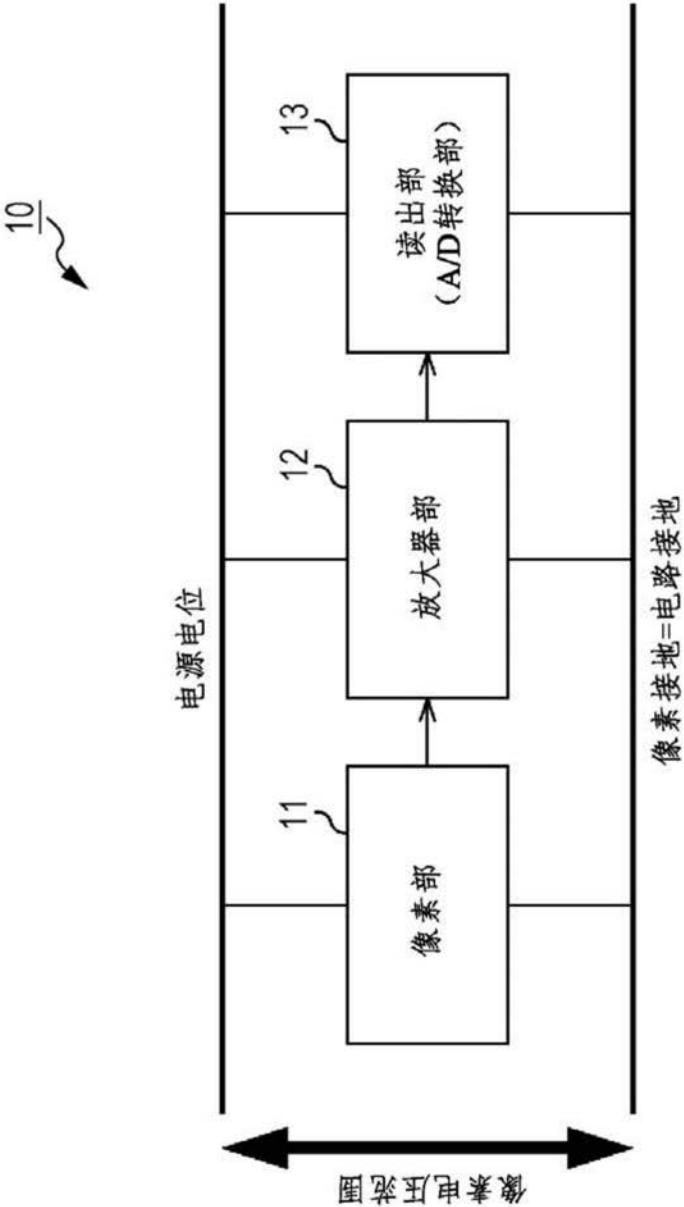


图1

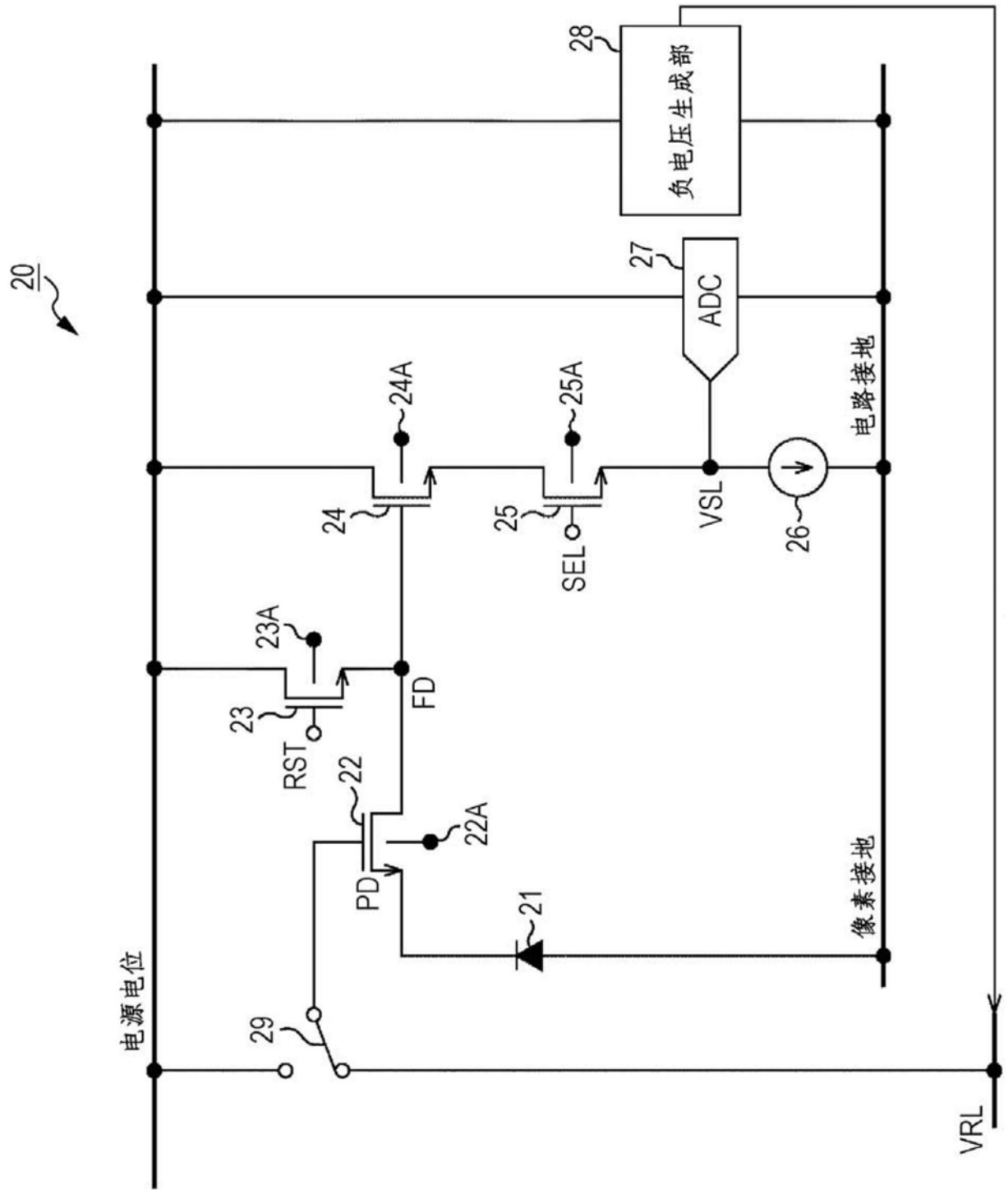


图2

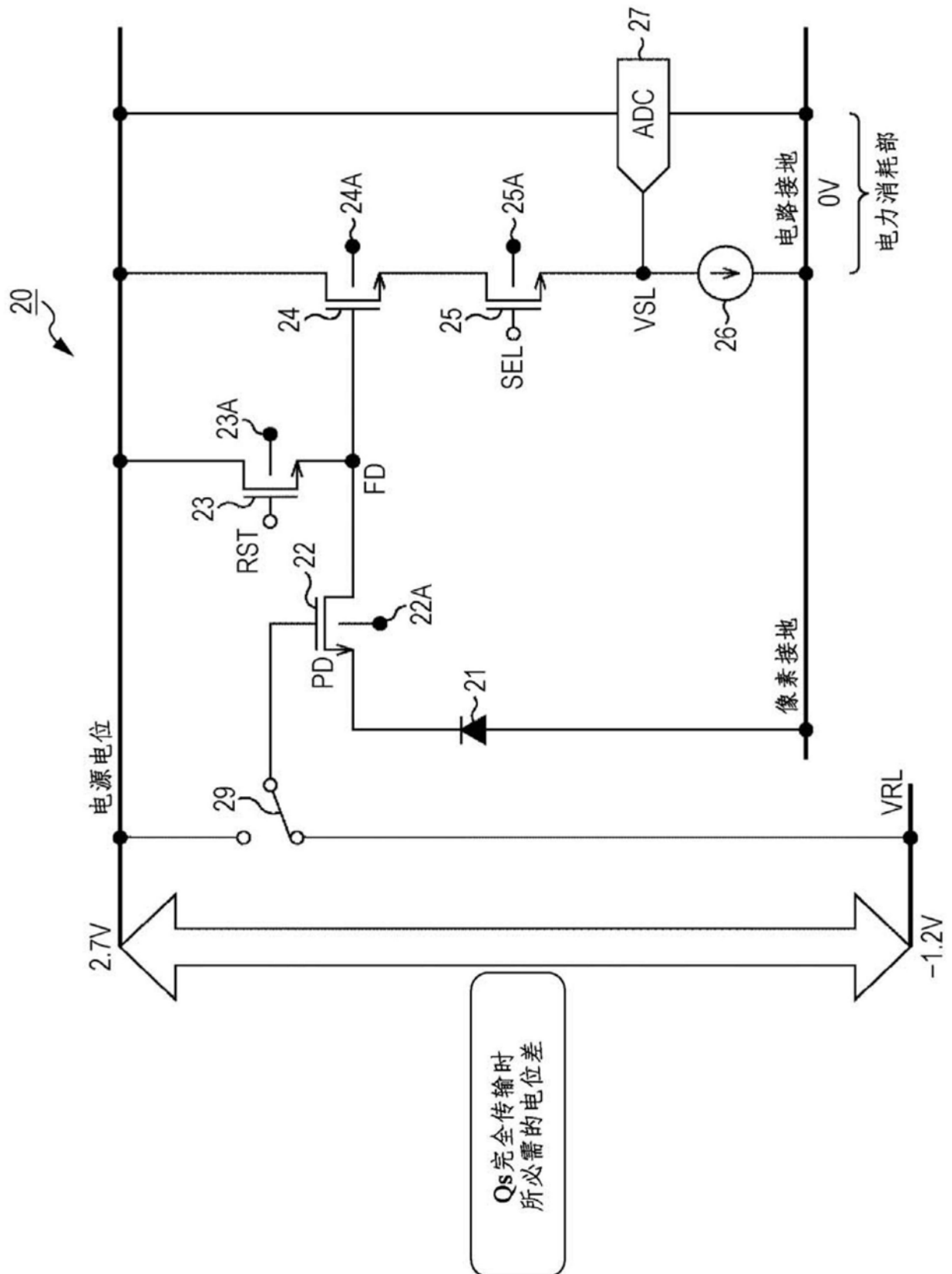


图3

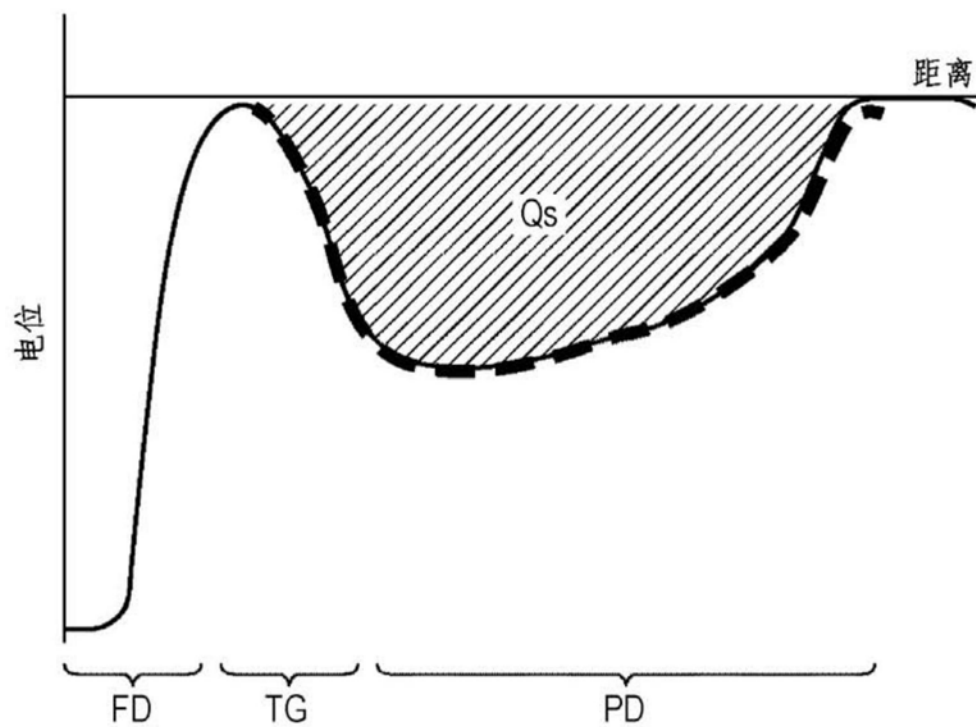


图4

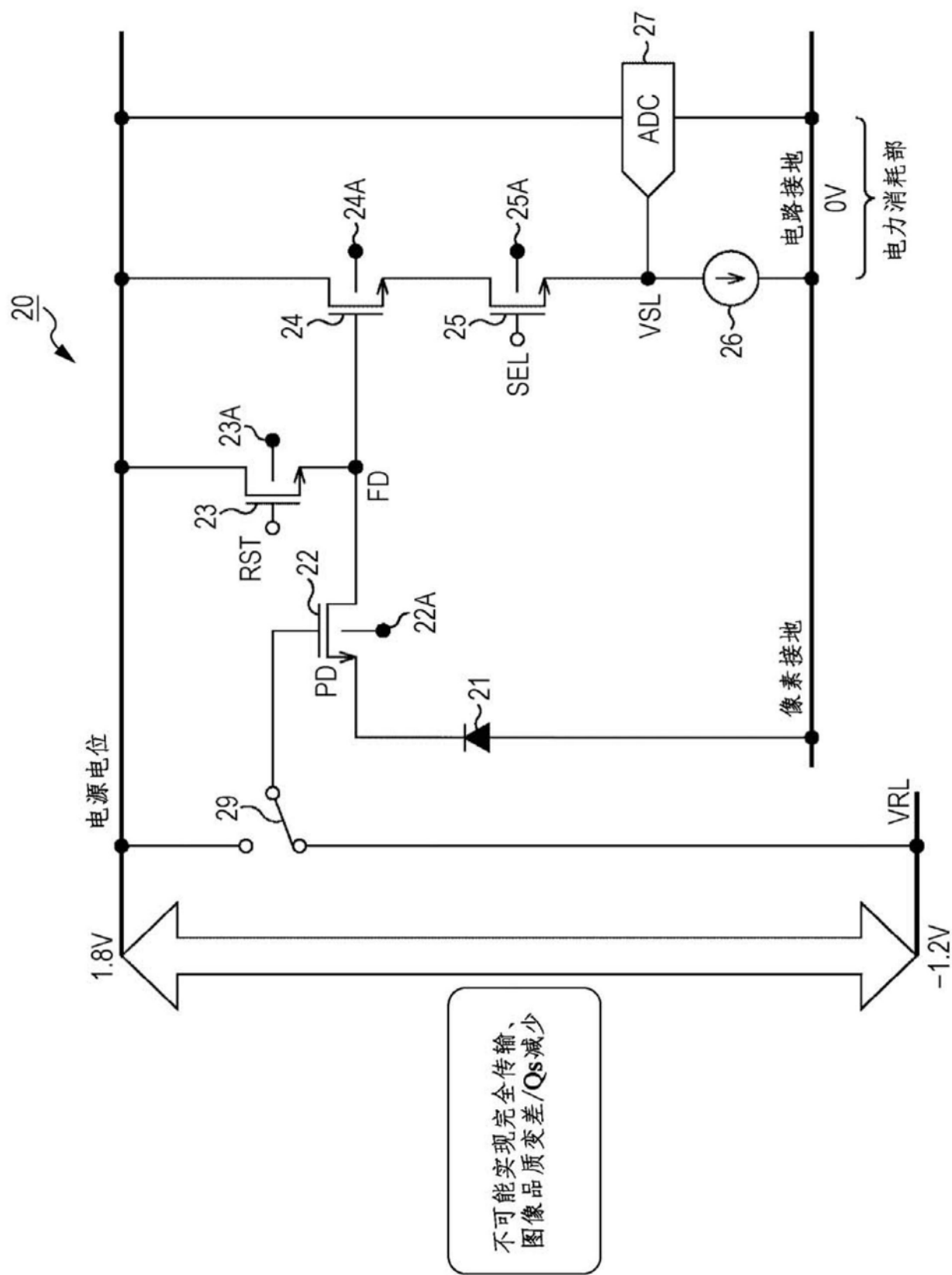


图5

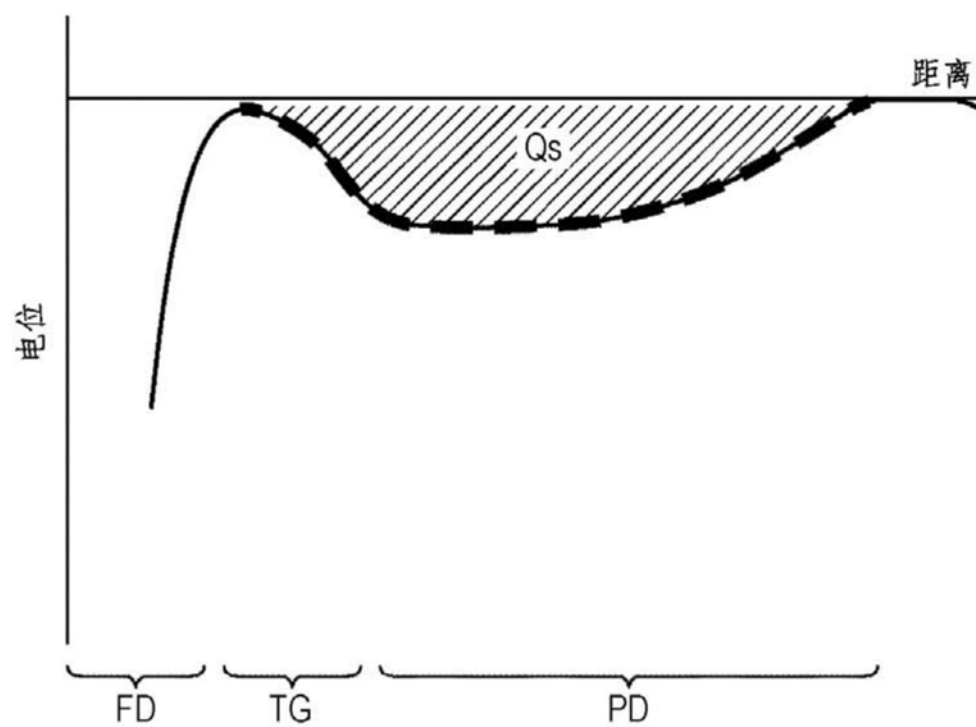


图6

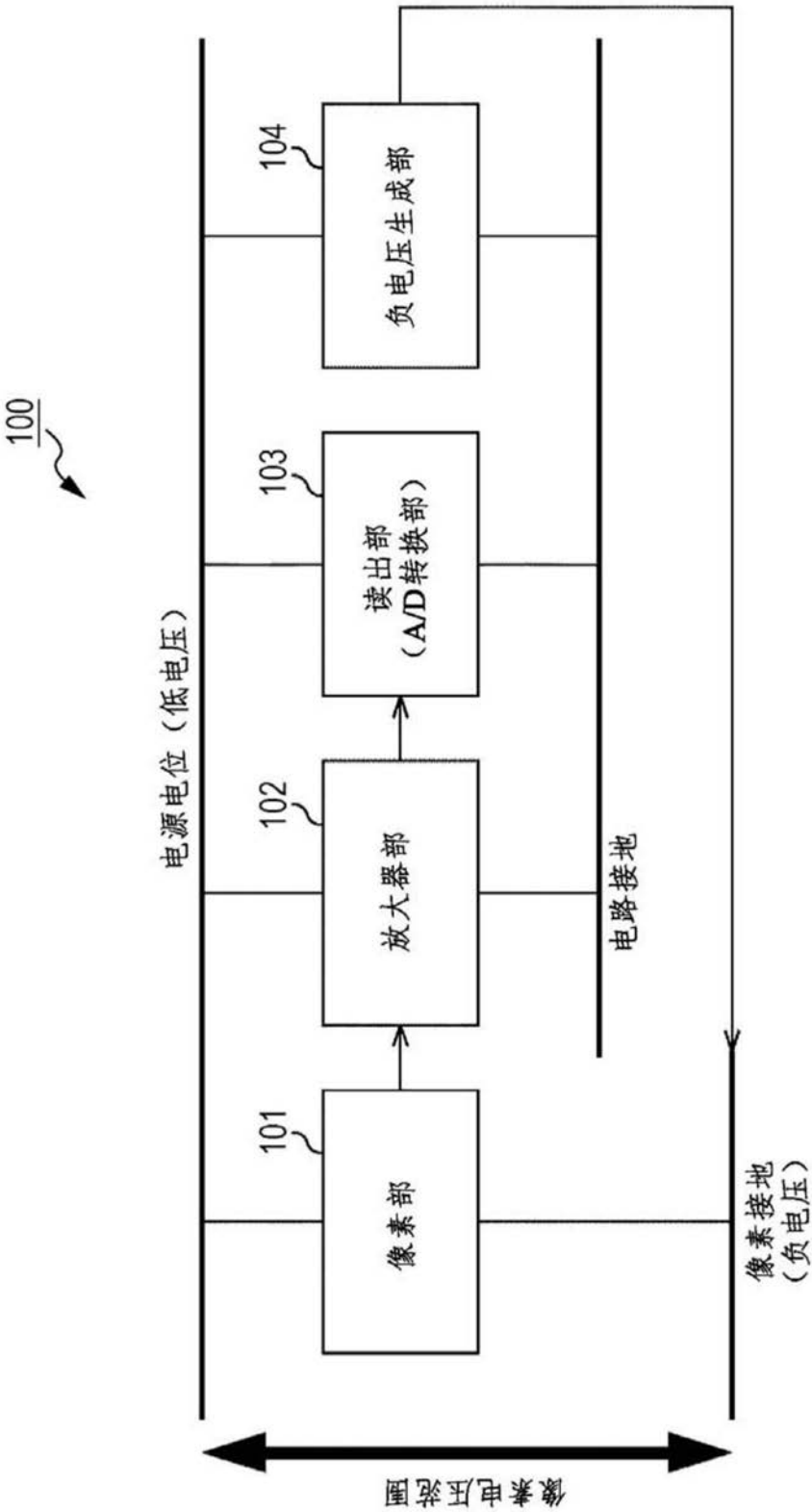


图7

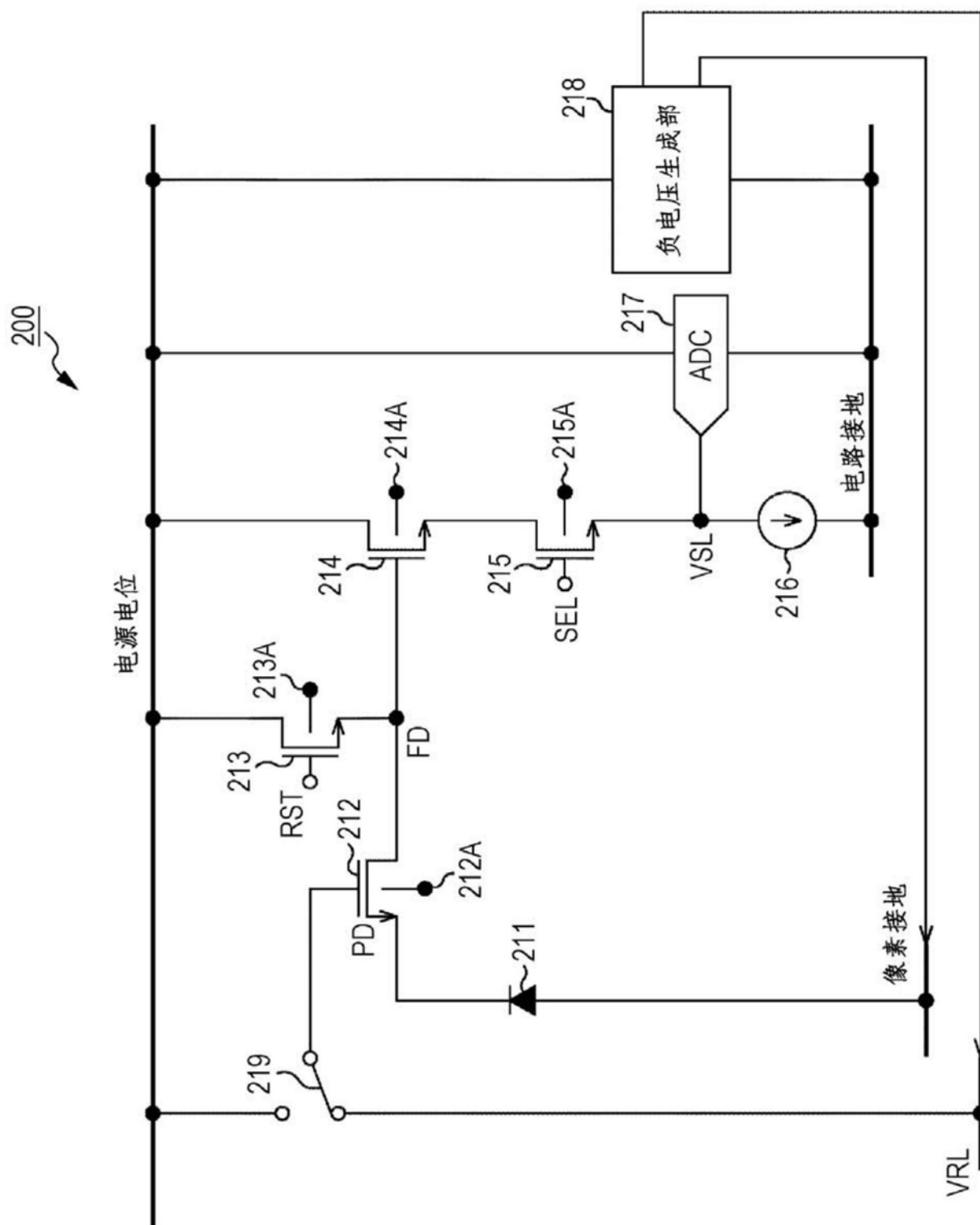


图8

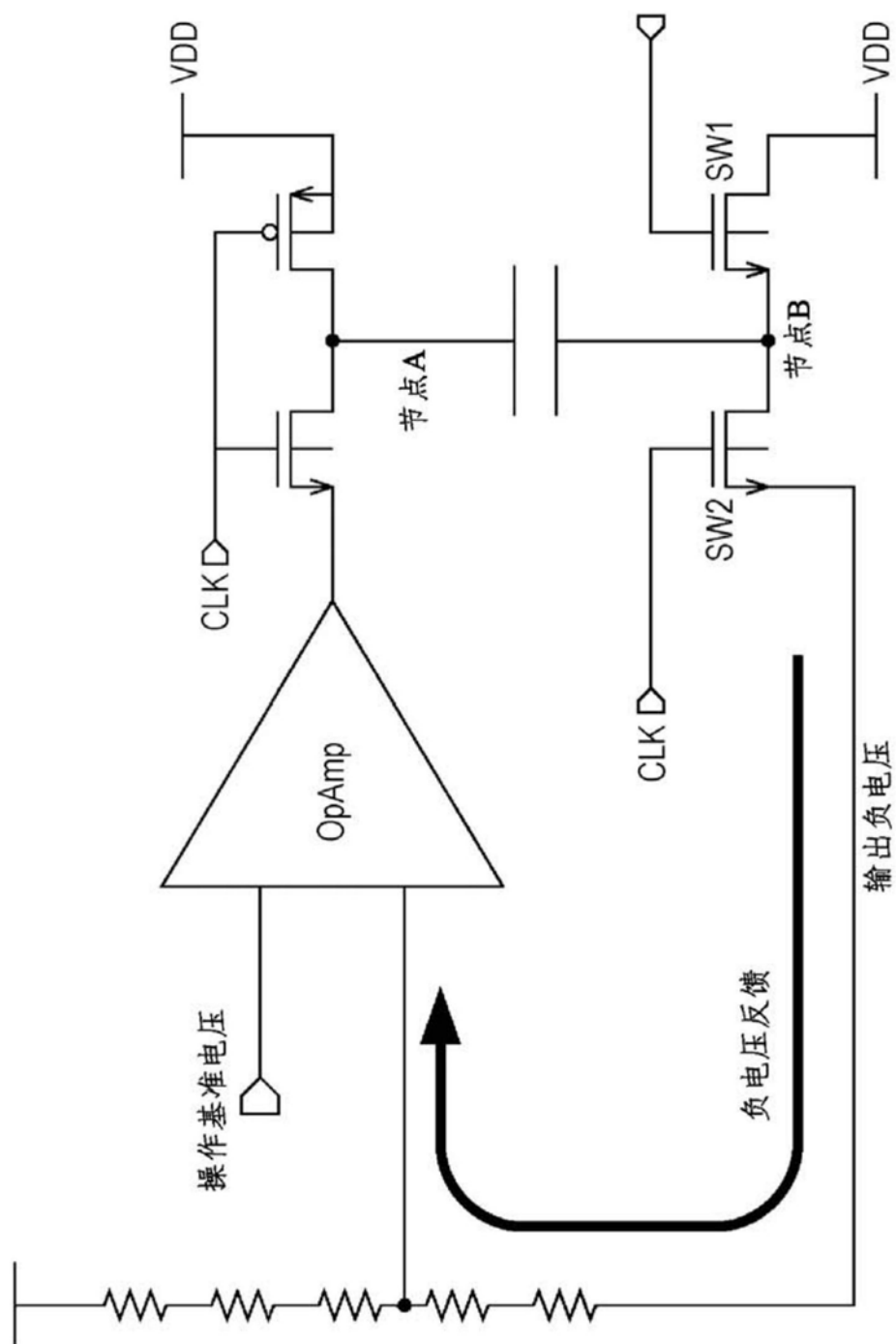


图9

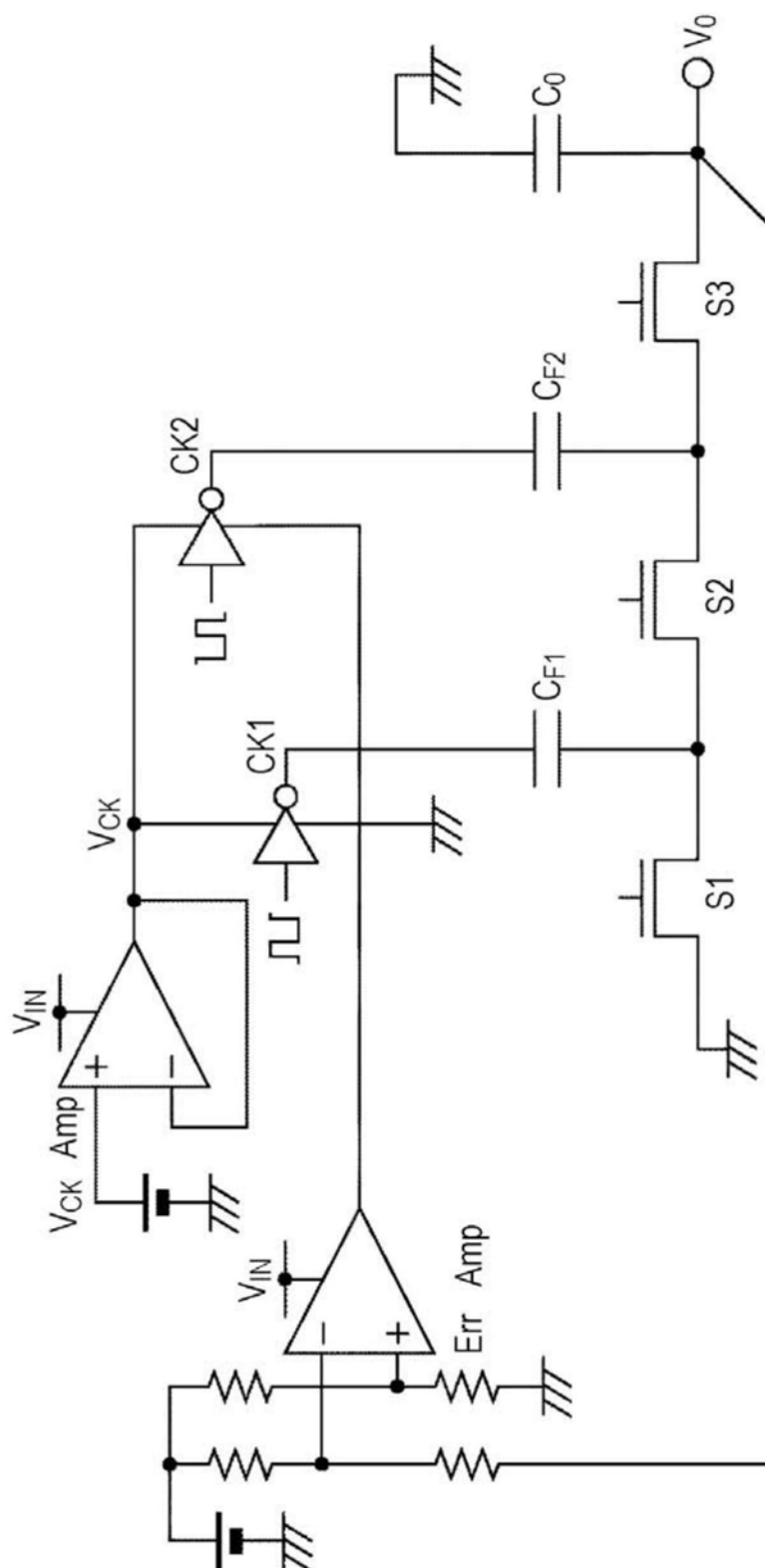


图10

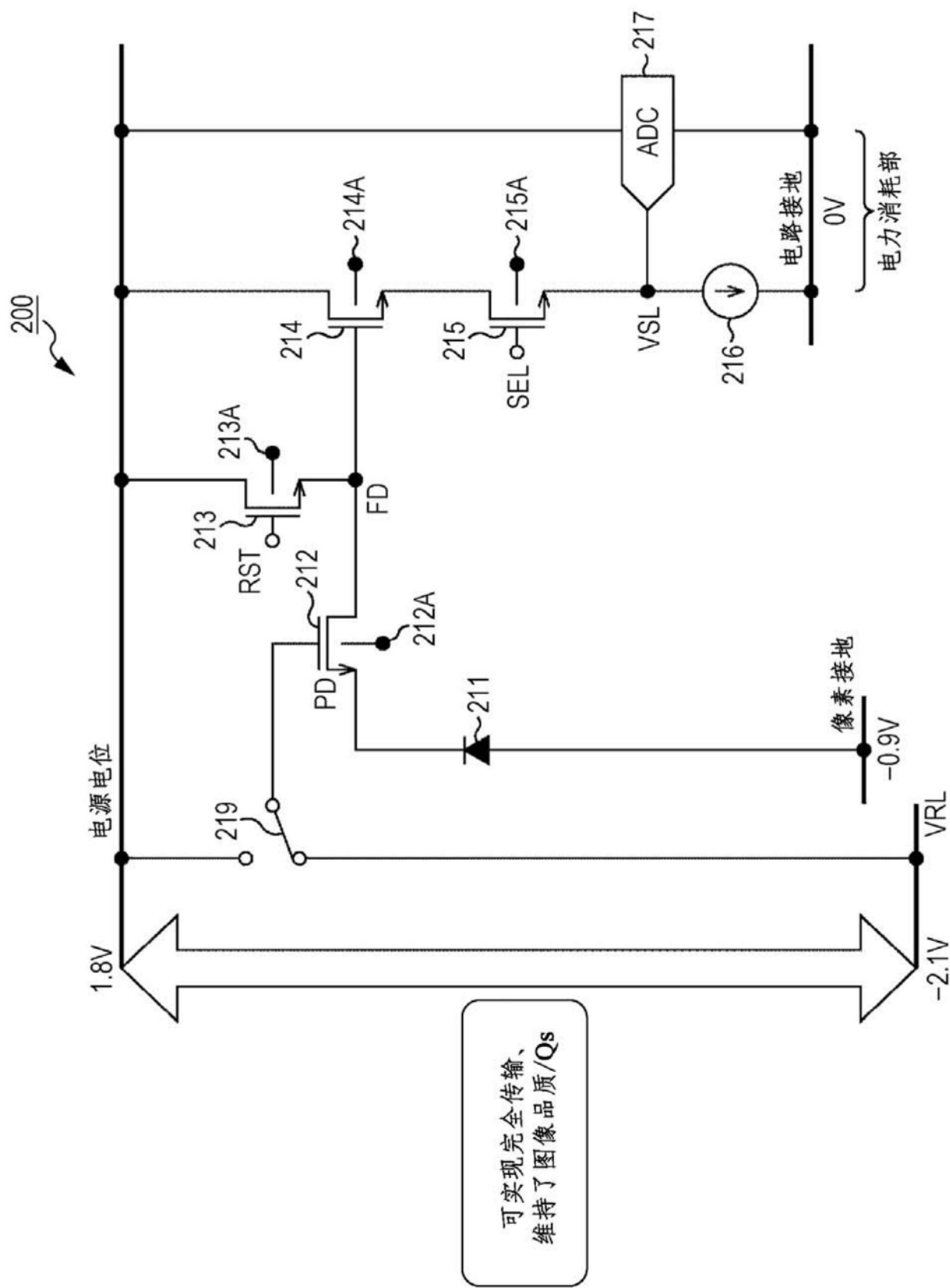


图11

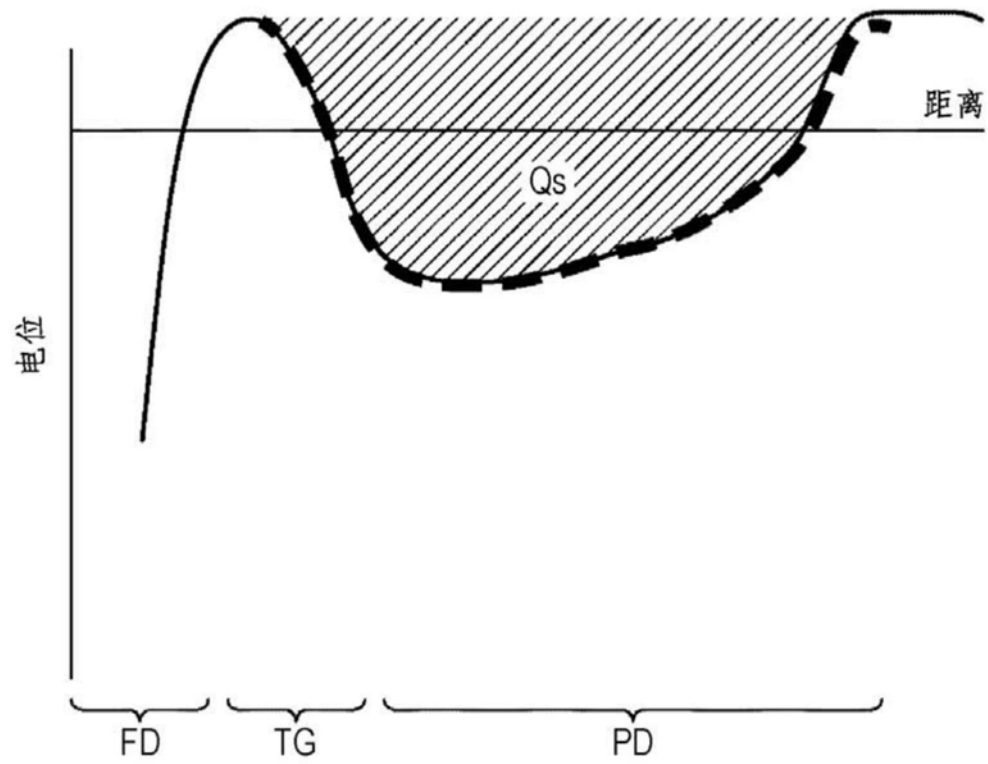


图12

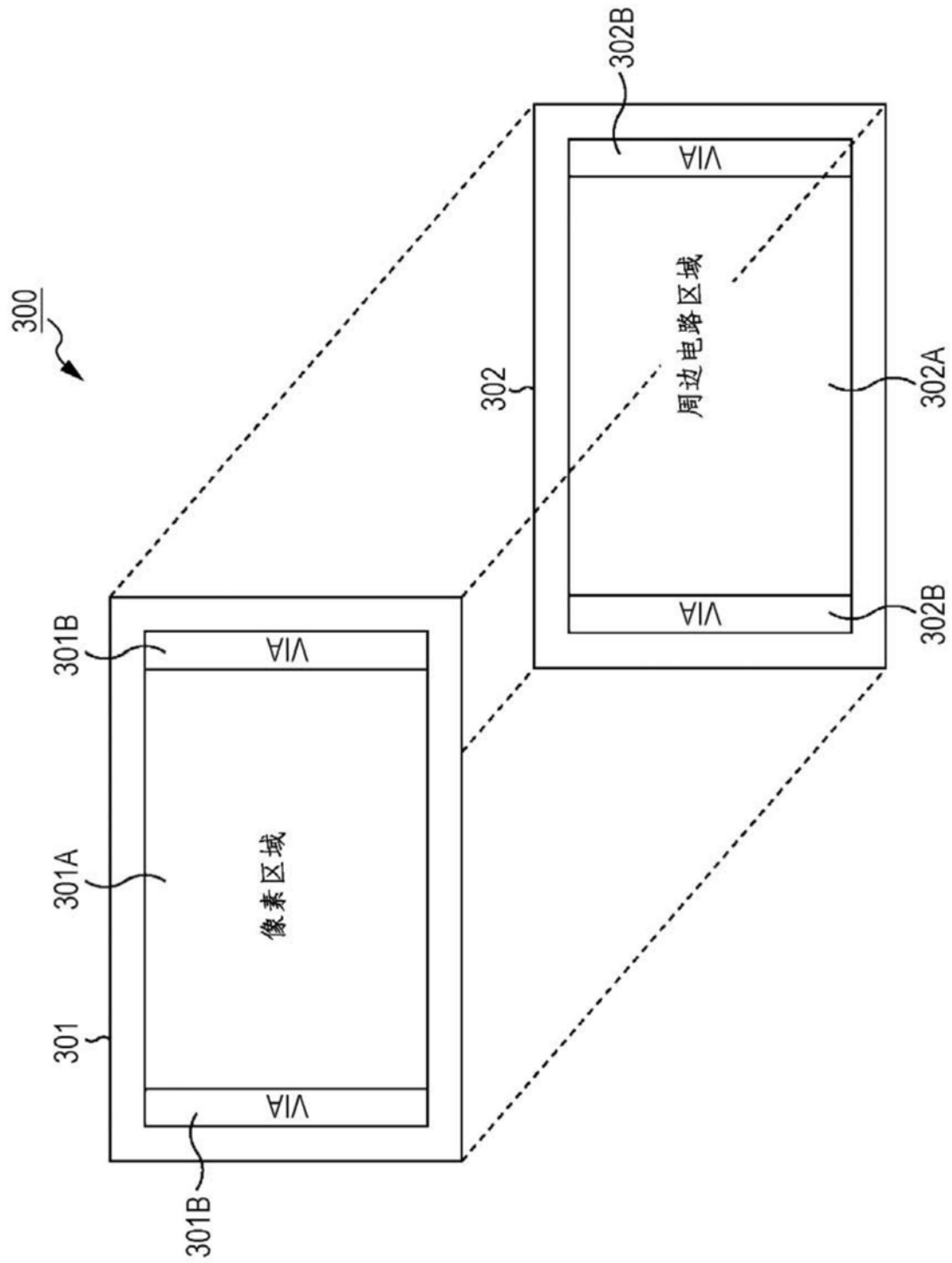


图13

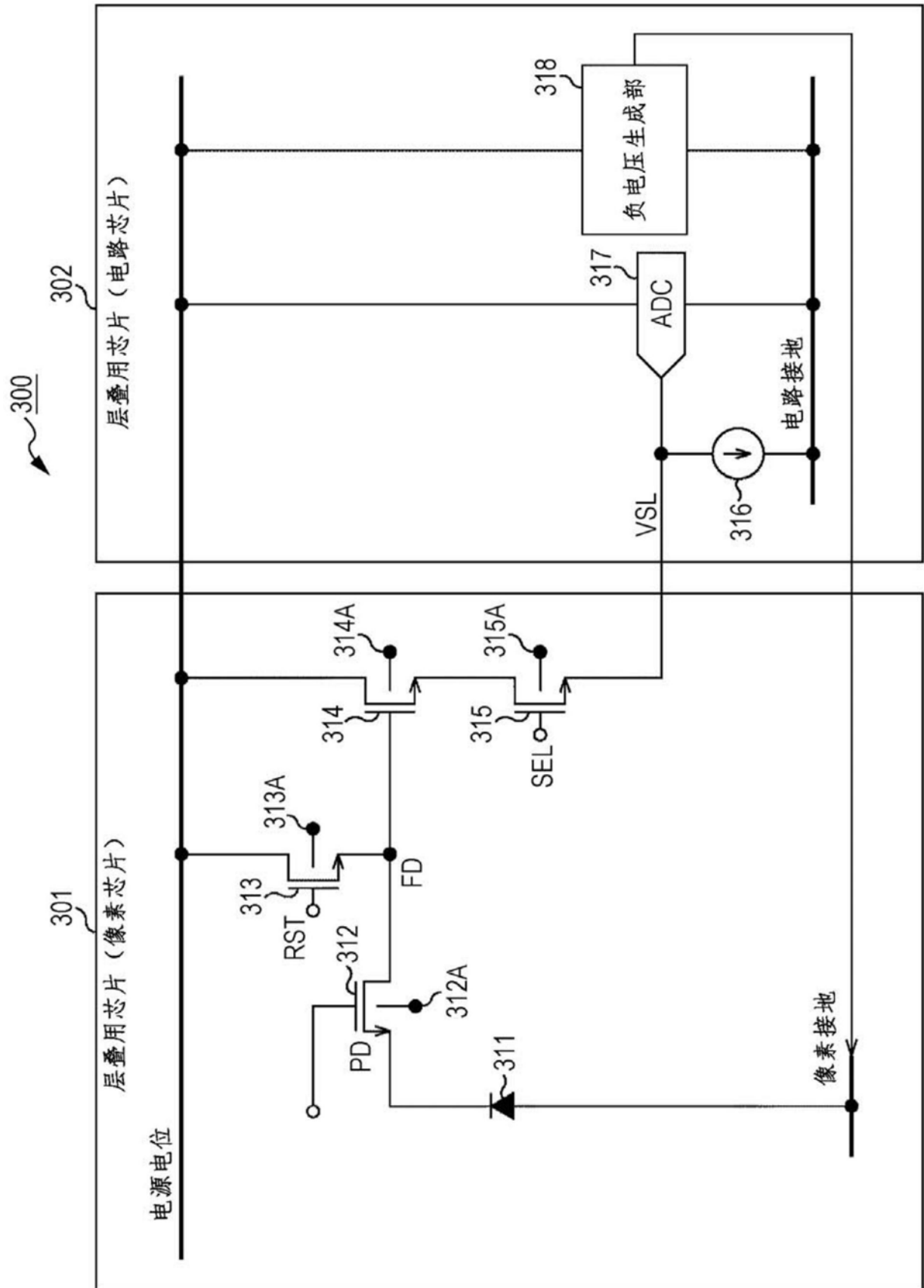


图14

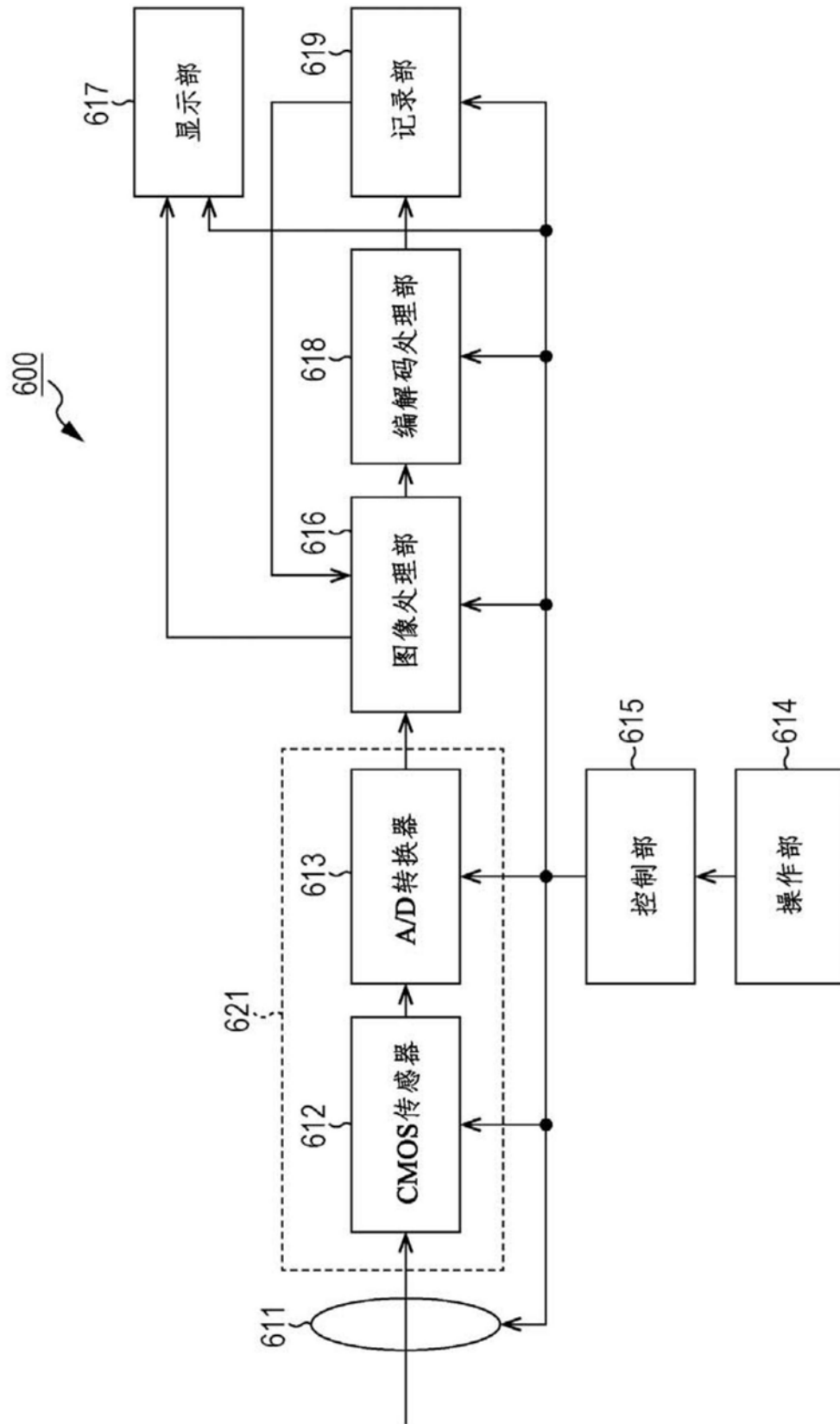


图15