

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-190838

(P2018-190838A)

(43) 公開日 平成30年11月29日(2018.11.29)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 29/861 (2006.01)	H O 1 L 29/91 C	
H O 1 L 29/868 (2006.01)	H O 1 L 29/91 K	
H O 1 L 29/739 (2006.01)	H O 1 L 29/78 6 5 5 D	
H O 1 L 29/78 (2006.01)	H O 1 L 29/78 6 5 7 D	
	H O 1 L 29/78 6 5 5 B	
審査請求 未請求 請求項の数 1 O L (全 9 頁) 最終頁に続く		

(21) 出願番号 特願2017-92463 (P2017-92463)
 (22) 出願日 平成29年5月8日 (2017.5.8)

(71) 出願人 000003207
 トヨタ自動車株式会社
 愛知県豊田市トヨタ町1番地
 (71) 出願人 000004260
 株式会社デンソー
 愛知県刈谷市昭和町1丁目1番地
 (74) 代理人 110000110
 特許業務法人快友国際特許事務所
 (72) 発明者 近藤 圭一
 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内
 (72) 発明者 妹尾 賢
 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

最終頁に続く

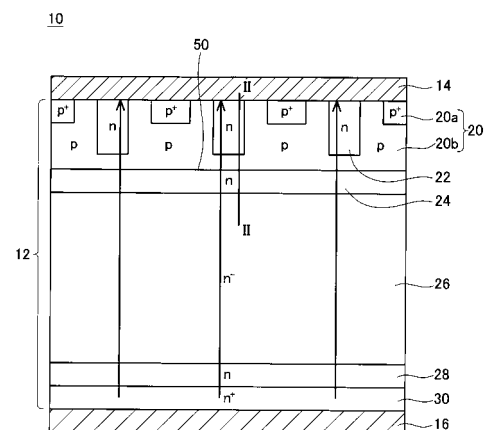
(54) 【発明の名称】 ダイオード

(57) 【要約】

【課題】 ダイオードのスナップバック現象を抑制する。

【解決手段】 ダイオードであって、半導体基板と、前記半導体基板に接するアノード電極を有する。前記半導体基板が、前記アノード電極に接するp型のアノード領域と、前記アノード領域に接するn型のバリア領域と、前記バリア領域によって前記アノード領域から分離されているとともに前記バリア領域よりも低いn型不純物濃度を有するn型のドリフト領域と、前記アノード電極に接しているとともに前記アノード領域によって前記バリア領域から分離されているピラー領域を有する。前記アノード領域の前記ピラー領域と前記バリア領域の間に位置する部分のp型不純物濃度のピーク値が、前記バリア領域のn型不純物濃度のピーク値よりも高い。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

ダイオードであって、
半導体基板と、
前記半導体基板に接するアノード電極、
を有し、
前記半導体基板が、
前記アノード電極に接する p 型のアノード領域と、
前記アノード領域に接する n 型のバリア領域と、
前記バリア領域によって前記アノード領域から分離されており、前記バリア領域よりも低い n 型不純物濃度を有する n 型のドリフト領域と、
前記アノード電極に接し、前記アノード領域によって前記バリア領域から分離されている n 型のピラー領域、
を有し、
前記アノード領域の前記ピラー領域と前記バリア領域の間に位置する部分の p 型不純物濃度のピーク値が、前記バリア領域の n 型不純物濃度のピーク値よりも高い、
ダイオード。

【発明の詳細な説明】

【技術分野】

【0001】

本明細書に開示の技術は、ダイオードに関する。

【0002】

特許文献 1 には、バリア領域とピラー領域を有するダイオードが開示されている。バリア領域は、n 型領域であり、アノード領域（アノード電極に接する p 型領域）と n 型ドリフト領域の間に配置されている。ピラー領域は、n 型領域であり、アノード電極に接しているとともに、バリア領域に接続されている。このダイオードでは、順方向電圧を上昇させるときに、ピラー領域とバリア領域を介してバイパス電流が流れることで、アノード領域とバリア領域の界面の p n 接合に印加される電圧が上昇し難くなっている。このため、アノード領域からドリフト領域へホールが注入され難い。このため、このダイオードがリカバリ動作を行うときに、アノード電極へ排出されるホールが少ない。したがって、このダイオードには、リカバリ電流が流れ難い。

【0003】

特許文献 1 に記載されているように、バリア領域とピラー領域を有するダイオードでは、スナッチバック現象が発生する場合がある。つまり、順方向電圧を上昇させるときに、バイパス電流が過度に流れて、p n 接合への印加電圧の上昇が過度に抑制される。その結果、順方向電圧が想定値より高い値まで上昇した段階で p n 接合がオンする。p n 接合がオンすると、電流が増加しながら順方向電圧が一旦低下する。このようなスナッチバック現象が生じると、ダイオードで生じる損失が増加する。特許文献 1 のダイオードは、バリア領域の不純物濃度を位置によって変化させることで、スナッチバック現象を抑制する。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2016 - 162897 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

特許文献 1 の技術とは別の構成で、スナッチバック現象を抑制する技術を提案する。

【課題を解決するための手段】

【0006】

本明細書が開示するダイオードは、半導体基板と、前記半導体基板に接するアノード電

極を有する。前記半導体基板が、前記アノード電極に接する p 型のアノード領域と、前記アノード領域に接する n 型のバリア領域と、前記バリア領域によって前記アノード領域から分離されているとともに前記バリア領域よりも低い n 型不純物濃度を有する n 型のドリフト領域と、前記アノード電極に接するとともに前記アノード領域によって前記バリア領域から分離されている n 型のピラー領域を有する。前記アノード領域の前記ピラー領域と前記バリア領域の間に位置する部分の p 型不純物濃度のピーク値が、前記バリア領域の n 型不純物濃度のピーク値よりも高い。

【0007】

なお、ドリフト領域とバリア領域が互いに接していてもよいし、ドリフト領域とバリア領域の間に p 型領域が配置されていてもよい。

10

【0008】

この構成では、ピラー領域がアノード領域によってバリア領域から分離されているとともに、アノード領域のピラー領域とバリア領域の間に位置する部分の p 型不純物濃度のピーク値がバリア領域の n 型不純物濃度のピーク値よりも高い。このため、ダイオードに順方向電圧を印加するときに、ピラー領域とバリア領域を介して流れるバイパス電流を抑制することができる。したがって、アノード領域とバリア領域の界面の p n 接合に印加される電圧の上昇が過度に抑制されることを防止できる。したがって、この構成によれば、スナップバック現象を抑制することができる。

【0009】

なお、本明細書に開示の構成を、特許文献 1 の構成と組み合わせることでスナップバック現象を抑制してもよい。

20

【図面の簡単な説明】

【0010】

【図 1】実施形態のダイオードの断面図。

【図 2】図 1 の I I - I I 線における不純物濃度分布を示すグラフ。

【図 3】ダイオードの電圧 - 電流特性を示すグラフ。

【図 4】第 1 変形例のダイオードの断面図。

【図 5】第 2 変形例のダイオードの断面図。

【図 6】第 3 変形例のダイオードの断面図。

【図 7】第 4 変形例のダイオードの断面図。

30

【図 8】ダイオードと I G B T を備える半導体装置の断面図。

【発明を実施するための形態】

【0011】

図 1 に示す実施形態のダイオード 10 は、半導体基板 12 と、アノード電極 14 と、カソード電極 16 を有している。半導体基板 12 は、シリコンを主成分とする基板である。アノード電極 14 は、半導体基板 12 の上面に接している。カソード電極 16 は、半導体基板 12 の下面に接している。

【0012】

半導体基板 12 は、アノード領域 20、ピラー領域 22、バリア領域 24、ドリフト領域 26、バッファ領域 28 及びカソード領域 30 を有している。

40

【0013】

アノード領域 20 は、p 型領域であり、アノード電極 14 に接する範囲に配置されている。アノード領域 20 は、コンタクト領域 20a と、コンタクト領域 20a よりも p 型不純物濃度が低い低濃度領域 20b を有している。コンタクト領域 20a は、アノード電極 14 に対してオーミック接触している。低濃度領域 20b は、コンタクト領域 20a の周囲に配置されている。低濃度領域 20b は、コンタクト領域 20a とピラー領域 22 の下部まで分布している。低濃度領域 20b は、コンタクト領域 20a に隣接する位置でアノード電極 14 に接している。

【0014】

ピラー領域 22 は、n 型領域であり、アノード電極 14 に接する範囲に配置されている

50

。ピラー領域 22 は、アノード電極 14 に対してショットキー接触している。但し、ピラー領域 22 は、アノード電極 14 に対してオーミック接触していてもよい。ピラー領域 22 は、アノード電極 14 に接する位置から下方向に長く伸びている。ピラー領域 22 は、コンタクト領域 20a の下端よりも深い位置まで伸びている。ピラー領域 22 は、低濃度領域 20b に接している。

【0015】

バリア領域 24 は、n 型領域であり、アノード領域 20 の下側に配置されている。バリア領域 24 は、低濃度領域 20b に対して下側から接している。バリア領域 24 とピラー領域 22 の間には低濃度領域 20b が分布している。バリア領域 24 は、低濃度領域 20b によってピラー領域 22 から分離されている。

10

【0016】

ドリフト領域 26 は、バリア領域 24 よりも n 型不純物濃度が低い n 型領域である。ドリフト領域 26 は、バリア領域 24 に対して下側から接している。ドリフト領域 26 は、バリア領域 24 によってアノード領域 20 から分離されている。

【0017】

バッファ領域 28 は、ドリフト領域 26 よりも n 型不純物濃度が高い n 型領域である。バッファ領域 28 は、ドリフト領域 26 に対して下側から接している。バッファ領域 28 は、ドリフト領域 26 によってバリア領域 24 から分離されている。

【0018】

カソード領域 30 は、バッファ領域 28 よりも n 型不純物濃度が高い n 型領域である。カソード領域 30 は、バッファ領域 28 に対して下側から接している。カソード領域 30 は、バッファ領域 28 によってドリフト領域 26 から分離されている。

20

【0019】

図 2 は、図 1 の II - II 線に沿って測定した不純物濃度分布を示している。すなわち、図 2 は、半導体基板 12 の厚み方向に沿ってピラー領域 22、低濃度領域 20b、バリア領域 24 及びドリフト領域 26 を横切る範囲の不純物濃度分布を示している。図 2 に示すように、ピラー領域 22 内で n 型不純物濃度がピーク値 P1 を有するように分布しており、低濃度領域 20b 内で p 型不純物濃度がピーク値 P2 を有するように分布しており、バリア領域 24 内で n 型不純物濃度がピーク値 P3 を有するように分布している。ピーク値 P1 はピーク値 P2 よりも大きい。また、ピーク値 P2 はピーク値 P3 よりも大きい。

30

【0020】

次に、ダイオード 10 の動作について説明する。ダイオード 10 に印加する電圧（アノード電極 14 のカソード電極 16 に対する電位）を徐々に上昇させると、図 1 の矢印に示すように電子が流れる。すなわち、電子が、カソード電極 16 からアノード電極 14 へカソード領域 30、バッファ領域 28、ドリフト領域 26、バリア領域 24 及びピラー領域 22 を経由して流れる。このため、図 1 の矢印の逆向きに、バイパス電流が流れる。なお、バリア領域 24 とピラー領域 22 の間に p 型の低濃度領域 20b が存在するが、電子は低濃度領域 20b を貫通して流れる。このように電子が流れることで、低濃度領域 20b とバリア領域 24 の界面の pn 接合 50 に印加される電圧の上昇が抑制される。なお、バリア領域 24 とピラー領域 22 の間に p 型の低濃度領域 20b が存在するので、矢印に示す電子の経路の抵抗が高く、バイパス電流はそれほど大きくない。特に、バリア領域 24 とピラー領域 22 の間に位置する低濃度領域 20b の p 型不純物濃度のピーク値 P2 がバリア領域 24 の n 型不純物濃度のピーク値 P3 よりも高いので、バイパス電流が抑制される。

40

【0021】

順方向電圧をさらに上昇させると、低濃度領域 20b とバリア領域 24 の界面の pn 接合 50 に印加される電圧が上昇し、pn 接合 50 がオンする。pn 接合 50 がオンすると、アノード領域 20 からドリフト領域 26 にホールが流入して、ドリフト領域 26 の抵抗が低下する。したがって、低損失で電流がダイオード 10 内を流れる。すなわち、ダイオード 10 がオンする。ダイオード 10 では、上述したようにバイパス電流が流れることで

50

、pn接合50に印加される電圧の上昇が抑制される。このため、ダイオード10では、バイパス電流が流れないダイオードに比べて、ドリフト領域26に流入するホールが少ない。

【0022】

その後、ダイオード10に印加する電圧を逆方向電圧（アノード電極14がカソード電極16よりも低電位となる電圧）に切り換えると、ダイオード10がリカバリ動作を行う。すなわち、ドリフト領域26内に存在するホールが、アノード領域20を介してアノード電極14に排出される。このため、ダイオード10に瞬間的に逆電流（リカバリ電流）が流れる。しかしながら、上述したように、ダイオード10では、オンしているときにドリフト領域26に流入するホールが少ない。このため、リカバリ動作時にアノード電極14に排出されるホールが少ない。このため、ダイオード10にリカバリ電流が流れ難い。

10

【0023】

図3は、ダイオードがオンするときの電圧 V_f と電流 I_f の変化を示している。なお、電圧 V_f は、アノード電極14のカソード電極16に対する電圧であり、電流 I_f はアノード電極14からカソード電極16に流れる電流である。図3の実線は実施形態のダイオード10の特性を示している。図3の破線は、ピラー領域22とバリア領域24が繋がっているダイオードにおいて、スナッチバック現象が生じているときの特性を示している。ピラー領域22とバリア領域24が繋がっていると、電圧 V_f を上昇させるときに流れるバイパス電流が大きく、pn接合50に印加される電圧が必要以上に上昇し難い場合がある。この場合、電流 I_f がほとんど増加せずに電圧 V_f が高い値まで上昇する。電圧 V_f が所定の値まで上昇すると、pn接合50に印加される電圧がpn接合50をオンさせるのに十分な値に達し、pn接合50がオンする。すると、電圧 V_f が急激に低下するとともに電流 I_f が増加する。このように、ピラー領域22とバリア領域24が繋がっている場合には、電流 I_f がほとんど流れずに電圧 V_f が高い値まで上昇し、その後に電圧 V_f が急激に低下する現象（すなわち、スナッチバック現象）が生じる場合がある。

20

【0024】

これに対し、本実施形態のダイオード10では、ピラー領域22とバリア領域24が低濃度領域20bによって分離されている。また、ピラー領域22とバリア領域24の間に位置する低濃度領域20bのp型不純物濃度のピーク値P2が、バリア領域24のn型不純物濃度のピーク値P3よりも高い。このため、バイパス電流が抑制され、pn接合50に印加される電圧の上昇が過度に抑制されることがない。したがって、実施形態のダイオード10では、図3の実線のグラフのように、スナッチバック現象が生じない。

30

【0025】

以上に説明したように、実施形態のダイオード10によれば、ダイオード10のリカバリ電流を抑制できるとともに、スナッチバック現象を抑制することができる。

【0026】

なお、上述したダイオード10では、ドリフト領域26がバリア領域24に対して下側から接していた。しかしながら、図4に示すように、バリア領域24とドリフト領域26の間にp型領域60が設けられていてもよい。なお、p型領域60は、電子及びホールが貫通して流れることができるように、濃度及び厚みが調整されている。

40

【0027】

また、上述したダイオード10では、カソード電極16に接する範囲全体にカソード領域30が設けられていたが、図5に示すように、カソード電極16に接する範囲にカソード領域30とp型領域62が設けられていてもよい。

【0028】

また、図6に示すように、半導体基板12の上面にトレンチが設けられており、トレンチ内に絶縁膜70によって半導体基板12から絶縁された電極72が配置されていてもよい。

【0029】

また、図7に示すように、トレンチ内に電極72を設けた構成において、バリア領域2

50

4 とドリフト領域 2 6 の間に p 型領域 6 0 が設けられていてもよい。

【 0 0 3 0 】

また、図 8 に示すように、半導体基板 1 2 に、ダイオードとして動作するダイオード領域 1 1 0 と、I G B T として動作する I G B T 領域 1 1 2 が設けられていてもよい。ダイオード領域 1 1 0 と I G B T 領域 1 1 2 は、トレンチによって区切られている。トレンチ内の電極 7 2 は、I G B T のゲートとして用いることができる。I G B T 領域 1 1 2 内には、アノード電極 1 4 と絶縁膜 7 0 に接する範囲に n 型のエミッタ領域 9 0 が設けられている。また、I G B T 領域 1 1 2 内には、カソード領域 3 0 に代えて p 型のコレクタ領域 9 2 が設けられている。コレクタ領域 9 2 は、カソード電極 1 6 に接している。I G B T 領域 1 1 2 内の I G B T が動作するときには、アノード電極 1 4 が I G B T のエミッタ電極として機能し、カソード電極 1 6 が I G B T のコレクタ電極として機能する。

10

【 0 0 3 1 】

以上、実施形態について詳細に説明したが、これらは例示にすぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例をさまざまに変形、変更したものが含まれる。本明細書または図面に説明した技術要素は、単独あるいは各種の組み合わせによって技術有用性を発揮するものであり、出願時請求項記載の組み合わせに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成するものであり、そのうちの 1 つの目的を達成すること自体で技術有用性を持つものである。

20

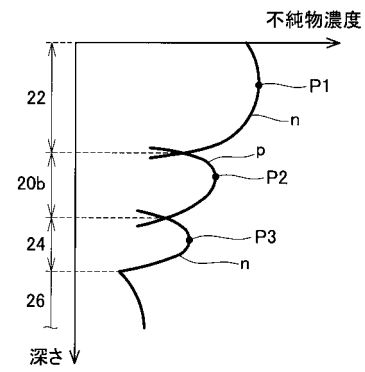
【 符号の説明 】

【 0 0 3 2 】

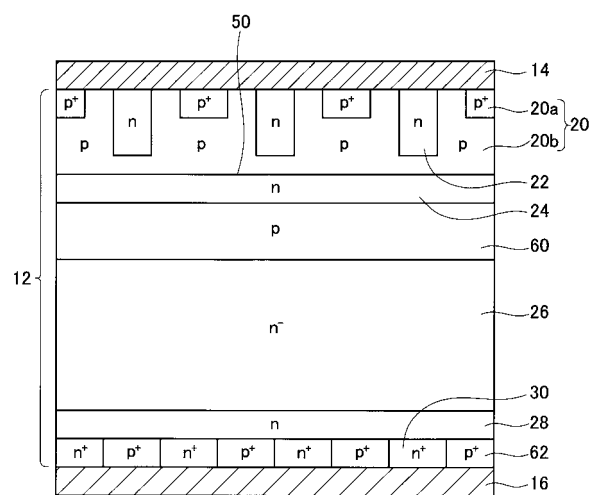
1 0 : ダイオード
1 2 : 半導体基板
1 4 : アノード電極
1 6 : カソード電極
2 0 : アノード領域
2 2 : ピラー領域
2 4 : バリア領域
2 6 : ドリフト領域
2 8 : バッファ領域
3 0 : カソード領域
5 0 : p n 接合

30

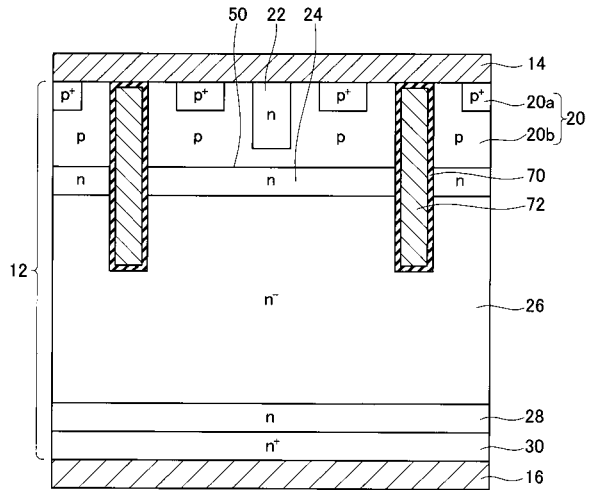
【 図 2 】



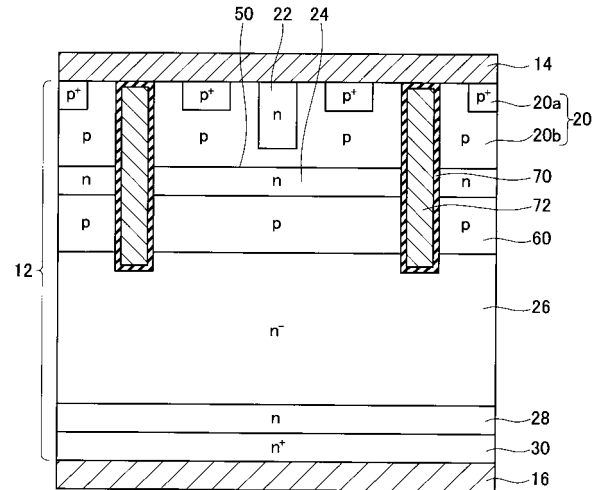
【 図 5 】



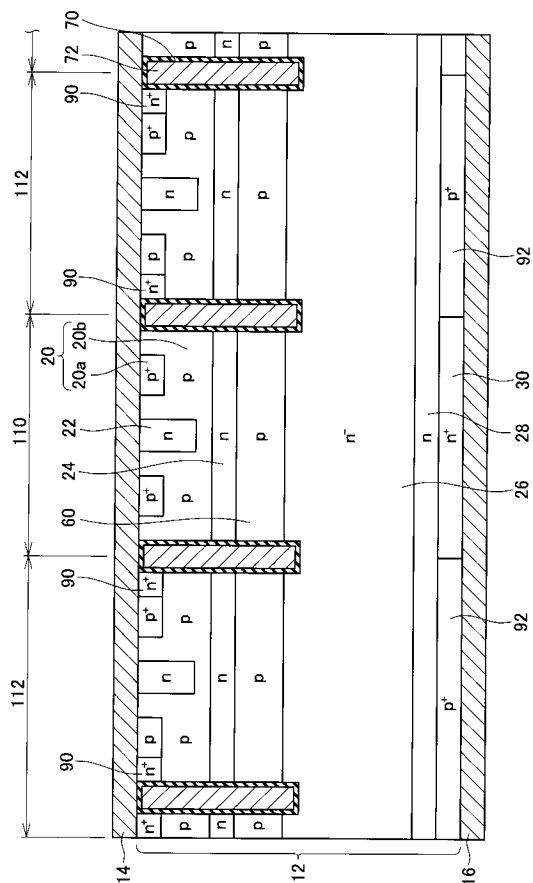
【図 6】



【図 7】



【図 8】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)

H 0 1 L 29/78 6 5 2 C

H 0 1 L 29/78 6 5 2 J

H 0 1 L 29/78 6 5 3 C

H 0 1 L 29/78 6 5 2 F

(72)発明者 利田 祐麻

愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内