

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3829904号
(P3829904)

(45) 発行日 平成18年10月4日(2006.10.4)

(24) 登録日 平成18年7月21日(2006.7.21)

(51) Int.C1.

F 1

H03G 3/30 (2006.01)
H04B 1/16 (2006.01)H03G 3/30
H04B 1/16D
R

請求項の数 1 (全 12 頁)

(21) 出願番号 特願平11-205826
 (22) 出願日 平成11年7月21日(1999.7.21)
 (65) 公開番号 特開2001-36367(P2001-36367A)
 (43) 公開日 平成13年2月9日(2001.2.9)
 審査請求日 平成16年9月10日(2004.9.10)

早期審査対象出願

(73) 特許権者 000002185
 ソニー株式会社
 東京都品川区北品川6丁目7番35号
 (74) 代理人 100091546
 弁理士 佐藤 正美
 (72) 発明者 岡信 大和
 東京都品川区北品川6丁目7番35号 ソ
 ニー株式会社内
 審査官 白井 孝治

最終頁に続く

(54) 【発明の名称】可変利得アンプ

(57) 【特許請求の範囲】

【請求項 1】

入力信号に対して継続接続された複数のアッテネータ回路と、
 この複数のアッテネータ回路よりも1つ多い複数の差動アンプと、
 この複数の差動アンプの出力端に共通に接続された取り出し回路と
 を有し、

上記複数のアッテネータ回路のそれぞれは、

第1の抵抗器および第1のコンデンサが並列接続された第1の並列回路と、
 第2の抵抗器および第2のコンデンサが並列接続された第2の並列回路と、
 第3の抵抗器および第3のコンデンサが並列接続された第3の並列回路と、
 第4の抵抗器および第4のコンデンサが並列接続された第4の並列回路と

が、この順に直列接続されるとともに、

上記第1～第4の並列回路の直列接続の両端が入力端とされ、

上記第2および第3の並列回路の直列接続の両端が出力端とされて
 バランス型に構成され、

上記複数のアッテネータ回路のうち、第1段目のアッテネータ回路の入力端に上記入力
 信号が供給されるとともに、

上記複数のアッテネータ回路のうち、第2段目以降のアッテネータ回路の入力端が、前
 段のアッテネータ回路の出力端にそれぞれ接続され、

上記複数の差動アンプのうち、第1の差動アンプの入力端が、上記第1段目のアッテネ

10

20

ータ回路の入力端に接続され、

上記複数の差動アンプのうち、残る差動アンプの入力端が、上記複数のアッテネータ回路の出力端にそれぞれ接続され、

上記複数のアッテネータ回路のそれぞれにおける上記第2の並列回路と第3の並列回路との接続点が共通に接続されるとともに、

上記第2の並列回路と第3の並列回路とが共通に接続された接続点に上記複数の差動アンプのバイアス電圧が供給され、

上記複数のアッテネータ回路のそれぞれにおいて、

上記第1の抵抗器および上記第1のコンデンサのC R 積と、上記第2の抵抗器および上記第2のコンデンサのC R 積とが等しくされるとともに、

上記第3の抵抗器および上記第3のコンデンサのC R 積と、上記第4の抵抗器および上記第4のコンデンサのC R 積とが等しくされ、

制御電圧により上記複数の差動アンプを選択的に動作状態に制御して上記取り出し回路から上記動作状態に制御した差動アンプの出力信号を取り出す

ようにした可変利得アンプ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は可変利得アンプに関する。

【0002】

【従来の技術】

デジタル音声放送として、ヨーロッパではDAB(Eureka147規格にしたがったデジタル音声放送)が採用され、日本ではISDB-Tが提案されている。

【0003】

そして、ISDB-Tは、

伝送帯域幅：432 kHz(狭帯域ISDB-Tのとき)

変調方式：OFDM

多重方式：MPEG2

を採用することにより、複数チャンネルのデジタルオーディオデータやデジタルデータを同時に放送するものである。

【0004】

なお、放送に使用する周波数帯は、狭帯域ISDB-Tのとき、88MHz～108 MHzおよび170 MHz～222 MHzが予定されている。

【0005】

【発明が解決しようとする課題】

ところで、AM受信機にはAGC回路が設けられ、AM検波出力のレベルが受信電界強度にかかわらず一定となるように制御されている。すなわち、高周波信号あるいは中間周波信号の信号ラインに、可変利得アンプが設けられ、その利得が、AM検波出力に含まれる直流電圧(AGC電圧)によりフィードバック制御されている。

【0006】

そして、可変利得アンプとして、例えば図4あるいは図5に示すような回路がある。すなわち、図4の回路は、高利得のアンプA11と、アッテネータ回路A12とを選択的に動作させることより、可変利得アンプを構成している。また、図5の回路は、抵抗ラダー回路A13の各段の出力を差動アンプA14～A17により選択して取り出すようにして、可変利得アンプを構成している。

【0007】

ところが、図4の可変利得アンプの場合には、アンプA11およびアッテネータ回路A12により、利得を高低2段に切り換えられるだけであり、利得の変更やダイナミックレンジの拡大を円滑に行うことができない。

【0008】

10

20

30

40

50

その点、図5の可変利得アンプの場合には、利得を円滑に変更することができるが、差動アンプA14～A17の入力容量の影響をなくすには、抵抗ラダー回路A13の抵抗器の値を、差動アンプA14～A17の入力容量の示すインピーダンスに比べ、十分に小さく、例えば、50～200程度にする必要がある。しかし、そのようにすると、抵抗ラダー回路A13の抵抗器により発生するノイズが無視できなくなり、N.F（ノイズフィギュア）が悪くなってしまう。

【0009】

さらに、可変利得アンプを上述したようなデジタル音声放送の受信機のA.G.C回路に使用する場合には、可変利得アンプは低歪みであることも要求される。すなわち、D.A.BやI.S.D.B-Tでは、1つの放送波が複数のキャリア信号から構成されている。例えば、狭帯域I.S.D.B-Tの場合、放送波は、モード1のときには、4kHzおきに分布する109個のキャリア信号から構成され、モード2のときには、1kHzおきに分布する433個のキャリア信号から構成されている。

【0010】

したがって、デジタル音声放送の受信機において、可変利得アンプの直線性が悪いと、その可変利得アンプを通過する受信信号や中間周波信号に歪みを生じてしまい、その歪み成分が本来のキャリア信号と区別のつかないことがある。したがって、デジタル音声放送の受信機のA.G.C回路に使用される可変利得アンプには、歪みの発生の少ないことも要求される。

【0011】

この発明は、以上のような問題点を解決しようとするものである。

10

【0012】

【課題を解決するための手段】

この発明においては、

入力信号に対して縦続接続された複数のアッテネータ回路と、

この複数のアッテネータ回路よりも1つ多い複数の差動アンプと、

この複数の差動アンプの出力端に共通に接続された取り出し回路と

を有し、

上記複数のアッテネータ回路のそれぞれは、

第1の抵抗器および第1のコンデンサが並列接続された第1の並列回路と、

30

第2の抵抗器および第2のコンデンサが並列接続された第2の並列回路と、

第3の抵抗器および第3のコンデンサが並列接続された第3の並列回路と、

第4の抵抗器および第4のコンデンサが並列接続された第4の並列回路と

が、この順に直列接続されるとともに、

上記第1～第4の並列回路の直列接続の両端が入力端とされ、

上記第2および第3の並列回路の直列接続の両端が出力端とされて

バランス型に構成され、

上記複数のアッテネータ回路のうち、第1段目のアッテネータ回路の入力端に上記入力信号が供給されるとともに、

上記複数のアッテネータ回路のうち、第2段目以降のアッテネータ回路の入力端が、前段のアッテネータ回路の出力端にそれぞれ接続され、

40

上記複数の差動アンプのうち、第1の差動アンプの入力端が、上記第1段目のアッテネータ回路の入力端に接続され、

上記複数の差動アンプのうち、残る差動アンプの入力端が、上記複数のアッテネータ回路の出力端にそれぞれ接続され、

上記複数のアッテネータ回路のそれぞれにおける上記第2の並列回路と第3の並列回路との接続点が共通に接続されるとともに、

上記第2の並列回路と第3の並列回路とが共通に接続された接続点に上記複数の差動アンプのバイアス電圧が供給され、

上記複数のアッテネータ回路のそれぞれにおいて、

50

上記第1の抵抗器および上記第1のコンデンサのC R 積と、上記第2の抵抗器および上記第2のコンデンサのC R 積とが等しくされるとともに、

上記第3の抵抗器および上記第3のコンデンサのC R 積と、上記第4の抵抗器および上記第4のコンデンサのC R 積とが等しくされ、

制御電圧により上記複数の差動アンプを選択的に動作状態に制御して上記取り出し回路から上記動作状態に制御した差動アンプの出力信号を取り出す

ようにした可変利得アンプ
とするものである。

【0013】

【発明の実施の形態】

[ISDB-T受信機]

ISDB-T受信機は、例えば図1に示すように構成される。なお、図1は、狭帯域ISDB-T用の受信機の場合であり、ダイレクトコンバージョン方式に構成された場合である。

【0014】

すなわち、狭帯域ISDB-Tの放送波がアンテナ11により受信され、この受信信号が電子同調方式のアンテナ同調回路12に供給されて目的とする周波数の受信信号S12が取り出され、この信号S12がAGC用の可変利得アンプ13および電子同調方式の段間同調回路14を通じてミキサ回路15A、15Bに供給される。

【0015】

また、PLL21において受信信号S12のキャリア周波数（中心周波数）の2倍の周波数の発振信号が形成され、この発振信号が分周回路22に供給されて受信信号S12のキャリア周波数に等しく、かつ、位相が互いに90°異なる2つの信号に分周され、この分周信号がミキサ回路15A、15Bに局部発振信号として供給される。

【0016】

こうして、ミキサ回路15A、15Bにおいて、受信信号S12は位相が互いに90°異なるベースバンド信号S15A、S15B、すなわち、I軸およびQ軸のベースバンド信号S15A、S15Bに周波数変換される。

【0017】

なお、このとき、PLL21から、そのVCO（図示せず）の可変容量ダイオードに供給される制御電圧の一部が取り出され、この制御電圧が同調回路12、14に同調電圧として供給され、受信信号S12に対する同調が実現される。

【0018】

そして、ミキサ回路15A、15Bからの信号S15A、S15Bが、ローパスフィルタ16A、16B AGC用の可変利得アンプ17A、17B ローパスフィルタ18A、18Bの信号ラインを通じて復調回路19に供給される。この復調回路19は、図示はしないが、ISDB-Tの送信時の変調処理に対応して、複素フーリエ変換、周波数ディンタリーブ、タイム・ディンタリーブ、複数のチャンネルのうちの目的とするチャンネルのデジタルオーディオデータの選択、エラー訂正およびデータ伸長などの復調処理を行うものである。

【0019】

したがって、復調回路19からは、複数の番組（チャンネル）のうちの目的とする番組のオーディオ信号L、Rが取り出される。

【0020】

また、このとき、ローパスフィルタ18A、18Bからの信号S15A、S15BがAGC検波回路25に供給されてAGC電圧V25が形成され、このAGC電圧V25が可変利得アンプ17A、17Bに利得の制御信号として供給される。

【0021】

さらに、ミキサ回路15A、15Bからの信号S15A、S15BがAGC検波回路23に供給されて遅延AGC電圧V23が形成され、このAGC電圧V23が加算回路24に供給され

10

20

30

40

50

るとともに、A G C 電圧 V 25が加算回路 2 4 に供給される。そして、加算回路 2 4 からは A G C 電圧 V 23、V 25の加算電圧 V 24が取り出され、この電圧 V 24が可変利得アンプ 1 3 に利得の制御信号として供給される。

【 0 0 2 2 】

したがって、A G C 電圧 V 24により同調回路 1 2 からの受信信号 S 12に対して A G C が行われるとともに、A G C 電圧 V 25によりローパスフィルタ 1 6 A、1 6 B からのベースバンド信号 S 15A、S 15B に対して A G C が行われる。そして、このとき、A G C 電圧 V 24 は、遅延 A G C 電圧 V 23と A G C 電圧 V 25との加算電圧であるから、受信信号 S 12に対する A G C 範囲を拡大することができる。

【 0 0 2 3 】

また、この受信機は、同調回路 1 2 、1 4 、P L L 2 1 のV C O の共振回路および復調回路 1 9 を除いて、1 チップ I C 化することができる。

【 0 0 2 4 】

[可変利得アンプ]

可変利得アンプ 1 3 は、例えば図 2 に示すように、縦続接続された例えは 3 つのアッテネータ回路 3 1 ~ 3 3 と、その入力および各出力を選択的に取り出す差動アンプ 4 1 ~ 4 4 と、カスコードアンプ 5 1 、5 2 とから構成される。

【 0 0 2 5 】

すなわち、図 2 の可変利得アンプ 1 3 においては、同調回路 1 2 の同調コイル（図示せず）の 2 次コイル L 12 に抵抗器 R 01 ~ R 03 の直列回路が接続され、同調回路 1 2 からは受信信号 S 12 がバランス型に取り出される。また、このとき、同調回路 1 2 の出力インピーダンスは、例えは 50 Ω とされる。

【 0 0 2 6 】

そして、アッテネータ回路 3 1 ~ 3 3 は、バランス型のラダーアッテネータ回路 3 0 を構成しているものでもあり、同調回路 1 2 の出力端、すなわち、抵抗器 R 02 の両端間に、抵抗器 R 11 、R 12 、R 14 、R 13 の直列回路が接続されるとともに、これら抵抗器 R 11 、R 12 、R 14 、R 13 にコンデンサ C 11 、C 12 、C 14 、C 13 がそれぞれ並列接続される。こうして、素子 R 11 ~ R 14 、C 11 ~ C 14 により第 1 段目のバランス型アッテネータ回路 3 1 が構成される。

【 0 0 2 7 】

また、抵抗器 R 12 、R 14 の直列回路の両端間に、抵抗器 R 21 、R 22 、R 24 、R 23 の直列回路が接続されるとともに、これら抵抗器 R 21 、R 22 、R 24 、R 23 にコンデンサ C 21 、C 22 、C 24 、C 23 がそれぞれ並列接続される。こうして、素子 R 21 ~ R 24 、C 21 ~ C 24 により第 2 段目のバランス型アッテネータ回路 3 2 が構成される。

【 0 0 2 8 】

さらに、抵抗器 R 22 、R 24 の直列回路の両端間に、抵抗器 R 31 、R 32 、R 34 、R 33 の直列回路が接続されるとともに、これら抵抗器 R 31 、R 32 、R 34 、R 33 にコンデンサ C 31 、C 32 、C 34 、C 33 がそれぞれ並列接続される。こうして、素子 R 31 ~ R 34 、C 31 ~ C 34 により第 3 段目のバランス型アッテネータ回路 3 3 が構成される。

【 0 0 2 9 】

したがって、アッテネータ回路 3 1 ~ 3 3 によりラダーアッテネータ回路 3 0 が構成されたことになるが、この場合、

$$C_{11} \cdot R_{11} = C_{12} \cdot R_{12}, C_{13} \cdot R_{13} = C_{14} \cdot R_{14}$$

$$C_{21} \cdot R_{21} = C_{22} \cdot R_{22}, C_{23} \cdot R_{23} = C_{24} \cdot R_{24}$$

$$C_{31} \cdot R_{31} = C_{32} \cdot R_{32}, C_{33} \cdot R_{33} = C_{34} \cdot R_{34}$$

とされる。

【 0 0 3 0 】

また、各アッテネータ回路 3 1 ~ 3 3 の減衰量を等しくする場合には、

$$R_{11} = R_{13} = R_{21} = R_{23} = R_{31} = R_{33}$$

$$R_{12} = R_{14} = R_{22} = R_{24}$$

10

20

30

40

50

R 32 = R 34 = R 12 / 2
 C 11 = C 13 = C 21 = C 23 = C 31 = C 33
 C 12 = C 14 = C 22 = C 24
 C 32 = C 34 = 2 · C 12

とされる。

【 0 0 3 1 】

さらに、各アッテネータ回路 3 1 ~ 3 3 の減衰量を $1 / n$ [倍] (ただし、 $n > 1$) とすれば、

R 12 / R 11 = 2 / (n - 1)
 C 11 / C 12 = 2 / (n - 1)

とされる。

【 0 0 3 2 】

そして、トランジスタ Q 11、Q 12 のエミッタが、定電流源用のトランジスタ Q 13 のコレクタに共通に接続され、そのエミッタが接地に接続されて差動アンプ 4 1 が構成される。そして、トランジスタ Q 11、Q 12 のベースが、抵抗器 R 02 の両端にそれぞれ接続され、抵抗器 R 12、R 14 の接続中点と、抵抗器 R 22、R 24 の接続中点と、抵抗器 R 32、R 34 の接続中点とが互いに接続されるとともに、この接続中点と、接地との間に、直流バイアス電源 V BB が接続される。

【 0 0 3 3 】

また、トランジスタ Q 21、Q 22 のエミッタが、トランジスタ Q 23 のコレクタに共通に接続され、そのエミッタが接地に接続されて差動アンプ 4 2 が構成され、トランジスタ Q 21、Q 22 のベースがアッテネータ回路 3 1 の出力端にそれぞれ接続される。

【 0 0 3 4 】

さらに、トランジスタ Q 31、Q 32、Q 33 および Q 41、Q 42、Q 43 により同様に差動アンプ 4 3 および 4 4 が構成され、トランジスタ Q 31、Q 32 のベースがアッテネータ回路 3 2 の出力端に接続され、トランジスタ Q 41、Q 42 のベースがアッテネータ回路 3 3 の出力端に接続される。

【 0 0 3 5 】

そして、制御電圧形成回路 6 0において、AGC 電圧 V 24 から所定の制御電圧 V B1 ~ V B4 が形成され、これら制御電圧 V B1 ~ V B4 がトランジスタ Q 13、Q 23、Q 33、Q 43 のベースにそれぞれ供給される。

【 0 0 3 6 】

この場合、これら制御電圧 V B1 ~ V B4 は、AGC 電圧 V 24 に対応して変化するものであり、所定の電圧レベルを V L、V M、V H (ただし、 $V L < V M < V H$) とすると、

- 1 V 24 < V L のとき、トランジスタ Q 13だけをオンにする。
- 2 V L V 24 < V M のとき、トランジスタ Q 23だけをオンにする。
- 3 V M V 24 < V H のとき、トランジスタ Q 33だけをオンにする。
- 4 V H V 24 のとき、トランジスタ Q 43だけをオンにする。

のように変化するものである。

【 0 0 3 7 】

そして、トランジスタ Q 11、Q 21、Q 31、Q 41 のコレクタが、ベース接地のトランジスタ Q 51 のエミッタに接続されてカスコードアンプ 5 1 が構成され、トランジスタ Q 12、Q 22、Q 32、Q 42 のコレクタが、ベース接地のトランジスタ Q 52 のエミッタに接続されてカスコードアンプ 5 2 が構成され、トランジスタ Q 51、Q 52 のコレクタ出力が次段の同調回路 1 4 に供給される。

【 0 0 3 8 】

このような構成によれば、同調回路 1 2 から受信信号 S 12 が出力されると、この信号 S 12 はアッテネータ回路 3 1 ~ 3 3 により所定量ずつ順に減衰され、したがって、アッテネータ回路 3 1 ~ 3 3 からは順にレベルが小さくされた受信信号 S 12 が出力される。

【 0 0 3 9 】

そして、直流バイアス電源V BBからのバイアス電圧が、抵抗器R 11～R 34を通じてトランジスタQ 11～Q 42のベースに供給されるが、AGC電圧V 24が1の場合には、制御電圧VB1によりトランジスタQ 13だけがオンとなって定電流源として動作する。したがって、1の場合には、差動アンプ4 1～4 4のうち、差動アンプ4 1だけが有効に動作することになり、トランジスタQ 11、Q 12と、トランジスタQ 51、Q 52とが、カスコードアンプ5 1、5 2を構成することになる。

【0040】

したがって、1の場合には、同調回路1 2から出力される受信信号S 12が、差動アンプ4 1により選択されるとともに、カスコードアンプ5 1、5 2を通じて次段へと出力される。

10

【0041】

また、AGC電圧V 24が2の場合には、制御電圧VB2によりトランジスタQ 23だけがオンとなって定電流源として動作するので、差動アンプ4 1～4 4のうち、差動アンプ4 2だけが有効に動作する。したがって、第1段目のアッテネータ回路3 1から出力される受信信号S 12が、差動アンプ4 2により選択されるとともに、カスコードアンプ5 1、5 2を通じて次段へと出力される。

【0042】

さらに、AGC電圧V 24が3の場合には、制御電圧VB3によりトランジスタQ 33だけがオンとなり、差動アンプ4 3だけが有効に動作する。したがって、第2段目のアッテネータ回路3 2から出力される受信信号S 12が、差動アンプ4 3により選択されるとともに、カスコードアンプ5 1、5 2を通じて出力される。

20

【0043】

そして、AGC電圧V 24が4の場合には、制御電圧VB4により差動アンプ4 4だけが有効に動作するので、第3段目のアッテネータ回路3 3から出力される受信信号S 12が、差動アンプ4 4により選択されるとともに、カスコードアンプ5 1、5 2を通じて出力される。

【0044】

こうして、図2の回路によれば、同調回路1 2および各アッテネータ回路3 1～3 3の出力信号が、AGC電圧V 24にしたがって差動アンプ4 1～4 4により選択され、カスコードアンプ5 1、5 2を通じて取り出される。したがって、この図2の回路は利得が4ステップに切り換わる可変利得アンプ1 3として動作していることになる。また、このとき、AGCが行われることになる。

30

【0045】

そして、その場合、アッテネータ回路3 1～3 3においては、コンデンサC 11～C 34によっても信号の分圧ないし減衰が行われるので、抵抗器R 11～R 34の値を、同調回路1 2の出力インピーダンス50に比べて十分に高く、例えば1.25kと高くすることができ、したがって、抵抗器R 11～R 34によりNFが悪化することなく、ノイズの少ない可変利得アンプとすることができます。

【0046】

また、同調回路1 2およびアッテネータ回路3 1～3 3の出力信号のうち適正なレベルの受信信号S 12を差動アンプ4 1～4 4により選択して取り出しているので、歪みの発生を抑えることができる。

40

【0047】

さらに、コンデンサC 11～C 34の値に、トランジスタQ 11～Q 42の入力容量を加味することにより、その入力容量を無視することができる。また、C 11・R 11=C 12・R 12、C 13・R 13=C 14・R 14(他のCR積も同様)とすることにより、周波数特性を平坦にすることができる。したがって、周波数特性を広帯域化することができる。

【0048】

また、直流バイアス電源V BBからのバイアス電圧は、抵抗器R 11～R 34を通じてトランジスタQ 11～Q 42に供給されるので、トランジスタQ 11～Q 42にバイアス電圧を供給するた

50

めの回路を新たに設ける必要がない。

【0049】

さらに、I C化もできる。また、可変利得アンプ13の処理する受信信号S12の周波数を、使用する素子のC R積により決まる周波数よりも遙かに高くすることができ、その場合には、アッテネータ回路31～33の減衰量はコンデンサC11～C34の容量比だけで決まるので、トランジスタQ11～Q42の入力容量を補正するだけでよい。

【0050】

[ISDB-T受信機の他の例]

図3は、狭帯域ISDB-T用の受信機がスーパー・ヘテロダイイン方式に構成されている場合である。

10

【0051】

すなわち、狭帯域ISDB-Tの放送波がアンテナ11により受信され、この受信信号が電子同調方式のアンテナ同調回路12に供給されて目的とする周波数の受信信号S12が取り出され、この信号S12がAGC用の可変利得アンプ13および電子同調方式の段間同調回路14を通じてミキサ回路15A、15Bに供給される。

【0052】

また、PLL21において所定の周波数の発振信号が形成され、この発振信号が分周回路22に供給されて受信信号S12のキャリア周波数（中心周波数）よりも例えば500 kHzだけ高く、かつ、位相が互いに90°異なる2つの信号に分周され、この分周信号がミキサ回路15A、15Bに局部発振信号として供給される。

20

【0053】

こうして、ミキサ回路15A、15Bにおいて、受信信号S12は位相が互いに90°異なる2つの中間周波信号S15A、S15B（中間周波数は500 kHz）に周波数変換される。

【0054】

なお、このとき、PLL21から、そのVCO（図示せず）の可変容量ダイオードに供給される制御電圧の一部が取り出され、この制御電圧が同調回路12、14に同調電圧として供給され、受信信号S12に対する同調が実現される。

【0055】

そして、ミキサ回路15A、15Bからの中間周波信号S15A、S15Bが、ローパスフィルタ16A、16BおよびAGC用の可変利得アンプ17A、17Bを通じて移相回路26A、26Bに供給され、この移相回路26A、26Bにおいて、例えば、中間周波信号S15A、S15Bに含まれる本来の信号成分が同相となり、かつ、イメージ成分が逆相となるように移相される。そして、この移相後の中間周波信号S15A、S15Bが加算回路27に供給され、加算回路27からは、イメージ成分が相殺され、本来の信号成分を有する中間周波信号S15が取り出される。

30

【0056】

続いて、この中間周波信号S15が、中間周波フィルタ用のバンドパスフィルタ28 AGC用の可変利得アンプ17 ローパスフィルタ18の信号ラインを通じて復調回路19に供給され、復調回路19からは、複数の番組のうちの目的とする番組のオーディオ信号L、Rが取り出される。

40

【0057】

また、このとき、ローパスフィルタ18からの中間周波信号S15がAGC検波回路25に供給されてAGC電圧V25が形成され、このAGC電圧V25が可変利得アンプ17に利得の制御信号として供給される。

【0058】

さらに、ローパスフィルタ16A、16Bからの中間周波信号S16A、S16BがAGC検波回路23に供給されて遅延AGC電圧V23が形成され、このAGC電圧V23が加算回路24に供給されるとともに、AGC電圧V25が加算回路24に供給される。そして、加算回路24からはAGC電圧V23、V25の加算電圧V24が取り出され、この電圧V24が可変利得アンプ13に利得の制御信号として供給される。

50

【0059】

したがって、A G C 電圧 V 24により同調回路 1 2 からの受信信号 S 12に対して A G C が行われるとともに、A G C 電圧 V 25によりバンドパスフィルタ 2 8 からの中間周波信号 S 15 に対して A G C が行われる。そして、このとき、A G C 電圧 V 24は、遅延 A G C 電圧 V 23 と A G C 電圧 V 25との加算電圧であるから、受信信号 S 12に対する A G C 範囲を拡大することができる。

【0060】

そして、この受信機においても、可変利得アンプ 1 3 を例えば図 2 に示すように構成することができるとともに、I C 化ができる。

【0061】

10

【発明の効果】

この発明によれば、ノイズの少ない可変利得アンプとすることができます。また、直線性が良好であり、歪みの発生が少ない。さらに、出力信号を選択して取り出すためのアンプのバイアス回路を簡単化ないし省略することができる。

【0062】

また、その選択用のアンプのトランジスタの入力容量を無視することができるとともに、周波数特性を平坦にすることもでき、したがって、周波数特性を広帯域化することができる。

【図面の簡単な説明】

【図 1】この発明の一形態を示す系統図である。

20

【図 2】この発明の一形態を示す接続図である。

【図 3】この発明の一形態を示す系統図である。

【図 4】この発明を説明するための接続図である。

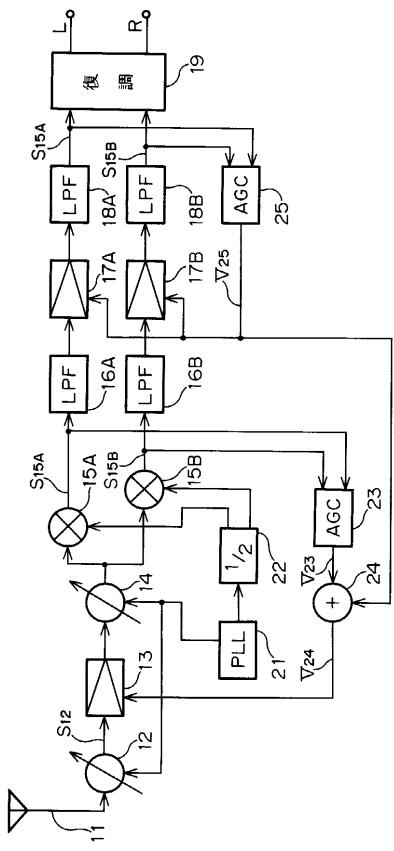
【図 5】この発明を説明するための接続図である。

【符号の説明】

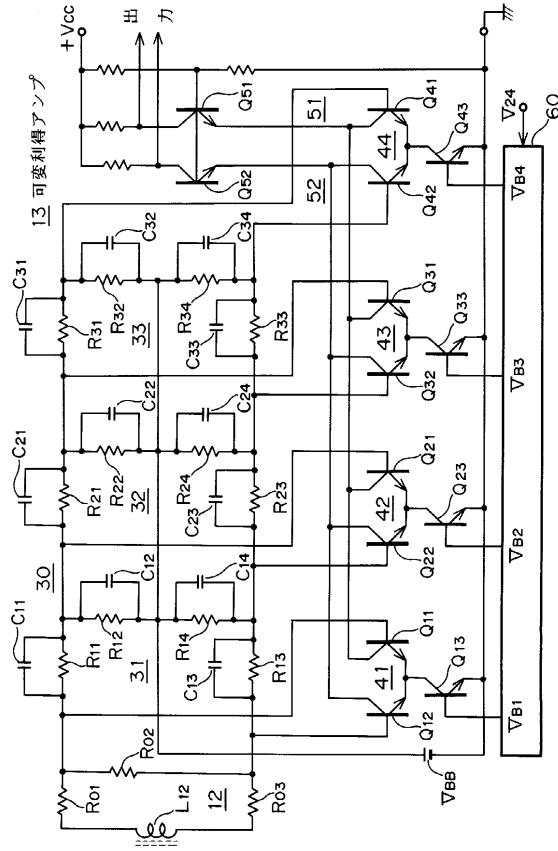
1 1 ... アンテナ、1 2 ... 同調回路、1 3 ... 可変利得アンプ、1 4 ... 同調回路、1 5 A、1 5 B ... ミキサ回路、1 6 A、1 6 B ... ローパスフィルタ、1 7 A、1 7 B ... 可変利得アンプ、1 8 A、1 8 B ... ローパスフィルタ、1 9 ... 復調回路、2 1 ... PLL、2 2 ... 分周回路、2 3 ... A G C 検波回路、2 4 ... 加算回路、2 5 ... A G C 検波回路、2 6 A、2 6 B ... 移相回路、2 7 ... 加算回路、2 8 ... バンドパスフィルタ、3 0 ... ラダーアッテネータ回路、3 1 ~ 3 3 ... アッテネータ回路、4 0 ... 取り出し回路、4 1 ~ 4 4 ... 差動アンプ、5 1、5 2 ... カスコードアンプ、6 0 ... 制御電圧形成回路

30

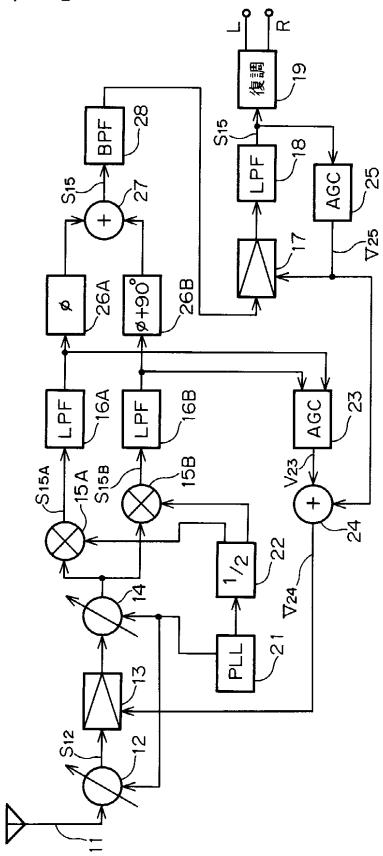
【図 1】



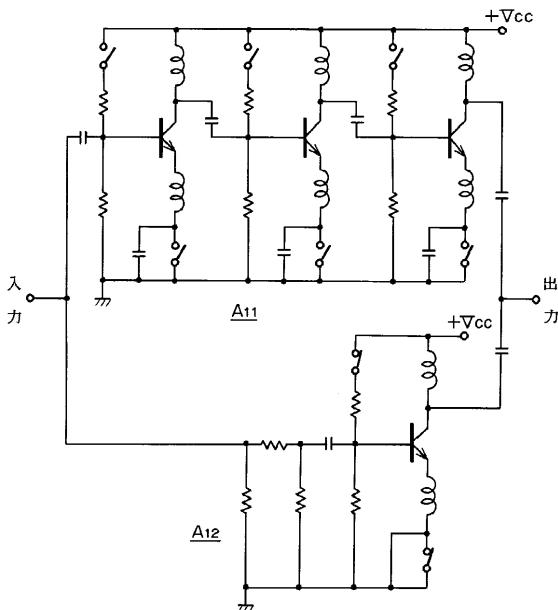
【図 2】



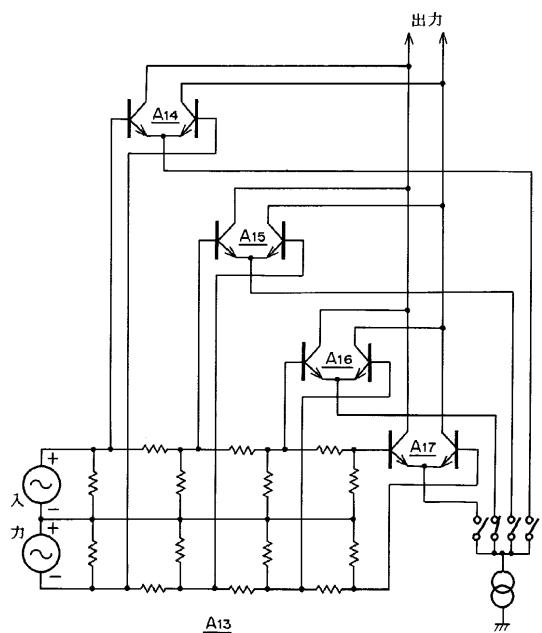
【図 3】



【図 4】



【図5】



フロントページの続き

(56)参考文献 特表平06-500440(JP,A)
実開平03-053023(JP,U)
特開平11-097929(JP,A)
特開昭62-078905(JP,A)
特開昭59-086322(JP,A)

(58)調査した分野(Int.Cl., DB名)

H03G 3/00- 3/34

H04B 1/06- 1/30