

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-108596

(P2006-108596A)

(43) 公開日 平成18年4月20日(2006.4.20)

(51) Int. Cl.

H 0 1 L 27/148 (2006.01)

F I

H 0 1 L 27/14

B

テーマコード (参考)

4 M 1 1 8

審査請求 未請求 請求項の数 27 O L (全 15 頁)

(21) 出願番号 特願2004-296961 (P2004-296961)

(22) 出願日 平成16年10月8日 (2004.10.8)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(74) 代理人 100078282

弁理士 山本 秀策

(74) 代理人 100062409

弁理士 安村 高明

(74) 代理人 100107489

弁理士 大塩 竹志

(72) 発明者 川野 裕行

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

Fターム(参考) 4M118 AA10 AB01 BA13 DA18 DA22

DA28 FA06

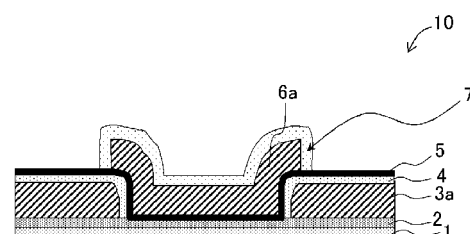
(54) 【発明の名称】 電極構造およびその形成方法、固体撮像素子、その製造方法

(57) 【要約】

【課題】 上層電極と下層電極との間の層間絶縁膜を膜厚制御性良く形成して、転送ゲート部の縮小化を図る。

【解決手段】 下層電極3a上に層間絶縁膜4を形成した後、酸化防止膜5を全面に形成する。下層電極3aと上層電極6aとの間に層間絶縁膜4と共に酸化防止膜5が形成されるため、上層電極6aを酸化して層間絶縁膜7を形成する工程において、上層電極6aと下層電極3aとの間のオーバーラップ部で層間絶縁膜4が酸化されることを防止することができる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

複数の電極の両端部を絶縁膜を介して順次オーバーラップさせた状態で該複数の電極を一方方向に並べて配設された電極構造において、

前記絶縁膜は、

該下層電極上に設けられた層間絶縁膜と、

該下層電極が設けられていない基板部および該層間絶縁膜上にわたって設けられた、該層間絶縁膜に対する酸化防止膜とを有する電極構造。

【請求項 2】

複数の電極の両端部を絶縁膜を介して順次オーバーラップさせた状態で該複数の電極を一方方向に並べて配設された電極構造において、 10

前記絶縁膜は、

該下層電極上に設けられた層間絶縁膜と、

該下層電極が設けられていない基板部および該層間絶縁膜上にわたって設けられた、該層間絶縁膜に対する酸化防止膜のみからなる電極構造。

【請求項 3】

前記酸化防止膜は SiN 膜である請求項 1 または 2 に記載の電極構造。

【請求項 4】

前記酸化防止膜の膜厚は 1 nm 以上 10 nm 以下である請求項 1 ～ 3 のいずれかに記載の電極構造。 20

【請求項 5】

前記下層電極上の層間絶縁膜は SiO₂ 膜である請求項 1 または 2 に記載の電極構造。

【請求項 6】

前記酸化防止膜上に層間絶縁膜を更に設けた請求項 1 に記載の電極構造。

【請求項 7】

前記酸化防止膜上の層間絶縁膜は HTO（ハイテンパラチュアオキサイト）である請求項 6 に記載の電極構造。

【請求項 8】

前記酸化防止膜上の層間絶縁膜の膜厚は 2 nm 以上 10 nm 以下である請求項 6 または 7 に記載の電極構造。 30

【請求項 9】

前記酸化防止膜上の層間絶縁膜は膜堆積法で堆積されて設けられている請求項 1、5 ～ 8 のいずれかに記載の電極構造。

【請求項 10】

前記下層電極はポリシリコン膜であり、該下層電極上の層間絶縁膜は該ポリシリコン膜が酸化されて構成されている請求項 1、2 または 5 に記載の電極構造。

【請求項 11】

前記上層電極はポリシリコン膜であり、該ポリシリコン膜表面部が酸化されて層間絶縁膜が構成されている請求項 1 または 2 に記載の電極構造。

【請求項 12】 40

前記基板部表面のゲート絶縁膜を、前記上層電極および前記下層電極と該基板部との間のゲート絶縁膜として共用する請求項 1 または 2 に記載の電極構造。

【請求項 13】

前記酸化防止膜は、前記下層電極の形成後に生じる前記上層電極下のゲート絶縁膜の膜減り相当分の膜厚に設定されている請求項 1 ～ 4 および 12 のいずれかに記載の電極構造。

【請求項 14】

複数の電極の両端部を順次オーバーラップさせた状態で該複数の電極を一方方向に並べて配設した電極構造の形成方法において、

基板部上に、相互に所定間隔を隔てて複数の下層電極を一方方向に並べて形成する下層電 50

極形成工程と、

該下層電極上に層間絶縁膜を形成する層間絶縁膜形成工程と、

該下層電極が設けられていない基板部および該層間絶縁膜上にわたって酸化防止膜を形成する酸化防止膜形成工程と、

該酸化防止膜上に、隣接する該下層電極の端部と一部重なり、かつ、相互に所定間隔を隔てて複数の上層電極を形成する上層電極形成工程とを有する電極構造の形成方法。

【請求項 15】

前記酸化防止膜として SiN 膜を形成する請求項 14 に記載の電極構造の形成方法。

【請求項 16】

前記酸化防止膜を 1 nm 以上 10 nm 以下の膜厚に形成する請求項 14 または 15 に記載の電極構造の形成方法。 10

【請求項 17】

前記下層電極上の層間絶縁膜として SiO₂ 膜を形成する請求項 14 に記載の電極構造の形成方法。

【請求項 18】

前記酸化防止膜形成工程と前記上層電極形成工程との間に、前記酸化防止膜上に層間絶縁膜を更に形成する工程を有する請求項 14 に記載の電極構造の形成方法。

【請求項 19】

前記酸化防止膜上の層間絶縁膜として HTO（ハイテンパチュアオキサイト）を形成する請求項 18 に記載の電極構造の形成方法。 20

【請求項 20】

前記酸化防止膜上の層間絶縁膜を 2 nm 以上 10 nm 以下の膜厚に形成する請求項 18 または 19 に記載の電極構造の形成方法。

【請求項 21】

前記酸化防止膜上に層間絶縁膜を膜堆積法で堆積する請求項 14、18～20 のいずれかに記載の電極構造の形成方法。

【請求項 22】

前記下層電極としてポリシリコン膜を形成し、該下層電極上の層間絶縁膜を、該ポリシリコン膜を酸化することにより形成する請求項 14 または 17 に記載の電極構造の形成方法。 30

【請求項 23】

前記上層電極としてポリシリコン膜を形成し、該ポリシリコン膜を酸化することにより該上層電極上に層間絶縁膜を形成する請求項 14 に記載の電極構造の形成方法。

【請求項 24】

前記基板部表面のゲート絶縁膜を、前記上層電極および前記下層電極と該基板部との間のゲート絶縁膜として共用する請求項 14 に記載の電極構造の形成方法。

【請求項 25】

前記酸化防止膜を、前記下層電極形成工程後の工程にて生じる前記上層電極下のゲート絶縁膜の膜減り相当分の膜厚に形成する請求項 14～16 および 24 のいずれかに記載の電極構造の形成方法。 40

【請求項 26】

請求項 1～13 の何れかに記載の電極構造を有する転送ゲート部が設けられた固体撮像素子。

【請求項 27】

請求項 14～25 の何れかに記載の電極構造の形成方法を転送ゲート部の形成方法として用いた固体撮像素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数の電極層を一方向に並べて配設した電極構造およびその形成方法に関し 50

、これを転送ゲート部に用いたCCD型イメージセンサなどの固体撮像素子およびその製造方法に関する。

【背景技術】

【0002】

従来、固体撮像素子には、光電変換により発生された信号電荷を一方向に転送するための転送ゲートが設けられている。この固体撮像素子において、微細化のために、転送ゲート部を複数の電極層によって構成し、上層電極と下層電極とが一部重なって配置された電極構造を用いる。

【0003】

図4は、従来の固体撮像素子の概略構成例を示す平面図である。

10

【0004】

図4に示すように、従来の固体撮像素子30において、被写体の画像光が入射されるイメージエリア31には、入射光量に応じた信号電荷を発生させる複数の画素部（受光部）32と、これらの画素部32で発生した信号電荷をイメージエリア31内で垂直方向に転送するための転送ゲートとしての垂直転送CCD（ChargeCoupled Device）33A～33Cとが設けられている。

【0005】

このイメージエリア31の周囲には、駆動クロック信号を垂直転送CCD33A～33Cに供給するための信号線34と、垂直転送CCD33A～33Cによって転送されてきた画像信号を順次水平方向に転送するための水平転送CCD35とが設けられている。

20

【0006】

図5は、図4のI-I線部分の断面図であり、垂直転送CCD33Aの概略断面構成例を示している。この事例では、2相駆動方式のCCDを示している。

【0007】

図5に示すように、固体撮像素子30において、p型シリコン半導体基板41の表層にn⁻型不純物拡散層42が形成され、その上にシリコン酸化膜からなる第1酸化膜43と第2酸化膜44がそれぞれ形成されている。

【0008】

第1酸化膜43上にはポリシリコンからなる第1ゲート電極45aおよび45a'が交互に所定間隔を隔てて形成されている。第2酸化膜44上には、第1ゲート電極45aおよび45a'と一部重なって、第2ゲート電極46aおよび46a'が交互に所定間隔を隔てて形成されている。第1ゲート電極45aおよび45a'と第2ゲート電極46aおよび46a'とは、上面が層間絶縁膜47で覆われている。

30

【0009】

信号線34aおよび34bは、垂直転送CCD33A～33Cを駆動するためのクロック信号φ1およびφ2を伝送する配線であって、第1ゲート電極45aと第2ゲート電極46aとは信号線34aに接続され、第1ゲート電極45a'と第2ゲート電極46a'とは信号線34bに接続されている。

【0010】

次に、従来の垂直転送CCD33A～33Cの製造方法について、図6～図8を用いて説明する。図6～図8は、従来の垂直転送CCDの各製造工程をそれぞれ示す断面図である。

40

【0011】

まず、図6（a）に示すように、p型シリコン半導体基板41上にn⁻型不純物拡散層42を形成した後、図6（b）に示すように、ゲート絶縁膜となる第1酸化膜43を熱酸化により形成し、さらにその上に減圧CVD法によりリンが添加されたポリシリコン膜45を形成する。

【0012】

次に、図6（c）に示すように、ポリシリコン膜45上にレジストを塗布して写真製版工程により相互に所定の間隔を隔てて複数配列されたレジストパターン51を形成し、こ

50

のレジストパターン 51 をマスクとしてポリシリコン膜 45 を選択的にエッチング除去して、図 6 (d) に示すように、第 1 ゲート電極 45 a および 45 a' を形成する。さらに、図 6 (e) に示すように、露出された第 1 酸化膜 43 も同様に、選択的にエッチング除去する。

【0013】

さらに、図 7 (f) に示すように、第 1 酸化膜 43 の除去領域および第 1 ゲート電極 45 a 上の全面にわたって熱酸化することにより第 1 酸化膜 43 と同程度の厚さの第 2 酸化膜 44 を形成し、図 7 (g) に示すように、その上に減圧 CVD 法によりリンが添加されたポリシリコン膜 46 をポリシリコン膜 45 と同程度の厚さに形成する。

【0014】

さらに、図 7 (h) に示すように、ポリシリコン膜 46 上にレジストを塗布して写真製版工程により相互に所定の間隔を隔てて複数配列されたレジストパターン 52 を形成する。このレジストパターン 52 は、開口部が相互に隣り合う第 1 ゲート電極 45 a の中間位置にあって、かつ、隣り合う第 1 ゲート電極 45 a のそれぞれに一部が重なり合う位置に配置される。このレジストパターン 52 をマスクとしてポリシリコン膜 46 を選択的にエッチング除去して、図 7 (i) に示すように、第 2 ゲート電極 46 a および 46 a' を形成する。

【0015】

さらに、図 8 (j) に示すように、第 2 ゲート電極 46 a および 46 a' をマスクとして第 2 酸化膜 44 を選択的にエッチング除去する。さらに、図 8 (k) に示すように、第 1 ゲート電極 45 a および 45 a' の露出部および第 2 ゲート電極 46 a および 46 a' 上の全面にわたって熱酸化することにより層間絶縁膜 47 を形成する。

【0016】

このような固体撮像素子 30 において、微細化を図るためには、転送ゲート部を縮小化することが必須である。この転送ゲート部の縮小化においては、上層電極（第 2 ゲート電極 46 a および 46 a' ）と下層電極（第 1 ゲート電極 45 a および 45 a' ）との間の絶縁膜の膜厚制御性を向上させることが重要になっている。

【0017】

例えば、上記従来の固体撮像素子 30 において、図 9 に丸印で囲む上層電極（第 2 ゲート電極 46 a ）と下層電極（第 1 ゲート電極 45 a ）とのオーバーラップ部には、下層電極 45 a を熱酸化した電極間絶縁膜（第 2 酸化膜）44 が形成されており、さらに、上層電極 46 a を熱酸化して層間絶縁膜 47 を形成するときに、下層電極 45 a および上層電極 46 a の酸化による入り込みが生じて膜厚が変化する。このため、上層電極と下層電極との間で絶縁膜の膜厚を制御することは困難であり、上層電極と下層電極との間のオーバーラップ部を充分縮小化させることができない。

そこで、例えば特許文献 1 では、層間絶縁膜に熱酸化膜を用いず、SiN 膜を用いている。

【0018】

従来例について、図 10 を用いて更に詳細に説明する。

【0019】

図 10 (a) ～図 10 (e) は、特許文献 1 に開示されている転送ゲート部（垂直転送 CCD 33A）の各製造工程を示す要部断面図である。

【0020】

まず、図 10 (a) に示すように、半導体基板 51 上に形成された SiO₂ からなるゲート絶縁膜 52 上に下層電極用のポリシリコン膜を形成し、その上に SiN 膜を積層して下層電極 53 a のパターンに加工することにより、下層電極 53 a および SiN 膜 54 a を形成する。

【0021】

次に、SiN 膜を再度堆積した後、エッチバックにより下層電極 53 a 上面および側壁以外の SiN 膜を除去することにより、図 10 (b) に示すように、SiN 膜 54 b を形

10

20

30

40

50

成する。

【0022】

続いて、図10(c)に示すように、下層電極53aを覆っているSiN膜54aおよび54bをマスクとして、下層電極53aの下部以外のゲート酸化膜52を除去する。

【0023】

次に、図10(d)に示すように、上層電極用のゲート絶縁膜55としてSiO₂膜を形成し、その上にポリシリコン膜を形成して上層電極パターンに加工することにより、上層電極56aを形成する。

【0024】

その後、上層電極56a上に層間絶縁膜としてSiN膜57を堆積することによって、図10(e)に示すように、2層の電極54a、56aの層を有する転送ゲートが形成される。 10

【0025】

また、特許文献2には、電荷結合デバイスにおいて、第1層転送電極形成後、これを熱酸化することにより第1層転送電極上にシリコン酸化膜を形成し、シリコン酸化膜よりも誘電率が高い絶縁膜（実施例として窒化珪素膜）を形成し、更にこの絶縁膜を熱酸化することによりシリコン酸化膜を形成する。この上に第2層転送電極を形成する。これによって、第1層転送電極と第2層転送電極間において絶縁耐性が優れた三層構造の層間絶縁膜が得られる。

【0026】

20

【特許文献1】特開平5-343439号公報

【特許文献2】特開平3-23644号公報

【発明の開示】

【発明が解決しようとする課題】

【0027】

上述した上記従来の固体撮像素子で微細化を図るためには、転送ゲート部を縮小化することが必須であり、そのためには、上層電極と下層電極との間の絶縁膜の膜厚制御性を向上させることが重要になっている。

【0028】

30

しかしながら、図4に示す従来の固体撮像素子30では、上層電極（第2ゲート電極56a）と下層電極（第1ゲート電極55a）とのオーバーラップ部の膜厚制御が困難であり、上層電極と下層電極との間のオーバーラップ部を縮小化させることができない。

【0029】

上記特許文献1では、上層電極と下層電極との間の絶縁膜としてSiN膜を形成することにより、オーバーラップ部の膜厚を制御することが可能であるが、非常に工程数が多く、また、複雑な技術が必要になっている。

【0030】

上記特許文献2では、第1層転送電極と第2層転送電極間の絶縁耐性は優れているが、シリコン酸化膜よりも誘電率が高い絶縁膜（実施例として窒化珪素膜）を第2層転送電極の形成前に熱酸化するため、第2層転送電極上の層間絶縁膜を熱酸化で形成する場合には、第1層転送電極上に形成されたシリコン酸化膜より誘電率が高い絶縁膜は、2度の熱酸化工程に晒されるため、第1層転送電極と第2層電極間のオーバーラップ部分の層間絶縁膜の膜厚制御性も良好とは言えず、上下電極間の縮小化は依然困難である。 40

【0031】

本発明は、上記従来の問題を解決するもので、上下電極間の縮小化を容易かつ確実に実現できる電極構造およびその形成方法、これを転送ゲート部に用いた固体撮像素子およびその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0032】

50

本発明の電極構造は、複数の電極の両端部を絶縁膜を介して順次オーバーラップさせた状態で該複数の電極を一方向に並べて配設された電極構造において、前記絶縁膜は、該下層電極上に設けられた層間絶縁膜と、該下層電極が設けられていない基板部および該層間絶縁膜上にわたって設けられた、該層間絶縁膜に対する酸化防止膜とを有し、そのことにより上記目的が達成される。

【0033】

本発明の電極構造は、複数の電極の両端部を絶縁膜を介して順次オーバーラップさせた状態で該複数の電極を一方向に並べて配設された電極構造において、前記絶縁膜は、該下層電極上に設けられた層間絶縁膜と、該下層電極が設けられていない基板部および該層間絶縁膜上にわたって設けられた、該層間絶縁膜に対する酸化防止膜のみからなり、そのことにより上記目的が達成される。

10

【0034】

また、好ましくは、本発明の電極構造における酸化防止膜の膜厚は1 nm以上10 nm以下である。

【0035】

さらに、好ましくは、本発明の電極構造における酸化防止膜はSiN膜である。

【0036】

さらに、好ましくは、本発明の電極構造における下層電極上の層間絶縁膜はSiO₂膜である。

【0037】

さらに、好ましくは、本発明の電極構造における酸化防止膜上に層間絶縁膜を更に設けられている。

20

【0038】

さらに、好ましくは、本発明の電極構造における酸化防止膜上の層間絶縁膜はHTO（ハイテンパチュアオキサイト）である。

【0039】

さらに、好ましくは、本発明の電極構造における酸化防止膜上の層間絶縁膜の膜厚は2 nm以上10 nm以下である。

【0040】

さらに、好ましくは、本発明の電極構造における酸化防止膜上の層間絶縁膜は膜堆積法で堆積されて設けられている。

30

【0041】

さらに、好ましくは、本発明の電極構造における下層電極はポリシリコン膜であり、該下層電極上の層間絶縁膜は該ポリシリコン膜が酸化されて構成されている。

【0042】

さらに、好ましくは、本発明の電極構造における上層電極はポリシリコン膜であり、該ポリシリコン膜表面部が酸化されて層間絶縁膜が構成されている。

【0043】

さらに、好ましくは、本発明の電極構造における基板部表面のゲート絶縁膜を、前記上層電極および前記下層電極と該基板部との間のゲート絶縁膜として共用する。

40

【0044】

さらに、好ましくは、本発明の電極構造における酸化防止膜は、前記下層電極の形成後に生じる前記上層電極下のゲート絶縁膜の膜減り相当分の膜厚に設定されている。

【0045】

本発明の電極構造の形成方法は、複数の電極の両端部を順次オーバーラップさせた状態で該複数の電極を一方向に並べて配設した電極構造の形成方法において、

基板部上に、相互に所定間隔を隔てて複数の下層電極を一方向に並べて形成する下層電極形成工程と、該下層電極上に層間絶縁膜を形成する層間絶縁膜形成工程と、

該下層電極が設けられていない基板部および該層間絶縁膜上にわたって酸化防止膜を形成する酸化防止膜形成工程と、該酸化防止膜上に、隣接する該下層電極の端部と一部重な

50

り、かつ、相互に所定間隔を隔てて複数の上層電極を形成する上層電極形成工程とを有し、そのことにより上記目的が達成される。

【0046】

また、好ましくは、電極構造の形成方法における酸化防止膜としてSiN膜を形成する。

【0047】

さらに、好ましくは、電極構造の形成方法における酸化防止膜を1nm以上10nm以下の膜厚に形成する。

【0048】

さらに、好ましくは、電極構造の形成方法における下層電極上の層間絶縁膜としてSiO₂膜を形成する。 10

【0049】

さらに、好ましくは、電極構造の形成方法における酸化防止膜形成工程と前記上層電極形成工程との間に、前記酸化防止膜上に層間絶縁膜を更に形成する工程を有する。

【0050】

さらに、好ましくは、本発明の電極構造における酸化防止膜上の層間絶縁膜としてHTO（ハイトエンパチュアオキサイト）を形成する。

【0051】

さらに、好ましくは、電極構造の形成方法における酸化防止膜上の層間絶縁膜を2nm以上10nm以下の膜厚に形成する。 20

【0052】

さらに、好ましくは、電極構造の形成方法における酸化防止膜上に層間絶縁膜を膜堆積法で堆積する。

【0053】

さらに、好ましくは、電極構造の形成方法における下層電極としてポリシリコン膜を形成し、該下層電極上の層間絶縁膜を、該ポリシリコン膜を酸化することにより形成する。

【0054】

さらに、好ましくは、電極構造の形成方法における上層電極としてポリシリコン膜を形成し、該ポリシリコン膜を酸化することにより該上層電極上に層間絶縁膜を形成する。

【0055】

さらに、好ましくは、電極構造の形成方法における基板部表面のゲート絶縁膜を、前記上層電極および前記下層電極と該基板部との間のゲート絶縁膜として共用する。 30

【0056】

さらに、好ましくは、電極構造の形成方法における酸化防止膜を、前記下層電極形成工程後の工程にて生じる前記上層電極下のゲート絶縁膜の膜減り相当分の膜厚に形成する。

【0057】

本発明の固体撮像素子は、請求項1～13の何れかに記載の上記電極構造を有する転送ゲート部が設けられたものであり、そのことにより上記目的が達成される。

【0058】

本発明の固体撮像素子の製造方法は、請求項14～25の何れかに記載の上記電極構造の形成方法を転送ゲート部の形成方法として用いたものであり、そのことにより上記目的が達成される。 40

【0059】

上記構成により、以下、本発明の作用を説明する。

【0060】

本発明にあっては、下層電極上に層間絶縁膜を形成した後に、SiN膜などの酸化防止膜を全面に形成する。これにより、従来のように、より少ない工程で複雑な技術を用いることなく、上層電極を酸化する工程において上層電極と下層電極のオーバーラップ部で酸化を防ぐことが可能となる。これによって、上層電極と下層電極の間の絶縁膜の膜厚制御性を向上させて、固体撮像素子の転送ゲート部を縮小化して、固体撮像素子の微細化を図 50

ることが可能となる。

【0061】

酸化防止膜は、後工程での酸化を防止することが可能で、かつ、下層電極と上層電極とのオーバーラップ部を最小化することができるように、膜厚を1nm以上10nm以下の範囲に設定することが好ましい。

【0062】

層間絶縁膜は、下層電極および上層電極としてポリシリコン膜を用いて、そのポリシリコン膜を酸化することにより、容易に形成することができる。

【0063】

また、ゲート絶縁膜は、上層電極用および下層電極用のゲート絶縁膜として共用することにより、下層電極間のゲート絶縁膜を一旦除去した後、上層電極用のゲート絶縁膜を再度形成する従来技術に比べて、工程を簡略化することが可能となる。 10

【0064】

この場合、酸化防止膜の膜厚を、下層電極形成後の工程にて生じる上層電極下のゲート絶縁膜の膜減り相当分の膜厚に設定することにより、ゲート絶縁膜に段差を無くして膜厚を同一にすることができるため、転送効率を向上させることも可能となる。

【発明の効果】

【0065】

以上により、本発明によれば、下層電極と上層電極との間に形成された酸化防止膜によって、上層電極の酸化工程において、下層電極と上層電極の間のオーバーラップ部で酸化を防ぎ、下層電極上の層間絶縁膜の膜厚制御性を向上させて安定して形成することができる。これにより、下層電極と上層電極とのオーバーラップ部の縮小化が可能となって、固体撮像素子の微細化をいっそう図ることができる。このプロセスは、複雑な技術が不要であり、また工程数の増加もない。 20

【0066】

また、ゲート絶縁膜は、上層電極用および下層電極用のゲート絶縁膜として共用し、酸化防止膜の膜厚を、下層電極形成後の工程にて生じる上層電極下のゲート絶縁膜の膜減り相当分の膜厚に設定することにより、ゲート絶縁膜に段差を無くして膜厚を同一にし、転送効率を向上させることができる。

【発明を実施するための最良の形態】

30

【0067】

以下に、本発明の電極構造およびその形成方法の実施形態を、固体撮像素子およびその製造方法に適用した場合について、図面を参照しながら詳細に説明する。

【0068】

なお、本発明の電極構造を垂直転送CCDに備えた固体撮像素子としてのCCD型イメージセンサについて説明するが、本発明は、複数の電極層を一方向に並べて配設した電極構造であれば、いずれも適用可能であり、下層電極と上層電極とのオーバーラップ部で層間絶縁膜の膜厚制御性を向上させてオーバーラップ部の縮小化を図ることができる。また、固体撮像素子において光電変換により信号電荷を発生する画素部および電荷転送部の基本構成については、図4および図5などの従来技術と同様の構成とすることができるため、本実施形態ではその説明を省略する。 40

【0069】

図1は、本実施形態の固体撮像素子における転送ゲート部の構成例を示す断面図である。

【0070】

図1において、半導体基板の表層に、図示しない n^- 型不純物拡散層が形成され、更にもその上にシリコン酸化膜(SiO_2)1および窒化シリコン膜(SiN)2からなるゲート絶縁膜が設けられている。

【0071】

このゲート絶縁膜上には、ポリシリコン(PolySi)からなる下層電極3aが相互 50

に間隔を隔てて形成されており、下層電極 3 a 上には、この下層電極 3 a を熱酸化した層間絶縁膜 4 が設けられている。下層電極 3 a が設けられていない SiN 膜 2 上および、下層電極 3 上の層間絶縁膜 4 上にわたって酸化防止膜 5 が設けられている。

【0072】

この酸化膜防止膜 5 上には、隣接する下層電極 3 a の両端部と一部重なって、ポリシリコンからなる上層電極 6 a が相互に間隔を隔てて設けられており、更に上層電極 6 a 上には、上層電極 6 a を熱酸化した層間絶縁膜 7 が設けられている。これによって、本実施形態の固体撮像素子における転送ゲート部 10 が構成されている。

【0073】

以下に、この転送ゲート部 10 の形成方法における各製造工程について、図 2 (a) ~ 10
図 2 (e) を用いて詳細に説明する。

【0074】

図 2 (a) ~ 図 2 (e) は、本実施形態の転送ゲート部 10 の各製造工程を示す要部断面図である。なお、図 1 は、図 4 に示す CCD 型イメージセンサの垂直転送 CCD 部の一部を示している。

【0075】

まず、図 2 (a) に示すように、半導体基板上にゲート絶縁膜 (SiO₂ 膜 1 および SiN 膜 2) および、ポリシリコンからなる下層電極膜 3 を順次積層する。本実施形態では、ゲート絶縁膜としてシリコン酸化膜 (SiO₂) 1 および窒化シリコン膜 (SiN) 2 を形成し、下層電極膜として P (リン) を拡散させたポリシリコン (Poly Si) 膜 3 20
を形成する。

【0076】

次に、フォトリソをマスクとして、ポリシリコン (Poly Si) 膜 3 をドライエッチングして下層電極パターンに加工する。これにより、図 2 (b) に示すようにポリシリコンからなる下層電極 3 a を形成する。

【0077】

さらに、図 2 (c) に示すように、ポリシリコンからなる下層電極 3 a を酸化することにより層間絶縁膜 4 を形成した後、その層間絶縁膜 4 上に、その後工程における酸化防止のために、酸化防止膜 5 を積層する。本実施形態では、酸化防止膜 5 として厚み 5 nm の SiN 膜を堆積している。 30

【0078】

なお、この酸化防止膜 5 の膜厚は、後工程での酸化を防止することが可能で、かつ、転送ゲート部 10 の縮小化のために下層電極 3 a と上層電極 6 a とのオーバーラップ部を最小化可能な膜厚として、1 nm 以上 10 nm 以下に設定することが好ましい。

【0079】

また、本実施形態では、下層電極用のゲート絶縁膜を上層電極用のゲート絶縁膜としても共用している。この場合には、下層電極 3 a の形成後から酸化防止膜 (SiN 膜) 5 の形成までの工程で膜減りするゲート絶縁膜の膜厚分に相当する膜厚に酸化防止膜 (SiN 膜) 5 を形成することによって、下層電極 3 a と上層電極 6 a の電位を同一にすることができる。 40

【0080】

続いて、酸化防止膜 (SiN 膜) 5 上に、上層電極 6 a となるポリシリコン (Poly Si) 膜を堆積させ、そこに P (リン) を拡散させた後に、フォトリソをマスクとしてポリシリコン (Poly Si) 膜 6 をドライエッチングして上層電極 6 a をパターン加工する。これにより、図 2 (d) に示すように、下層電極 3 a、3 a 間の上方位置に下層電極 3 a の端部と一部が重なるように上層電極 6 a を形成する。

【0081】

その後、図 2 (e) に示すようにポリシリコンからなる上層電極 6 a を酸化することによって層間絶縁膜 7 を形成する。

【0082】

以上により、複数の上層電極 6 a と下層電極 3 a とが交互に配設されてその端部が互いに一部重なって一方向に並べられて配置された信号電荷転送用の転送ゲート部 10 が形成される。

【0083】

本実施形態の固体撮像素子において、図 3 に示す上層電極 6 a (2 層目電極) と下層電極 3 a (1 層目電極) との各端部のオーバーラップ部には、下層電極 3 a を酸化した層間絶縁膜 4 (電極間絶縁膜) が形成されているが、更にその上全面に酸化防止膜 5 (SiN 保護膜) が設けられている。このため、上層電極 6 a を酸化して層間絶縁膜 7 を形成するときに、下層電極 3 a および上層電極 6 a の酸化による入り込みが生じない。よって、上層電極 6 a と下層電極 3 a との間で絶縁膜の膜厚を制御することが可能であり、上層電極 6 a と下層電極 3 a との間のオーバーラップ部を充分縮小化させることができる。 10

【0084】

以上により、本実施形態によれば、下層電極 3 a 上に層間絶縁膜 4 を形成した後に、SiN 膜などの酸化防止膜 5 を全面に形成することにより、より少ない工程で複雑な技術を用いることなく、上層電極 6 a を酸化して層間絶縁膜 7 を形成する工程において、上層電極 6 a と下層電極 3 a のオーバーラップ部で酸化を防ぐことができる。これによって、上層電極 6 a と下層電極 3 a の間で絶縁膜の膜厚制御性を向上させて、固体撮像素子の転送ゲート部 10 を縮小化して、固体撮像素子の更なる微細化を図ることができる。

【0085】

この場合に、酸化防止膜 5 は、その膜厚が 1 nm 以上 10 nm 以下の範囲に設定されているため、後工程における酸化を防止することが可能で、かつ、下層電極 3 a と上層電極 6 a とのオーバーラップ部を最小化することができる。 20

【0086】

また、層間絶縁膜 4 および 7 は、下層電極 3 a および上層電極 6 a としてポリシリコン膜を用いて、そのポリシリコン膜を酸化することにより容易に形成することができる。

【0087】

さらに、ゲート絶縁膜 (SiO₂ 膜 1 および SiN 膜 2) は、上層電極用および下層電極用のゲート絶縁膜として共用することにより、工程を簡略化することができる。この場合、酸化防止膜 5 の膜厚を、下層電極 3 a の形成後の工程にて生じる上層電極 6 a 下のゲート絶縁膜の膜減り相当分の膜厚に設定することにより、ゲート絶縁膜に段差を無くして膜厚を同一にすることができるため、転送効率を向上させることもできる。 30

【0088】

なお、上記実施形態では、下層電極 3 a と上層電極 6 a 間の絶縁膜を、層間絶縁膜 4 と酸化防止膜 5 との 2 層構造として説明したが、この酸化防止膜 5 上に層間絶縁膜を更に設けて下層電極 3 a と上層電極 6 a 間の絶縁膜を 3 層構造とすることもできる。この場合、酸化防止膜 5 上の層間絶縁膜として、HTO (ハイテンパチュアオキシサイト) を用いることができる。この酸化防止膜 5 上の層間絶縁膜を、その膜厚としては 2 nm 以上 10 nm 以下、更に好ましくは 2 nm 以上 5 nm 以下の薄膜に熱酸化以外の CVD 法などの膜堆積法により堆積させて形成する。

【0089】

また、上記実施形態をさらに説明すると、特許文献 2 では下層電極 3 a と上層電極 6 a 間の絶縁膜を 3 層構造とし、2 回の熱酸化工程を必要としているのに対して、本発明では下層電極 3 a の層間絶縁膜 4 のみ 1 回熱酸化しているだけであり、これによっても本発明の方が層間絶縁膜 4 を膜厚制御性良く形成できる。また、酸化防止膜 5 の膜厚は 1 nm 以上 10 nm 以下であり、その膜厚が 1 nm を下回ると層間絶縁膜 4 の酸化防止効果に問題が生じ、その膜厚が 10 nm を超えると、層間絶縁膜を膜厚制御性良く形成して、転送ゲート部の縮小化を図るという本発明の目的に逆行する。より好ましくは、酸化防止膜 5 の膜厚は 3 nm 以上 7 nm 以下である。これらの酸化防止膜 5 の膜厚は、耐電圧向上を目的とした特許文献 2 の窒化珪素膜の膜厚に比べて大幅に薄く、本発明と特許文献 2 との構成は全く異なるものであって、耐電圧向上を目的とした特許文献 2 では、層間絶縁膜を膜厚 40 50

制御性良く形成して、転送ゲート部の縮小化を図るという本発明の目的は達成できない。

【0090】

即ち、前述したように、本発明の下層電極3aと上層電極間6aの層間絶縁膜について、上記実施形態では、熱酸化膜と酸化防止膜(SiN)の2層構造で記載しているが、上記特許文献2の実施例のように、酸化膜/SiN膜/酸化膜の3層構造で形成する場合もある。ただし、特許文献2では、3層目を「SiN膜を熱酸化」することで形成するのに対し、本発明では、HTO(HighTemperature Oxide)を用いている。このHTO膜の膜厚としては、概ね2~10nm(さらに限定すると2~6nmでもよい)である。

【0091】

以上のように、本発明の好ましい実施形態を用いて本発明を例示してきたが、本発明は、この実施形態に限定して解釈されるべきものではない。本発明は、特許請求の範囲によってのみその範囲が解釈されるべきであることが理解される。当業者は、本発明の具体的な好ましい実施形態の記載から、本発明の記載および技術常識に基づいて等価な範囲を実施することができることが理解される。本明細書において引用した特許、特許出願および文献は、その内容自体が具体的に本明細書に記載されているのと同様にその内容が本明細書に対する参考として援用されるべきであることが理解される。

【産業上の利用可能性】

【0092】

本発明によれば、例えば、CCD型イメージセンサなどの固体撮像素子において、信号電荷を転送するために複数の上層電極と下層電極の各端部が一部重なって一方向に配置された転送ゲート部などのように、複数の電極層を一方向に並べて配設した電極構造電極構造に対して、下層電極と上層電極との間に形成された酸化防止膜によって、上層電極の酸化工程において、下層電極と上層電極の間のオーバーラップ部での酸化を防いで、オーバーラップ部の絶縁膜の膜厚制御性を向上させて安定して形成することができる。これにより、下層電極と上層電極とのオーバーラップ部の縮小化が可能となり、電極構造の微細化を図ることができる。このプロセスは、複雑な技術が不要であり、また工程数の増加もない。

【図面の簡単な説明】

【0093】

【図1】本実施形態の固体撮像素子における転送ゲート部の構成例を示す要部断面図である。

【図2】(a)~(e)は、図1の転送ゲート部の各製造工程を示す要部断面図である。

【図3】図1の電極構造において、上層電極と下層電極のオーバーラップ部を示す拡大断面図である。

【図4】従来の固体撮像素子の概略構成例を示す平面図である。

【図5】図4のI-I線部分の要部断面図である。

【図6】(a)~(e)は、図5の固体撮像素子の垂直転送CCDにおける各製造工程(その1)を示す要部断面図である。

【図7】(f)~(i)は、図5の固体撮像素子の垂直転送CCDにおける各製造工程(その2)を示す要部断面図である。

【図8】(j)および(k)は、図5の固体撮像素子の垂直転送CCDにおける各製造工程(その3)を示す要部断面図である。

【図9】従来技術において、上層電極と下層電極のオーバーラップ部を示す拡大断面図である。

【図10】(a)~(e)は、特許文献1に開示されている転送ゲート部(垂直転送CCD)の製造工程を示す要部断面図である。

【符号の説明】

【0094】

1 SiO₂膜

2 SiN膜

10

20

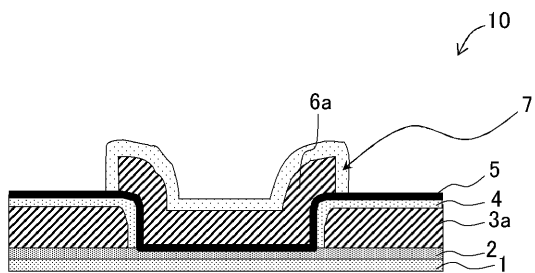
30

40

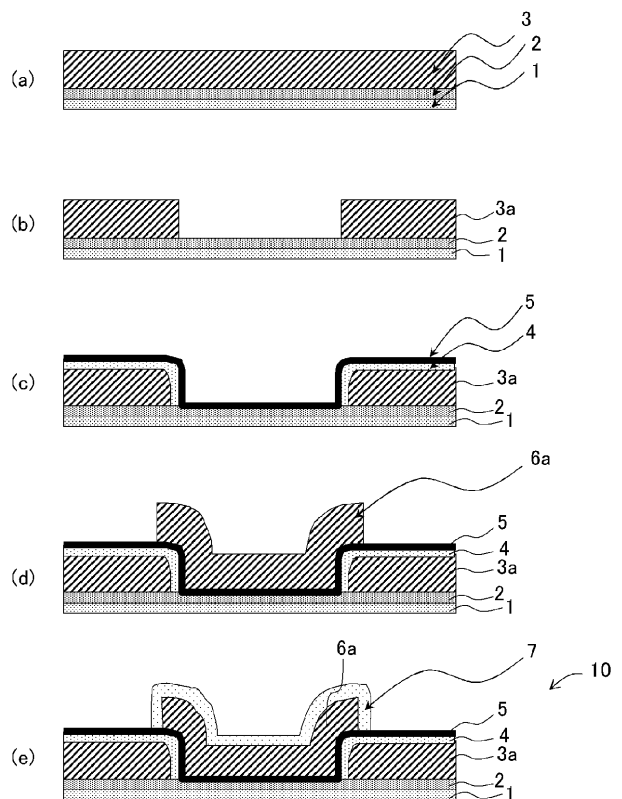
50

- 3 ポリシリコン膜
- 3 a 下層電極
- 4 層間絶縁膜
- 5 酸化防止膜
- 6 a 下層電極
- 7 層間絶縁膜
- 10 転送ゲート部

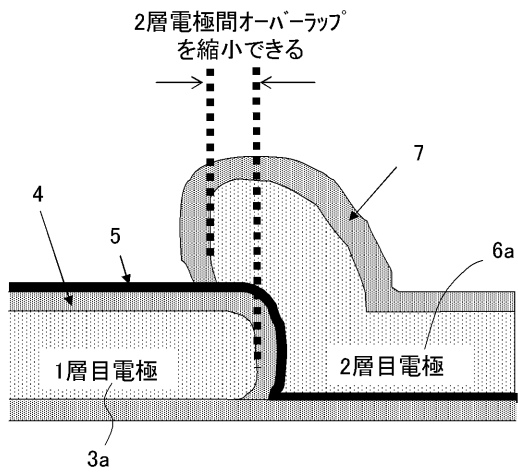
【図 1】



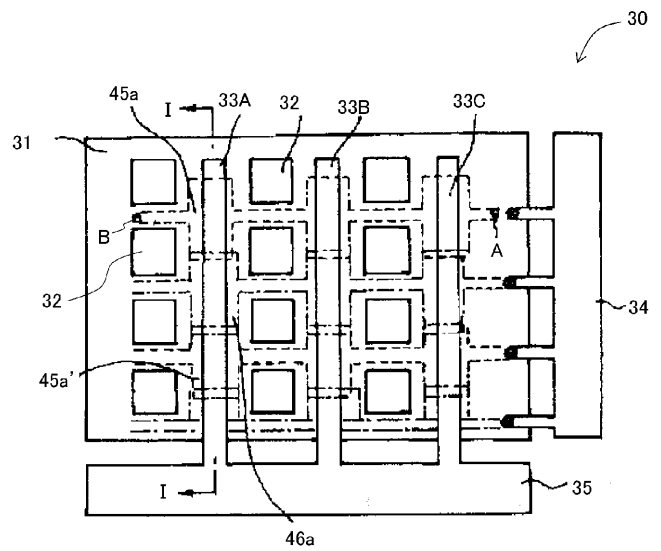
【図 2】



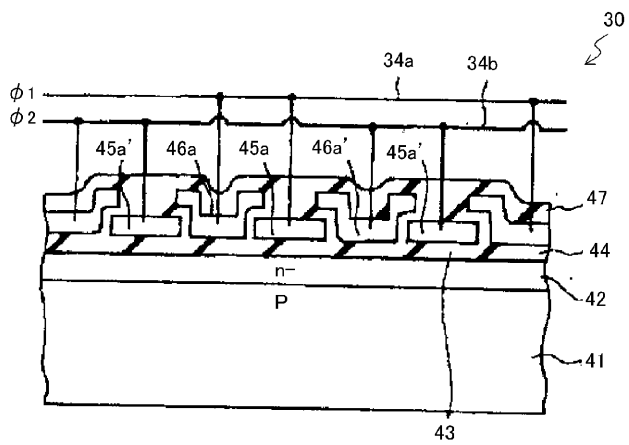
【図 3】



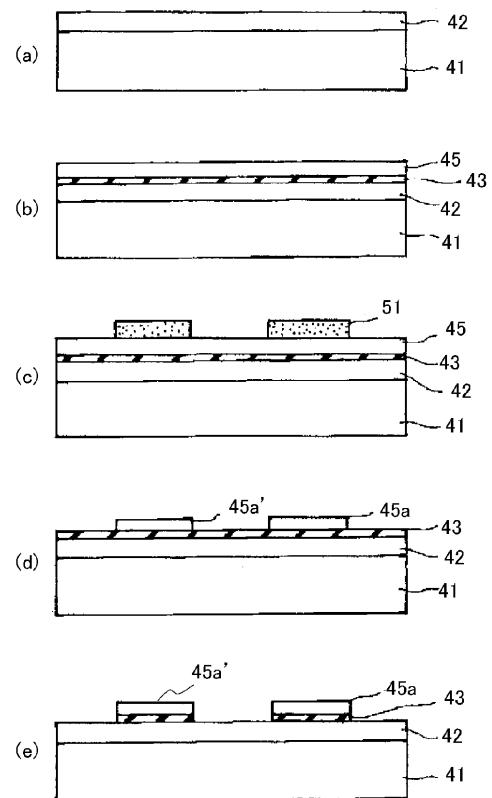
【図 4】



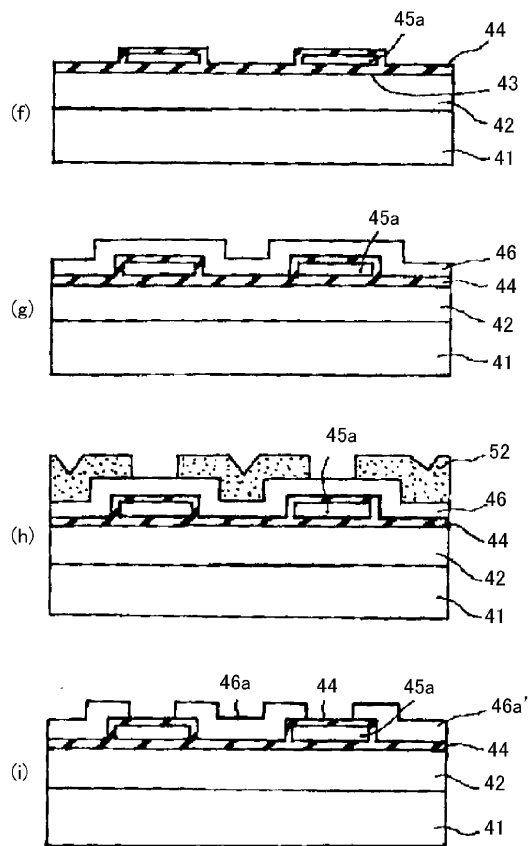
【図 5】



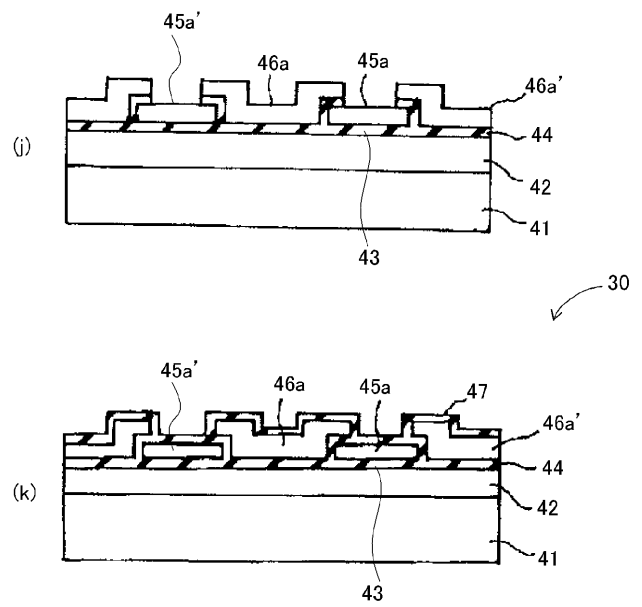
【図 6】



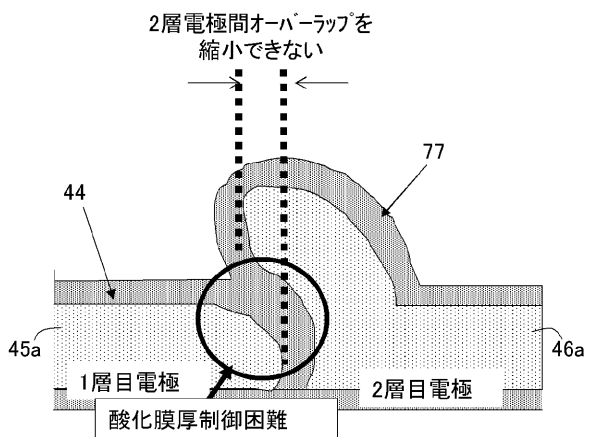
【図 7】



【図 8】



【図 9】



【図 10】

