

(19)日本国特許庁(JP)

(12)公表特許公報(A)

(11)公表番号
特表2025-513132
(P2025-513132A)

(43)公表日 令和7年4月24日(2025.4.24)

(51)国際特許分類

F I

テーマコード (参考)

H O 4 N 19/52 (2014.01) H O 4 N 19/52 5 C 1 5 9

H O 4 N 19/176 (2014.01) H O 4 N 19/176

審査請求 未請求 予備審査請求 未請求 (全37頁)			
(21)出願番号	特願2024-516511(P2024-516511)	(71)出願人	520353802
(86)(22)出願日	令和4年11月8日(2022.11.8)		テンセント・アメリカ・エルエルシー
(85)翻訳文提出日	令和6年3月13日(2024.3.13)		アメリカ合衆国 9 4 3 0 6 カリフォル
(86)国際出願番号	PCT/US2022/049238		ニア州 パロアルト パーク・ブールヴァ
(87)国際公開番号	WO2023/204849		ード 2 7 4 7
(87)国際公開日	令和5年10月26日(2023.10.26)	(74)代理人	100110364
(31)優先権主張番号	63/332,563		弁理士 実広 信哉
(32)優先日	令和4年4月19日(2022.4.19)	(74)代理人	100150197
(33)優先権主張国・地域又は機関			弁理士 松尾 直樹
	米国(US)	(72)発明者	リャン・ジャオ
(31)優先権主張番号	17/982,171		アメリカ合衆国・カリフォルニア・9 4
(32)優先日	令和4年11月7日(2022.11.7)		3 0 6 ・パロ・アルト・パーク・ブール
(33)優先権主張国・地域又は機関			バード・2 7 4 7・テンセント・アメリ
	米国(US)		カ・エルエルシー内
(81)指定国・地域	AP(BW,CV,GH,GM,KE,LR,LS,MW,MZ	(72)発明者	シン・ジャオ
	最終頁に続く		最終頁に続く

(54)【発明の名称】 J M V Dのためのバイラテラルマッチングベースのスケーリング係数導出

(57)【要約】

ビデオコーディングのための方法は、ビデオデータのコーディングブロックを取得するステップと、コーディングブロックを予測するために動きベクトル差分のジョイントコーディング（JMVD）が使用されるか否かを決定するステップと、コーディングブロックを予測するためにJMVDが使用されるという決定に基づいて、ビデオビットストリームからスケーリング係数のリストおよびJMVDを取得するステップと、スケーリング係数のリストに基づいて、予測されたスケーリング係数を導出するステップと、少なくともジョイント動きベクトル差分および予測されたスケーリング係数に基づいて、参照リストの動きベクトル差分（MVD）を導出するステップと、導出されたMVDに基づいて、コーディングブロックを再構築するステップと、を含む。

【特許請求の範囲】

【請求項 1】

少なくとも1つのプロセッサによって実行されるビデオコーディングのための方法であって、前記方法が、
ビデオビットストリームのコーディングブロックを取得するステップと、
前記コーディングブロックを予測するために動きベクトル差分のジョイントコーディング（JMVD）が使用されるか否かを決定するステップと、
前記コーディングブロックを予測するために前記JMVDが使用されるという決定に基づいて、前記ビデオビットストリームからスケーリング係数のリストおよび前記JMVDを取得するステップと、
スケーリング係数の前記リストに基づいて、予測されたスケーリング係数を導出するステップと、
参照リストの動きベクトル差分（MVD）を、少なくとも前記ジョイント動きベクトル差分および前記予測されたスケーリング係数に基づいて、導出するステップと、
前記導出されたMVDに基づいて、前記コーディングブロックを再構築するステップと、
を含む、方法。

10

【請求項 2】

スケーリング係数の前記リスト内の前記スケーリング係数の各々について、予測ブロックを生成するステップと、
コスト基準と前記予測ブロックのそれぞれとの間の重み差に基づいて、前記スケーリング係数のうちの1つの選択をシグナリングするステップと、
をさらに含み、
前記予測ブロックが、前記スケーリング係数のそれぞれに基づいて生成される、
請求項1に記載のビデオコーディングのための方法。

20

【請求項 3】

前記予測ブロックのそれぞれが、動きベクトル予測と前記スケーリング係数のうちの1つによってスケーリングされたスケーリング済みの動きベクトル差分との和に等しい動きベクトルに基づいて生成される、
請求項2に記載のビデオコーディングのための方法。

【請求項 4】

前記コスト基準が、絶対差の和（SAD）、二乗誤差の和（SSE）、および絶対変換差の和（SATD）のうちの少なくとも1つに基づく、
請求項2に記載のビデオコーディングのための方法。

30

【請求項 5】

前記スケーリング係数のうちの前記1つのインデックスおよびフラグのうちの少なくとも1つをシグナリングするステップと、
前記スケーリング係数のうちの前記少なくとも1つに基づいて前記フラグをエントロピーコーディングするステップと、
をさらに含む、請求項1に記載のビデオコーディングのための方法。

【請求項 6】

前記インデックスおよび前記フラグのうちの前記少なくとも1つのシグナリングがビットストリーム内で明示的であるか暗示的であるかをシグナリングするステップをさらに含む、請求項5に記載のビデオコーディングのための方法。

40

【請求項 7】

前記スケーリング係数を並べ替えるステップと、
前記並べ替えられたスケーリング係数のインデックスをシグナリングするステップと、
をさらに含む、請求項1に記載のビデオコーディングのための方法。

【請求項 8】

前記スケーリング係数が、量子化ステップサイズ、量子化パラメータ、ブロックサイズ、インター予測モード、動きベクトル差分（MVD）クラス、MVD解像度、参照ピクチャ

50

、動きベクトル予測（MVP）インデックス、および近傍ブロックのMVDスケーリング係数のうちの少なくとも1つに基づいて導出される、

請求項1に記載のビデオコーディングのための方法。

【請求項9】

前記スケーリング係数のうちの前記1つに基づいて、前記コーディングブロックに続いて、少なくとも1つのコーディングブロックの動きベクトル予測（MVP）を導出するステップ

をさらに含む、請求項1に記載のビデオコーディングのための方法。

【請求項10】

前記スケーリング係数のうちの前記1つの前記選択が、フレームヘッダ、スライスヘッダ、およびシーケンスヘッダのうちの少なくとも1つでシグナリングされる、

請求項1に記載のビデオコーディングのための方法。

【請求項11】

ビデオコーディングのための装置であって、前記装置が、

コンピュータプログラムコードを記憶するように構成された少なくとも1つのメモリと

、
前記コンピュータプログラムコードにアクセスし、前記コンピュータプログラムコードによって命令されたとおりに動作するように構成された少なくとも1つのプロセッサであって、前記コンピュータプログラムコードが、

前記少なくとも1つのハードウェアプロセッサにビデオビットストリームのコーディングブロックを取得させるように構成された第1の取得コードと、

前記少なくとも1つのハードウェアプロセッサに、前記コーディングブロックを予測するために動きベクトル差分のジョイントコーディング（JMVD）が使用されるか否かを決定させるように構成された決定コードと、

前記コーディングブロックを予測するために前記JMVDが使用されるという決定に基づいて、前記少なくとも1つのハードウェアプロセッサに、前記ビデオビットストリームからスケーリング係数のリストおよび前記JMVDを取得させるように構成された第2の取得コードと、

前記少なくとも1つのハードウェアプロセッサに、スケーリング係数の前記リストに基づいて予測されたスケーリング係数を導出させるように構成された導出コードと、

前記少なくとも1つのハードウェアプロセッサに、参照リストの動きベクトル差分（MVD）を、少なくとも前記ジョイント動きベクトル差分および前記予測されたスケーリング係数に基づいて導出させるように構成されたさらなる導出コードと、

前記少なくとも1つのハードウェアプロセッサに、前記導出されたMVDに基づいて前記コーディングブロックを再構築させるように構成された再構築コードと、

を含む、少なくとも1つのプロセッサと、

を備える、ビデオコーディングのための装置。

【請求項12】

前記コンピュータプログラムコードが、

前記少なくとも1つのハードウェアプロセッサに、スケーリング係数の前記リスト内の前記スケーリング係数の各々について、予測ブロックを生成させるように構成された生成コードと、

前記少なくとも1つのハードウェアプロセッサに、コスト基準と前記予測ブロックのそれぞれとの間の重み差に基づいて、前記スケーリング係数のうちの1つの選択をシグナリングさせるように構成されたシグナリングコードと、

をさらに含み、

前記予測ブロックが、前記スケーリング係数のそれぞれに基づいて生成される、

請求項11に記載のビデオコーディングのための装置。

【請求項13】

前記予測ブロックのそれぞれが、動きベクトル予測と前記スケーリング係数のうちの1

10

20

30

40

50

つによってスケーリングされたスケーリング済みの動きベクトル差分との和に等しい動きベクトルに基づいて生成される、

請求項12に記載のビデオコーディングのための装置。

【請求項14】

前記コスト基準が、絶対差の和（SAD）、二乗誤差の和（SSE）、および絶対変換差の和（SATD）のうちの少なくとも1つに基づく、

請求項12に記載のビデオコーディングのための装置。

【請求項15】

前記コンピュータプログラムコードが、

前記少なくとも1つのハードウェアプロセッサに、前記スケーリング係数のうちの前記1つのインデックスおよびフラグのうちの少なくとも1つをシグナリングさせるように構成されたさらなるシグナリングコードと、

前記少なくとも1つのハードウェアプロセッサに、前記スケーリング係数のうちの前記少なくとも1つに基づいて前記フラグをエン트로ピーコーディングさせるように構成されたエン트로ピーコーディングコードと、

をさらに含む、請求項11に記載のビデオコーディングのための装置。

【請求項16】

前記コンピュータプログラムコードが、

前記少なくとも1つのハードウェアプロセッサに、前記インデックスおよび前記フラグのうちの前記少なくとも1つのシグナリングがビットストリーム内で明示的であるか暗示的であるかをシグナリングさせるように構成された追加のシグナリングコード

をさらに含む、請求項15に記載のビデオコーディングのための装置。

【請求項17】

前記コンピュータプログラムコードが、

前記少なくとも1つのハードウェアプロセッサに、前記スケーリング係数を並べ替えさせるように構成された並べ替えコードと、

前記少なくとも1つのハードウェアプロセッサに、前記並べ替えられたスケーリング係数のインデックスをシグナリングさせるように構成されたさらなるシグナリングコードと、

をさらに含む、請求項11に記載のビデオコーディングのための装置。

【請求項18】

前記スケーリング係数が、量子化ステップサイズ、量子化パラメータ、ブロックサイズ、インター予測モード、動きベクトル差分（MVD）クラス、MVD解像度、参照ピクチャ、動きベクトル予測（MVP）インデックス、および近傍ブロックのMVDスケーリング係数のうちの少なくとも1つに基づいて導出される、

請求項11に記載のビデオコーディングのための装置。

【請求項19】

前記コンピュータプログラムコードが、

前記少なくとも1つのハードウェアプロセッサに、前記スケーリング係数のうちの前記1つに基づいて、前記コーディングブロックに続いて、少なくとも1つのコーディングブロックの動きベクトル予測（MVP）を導出させるように構成された導出コード

をさらに含む、請求項11に記載のビデオコーディングのための装置。

【請求項20】

コンピュータによって実行されると、前記コンピュータに、少なくとも

ビデオビットストリームのコーディングブロックを取得させ、

前記コーディングブロックを予測するために動きベクトル差分のジョイントコーディング（JMVD）が使用されるか否かを決定させ、

前記コーディングブロックを予測するために前記JMVDが使用されるという決定に基づいて、前記ビデオビットストリームからスケーリング係数のリストおよび前記JMVDを取得させ、

10

20

30

40

50

スケーリング係数の前記リストに基づいて、予測されたスケーリング係数を導出させ、参照リストの動きベクトル差分（MVD）を、少なくとも前記ジョイント動きベクトル差分および前記予測されたスケーリング係数に基づいて、導出させ、前記導出されたMVDに基づいて、前記コーディングブロックを再構築させる、プログラムコードを記憶する、非一時的コンピュータ可読媒体。

【発明の詳細な説明】

【技術分野】

【0001】

関連出願の相互参照

本出願は、2022年4月19日に提出された米国特許仮出願第63/332,563号、および2022年11月7日に提出された米国特許出願第17/982,171号に基づき、これらの優先権を主張し、これらはその全体が参照により明確に本出願に組み込まれる。

【0002】

本開示は、高度な画像およびビデオコーディング技術のセットを対象とし、より具体的には、動きベクトル差分のジョイントコーディング（JMVD）のための改善された方式を対象とする。

【背景技術】

【0003】

AOMedia Video 1（AV1）は、インターネット上でのビデオ伝送のために設計されたオープンビデオコーディングフォーマットである。これは、半導体企業、ビデオオンデマンドプロバイダ、ビデオコンテンツ制作会社、ソフトウェア開発会社、Webブラウザベンダーが参加して2015年に設立されたコンソーシアムであるAlliance for Open Media（AOMedia）によって、VP9の後継フォーマットとして開発された。AV1プロジェクトの構成要素の多くは、アライアンスのメンバによる以前の研究努力から提供された。個人の貢献者は、数年前に実験的な技術プラットフォームを開始した。すなわち、Xiph/MozillaのDaalaは2010年にコードをすでに公開しており、Googleの実験的なVP9進化プロジェクトVP10は2014年9月12日に発表され、CiscoのThorは2015年8月11日に公開された。VP9のコードベースの構築に基づいて、AV1は追加の技術を組み込んでおり、そのうちのいくつかはこれらの実験フォーマットにおいて開発された。AV1基準コーデックの第1のバージョン0.1.0は、2016年4月7日に公開された。アライアンスは、参照用のソフトウェアベースのエンコーダおよびデコーダとともに、2018年3月28日にAV1ビットストリーム仕様のリリースを発表した。2018年6月25日に、本仕様の有効バージョン1.0.0がリリースされた。2019年1月8日に、本仕様のErrata 1を含む有効バージョン1.0.0がリリースされた。AV1ビットストリーム仕様は、参照ビデオコーデックを含む。

【0004】

ITU-T VCEG（Q6/16）およびISO/IEC MPEG（JTC 1/SC 29/WG 11）は、2013（バージョン1）2014（バージョン2）2015（バージョン3）および2016（バージョン4）において、H.265/HEVC（High Efficiency Video Coding）規格を公開した。それ以来、彼らは、圧縮機能においてHEVCを大幅に超える可能性のある将来のビデオコーディング技術の標準化の潜在的な必要性を研究してきた。2017年10月、彼らはJoint Call for Proposals on Video Compression with Capability beyond HEVC（CfP）を発表した。2018年2月15日までに、標準ダイナミックレンジ（SDR）に対する合計22個のCfP応答、ハイダイナミックレンジ（HDR）に対する12個のCfP応答、および360個のビデオカテゴリに対する12個のCfP応答がそれぞれ提出された。2018年4月、受領したすべてのCfP応答は、122 MPEG/第10回 JVET（Joint Video Exploration Team—Joint Video Expert Team）会議で評価された。JVETは慎重に評価し、HEVCを超える次世代ビデオコーディング、すなわちいわゆる多用途ビデオコーディング（VVC）の標準化を正式に開始した。

【0005】

また、JMVDでは、2つの参照フレーム間の動きが常に直線運動であるとは限らず、例えば、後方参照フレームから前方参照フレームに向かって動きが遅くまたは速くなり得るため、JMVDコーディングモードで直線運動を想定する際に技術的問題がある。したがって、このような問題に対する技術的解決策が望まれている。

【発明の概要】

【課題を解決するための手段】

【0006】

いくつかの実施形態の一態様によれば、少なくとも1つのプロセッサによって実行されるビデオコーディングのための方法が提供される。方法は、ビデオビットストリームのコーディングブロックを取得するステップと、コーディングブロックを予測するために動きベクトル差分のジョイントコーディング（JMVD）が使用されるか否かを決定するステップと、コーディングブロックを予測するためにJMVDが使用されるという決定に基づいて、ビデオビットストリームからスケーリング係数のリストおよびJMVDを取得するステップと、スケーリング係数のリスト内のスケーリング係数の各々について、予測ブロックを生成するステップと、コスト基準と予測ブロックのそれぞれとの間の重み差に基づいてスケーリング係数のうちの1つの選択をシグナリングするステップと、を含む。

10

【0007】

いくつかの次実施形態の別の態様によれば、この方法と一致する装置およびコンピュータ可読媒体も提供される。

20

【0008】

開示される主題のさらなる特徴、性質、および様々な利点は、以下の詳細な説明および添付の図面からより明らかになるであろう。

【図面の簡単な説明】

【0009】

【図1】いくつかの実施形態による図の簡略図である。

【図2】いくつかの実施形態による図の簡略図である。

【図3】いくつかの実施形態による図の簡略図である。

【図4】いくつかの実施形態による図の簡略図である。

【図5】いくつかの実施形態による図の簡略図である。

【図6】いくつかの実施形態による図の簡略図である。

30

【図7】いくつかの実施形態による図の簡略図である。

【図8】いくつかの実施形態による図の簡略図である。

【図9A】いくつかの実施形態による図の簡略図である。

【図9B】いくつかの実施形態による図の簡略図である。

【図10A】いくつかの実施形態による図の簡略図である。

【図10B】いくつかの実施形態による図の簡略図である。

【図10C】いくつかの実施形態による図の簡略図である。

【図11】いくつかの実施形態による図の簡略図である。

【図12】いくつかの実施形態による図の簡略図である。

【図13】いくつかの実施形態による簡略化されたフロー図の簡略図である。

40

【図14】いくつかの実施形態による図の簡略図である。

【図15】いくつかの実施形態による図の概略図である。

【発明を実施するための形態】

【0010】

以下で説明される提案された機能は、別々に使用されるか、または任意の順序で組み合わされてもよい。さらに、実施形態は、処理回路（例えば、1つ以上のプロセッサまたは1つ以上の集積回路）によって実施されてもよい。一例では、1つ以上のプロセッサは、非一時的コンピュータ可読媒体に記憶されたプログラムを実行する。

1つ以上の異なる技術的問題に対処するために、いくつかの実施形態によれば、コンピュータプログラムコードを記憶するように構成されたメモリと、コンピュータプログラム

50

コードにアクセスし、コンピュータプログラムコードによって命令されたたとおり動作するように構成された1つまたは複数のプロセッサとを備える方法および装置が提供される。コンピュータプログラムコードは、少なくとも1つのハードウェアプロセッサにビデオビットストリームのコーディングブロックを取得させるように構成された取得コードと、少なくとも1つのハードウェアプロセッサに、コーディングブロックを予測するために動きベクトル差分のジョイントコーディング（JMVD）が使用されるか否かを決定させるように構成された決定コードと、コーディングブロックを予測するためにJMVDが使用されるという決定に応答して、少なくとも1つのハードウェアプロセッサに、ビデオビットストリームからスケーリング係数のリストおよびJMVDを取得させるように構成されたさらなる取得コードと、少なくとも1つのハードウェアプロセッサに、スケーリング係数のリストに基づいて予測されたスケーリング係数を導出させるように構成された導出コードと、少なくとも1つのハードウェアプロセッサに、少なくともジョイント動きベクトル差分および予測されたスケーリング係数に基づいて参照リストの動きベクトル差分（MVD）を導出させるように構成されたさらなる導出コードと、少なくとも1つのハードウェアプロセッサに、導出されたMVDに基づいてコーディングブロックを再構築させるように構成された再構築コードと、を含む。

10

いくつかの実施形態によれば、コンピュータプログラムコードは、少なくとも1つのハードウェアプロセッサに、スケーリング係数のリスト内のスケーリング係数の各々について予測ブロックを生成させるように構成された生成コードと、少なくとも1つのハードウェアプロセッサに、コスト基準と予測ブロックのそれぞれとの間の重み差に基づいて、スケーリング係数のうちの1つの選択をシグナリングさせるように構成されたシグナリングコードと、をさらに含み、予測ブロックは、スケーリング係数のそれぞれに基づいて生成される。

20

【0011】

いくつかの実施形態によれば、予測ブロックそれぞれは、動きベクトル予測とスケーリング係数のうちの1つによってスケーリングされたスケーリング済みの動きベクトル差分との和に等しい動きベクトルに基づいて生成される。

【0012】

いくつかの実施形態によれば、コスト基準は、絶対差の和（SAD）、二乗誤差の和（SSE）、および絶対変換差の和（SATD）のうちの少なくとも1つに基づく。

30

【0013】

いくつかの実施形態によれば、コンピュータプログラムコードは、少なくとも1つのハードウェアプロセッサに、スケーリング係数のうちの1つのインデックスおよびフラグのうちの少なくとも1つをシグナリングさせるように構成されたさらなるシグナリングコードと、少なくとも1つのハードウェアプロセッサに、スケーリング係数のうちの少なくとも1つに基づいてフラグをエントロピーコーディングさせるように構成されたエントロピーコーディングコードと、を含む。

【0014】

いくつかの実施形態によれば、コンピュータプログラムコードは、少なくとも1つのハードウェアプロセッサに、インデックスおよびフラグのうちの少なくとも1つのシグナリングがビットストリーム内で明示的であるか暗示的であるかをシグナリングさせるように構成された追加のシグナリングコードを含む。

40

【0015】

いくつかの実施形態によれば、コンピュータプログラムコードは、少なくとも1つのハードウェアプロセッサに、スケーリング係数を並べ替えさせるように構成された並べ替えコードと、少なくとも1つのハードウェアプロセッサに、並べ替えられたスケーリング係数のインデックスをシグナリングさせるように構成されたさらなるシグナリングコードと、を含む。

【0016】

いくつかの実施形態によれば、スケーリング係数は、量子化ステップサイズ、量子化パ

50

ラメータ、ブロックサイズ、インター予測モード、動きベクトル差分（MVD）クラス、MVD解像度、参照ピクチャ、動きベクトル予測（MVP）インデックス、および近傍ブロックのMVDスケーリング係数のうちの少なくとも1つに基づいて導出される。

【0017】

いくつかの実施形態によれば、コンピュータプログラムコードは、少なくとも1つのハードウェアプロセッサに、スケーリング係数のうちの1つに基づいて、コーディングブロックに続いて、少なくとも1つのコーディングブロックの動きベクトル予測（MVP）を導出させるように構成された導出コードを含む。

【0018】

いくつかの実施形態によれば、コンピュータプログラムコードでは、スケーリング係数のうちの1つの選択は、フレームヘッダ、スライスヘッダ、およびシーケンスヘッダのうちの少なくとも1つでシグナリングされる。

【0019】

図1は、本開示の実施形態に係る通信システム100の簡略化されたブロック図を例示する。通信システム100は、ネットワーク105を介して相互接続された少なくとも2つの端末102、103を含み得る。データの単方向伝送のために、第1の端末103は、ネットワーク105を介して他方の端末102に伝送するためにローカル位置でビデオデータをコーディングし得る。第2の端末102は、ネットワーク105から他方の端末のコーディング済みビデオデータを受信し、コーディング済みデータを復号し、復元されたビデオデータを表示し得る。単方向データ送信は、メディアサービング用途などで一般的であり得る。

【0020】

図1は、例えばビデオ会議中に発生する可能性があるコーディング済みビデオの双方向伝送をサポートするために提供される端末101および104の第2のペアを例示する。データの双方向伝送のために、各端末101および104は、ネットワーク105を介して他方の端末に送信するためにローカル位置で、取り込んだビデオデータをコーディングし得る。各端末101および104は、他方の端末によって伝送されたコーディング済みビデオデータも受信し、コーディング済みデータを復号し、復元されたビデオデータをローカルの表示デバイスに表示し得る。

【0021】

図1では、端末101、102、103および104は、サーバ、パーソナルコンピュータ、およびスマートフォンとして例示され得るが、本開示の原理はそのように限定されるものではない。本開示の実施形態は、ラップトップコンピュータ、タブレットコンピュータ、メディアプレーヤ、および／または専用のビデオ会議機器を伴う用途を見出す。ネットワーク105は、例えば有線および／または無線通信ネットワークを含む、端末101、102、103および104の間で、コーディング済みビデオデータを伝達する、任意の数のネットワークを表す。通信ネットワーク105は、回路交換および／またはパケット交換チャネルにおいてデータを交換し得る。代表的なネットワークは、電気通信ネットワーク、ローカルエリアネットワーク、ワイドエリアネットワークおよび／またはインターネットを含む。本考察の目的のために、ネットワーク105のアーキテクチャおよびトポロジは、本明細書で以下に説明されない限り、本開示の動作にとって重要ではない場合がある。

【0022】

図2は、開示される主題の用途の例として、ストリーミング環境におけるビデオエンコーダおよびビデオデコーダの配置を例示する。開示される主題は、例えば、ビデオ会議、デジタルテレビ、CD、DVD、メモリスティックなどを含むデジタルメディアへの圧縮ビデオの記憶、など、他のビデオ対応の用途に等しく適用することができる。

【0023】

ストリーミングシステムは、例えば非圧縮ビデオサンプルストリーム213を作成する、例えばデジタルカメラなどのビデオソース201を含むことができるキャプチャサブシステム203を含み得る。そのサンプルストリーム213は、符号化されたビデオビットストリームと比較したときに大量のデータを強調するために太線で示されてもよく、カメラ

10

20

30

40

50

201に結合されたエンコーダ202によって処理することができる。エンコーダ202は、以下でより詳細に説明されるように、開示される主題の態様を可能にするかまたは実施するために、ハードウェア、ソフトウェア、またはそれらの組合せを含むことができる。符号化されたビデオビットストリーム204は、サンプルストリームと比較してより低いデータ量として強調されてもよく、将来の使用のためにストリーミングサーバ205に記憶することができる。1つ以上のストリーミングクライアント212および207は、符号化されたビデオビットストリーム204のコピー208および206を取り出すために、ストリーミングサーバ205にアクセスすることができる。クライアント212は、符号化されたビデオビットストリームの着信コピー208を復号し、ディスプレイ209または他のレンダリングデバイス（図示せず）上にレンダリングすることができる発信ビデオサンプルストリーム210を作成するビデオデコーダ211を含むことができる。いくつかのストリーミングシステムでは、ビデオビットストリーム204、206、および208は、特定のビデオコーディング／圧縮規格に従って符号化され得る。これらの規格の例は、上記で言及されており、本明細書でさらに説明される。

10

【0024】

図3は、本発明の一実施形態によるビデオデコーダ300の機能ブロック図であり得る。

【0025】

受信器302は、デコーダ300によって復号される1つ以上のコーデックビデオシーケンスを受信することができ、同じまたは別の実施形態では、一度に1つのコーディング済みビデオシーケンスであり、各コーディング済みビデオシーケンスの復号は、他のコーディング済みビデオシーケンスから独立している。コーディング済みビデオシーケンスは、チャンネル301から受信され得、チャンネルは、符号化されたビデオデータを記憶するストレージデバイスへのハードウェア／ソフトウェアリンクであり得る。受信器302は、それぞれの使用エンティティ（図示せず）に転送され得る他のデータ、コーディング済み音声データおよび／または補助データストリームとともに、符号化されたビデオデータを受信し得る。受信器302は、コーディング済みビデオシーケンスを他のデータから分離することができる。ネットワークジッタに対抗するために、バッファメモリ303が、受信器302とエン트로ピーデコーダ／パーサ304（以降、「パーサ」）との間に結合され得る。受信器302が十分な帯域幅と制御性を持つ記憶／転送デバイスから、またはアイソシンクロナスネットワークからデータを受信しているとき、バッファ303は必要ない場合があり、または小さくすることができる。インターネットなどのベストエフォートパケットネットワークで使用するために、バッファ303が必要とされる場合があり、比較的大きくすることができ、有利には適応サイズとすることができる。

20

30

【0026】

ビデオデコーダ300は、エン트로ピーコーディング済みビデオシーケンスからシンボル313を再構築するためのパーサ304を含み得る。これらのシンボルのカテゴリは、デコーダ300の動作を管理するために使用される情報、および潜在的に、デコーダの不可欠な部分ではないが、それに結合することができるディスプレイ312などのレンダリングデバイスを制御するための情報を含む。レンダリングデバイスのための制御情報は、補助拡張情報（SEIメッセージ）、またはビデオユーザビリティ情報パラメータ集合フラグメント（図示せず）の形態であり得る。パーサ304は、受信したコーディング済みビデオシーケンスを解析／エン트로ピー復号し得る。コーディング済みビデオシーケンスのコーディングは、ビデオコーディング技術または標準規格に従うことができ、可変長コーディング、ハフマンコーディング、文脈依存性を伴うまたは伴わない算術コーディングなどを含む、当業者に周知の原理に従うことができる。パーサ304は、コーディング済みビデオシーケンスから、グループに対応する少なくとも1つのパラメータに基づいて、ビデオデコーダ内の画素のサブグループのうちの少なくとも1つのサブグループパラメータのセットを抽出し得る。サブグループは、ピクチャのグループ（GOP）、ピクチャ、タイル、スライス、マクロブロック、コード化ユニット（CU）、ブロック、変換ユニット（TU）、予測ユニット（PU）などを含むことができる。エン트로ピーデコーダ／パーサは

40

50

また、コーディング済みビデオシーケンスから、変換係数、量子化器パラメータ値、動きベクトルなどの情報を抽出し得る。

【0027】

パーサ304は、シンボル313を作成するために、バッファ303から受信したビデオシーケンスに対してエントロピー復号／解析動作を実行することができる。パーサ304は、符号化されたデータを受信し、特定のシンボル313を選択的に復号し得る。さらに、パーサ304は、特定のシンボル313が、動き補償予測ユニット306、スケーラ／逆変換ユニット305、イントラ予測ユニット307、またはループフィルタ311に提供されるべきかどうかを判定してもよい。

【0028】

シンボル313の再構築には、コーディング済みビデオピクチャまたはその一部（インターピクチャおよびイントラピクチャ、インターブロックおよびイントラブロックなど）のタイプ、ならびにその他の要因に応じて、複数の異なるユニットを関与させることができる。どのユニットがどのように関与するかは、パーサ304によって、コーディング済みビデオシーケンスから解析されたサブグループ制御情報によって管理することができる。パーサ304と以下の複数のユニットとの間のそのようなサブグループ制御情報の流れは、明確にするために図示されていない。

【0029】

すでに言及した機能ブロックの他に、デコーダ300は、以下で説明するように、いくつかの機能ユニットに概念的に細分化することができる。商業的な制約の下で動作する実際の実施態様では、これらのユニットの多くは互いに密接に相互作用し、少なくとも部分的に互いに統合させることができる。しかしながら、開示される主題を説明する目的のために、以下の機能ユニットへの概念的な再分割が適切である。

【0030】

第1のユニットは、スケーラ／逆変換ユニット305である。スケーラ／逆変換ユニット305は、量子化された変換係数、および使用する変換、ブロックサイズ、量子化係数、量子化スケーリング行列などを含む制御情報をパーサ304からシンボル313として受け取る。これは、アグリゲータ310に入力することができるサンプル値を含むブロックを出力することができる。

【0031】

場合によっては、スケーラ／逆変換305の出力サンプルは、イントラコーディングされたブロックに関係することがある。すなわち、以前に再構築されたピクチャからの予測情報を使用していないが、現在のピクチャの以前に再構築された部分からの予測情報を使用することができるブロックである。このような予測情報は、イントラピクチャ予測ユニット307によって提供することができる。場合によっては、イントラピクチャ予測ユニット307は、現在の（部分的に再構築された）ピクチャ309からフェッチされた周囲のすでに再構築された情報を使用して、再構築中のブロックと同じサイズおよび形状のブロックを生成する。アグリゲータ310は、場合によっては、サンプルごとに、イントラ予測ユニット307が生成した予測情報を、スケーラ／逆変換ユニット305によって提供される出力サンプル情報に追加する。

【0032】

他の場合には、スケーラ／逆変換ユニット305の出力サンプルは、インターコーディングされ、潜在的に動き補償されたブロックに関係することがある。このような場合、動き補償予測ユニット306は、予測に使用されるサンプルをフェッチするために、参照ピクチャメモリ308にアクセスすることができる。フェッチされたサンプルをブロックに関係するシンボル313に従って動き補償した後に、これらのサンプルは、出力サンプル情報を生成するために、アグリゲータ310によってスケーラ／逆変換ユニットの出力に追加することができる（この場合、残差サンプルまたは残差信号と呼ばれる）。動き補償ユニットが予測サンプルをフェッチする参照ピクチャメモリ形式内のアドレスは、動きベクトルによって制御することができ、例えば、X、Y、および参照ピクチャ成分を有する

10

20

30

40

50

ことができるシンボル313の形態で動き補償ユニットに利用可能とすることができる。動き補償はまた、サブサンプルの正確な動きベクトルが使用されているときに参照ピクチャメモリからフェッチされたサンプル値の補間、動きベクトル予測機構などを含むことができる。

【0033】

アグリゲータ310の出力サンプルは、ループフィルタユニット311における様々なループフィルタリング技術の対象となり得る。ビデオ圧縮技術は、コーディング済みビデオビットストリームに含まれるパラメータによって制御され、パーサ304からのシンボル313としてループフィルタユニット311で利用可能とされるループ内フィルタ技術を含むことができるが、コーディング済みピクチャまたはコーディング済みビデオシーケンスの（復号順で）前の部分の復号中に取得されたメタ情報に応答したり、以前に再構築およびループフィルタされたサンプル値に応答したりすることもできる。

10

【0034】

ループフィルタユニット311の出力は、レンダリングデバイス312に出力することができるだけでなく、将来のインターピクチャ予測で使用するために参照ピクチャメモリ557に記憶することができるサンプルストリームとすることができる。

【0035】

完全に再構築されると、特定のコーディング済みピクチャは、将来の予測のための参照ピクチャとして使用することができる。コーディング済みピクチャが完全に再構築され、コーディング済みピクチャが（例えば、パーサ304によって）参照ピクチャとして識別されると、現在の参照ピクチャ309は参照ピクチャバッファ308の一部になることができ、以下のコーディング済みピクチャの再構築を開始する前に、新しい現在のピクチャメモリを再配分することができる。

20

【0036】

ビデオデコーダ300は、ITU-T Rec. H. 265などの標準規格に文書化され得る所定のビデオ圧縮技術に従って復号動作を実行することができる。コーディング済みビデオシーケンスは、ビデオ圧縮技術文書または規格、具体的にはその中のプロファイル文書に指定されるように、ビデオ圧縮技術または標準規格の構文に忠実であるという意味において、使用されているビデオ圧縮技術または標準規格によって指定された構文に準拠し得る。また、コンプライアンスのために必要なのは、コーディング済みビデオシーケンスの複雑さが、ビデオ圧縮技術または規格のレベルによって定義された範囲内にあることであり得る。場合によっては、レベルは、最大ピクチャサイズ、最大フレームレート、（例えば、毎秒メガサンプル単位で測定された）最大再構成サンプルレート、最大参照ピクチャサイズなどを制限する。レベルによって設定される制限は、場合によっては、仮想参照デコーダ（HRD）の仕様、およびコーディング済みビデオシーケンス内でシグナリングされるHRDバッファ管理用のメタデータによってさらに制限され得る。

30

【0037】

実施形態では、受信器302は、符号化ビデオとともに追加の（冗長な）データを受信し得る。追加のデータは、コーディング済みビデオシーケンスの一部として含まれ得る。追加のデータは、データを適切に復号するため、および／または元のビデオデータをより正確に再構築するために、ビデオデコーダ300によって使用され得る。追加のデータは、例えば、時間層、空間層、または信号対雑音比（SNR）強化層、冗長スライス、冗長ピクチャ、前方誤り訂正符号などの形式にすることができる。

40

【0038】

図4は、本開示の実施形態によるビデオエンコーダ400の機能ブロック図であり得る。

【0039】

エンコーダ400は、エンコーダ400によってコーディングすべきビデオ画像を取り込み得るビデオソース401（エンコーダの一部ではない）からビデオサンプルを受信し得る。

【0040】

50

ビデオソース401は、エンコーダ(303)によってコーディングされるソースビデオシーケンスを、任意の適切なビット深度(例えば、8ビット、10ビット、12ビット、...)であり得、任意の色空間(例えば、BT. 601 Y CrCb、RGB、...)および適切なサンプリング構造(例えば、Y CrCb 4:2:0、Y CrCb 4:4:4)であり得るデジタルビデオサンプルストリームの形態で提供し得る。メディアサービングシステムでは、ビデオソース401は、以前に準備されたビデオを記憶するストレージデバイスであり得る。ビデオ会議システムでは、ビデオソース401は、ローカル画像情報をビデオシーケンスとして取り込むカメラであり得る。ビデオデータは、順番に見たときに動きを与える複数の個別のピクチャとして提供されてもよい。ピクチャ自体は、画素の空間配列として編成されてもよく、各画素は、使用中のサンプリング構造、色空間などに応じて、1つ以上のサンプルを含むことができる。当業者は、画素とサンプルとの間の関係を容易に理解することができる。以下の説明は、サンプルに焦点を当てている。

10

【0041】

一実施形態によれば、エンコーダ400は、リアルタイムで、または用途によって必要とされる他の任意の時間制約下で、ソースビデオシーケンスのピクチャをコーディング済みビデオシーケンス410にコーディングおよび圧縮し得る。適切なコーディング速度にすることが、コントローラ402の1つの機能である。コントローラは、以下に説明されるように、他の機能ユニットを制御し、これらのユニットに機能的に結合される。分かりやすくするために、結合は描かれていない。コントローラによって設定されるパラメータは、レート制御関連パラメータ(ピクチャスキップ、量子化器、レート歪み最適化技術のラムダ値など)、ピクチャサイズ、ピクチャのグループ(GOP)レイアウト、最大動きベクトル探索範囲などを含むことができる。当業者であれば、コントローラ402の他の機能は、それらが特定のシステム設計のために最適化されたビデオエンコーダ400に関係し得るため、容易に識別することができる。

20

【0042】

いくつかのビデオエンコーダは、当業者が「コーディンググループ」として容易に認識するものにおいて動作する。過度に簡略化された説明として、コーディンググループは、エンコーダ402(以降「ソースコーダ」)(コード化される入力画像と参照ピクチャに基づいてシンボルを作成する役割を果たす)の符号化部分、およびシンボルを再構築して(リモート)デコーダも作成するであろうサンプルデータを作成するエンコーダ400に組み込まれた(ローカル)デコーダ406で構成され得る(シンボルとコーディングされたビデオビットストリームとの間の任意の圧縮は、開示された主題で考慮されているビデオ圧縮技術では可逆的であるため)。再構築されたサンプルストリームは、参照ピクチャメモリ405に入力される。シンボルストリームの復号は、デコーダの場所(ローカルまたはリモート)に関係なくビットイグザクトな結果をもたらすため、参照ピクチャバッファコンテンツもまた、ローカルエンコーダとリモートエンコーダとの間でビットイグザクトである。言い換えると、エンコーダの予測部分は、復号中に予測を使用するときにデコーダが「見る」のと同まったく同じサンプル値を参照ピクチャサンプルとして「見る」。参照ピクチャの同期性(および、例えばチャネル誤差のために同期性を維持できない場合に結果として生じるドリフト)のこの基本原理は、当業者には周知である。

30

40

【0043】

「ローカル」デコーダ406の動作は、「リモート」デコーダ300の動作と同じであってもよく、これは、図3に関連して上記ですでに詳細に説明されている。しかしながら、図4も簡単に参照すると、シンボルが利用可能であり、エントロピーコーダ408およびパーサ304によるコーディング済みビデオシーケンスへのシンボルの符号化/復号は可逆的であり得るため、チャネル301、受信器302、バッファ303およびパーサ304を含むデコーダ300のエントロピー復号部分は、ローカルデコーダ406で完全には実施されない場合がある。

【0044】

この時点で言えることは、デコーダ内に存在する解析/エントロピー復号を除く任意の

50

デコーダ技術もまた必然的に、対応するエンコーダにおいて、実質的に同一の機能形態で存在する必要があるということである。エンコーダ技術の説明は、包括的に説明されているデコーダ技術の逆であるため、省略することができる。特定のエリアにおいてのみ、より詳細な説明が必要であり、以下に提供される。

【0045】

その動作の一部として、ソースコード403は、動き補償予測コーディングを実行することができ、これは、「参照フレーム」として指定された、ビデオシーケンスからの1つ以上の以前にコーディングされたフレームを参照して入力フレームを予測的にコーディングする。このようにして、コーディングエンジン407は、入力フレームの画素ブロックと、入力フレームへの予測参照として選択され得る参照フレームの画素ブロックとの差をコーディングする。

10

【0046】

ローカルビデオデコーダ406は、ソースコード403によって作成されたシンボルに基づいて、参照フレームとして指定され得るフレームのコーディング済みビデオデータを復号し得る。コーディングエンジン407の動作は、有利には、非可逆プロセスであり得る。コーディング済みビデオデータがビデオデコーダ（図4には図示せず）で復号され得るとき、再構成されたビデオシーケンスは、通常、多少の誤差を伴うソースビデオシーケンスの複製であり得る。ローカルビデオデコーダ406は、参照フレームに対してビデオデコーダによって行われ得る復号プロセスを複製し、再構成された参照フレームを参照ピクチャキャッシュ405に記憶させ得る。このようにして、エンコーダ400は、（伝送エラーのない）遠端のビデオデコーダによって取得されることになる再構築された参照フレームとして共通の内容を有する再構築された参照フレームのコピーをローカルに記憶し得る。

20

【0047】

予測子404は、コーディングエンジン407のための予測探索を実行することができる。すなわち、コーディングされる新しいフレームに対して、予測子404は、新しいピクチャの適切な予測参照として機能し得る、（候補参照画素ブロックとしての）サンプルデータ、または参照ピクチャ動きベクトル、ブロック形状などの特定のメタデータを求めて参照ピクチャメモリ405を探索し得る。予測子404は、適切な予測参照を見出すために、画素ブロックごとのサンプルブロックに基づいて動作し得る。場合によっては、予測子404によって取得された探索結果によって判定されるように、入力ピクチャは、参照ピクチャメモリ405に記憶された複数の参照ピクチャから引き出された予測参照を有し得る。

30

【0048】

コントローラ402は、例えば、ビデオデータを符号化するために使用されるパラメータおよびサブグループパラメータの設定を含む、ビデオコード403のコーディング動作を管理し得る。

【0049】

前述したすべての機能ユニットの出力は、エントロピーコード408でエントロピーコーディングを受けることができる。エントロピーコードは、例えばハフマンコーディング、可変長コーディング、算術コーディングなどの、当業者に既知の技術に従ってシンボルを可逆圧縮することにより、様々な機能ユニットによって生成されたシンボルをコーディング済みビデオシーケンスに変換する。

40

【0050】

送信器409は、通信チャネル411を介した送信の準備をするために、エントロピーコード408によって作成されたコーディング済みビデオシーケンスをバッファリングすることができ、通信チャネル411は、符号化されたビデオデータを記憶するストレージデバイスへのハードウェア／ソフトウェアリンクであってもよい。送信器409は、ビデオコード403からのコーディング済みビデオデータを、送信される他のデータ、例えば、コーディング済み音声データおよび／または補助データストリーム（ソースは図示せず）と

50

マージし得る。

【0051】

コントローラ402は、エンコーダ400の動作を管理し得る。コーディング中に、コントローラ405は、各コーディング済みピクチャに特定のコーディング済みピクチャタイプを割り当てることができ、これは、それぞれのピクチャに適用され得るコーディング技術に影響及ぼす可能性がある。例えば、ピクチャは、多くの場合、以下のフレームタイプのうちの1つとして割り当てられてもよい。

【0052】

イントラピクチャ（Iピクチャ）は、シーケンス内の任意の他のフレームを予測のソースとして使用せずにコーディングおよび復号され得るピクチャであり得る。いくつかのビデオコーデックは、例えば独立デコーディフレッシュピクチャなどを含む、様々なタイプのイントラピクチャを可能にする。当業者は、Iピクチャのこれらの変形例およびそれらのそれぞれの用途および特徴を認識している。

【0053】

予測ピクチャ（Pピクチャ）は、各ブロックのサンプル値を予測するために、最大で1つの動きベクトルおよび参照インデックスを使用するイントラ予測またはインター予測を使用してコーディングおよび復号され得るピクチャであり得る。

【0054】

双方向予測ピクチャ（Bピクチャ）は、各ブロックのサンプル値を予測するために、最大で2つの動きベクトルおよび参照インデックスを使用するイントラ予測またはインター予測を使用してコーディングおよび復号され得るピクチャであり得る。同様に、複数予測ピクチャは、単一のブロックの再構築のために3つ以上の参照ピクチャおよび関連するメタデータを使用することができる。

【0055】

ソースピクチャは、一般に、複数のサンプルブロック（例えば、それぞれ4×4、8×8、4×8、または16×16サンプルのブロック）に空間的に細分化され、ブロックごとにコーディングされ得る。ブロックは、ブロックのそれぞれのピクチャに適用されたコーディング割り当てによって決定されるように、他の（すでにコーディング済みの）ブロックを参照して予測的にコーディングされてもよい。例えば、Iピクチャのブロックは、非予測的にコーディングされてもよく、または同じピクチャのすでにコーディング済みのブロックを参照して予測的にコーディングされてもよい（空間予測またはイントラ予測）。Pピクチャの画素ブロックは、空間予測を介して、または以前にコーディングされた1つの参照ピクチャを参照する時間予測を介して、非予測的にコーディングされ得る。Bピクチャの画素ブロックは、以前にコーディングされた1つまたは2つの参照ピクチャを参照して、空間予測を介して、または時間予測を介して、非予測的にコーディングされ得る。

【0056】

ビデオコーダ400は、ITU-T Rec. H. 265などの所定のビデオコーディング技術または規格に従ってコーディング動作を実行することができる。その動作において、ビデオコーダ400は、入力ビデオシーケンスにおける時間的および空間的冗長性を活用する予測コーディング動作を含む、様々な圧縮動作を実行することができる。したがって、コーディング済みビデオデータは、使用されているビデオコーディング技術または規格によって指定された構文に準拠することができる。

【0057】

一実施形態では、送信器409は、符号化ビデオとともに追加のデータを送信し得る。ソースコーダ403は、このようなデータを、コーディング済みビデオシーケンスの一部として含み得る。追加のデータは、時間層／空間層／SNR強化層、冗長ピクチャおよび冗長スライスなどの他の形式の冗長データ、補足拡張情報（SEI）メッセージ、視覚ユーザビリティ情報（VUI）パラメータセットフラグメントなどを含み得る。

【0058】

図5は、HEVCおよびJEMで使用されるイントラ予測モードを例示する。自然なビデオ

10

20

30

40

50

に提示される任意のエッジ方向を捕捉するために、指向性イントラモードの数は、HEVCで使用される33から65に拡張される。HEVCの上のJEMにおける追加の指向性モードは、図1(b)において点線矢印として示されており、平面モードおよびDCモードは同じままである。これらのより高密度の指向性イントラ予測モードは、すべてのブロックサイズに、およびルマとクロマの両方のイントラ予測に適用される。図5に示されるように、奇数のイントラ予測モードインデックスに関連付けられた、点線矢印によって識別される指向性イントラ予測モードは、奇数イントラ予測モードと呼ばれる。偶数のイントラ予測モードインデックスに関連付けられた、実線矢印で識別される指向性イントラ予測モードは、偶数イントラ予測モードと呼ばれる。本明細書では、図5の実線または点線矢印で示される指向性イントラ予測モードは、角度モードとも呼ばれる。

10

【0059】

JEMでは、ルマイントラ予測に合計67個のイントラ予測モードが使用される。イントラモードをコーディングするために、サイズ6の最確モード(MPM)リストが、近傍ブロックのイントラモードに基づいて構築される。イントラモードがMPMリストからのものでない場合、イントラモードが選択されたモードに属するかどうかを示すフラグがシグナリングされる。JEM-3.0では、16個の選択されたモードがあり、これらは4つの角度モードごとに一様に選択される。JVET-D0114およびJVET-G0060では、一様に選択されたモードを置き換えるために16個の二次MPMが導出される。

【0060】

図6は、イントラ指向性モードのために活用されるN個の参照階層を例示する。ブロックユニット611、セグメントA 601、セグメントB 602、セグメントC 603、セグメントD 604、セグメントE 605、セグメントF 606、第1の参照階層610、第2の参照階層609、第3の参照階層608および第4の参照階層607が存在する。

20

【0061】

HEVCおよびJEMの両方、ならびにH.264/AVCなどの他のいくつかの標準規格では、現在のブロックを予測するために使用される参照サンプルは、最も近い参照ライン(行または列)に制限される。複数参照ラインイントラ予測の方法では、候補参照ライン(行または列)の数は、イントラ指向性モードに対して1(すなわち、最も近い)からNに増加され、Nは1以上の整数である。図2は、複数ラインイントラ指向性予測方法の概念を示すために、一例として4×4予測ユニット(PU)を引用する。イントラ指向性モードは、予測子を生成するために、N個の参照階層のうちの1つを任意に選択することができる。言い換えると、予測子 $p(x, y)$ は、参照サンプル $S_1, S_2, \dots, S_N$ のうちの1つから生成される。フラグは、どの参照階層がイントラ指向性モードのために選択されるかを示すためにシグナリングされる。Nが1に設定される場合、イントラ指向性予測方法は、JEM2.0の従来の方法と同じである。図6では、参照ライン610、609、608および607は、左上参照サンプルとともに6つのセグメント601、602、603、604、605および606から構成される。本明細書では、参照階層は参照ラインとも呼ばれる。現在のブロックユニット内の左上画素の座標は(0, 0)であり、第1の参照ラインの左上画素は(-1, -1)である。

30

【0062】

JEMでは、ルマ成分について、イントラ予測サンプル生成に使用される近傍サンプルは、生成プロセスの前にフィルタリングされる。フィルタリングは、所与のイントラ予測モードおよび変換ブロックサイズによって制御される。イントラ予測モードがDCであるか、または変換ブロックサイズが4×4に等しい場合、近傍サンプルはフィルタリングされない。所与のイントラ予測モードと垂直モード(または水平モード)との間の距離が所定の閾値よりも大きい場合、フィルタリングプロセスは有効化される。近傍サンプルのフィルタリングには、[1, 2, 1] フィルタおよびバイリニアフィルタが使用される。

40

【0063】

位置依存イントラ予測合成(PDPC)方法は、フィルタリングされていない境界参照サンプルと、フィルタリングされた境界参照サンプルを有するHEVCスタイルのイントラ予

50

測との組合せを呼び出すイントラ予測方法である。(x, y)に位置する各予測サンプルpred[x][y]は、以下のように計算される。

$$\text{pred}[x][y] = (wL * R_{-1, y} + wT * R_{x, -1} + wTL * R_{-1, -1} + (64 - wL - wT - wTL) * \text{pred}[x][y] + 32) \gg 6 \quad (\text{式} 2-1)$$

式中、 $R_{x, -1}$ 、 $R_{-1, y}$ は、現在のサンプル(x, y)の上および左にそれぞれ位置する、フィルタリングされていない参照サンプルを表し、 $R_{-1, -1}$ は、現在のブロックの左上隅に位置する、フィルタリングされていない参照サンプルを表す。重み付けは以下のように計算される。

$$wT = 32 \gg ((y \ll 1) \gg \text{シフト}) \quad (\text{式} 2-2)$$

$$wL = 32 \gg ((x \ll 1) \gg \text{シフト}) \quad (\text{式} 2-3)$$

$$wTL = -(wL \gg 4) - (wT \gg 4) \quad (\text{式} 2-4)$$

$$\text{シフト} = (\log_2(\text{幅}) + \log_2(\text{高さ}) + 2) \gg 2 \quad (\text{式} 2-5)$$

【0064】

図7は、1つの4×4ブロック内の(0, 0)および(1, 0)位置に対してDCモードPDPCが(wL, wT, wTL)重み付けする図700を例示する。PDPCがDC、平面、水平、および垂直イントラモードに適用される場合、HEVC DCモード境界フィルタまたは水平／垂直モードエッジフィルタなどの追加の境界フィルタは必要ない。図7は、右上対角モードに適用されたPDPCの参照サンプル $R_{x, -1}$ 、 $R_{-1, y}$ および $R_{-1, -1}$ の定義を例示する。予測サンプルpred(x', y')は、予測ブロック内の(x', y')に位置する。参照サンプル $R_{x, -1}$ の座標xは、 $x = x' + y' + 1$ によって与えられ、参照サンプル $R_{-1, y}$ の座標yも同様に、 $y = x' + y' + 1$ によって与えられる。

【0065】

図8は、ローカル照明補償(LIC)図800を例示し、スケーリング係数aおよびオフセットbを使用した、照明変化の線形モデルに基づいている。そしてそれは、インターモードでコーディングされたコーディングユニット(CU)ごとに適応的に有効化または無効化される。

【0066】

LICがCUに適用されるとき、最小二乗誤差法を使って、現在のCUの近傍サンプルおよびそれらの対応する参照サンプルを使用することによってパラメータaおよびbを導出する。より具体的には、図8に例示されるように、CUのサブサンプリング(2:1サブサンプリング)された近傍サンプル、および参照ピクチャ内の(現在のCUまたはサブCUの動き情報によって識別される)対応するサンプルが使用される。LICパラメータは、予測方向ごとに別々に導出され適用される。

【0067】

CUがマージモードでコーディングされるとき、LICフラグは、マージモードにおける動き情報コピーと同様の方法で、近傍ブロックからコピーされ、そうでない場合、LICが適用されるかどうかを示すために、LICフラグがCUに対してシグナリングされる。

【0068】

図9Aは、HEVCで使用されるイントラ予測モード900を例示する。HEVCには、合計35個のイントラ予測モードがあり、そのうちモード10は水平モードであり、モード26は垂直モードであり、モード2、モード18、およびモード34は対角モードである。イントラ予測モードは、3つの最確モード(MPM)および残りの32個のモードによってシグナリングされる。

【0069】

図9Bは、VVCの実施形態において、モード18が水平モードであり、モード50が垂直モードであり、モード2、モード34およびモード66が対角モードである合計87個のイントラ予測モードがあることを例示する。モード-1~-10およびモード67~76は、広角イントラ予測(WAIP)モードと呼ばれる。

【0070】

位置(x, y)に位置する予測サンプルpred(x, y)は、イントラ予測モード(DC、

10

30

40

50

平面、角度) およびPDPC表現による参照サンプルの線形結合を使用して予測される。

$\text{pred}(x, y) = (wL \times R - 1, y + wT \times Rx, -1 - wTL \times R - 1, -1 + (64 - wL - wT + wTL) \times \text{pred}(x, y) + 32) \gg 6$

式中、 $Rx, -1, R-1, y$ は、それぞれ現在のサンプル(x, y)の上部および左側に位置する参照サンプルを表し、 $R-1, -1$ は、現在のブロックの左上隅に位置する参照サンプルを表す。

【0071】

DCモードでは、重みは、幅および高さの寸法を有するブロックについて以下のように計算される。

$wT = 32 \gg ((y < 1) \gg nScale), wL = 32 \gg ((x < 1) \gg nScale)$
 $, wTL = (wL \gg 4) + (wT \gg 4),$

ここで、 $nScale = (\log_2(\text{幅}) - 2 + \log_2(\text{高さ}) - 2 + 2) \gg 2$ であり、式中、 wT は、同じ水平座標を有する上記の参照ラインに位置する参照サンプルの重み付け係数を表し、 wL は、同じ垂直座標を有する左の参照ラインに位置する参照サンプルの重み付け係数を表し、 wTL は、現在のブロックの左上の参照サンプルの重み付け係数を表し、 $nScale$ は、軸に沿って重み付け係数がどれだけ速く減少する(wL が左から右に減少する、または wT が上から下に減少する)かを指定する、すなわち重み付け係数減少率を指定し、これは、現在の設計における x 軸(左から右)および y 軸(上から下)に沿って同じである。また、32は近傍サンプルの初期重み付け係数を表し、初期重み付け係数はまた、現在のCBにおいて左上のサンプルに割り当てられた上(左または左上)の重み付けであり、PDPCプロセスにおける近傍サンプルの重み付け係数は、この初期重み付け係数以下とするべきである。

【0072】

平面モードでは $wTL = 0$ であり、一方、水平モードでは $wTL = wT$ であり、垂直モードでは $wTL = wL$ である。PDPC重みは、加算およびシフトのみで計算することができる。 $\text{pred}(x, y)$ の値は、式1を使用して1つのステップで算出することができる。

【0073】

本明細書では、提案された方法は、別々に使用されてもよく、任意の順序で組み合わされてもよい。さらに、方法(または実施形態)、エンコーダ、およびデコーダの各々は、処理回路(例えば、1つ以上のプロセッサまたは1つ以上の集積回路)によって実施されてもよい。一例では、1つ以上のプロセッサは、非一時的コンピュータ可読媒体に記憶されたプログラムを実行する。以下では、ブロックという用語は、予測ブロック、コーディングブロック、またはコーディングユニット、すなわちCUとして解釈され得る。

【0074】

図10Aは、QTBTを使用することによるブロック分割の一例1000を示し、図10Bは、対応するツリー表現1001を示す。実線は四分木分割を示し、点線は二分木分割を示す。二分木の各分割(すなわち、非リーフ)ノードでは、どの分割タイプ(すなわち、水平または垂直)が使用されるかを示すために1つのフラグがシグナリングされ、0は水平分割を示し、1は垂直分割を示す。四分木分割では、四分木分割は常にブロックを水平方向と垂直方向の両方に分割して、同じサイズの4つのサブブロックを生成するため、分割タイプを指定する必要はない。

【0075】

HEVCでは、CTUは、様々なローカル特性に適合するように、コーディングツリーとして表された四分木構造を使用することによってCUに分割され得る。ピクチャエリアをコーディングするためにインターピクチャ(時間的)予測を使用するかイントラピクチャ(空間的)予測を使用するかは、CUレベルで行われる。各CUは、PU分割タイプに応じて、1つ、2つ、または4つのPUにさらに分割できる。1つのPU内で、同じ予測プロセスが適用され、関連情報がPUベースでデコーダに送信される。PU分割タイプに基づく予測プロセスを適用することによって残差ブロックを取得した後、CUは、CUのコーディングツリーのような別の四分木構造に従って変換ユニット(TU)に分割することがで

きる。HEVC構造の重要な特徴の1つは、CU、PU、およびTUを含む複数のパーティション概念を有することである。

【0076】

実施形態によれば、QTBT構造は、複数の分割タイプ概念を取り去り、すなわち、CU、PU、およびTUの分離概念を取り去り、CU分割形状の柔軟性を高める。QTBTブロック構造では、CUは正方形または長方形のいずれかの形状にすることができる。図11のフロー図1100では、例示的な実施形態によれば、S11で取得されたコーディングツリーユニット（CTU）またはCUは、S12において四分木構造によって最初に分割される。四分木リーフノードは、S14において二分木構造によって分割すべきか否かがさらに判定され、そうである場合、S15において、例えば図10Cで説明されるように、二分木分割には、対称水平分割と対称垂直分割の2つの分割タイプがある。二分木リーフノードはコーディングユニット（CU）と呼ばれ、そのセグメント化は、さらなる分割なしに予測および変換処理に使用される。これは、CU、PU、およびTUがQTBTコーディングブロック構造で同じブロックサイズを有することを意味する。VVCでは、CUは異なる色成分のコーディングブロック（CB）で構成される場合があり、例えば、4:2:0クロマフォーマットのPスライスとBスライスの場合、1つのCUは1つのルマCBと2つのクロマCBを含み、単一の成分のCBで構成される場合もあり、例えば、Iスライスの場合、1つのCUは1つのルマCBのみまたは2つのクロマCBのみを含む。

10

【0077】

実施形態によれば、QTBTブロック分割方式のために以下のパラメータが定義される。

20

- －CTUサイズ：四分木のルートノードサイズ、例えば、HEVCと同じ概念
- －MinQTSIZE：最小許容四分木リーフノードサイズ
- －MaxBTSIZE：最大許容二分木ルートノードサイズ
- －MaxBTDepth：最大許容二分木深度
- －MinBTSIZE：最小許容二分木リーフノードサイズ

【0078】

QTBT分割構造の一例では、CTUサイズは、 128×128 のルマサンプルとそれに対応する 64×64 のクロマサンプルの2つのブロックとして設定され、MinQTSIZE（QTは四分木）は 16×16 として設定され、MaxBTSIZEは 64×64 として設定され、MinBTSIZE（幅と高さの両方）は 4×4 として設定され、MaxBTDepthは4として設定される。S12またはS15において、四分木分割は、四分木リーフノードを生成するために、最初にCTUに適用される。四分木リーフノードは、 16×16 （すなわち、MinQTSIZE）から 128×128 （すなわち、CTUサイズ）までのサイズを有してもよい。リーフ四分木ノードが 128×128 の場合、S14でチェックされたように、サイズがMaxBTSIZE（すなわち、 64×64 ）を超えるため、二分木によってさらに分割されることはない。そうでない場合は、四分木ノードは、S15において、二分木によってさらに分割することができる。したがって、四分木リーフノードは二分木のルートノードでもあり、二分木の深度は0である。二分木深度がMaxBTDepth（すなわち、4）に達すると、S14において、それ以上の分割は考慮されない。二分木ノードの幅がMinBTSIZE（すなわち、4）に等しいとき、S14においてそれ以上の水平分割は考慮されない。同様に、二分木ノードの高さがMinBTSIZEに等しいとき、S14においてそれ以上の垂直分割は考慮されない。S16での信号は、S17において、予測および変換処理によってさらに処理される二分木のリーフノードなどの進行のためにQT/TT/BTサイズを記述する構文に関して後述されるように、また同様に、このような予測および変換処理に関して本明細書に記載されるように、さらなる分割なしで提供される。このようなシグナリングはまた、例示的な実施形態に従って図11に示されるように、S12の後にS13において提供されてもよい。JEMでは、最大CTUサイズは 256×256 ルマサンプルである。

30

40

【0079】

加えて、実施形態によれば、QTBT方式は、ルマとクロマとが別々のQTBT構造を有するための機能／柔軟性をサポートする。現在、PスライスおよびBスライスでは、1つのC

50

TU内のルマコーディングツリーブロック（CTB）およびクロマCTBは、同じQTBT構造を共有する。しかしながら、Iスライスでは、ルマCTBはQTBT構造によってCUに分割され、クロマCTBは別のQTBT構造によってクロマCUに分割される。これは、Iスライス内のCUが、ルマ成分のコーディングブロックまたは2つのクロマ成分のコーディングブロックで構成され、PまたはBスライス内のCUは、3つのすべての色成分のコーディングブロックで構成されることを意味する。

【0080】

HEVCでは、小さいブロックのインター予測は、動き補償のメモリアクセスを低減するために、 4×8 ブロックおよび 8×4 ブロックに対して双予測がサポートされないように制限され、インター予測は 4×4 ブロックに対してサポートされていない。JEM-7.0で実装されているQTBTでは、これらの制限は取り除かれている。

10

【0081】

図10Cは、含まれるマルチタイプツリー（MTT）構造1002に関する簡略化されたブロック図1100 VVCを表し、これは、図示された四分木（QT）と入れ子状の二分木（BT）および三重／三分木（TT）との組合せ、QT／BT／TTである。CTUまたはCUは、最初にQTによって正方形の形状のブロックに再帰的に分割される。次に、各QTリーフは、BTまたはTTによってさらに分割されてもよく、BTおよびTT分割は再帰的に適用されてインターリーフされ得るが、さらなるQT分割は適用され得ない。すべての関連する提案において、TTは、 $1:2:1$ の比を使用して長方形ブロックを垂直または水平に3つのブロックに分割する（こうして2の累乗でない幅および高さを回避する）。分割競合防止のために、典型的に、重複パーティションを回避するために図10Cの簡略図1002に示されるようなMTT、すなわちブロック1103（四分木）、1104（二分木、JEM）、および1105（三分木）に関するVVCにおけるQT／BT／TTブロック分割に対して、追加の分割制約が課される（例えば、垂直／水平3分割から生じる中間パーティションでの垂直／水平2分割を禁止する）。BTおよびTTの最大深度に対してさらなる制限が設定されてもよい。

20

【0082】

上記の三分割ブロック1105として示されているこのような三分木分割の重要な利点は、四分木および二分木分割に対する補完として、三分木分割はブロック中心に位置する物体を捕捉することができるが、四分木および二分木は常にブロック中心を分割し、提案された三分木のパーティションの幅および高さは、追加の変換が必要ないように常に2の累乗であることである。

30

【0083】

2レベルのツリーの設計は、複雑さの軽減が主な動機となる。理論的には、ツリーのトラバースの複雑さは T^D であり、ここで、 T は分割タイプを表し、 D はツリーの深さである。

【0084】

図11は、VP9およびAV1におけるブロック分割の例1100を示し、VP9の例示的なコーディングツリーユニット（CTU）1111は、VP9が、 64×64 レベル1112から始まって 4×4 レベル1113までの4通りパーティションツリーを使用し、レベル1113の上半分に示されるようなブロックの 8×8 以下のいくつかの追加の制限を伴うことを示している。なお、 R として指定されたパーティションは、最低 4×4 レベルに達するまで同じパーティションツリーがより低いスケールで繰り返されるという点で、再帰的と呼ぶことに留意されたい。AV1の例示的なCTU 1104は、パーティションツリーを10通り構造1116に拡大するだけでなく、最大サイズ（VP9／AV1用語でスーパーブロックと呼ばれる）を 128×128 レベル1115から開始するように増加させる。これは、VP9には存在しなかった $4:1/1:4$ の長方形パーティションを含むことに留意されたい。また、長方形パーティションのいずれもさらに細分化され得ない。さらに、AV1は、 2×2 クロマインター予測が特定の場合に可能になるという意味で、 8×8 レベル未満のパーティションの使用にさらなる柔軟性を加える。

40

50

【0085】

また、HEVCでは、コーディングツリーユニット（CTU）は、様々なローカル特性に適合するように、コーディングツリーとして表された四分木構造を使用することによってコーディングユニット（CU）に分割され得る。ピクチャエリアをコーディングするためにインターピクチャ（時間的）予測を使用するかイントラピクチャ（空間的）予測を使用するかの決定は、CUレベルで行われる。各CUは、PU分割タイプに従って、1つ、2つ、または4つの予測ユニット（PU）にさらに分割することができる。1つのPU内で、同じ予測プロセスが適用され、関連情報がPUベースでデコーダに送信される。PU分割タイプに基づく予測プロセスを適用することによって残差ブロックを取得した後、CUは、CUのコーディングツリーのような別の四分木構造に従って変換ユニット（TU）に分割することができる。HEVC構造の重要な特徴の1つは、CU、PU、およびTUを含む複数のパーティション概念を有することである。HEVCでは、CUまたはTUは正方形の形状のみであり得るが、PUは、インター予測されたブロックに関して正方形または長方形の形状であり得る。HEVCでは、1つのコーディングブロックが4つの正方形サブブロックにさらに分割されてもよく、変換が各サブブロック（すなわちTU）に対して行われる。各TUは、（四分木分割を使用して）再帰的に、残差四分木（RQT）と呼ばれるより小さいTUにさらに分割することができる。そして、ピクチャ境界では、HEVCは、サイズがピクチャ境界に収まるまでブロックが四分木分割を続けるように、暗示的な四分木分割を用いる。

10

【0086】

また、図12は、例示的な実施形態による、動きベクトル差分を伴うマージモード（MMVD）に関連する例1200を示す。例えば、暗示的に導出された動き情報が現在のCUの予測サンプル生成に直接使用されるマージモードに加えて、動きベクトル差分を伴うマージモード（MMVD）がVVCに導入される。そして、MMVDモードがCUに使用されるかどうかを指定するために、スキップフラグおよびマージフラグを送信した直後にMMVDフラグがシグナリングされ得る。そしてMMVDでは、マージ候補が選択された後、さらなる情報がマージ候補フラグ、動きの大きさを指定するためのインデックス、および動きの方向の指示のためのインデックスを含むように、シグナリングされた動きベクトル差分（MVD）情報によってさらに洗練される。MMVDモードでは、マージリスト内の最初の2つの候補の一方がMV基底として使用されるために選択される。マージ候補フラグは、どちらが使用されるかを指定するためにシグナリングされ得る。

20

30

【0087】

距離インデックスは、動きの大きさ情報を指定し、開始点からの事前定義されたオフセットを示す。そして図12は、開始MVの水平成分または垂直成分のいずれかにオフセットが追加される、L0参照1201およびL1参照1202を示す。距離インデックスと事前定義されたオフセットとの関係は、表1に指定されている。

【表1】

表1ー距離インデックスと事前定義されたオフセットとの関係

距離IDX	0	1	2	3	4	5	6	7
オフセット（ルマサンプル単位）	1/4	1/2	1	2	4	8	16	32

40

【0088】

例示的な実施形態によれば、方向インデックスは、開始点に対するMVDの方向を表している。方向インデックスは、以下の表2に示されるように4つの方向を表すことができる。MVD符号の意味は、開始MVの情報に従って異なる可能性がある。例えば、開始MVが、単予測MVであるか、または両方のリストが現在のピクチャの同じ側を指し示す双予測MVであるとき（すなわち、2つの参照のピクチャ順序カウンタ（POC）がどちらも現在のピクチャのPOCよりも大きい、またはどちらも現在のピクチャのPOCよりも小さ

50

いとき)、表2の符号は、開始MVに付加されたMVオフセットの符号を指定する。および／または開始MVが、2つのMVが現在ピクチャの異なる側を指し示す双予測MVであり(すなわち、一方の参照のPOCが現在のピクチャのPOCよりも大きく、他方の参照のPOCが現在のピクチャのPOCよりも小さく)、リスト0内のPOCの差がリスト1内のPOCの差よりも大きいとき、表2の符号は、開始MVのリスト0のMV成分に付加されたMVオフセットの符号を指定し、リスト1のMVの符号は反対の値を有する。そうではなく、リスト1内のPOCの差がリスト0内のPOCの差よりも大きい場合、表2の符号は、開始MVのリスト1のMV成分に付加されたMVオフセットの符号を指定し、リスト0のMVの符号は反対の値を有する。

【0089】

例示的な実施形態によれば、MVDは、各方向のPOCの差に従ってスケーリングされてもよい。両方のリスト内のPOCの差が同じである場合、スケーリングは不要である。そうではなく、リスト0内のPOCの差がリスト1内のPOCの差よりも大きい場合、リスト1のMVDはスケーリングされる。L1のPOC差がL0よりも大きい場合、リスト0のMVDは同様にスケーリングされる。開始MVが単予測される場合、MVDは利用可能なMVに加えられる。

【表2】

表2—方向インデックスによって指定されたMVオフセットの符号

方向IDX	00	01	10	11
x軸	+	-	該当せず	該当せず
y軸	該当せず	該当せず	+	-

【0090】

例示的な実施形態によれば、MVDが各方向のPOCの差に従ってスケーリングされ得る、対称MVDコーディングがあり得る。両方のリスト内のPOCの差が同じである場合、スケーリングは不要である。そうではなく、リスト0内のPOCの差がリスト1内のPOCの差よりも大きい場合、リスト1のMVDはスケーリングされる。L1のPOC差がL0よりも大きい場合、リスト0のMVDは同様にスケーリングされる。開始MVが単予測される場合、MVDは利用可能なMVに加えられる。

【0091】

また、例示的な実施形態によれば、VVCでは、通常の単方向予測および双方向予測モードMVDシグナリングの他に、双方向MVDシグナリングのための対称MVDモードが適用されてもよい。対称MVDモードでは、リスト0とリスト1両方の参照ピクチャインデックスおよびリスト1のMVDを含む動き情報は、シグナリングされないが導出される。対称MVDモードの復号プロセスは、以下のように提供される。

1. スライスレベルでは、変数BiDirPredFlag、変数RefIdxSymL0および変数RefIdxSymL1が、以下のように導出される。

—mvd_l1_zero_flagが1である場合、BiDirPredFlagは0に等しく設定される。

—そうではなく、リスト0内の最も近い参照ピクチャとリスト1内の最も近い参照ピクチャとが参照ピクチャの前方と後方のペアのうちの参照ピクチャの後方と前方のペアを形成する場合には、BiDirPredFlagは1に設定され、リスト0とリスト1両方の参照ピクチャが短期参照ピクチャである。そうでなければ、BiDirPredFlagは0に設定される。

2. CUレベルでは、CUが双予測コーディングされ、BiDirPredFlagが1に等しい場合、対称モードが使用されるか否かを指示する対称モードフラグが明示的にシグナリングされる。

【0092】

また、対称モードフラグが真である場合、mvp_l0_flag、mvp_l1_flag、およびMVD0のみが明示的にシグナリングされる。リスト0およびリスト1の参照インデックスは、それぞれ、参照ピクチャのペアに等しく設定される。MVD1は(−MVD0)に等し

く設定され得る。

【0093】

例示的な実施形態によれば、CWG-B018にはインターモードコーディングがあってもよく、AV1では、それらのインターフレーム内の各コーディング済みブロックについて、現在のブロックのモードがスキップモードではなくインターコーディングモードである場合には、現在のブロックに単一の参照モードが使用されるか複合参照モードが使用されるかを示すために別のフラグがシグナリングされ、単一の参照モードでは1つの動きベクトルによって予測ブロックが生成されるのに対して、複合参照モードでは2つの動きベクトルから導出された2つの予測ブロックを加重平均することによって予測ブロックが生成される。

10

【0094】

例えば、単一参照では、以下のモードがシグナリングされ得る。

NEARMV-DRL（動的参照リスト）インデックスによって指示されたリスト内の動きベクトル予測子（MVP）のうちの1つを使用する

NEWMV-参照としてDRLインデックスによってシグナリングされたリスト内の動きベクトル予測子（MVP）のうちの1つを使用し、MVPにデルタを適用する。

GLOBALMV-フレームレベルのグローバル動きパラメータに基づいて動きベクトルを使用する

【0095】

また、複合参照モードでは、以下のモードがシグナリングされ得る。

20

NEAR__NEARMV-DRLインデックスによってシグナリングされたリスト内の動きベクトル予測子（MVP）のうちの1つを使用する。

NEAR__NEWMV-参照としてDRLインデックスによってシグナリングされたリスト内の動きベクトル予測子（MVP）のうちの1つを使用し、第2のMVのデルタMVを送信する。

NEW__NEARMV-参照としてDRLインデックスによってシグナリングされたリスト内の動きベクトル予測子（MVP）のうちの1つを使用し、第1のMVのデルタMVを送信する。

NEW__NEWMV-参照としてDRLインデックスによってシグナリングされたリスト内の動きベクトル予測子（MVP）のうちの1つを使用し、両方のMVのデルタMVを送信する。

30

GLOBAL__GLOBALMV-フレームレベルのグローバル動きパラメータに基づいて、各参照からのMVを使用する。

【0096】

また、例示的な実施形態によれば、AV1には動きベクトル差分コーディングもあってもよく、AV1は、1/8画素動きベクトル精度（または確度）を可能にし、参照フレームリスト0またはリスト1の動きベクトル差分をシグナリングするために、以下の構文が使用される。

mv__jointは、動きベクトル差分のどの成分が非ゼロであるかを指定し、

0は、水平方向または垂直方向のいずれに沿っても非ゼロMVDがないことを示し、

40

1は、水平方向に沿ってのみ非ゼロMVDが存在することを示し、

2は、垂直方向に沿ってのみ非ゼロMVDが存在することを示し、

3は、水平方向または垂直方向の両方に沿って非ゼロMVDがあることを示し、

mv__signは、動きベクトル差分が正か負かを指定し、

mv__classは、動きベクトル差分のクラスを指定し（表3に示されるように、クラスが高いほど、動きベクトル差分の大きさが大きいことを意味する）、

50

【表 3】

表3：動きベクトル差分の大きさクラス

MVクラス	MVDの大きさ
MV_CLASS_0	(0, 2]
MV_CLASS_1	(2, 4]
MV_CLASS_2	(4, 8]
MV_CLASS_3	(8, 16]
MV_CLASS_4	(16, 32]
MV_CLASS_5	(32, 64]
MV_CLASS_6	(64, 128]
MV_CLASS_7	(128, 256]
MV_CLASS_8	(256, 512]
MV_CLASS_9	(512, 1024]
MV_CLASS_10	(1024, 2048]

10

20

mv_bitは、動きベクトル差分と各MVクラスの開始時の大きさとの間のオフセットの整数部分を指定し、

mv_frは、動きベクトル差分の最初の2つの分数ビットを指定し、

mv_hpは、動きベクトル差分の3つ目の分数ビットを指定する。

【0097】

また、例示的な実施形態によれば、CWG-B092には適応型MVD解像度があってもよく、NEW_NEARMVおよびNEAR_NEWMVモードでは、MVDの精度は、関連するクラスおよびMVDの大きさに依存する。

30

【0098】

第1に、分数MVDは、MVDの大きさが1画素以下である場合にのみ許容され得る。第2に、関連するMVクラスの値がMV_CLASS_1以上である場合にのみ、1つのMVD値のみが許容されてもよく、各MVクラスのMVD値は、MVクラス1 (MV_CLASS_1)、2 (MV_CLASS_2)、3 (MV_CLASS_3)、4 (MV_CLASS_4)、または5 (MV_CLASS_5) に対して4、8、16、32、64として導出される。各MVクラスで許容されたMVD値は、表4に示されている。

40

50

【表 4】

表4：各MV大きさクラスにおける適応型MVD

MVクラス	MVDの大きさ
MV_CLASS_0	(0, 1], {2}
MV_CLASS_1	{4}
MV_CLASS_2	{8}
MV_CLASS_3	{16}
MV_CLASS_4	{32}
MV_CLASS_5	{64}
MV_CLASS_6	{128}
MV_CLASS_7	{256}
MV_CLASS_8	{512}
MV_CLASS_9	{1024}
MV_CLASS_10	{2048}

10

20

【0099】

加えて、現在のブロックがNEW__NEARMVまたはNEAR__NEWMVモードでコーディングされた場合、mv__jointまたはmv__classをシグナリングするために1つのコンテキストが使用される。そうでなければ、mv__jointまたはmv__classをシグナリングするために、別のコンテキストが使用される。

【0100】

例示的な実施形態によれば、CWG-B092には、2つの参照リストのMVDと一緒にシグナリングされるか否かを示すために、JOINT__NEWMVと名付けられた新しいインターコーディングモードが適用され得るジョインングMVDコーディング(JMVD)もあり得る。インター予測モードがJOINT__NEWMVモードと等しい場合、参照リスト0および参照リスト1のMVDと一緒にシグナリングされる。そのため、joint__mvdと名付けられた1つのMVDのみがデコーダにシグナリングおよび送信され、参照リスト0および参照リスト1のデルタMVがjoint__mvdから導出される。

30

【0101】

JOINT__NEWMVモードは、NEAR__NEARMV、NEAR__NEWMV、NEW__NEARMV、NEW__NEWMV、およびGLOBAL__GLOBALMVモードと一緒にシグナリングされ得る。例示的な実施形態によれば、追加のコンテキストは追加されない。

【0102】

また、JOINT__NEWMVモードがシグナリングされ、2つの参照フレームと現在のフレームとの間のPOC距離が異なるとき、MVDは、POC距離に基づいて参照リスト0または参照リスト1のためにスケリングされる。具体的には、参照フレームリスト0と現在のフレームとの間の距離はtd0として示され、として示され、参照フレームリスト1と現在のフレームとの間の距離はtd1として示される。td0がtd1以上である場合、joint__mvdは参照リスト0のために直接使用され、参照リスト1のmvdは、式(1)に基づいてjoint__mvdから導出される。

40

【数 1】

50

$$derived_mvd = \frac{td1}{td0} * joint_mvd \quad \text{式(1)}$$

【0103】

そうではなく、td1がtd0以上である場合、joint__mvdは参照リスト1のために直接使用され、参照リスト0のmvdは、式(2)に基づいてjoint__mvdから導出される。

【数2】

$$derived_mvd = \frac{td0}{td1} * joint_mvd \quad \text{式(2)}$$

10

【0104】

例示的な実施形態によれば、AMVDMVと名付けられた新しいインターコーディングモードが単一の参照のケースに追加され得る、CWG-C011における適応型MVD解像度の改善もある。AMVDMVモードが選択されると、その選択は、AMVDがMVDをシグナリングするために適用されることを示す。AMVDがジョイントMVDコーディングモードに適用されるか否かを示すために、amvd__flagと名付けられた1つのフラグがJOINT__NEWMVモードの下に追加される。そして適応型MVD解像度がジョイントMVDコーディングモードに適用されると、2つの参照フレームのMVDと一緒にシグナリングされ、MVDの精度がMVDの大きさによって明示的に決定される。そうでなければ、2つ（または3つ以上）の参照フレームのMVDと一緒にシグナリングされ、他のMVDコーディングが適用されてもよい。

20

【0105】

また、JMVDでは、後方参照フレームと前方参照フレームとの間に直線運動があると仮定されるが、1つのブロックにJMVDコーディングモードが選択されると、両方の参照フレームに体して1つのジョイントMVDがシグナリングされ、2つの参照フレームのMVDが参照フレームと現在のフレームとの間の距離に基づいてジョイントMVDから導出されるので、追加の改善が行われ得る。しかしながら、例えば、後方参照フレームから前方参照フレームに向かって動きが遅くまたは速くなり得るため、2つの参照フレーム間の動きが常に直線運動であるとは限らない。

30

【0106】

本明細書に記載されるように、参照フレームの方向は、参照フレームが表示順序で現在のフレームの前にあるか、または表示順序で現在のフレームの後にあるかによって決定される。また、例示的な実施形態によれば、フローチャート1300を示す図13を参照されたく、S130において、ビデオデータのコーディングブロックが取得され、S131において、1つのコーディングブロックに対してJMVDモードが選択されたと判定されると、シグナリングされたジョイントMVDから参照リスト0および／または1のMVDを導出するために、事前定義されたスケール係数のリストが使用され得る。例示的な実施形態によれば、事前定義されたスケール係数のリストから予測されたスケール係数を導出するために、バイラテラルマッチングベースの方法が用いられる。S133において、例示的な実施形態では、事前定義されたリスト内の候補スケール係数ごとに、現在のブロック1401について図14の例1400に示されるように、予測ブロックP0 1402およびP1 1403は、MVPとスケールされたMVDとの和に等しいMVを用いてS133において生成され、次いで、S134において、P0とP1との差がコスト基準によって計算および測定され、このような測定の結果として得られた最小コストを有する候補スケール係数が、S135において予測されたスケール係数(pred__scale__factor)として使用される。

40

【0107】

例示的な実施形態によれば、コスト基準は、絶対差の和(SAD)、二乗誤差の和(SSE

50

）、および絶対変換差の和（SATD）特徴を含むが、これらに限定されない。

【0108】

S136において、候補スケーリング係数のインデックスまたはフラグ（scaled__jmvd__flag）を使用してシグナリングすると決定された場合には、S137において、候補スケーリング係数のインデックスまたはフラグ（scaled__jmvd__flag）がシグナリングされ、予測されたスケーリング係数は、S142においてscaled__jmvd__flagのエントロピーコーディングのためのコンテキストとして使用される。

【0109】

あるいは、S138において、明示的に候補スケーリング係数のインデックスまたはフラグ（scaled__jmvd__flag）をシグナリングすると決定された場合には、候補スケーリング係数のインデックスまたはフラグ（scaled__jmvd__flag）は、S139において、候補スケーリング係数を並べ替えるために使用されるpred__scale__factorとともに明示的に行われ、次いで、並べ替えられた候補スケーリング係数のインデックスがシグナリングされ、上述のJMVDに従ってS142においてコーディングが進む。

【0110】

あるいは、S140において、候補スケーリング係数のインデックスまたはフラグ（scaled__jmvd__flag）をシグナリングする代わりに、予測ブロックを生成するために使用される最終MVDを導出するためのスケーリング係数としてpred__scale__factorが直接使用されると決定された場合には、S141において、予測ブロックを生成するために使用される最終MVDを導出するためのスケーリング係数としてpred__scale__factorが直接使用され、次いで上述のJMVDに従ってS142においてコーディングが進む。

【0111】

あるいは、S132において、S130で取得されたコーディングブロックについて上述されたプロセスのいずれかなど、他のコーディングプロセスが実施されてもよい。

【0112】

例示的な実施形態によれば、MVDのスケーリングプロセスは、その全体が本明細書に組み込まれる、2022年4月6日に出願された米国特許第63／328,062号に記載される方法と同じである。

【0113】

例示的な実施形態によれば、候補スケーリング係数のインデックスまたはフラグ（scaled__jmvd__flag）は、ビットストリームで明示的にシグナリングされるか、またはバイラテラルマッチング方法（pred__scale__factor）から暗示的に導出されることが可能であり、明示的なシグナリングと暗示的な導出との間の選択もまた、S142においてシグナリングされる。

【0114】

例示的な実施形態によれば、前記予測されたスケーリング係数は、明示的にシグナリングされるグループ候補スケーリング係数と比較して、候補スケーリング係数の異なるグループから導出することができる。また、例えば、明示的にシグナリングされる候補スケーリング係数は限られた数の候補（例えば、1、1／2、2）を含み得るが、予測されたスケーリング係数は、より多くの候補のセット（例えば、1、1／8、2／8、3／8、4／8、...、15／8、16／8、...、32／8）から導出することができる。

【0115】

例示的な実施形態によれば、動きベクトル予測（MVP）では、S142の後のS130など、後続のコーディングブロックのMVPを導出するために、明示的にシグナリングされたスケール係数またはデフォルトスケール係数（例えば、1）を有するMVDを使用して導出される近傍ブロックのMVのみを使用することができる。そうではなく、そのような近傍ブロックのMVが、バイラテラルマッチングを使用して導出されたスケール係数を有するMVDを使用して導出される場合には、このような後続のコーディングブロックのMVPを導出するために、その近傍ブロックのMVは使用されない。

【0116】

10

20

30

40

50

例示的な実施形態によれば、候補スケーリング係数は、量子化ステップサイズまたは量子化パラメータ、ブロックサイズ、インター予測モード、MVDクラス、MVD解像度、参照ピクチャ、MVPインデックス、および近傍ブロックのMVDスケーリング係数のうちのいずれか1つ以上を含むがこれらに限定されない、コーディングされた情報に基づいて提供される。

【0117】

例示的な実施形態によれば、候補スケーリング係数は、フレームヘッダ、スライスヘッダ、およびシーケンスヘッダのいずれかを含むがこれらに限定されない、高レベル構文でシグナリングされる。

【0118】

前述した技術は、コンピュータ可読命令を使用し、1つ以上のコンピュータ可読媒体に物理的に記憶されたコンピュータソフトウェアとして、または具体的に構成される1つ以上のハードウェアプロセッサによって実装され得る。例えば、図15は、開示された主題の特定の実施形態を実装するのに適したコンピュータシステム1500を示す。

【0119】

コンピュータソフトウェアは、コンピュータ中央処理ユニット（CPU）、グラフィック処理ユニット（GPU）などによって、直接に、または解釈、マイクロコードの実行などを介して実行できる命令を含むコードを作成するために、アセンブリ、コンパイル、リンクなどの機構の適用を受け得る、任意の適切な機械コードまたはコンピュータ言語を使用してコーディングすることができる。

【0120】

命令は、例えば、パーソナルコンピュータ、タブレットコンピュータ、サーバ、スマートフォン、ゲーム機、モノのインターネットデバイスなどを含む様々なタイプのコンピュータまたはコンピュータの構成要素上で実行することができる。

【0121】

コンピュータシステム1500について図15に示される構成要素は、本質的に例示的なものであり、本開示の実施形態を実装するコンピュータソフトウェアの使用範囲または機能に関するいかなる限定も示唆することを意図していない。また、構成要素の構成は、コンピュータシステム1500の例示的な実施形態に示されている構成要素のいずれか1つまたは組合せに関する依存性または要件を有するものとして解釈されるべきではない。

【0122】

コンピュータシステム1500は、特定のヒューマンインターフェース入力デバイスを含み得る。このようなヒューマンインターフェース入力デバイスは、例えば、触覚入力（キーストローク、スワイプ、データグローブの動きなど）、音声入力（声、拍手など）、視覚入力（ジェスチャなど）、嗅覚入力（図示せず）など、1人以上の人間のユーザによる入力に応答し得る。ヒューマンインターフェースデバイスは、オーディオ（例えば、音声、音楽、周囲音）、画像（例えば、スキャンされた画像、写真画像は静止画像カメラから取得する）、ビデオ（2次元ビデオ、立体ビデオを含む3次元ビデオなど）など、必ずしも人間による意識的な入力に直接関連しない特定の媒体を取り込むために使用することもできる。

【0123】

入力ヒューマンインターフェースデバイスは、キーボード1501、マウス1502、トラックパッド1503、タッチスクリーン1510、ジョイスティック1505、マイク1506、スキャナ1508、カメラ1507のうちの1つ以上（それぞれの1つのみが図示される）を含み得る。

【0124】

コンピュータシステム1500はまた、特定のヒューマンインターフェース出力デバイスを含み得る。このようなヒューマンインターフェース出力デバイスは、例えば、触覚出力、音、光、および匂い／味を介して、1人以上の人間のユーザの感覚を刺激し得る。そのようなヒューマンインターフェース出力デバイスは、触覚出力デバイス（例えば、タッチ

10

20

30

40

50

スクリーン1510、またはジョイスティック1505による触覚フィードバックであるが、入力デバイスとして機能しない触覚フィードバックデバイスが存在する可能性もある）、音声出力デバイス（スピーカ1209、ヘッドホン（図示せず）など）、視覚的出力デバイス（CRTスクリーン、LCDスクリーン、プラズマスクリーン、OLEDスクリーンを含むスクリーン1510などであり、それぞれにタッチスクリーン入力機能を備えたものと備えていないものがあり、それぞれに触覚フィードバック機能を備えたものと備えていないものがあり、その一部は、ステレオグラフィック出力、仮想現実眼鏡（図示せず）、ホログラフィックディスプレイおよびスモークタンク（図示せず）などの手段を介して二次元の視覚的出力、または三次元を超える出力を出力することが可能であり得る）、ならびにプリンタ（図示せず）を含み得る。

10

【0125】

コンピュータシステム1500はまた、人間がアクセス可能なストレージデバイスと、それらに関連付けられた媒体、例えば、CD/DVD 1511または同様の媒体を備えたCD/DVD ROM/RW 1520、サムドライブ1522、取り外し可能なハードドライブまたはソリッドステートドライブ1523、テープおよびフロッピーディスク（図示せず）などのレガシー磁気媒体、セキュリティ dongle（図示せず）などの専用のROM/ASIC/PLDベースのデバイスを含めた光学媒体などを含むこともできる。

【0126】

当業者はまた、本開示の主題に関連して使用される「コンピュータ可読媒体」という用語が、伝送媒体、搬送波、または他の一時的信号を包含しないことを理解すべきである。

20

【0127】

コンピュータシステム1500は、1つ以上の通信ネットワーク1598へのインターフェース1599も含み得る。ネットワーク1598は、例えば、無線、有線、光であり得る。ネットワーク1598はさらに、ローカル、ワイドエリア、メトロポリタン、車両および産業用、リアルタイム、遅延耐性などとすることができる。ネットワーク1598の例は、例えば、イーサネットなどのローカルエリアネットワーク、無線LAN、GSM、3G、4G、5G、LTEなどを含むセルラーネットワーク、ケーブルテレビ、衛星テレビおよび地上波テレビを含むテレビ有線または無線ワイドエリアデジタルネットワーク、CANBusを含む車載および産業用ネットワークなどを含む。特定のネットワーク1598は、一般に、特定の汎用データポートまたは周辺バス（1550および1551）（例えば、コンピュータシステム1500のUSBポートなど）に取り付けられた外部ネットワークインターフェースアダプタを必要とし、他のネットワークは、一般に、後述するようにシステムバスへの取り付けによってコンピュータシステム1500のコアに組み込まれる（例えば、PCコンピュータシステムへのイーサネットインターフェースまたはスマートフォンコンピュータシステムへのセルラーネットワークインターフェース）。これらのネットワーク1598のいずれかを使用して、コンピュータシステム1500は他のエンティティと通信することができる。このような通信は、単方向の受信のみ（例えば、放送TV）、単方向の送信のみ（例えば、特定のCANbusデバイスへのCANbus）、または双方向、例えばローカルエリアまたは広域デジタルネットワークを使用する他のコンピュータシステムへの通信であり得る。特定のプロトコルおよびプロトコルスタックは、上述したように、それらのネットワークおよびネットワークインターフェースの各々で使用することができる。

30

40

【0128】

前述のヒューマンインターフェースデバイス、人間がアクセス可能なストレージデバイス、およびネットワークインターフェースは、コンピュータシステム1500のコア1540に取り付けることができる。

【0129】

コア1540は、1つ以上の中央処理ユニット（CPU）1541、グラフィック処理ユニット（GPU）1542、グラフィックアダプタ1517、フィールドプログラマブルゲートエリア（FPGA）1543の形態の特殊なプログラマブル処理ユニット、特定のタスクのためのハードウェアアクセラレータ1544などを含むことができる。これらのデバイスは、読取

50

り専用メモリ（ROM）1545、ランダムアクセスメモリ1546、内部のユーザアクセス不可能なハードドライブ、SSDなどの内部大容量ストレージ1547とともに、システムバス1548を通じて接続され得る。いくつかのコンピュータシステムでは、システムバス1548は、追加のCPU、GPUなどによる拡張が可能なように、1つ以上の物理プラグの形態でアクセスすることができる。周辺機器は、コアのシステムバス1548に直接、または周辺バス1551を介して接続することができる。周辺バス用のアーキテクチャは、PCI、USBなどを含む。

【0130】

CPU 1541、GPU 1542、FPGA 1543、およびアクセラレータ1544は、組み合わせて前述のコンピュータコードを構成できる特定の命令を実行することができる。このコンピュータコードは、ROM 1545またはRAM 1546に記憶することができる。移行データはまた、RAM 1546に記憶することもできるが、永続データは、例えば内部大容量ストレージ1547に記憶することができる。1つ以上のCPU 1541、GPU 1542、大容量ストレージ1547、ROM 1545、RAM 1546などと密接に関連付けることができるキャッシュメモリを使用することにより、メモリデバイスのいずれかへの高速記憶および高速取り出しを可能にすることができる。

10

【0131】

コンピュータ可読媒体は、様々なコンピュータ実装動作を行うためのコンピュータコードを有することができる。媒体およびコンピュータコードは、本開示の目的のために特別に設計および構築されたものとすることができ、またはコンピュータソフトウェア技術の当業者に周知の利用可能な種類のものとすることができる。

20

【0132】

限定ではなく例として、アーキテクチャ1500、特にコア1540を有するコンピュータシステムは、1つ以上の有形のコンピュータ可読媒体に組み込まれたソフトウェアを実行するプロセッサ（CPU、GPU、FPGA、アクセラレータなどを含む）の結果として機能を提供できる。このようなコンピュータ可読媒体は、先に紹介したようなユーザがアクセス可能な大容量ストレージ、ならびにコア内部大容量ストレージ1547またはROM 1545などの、非一時的な性質を持つ、コア1540の特定のストレージに関連する媒体とすることができる。本開示の様々な実施形態を実装するソフトウェアは、このようなデバイスに記憶され、コア1540によって実行することができる。コンピュータ可読媒体は、特定の必要性に応じて、1つ以上のメモリデバイスまたはチップを含むことができる。ソフトウェアは、コア1540、および具体的にはその中の（CPU、GPU、FPGAなどを含む）プロセッサに、RAM 1546に記憶されたデータ構造を定義すること、およびソフトウェアによって定義されたプロセスに従ってこのようなデータ構造を修正することを含む、本明細書に記載された特定のプロセスまたは特定のプロセスの特定の部分を実行させることができる。加えて、または代替として、コンピュータシステムは、ハードワイヤードまたは他の方法で回路（例えば、アクセラレータ1544）に具現化された論理の結果として機能を提供することができる。ソフトウェアの代わりに、またはソフトウェアとともに動作して、本明細書に記載の特定の処理または特定の処理の特定の部分を実行することができる。ソフトウェアへの言及は、必要に応じて、論理を包含することができ、その逆も同様である。コンピュータ可読媒体への言及は、必要に応じて、実行のためのソフトウェアを記憶する回路（集積回路（IC）など）、実行のための論理を具現化する回路、またはその両方を包含することができる。本開示は、ハードウェアとソフトウェアの任意の適切な組合せを包含する。

30

40

【0133】

提案された方法は、別々に使用されてもよく、任意の順序で組み合わせられてもよい。さらに、方法（または実施形態）、エンコーダ、およびデコーダの各々は、処理回路（例えば、1つ以上のプロセッサまたは1つ以上の集積回路）によって実施されてもよい。一例では、1つ以上のプロセッサは、非一時的コンピュータ可読媒体に記憶されたプログラムを実行する。以下では、ブロックという用語は、予測ブロック、コーディングブロック、

50

またはコーディングユニット、すなわちCUとして解釈され得る。

【0134】

本開示はいくつかの例示的な実施形態を記載しているが、本開示の範囲内に入る変更、置換、および様々な代替の均等物が存在する。したがって、当業者は、本明細書に明示的に示されていないかまたは記載されていないが、本開示の原理を具現化し、したがって本開示の趣旨および範囲内にある多数のシステムおよび方法を考案することができることが理解されよう。

【符号の説明】

【0135】

100 通信システム、101 端末、102 端末、103 端末、104 端末、105 ネットワーク、201 ビデオソース、202 エンコーダ、203 キャプチャサブシステム、204 ビデオビットストリーム、205 ストリーミングサーバ、206 コピー、207 ストリーミングクライアント、208 コピー、209 ディスプレイ、210 発信ビデオサンプルストリーム、211 ビデオデコーダ、212 ストリーミングクライアント、213 非圧縮ビデオサンプルストリーム、300 ビデオデコーダ、301 チャンネル、302 受信器、303 バッファメモリ、304 エントロピーデコーダ／パーサ、305 スケーラ／逆変換ユニット、306 動き補償予測ユニット、307 イントラ予測ユニット、308 参照ピクチャメモリ、309 現在のピクチャ、310 アグリゲータ、311 ループフィルタ、312 ディスプレイ、レンダリングデバイス、313 シンボル、400 エンコーダ、401 ビデオソース、402 コントローラ、403 ソースコーダ、404 予測子、405 参照ピクチャキャッシュ、406 ローカルビデオデコーダ、407 コーディングエンジン、408 エントロピーコーダ、409 送信器、410 コーディング済みビデオシーケンス、411 通信チャンネル、557 参照ピクチャメモリ、601 セグメントA、602 セグメントB、603 セグメントC、604 セグメントD、605 セグメントE、606 セグメントF、607 第4の参照階層、608 第3の参照階層、609 第2の参照階層、610 第1の参照階層、611 ブロックユニット、800 ローカル照明補償 (LIC) 図、900 イントラ予測モード、1000 ブロック分割の一例、1001 ツリー表現、1002 マルチタイプツリー (MTT) 構造、1100 ブロック分割例、1103 ブロック、1104 ブロック、1105 ブロック、1111 コーディングツリーユニット (CTU)、1112 64×64レベル、1113 4×4レベル、1115 128×128レベル、1116 10通り構造、1200 動きベクトル差分を伴うマージモード (MMVD)、1201 L0参照、1202 L1参照、1300 フローチャート、1401 現在のブロック、1402 予測ブロックP0、1403 予測ブロックP1、1500 コンピュータシステム、1501 キーボード、1502 マウス、1503 トラックパッド、1505 ジョイスティック、1506 マイク、1507 カメラ、1508 スキャナ、1509 スピーカ、1510 タッチスクリーン、1511 CD/DVD、1517 グラフィックアダプタ、1520 CD/DVDROM/RW、1522 サムドライブ、1523 取り外し可能なハードドライブまたはソリッドステートドライブ、1540 コア、1541 中央処理ユニット (CPU)、1542 グラフィック処理ユニット (GPU)、1543 フィールドプログラマブルゲートエリア (FPGA)、1544 ハードウェアアクセラレータ、1545 読取り専用メモリ (ROM)、1546 ランダムアクセスメモリ、1547 内部大容量ストレージ、1548 システムバス、1550 汎用データポートまたは周辺バス、1551 汎用データポートまたは周辺バス、1598 通信ネットワーク、1599 インターフェース

10

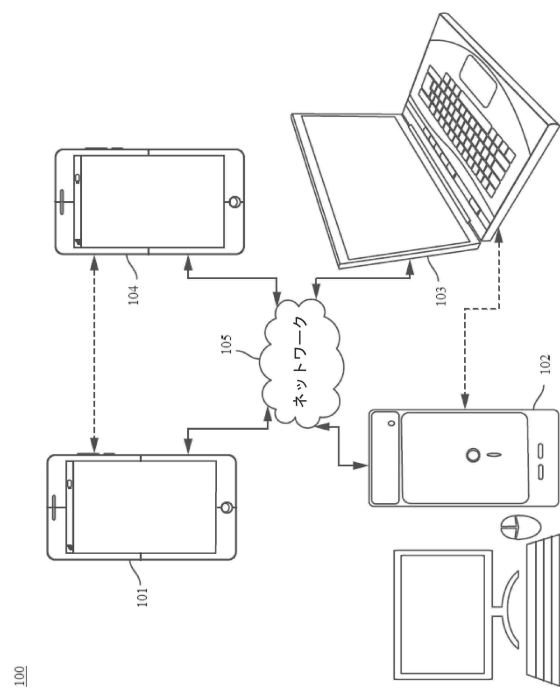
20

30

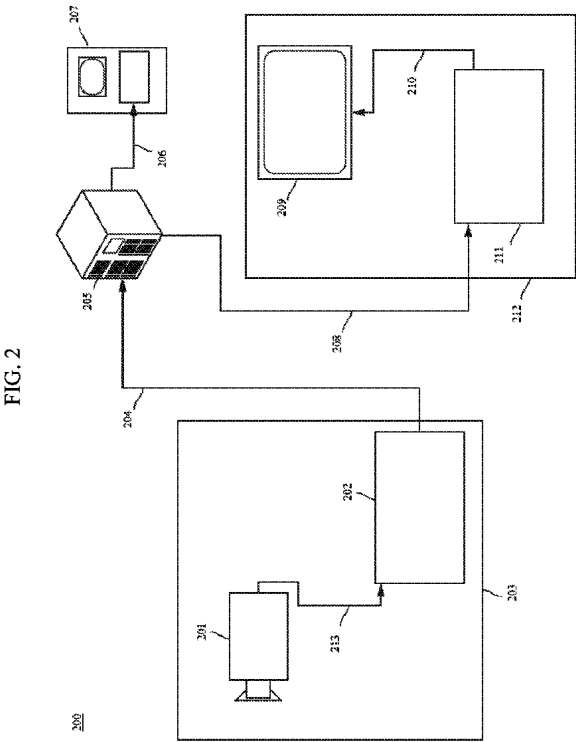
40

50

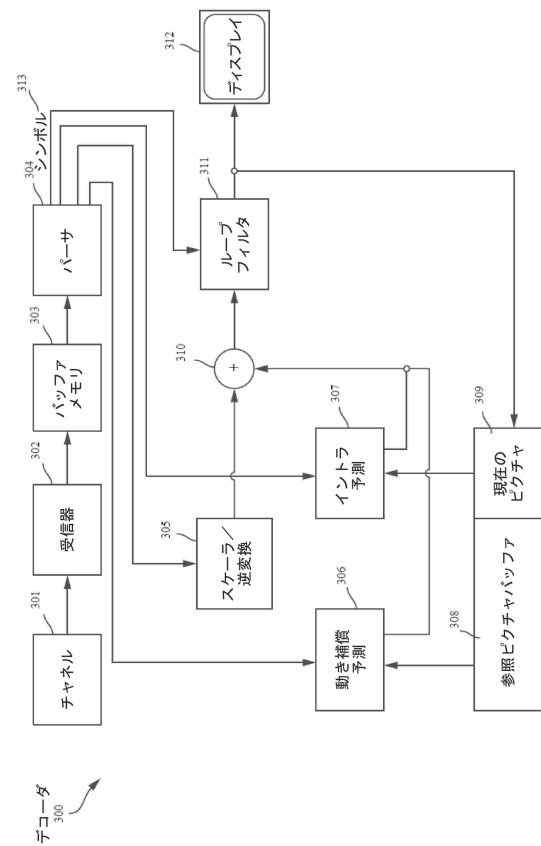
【図面】
【図 1】



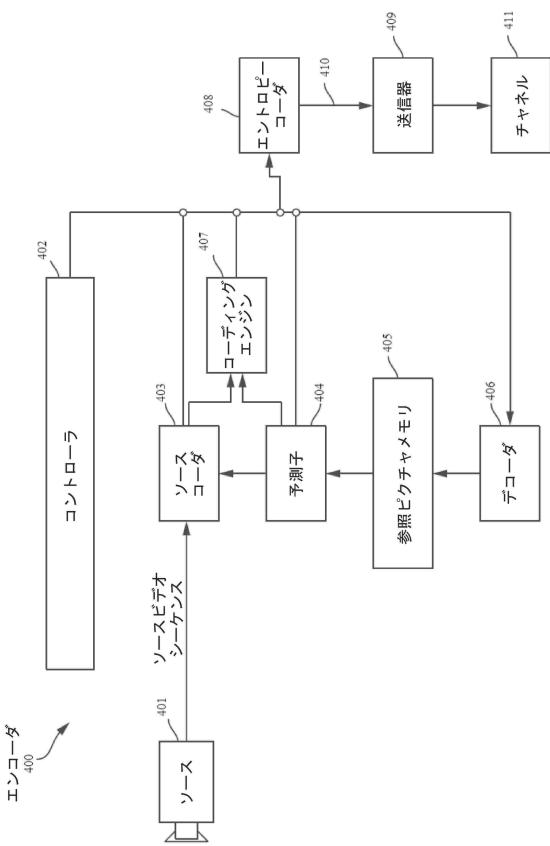
【図 2】



【図 3】



【図 4】



10

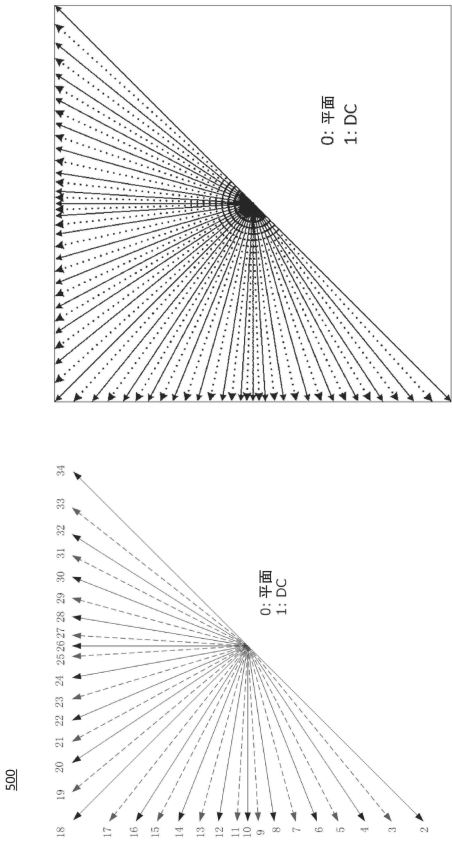
20

30

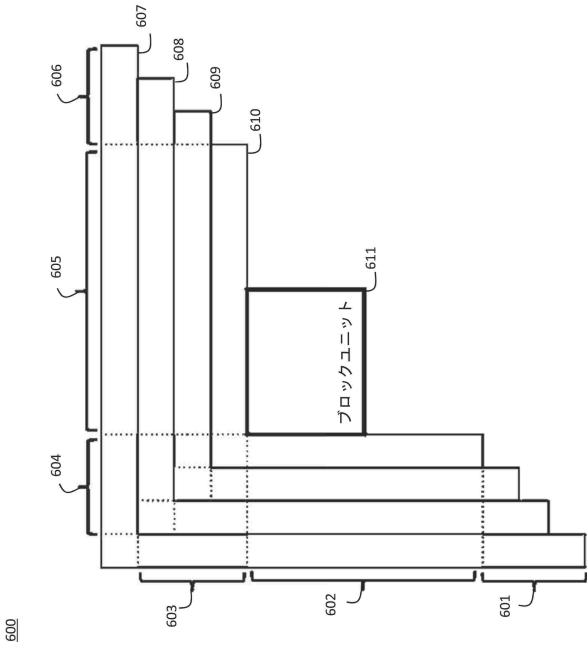
40

50

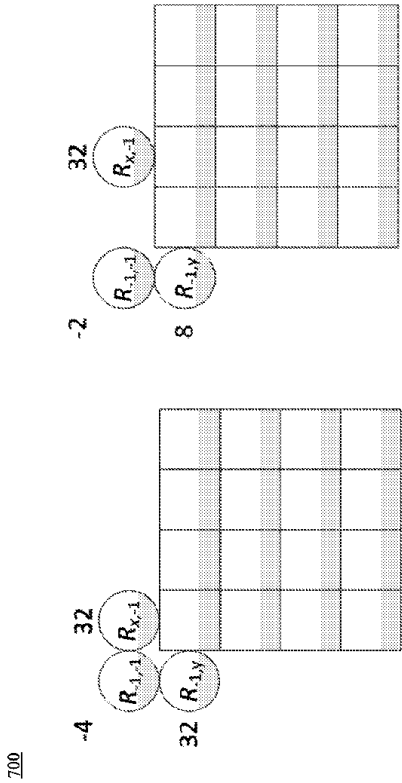
【図 5】



【図 6】



【図 7】



【図 8】

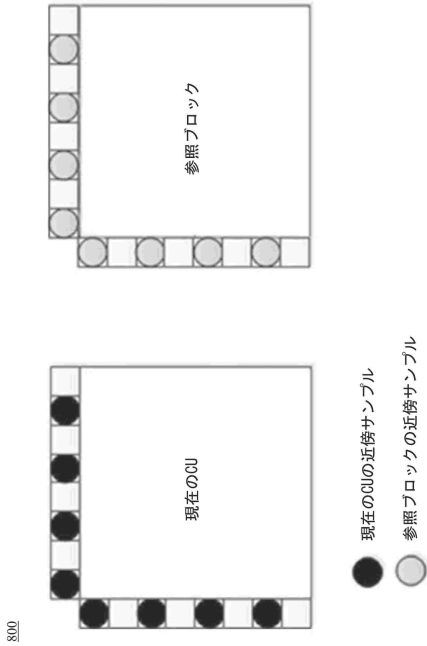


FIG. 7

10

20

30

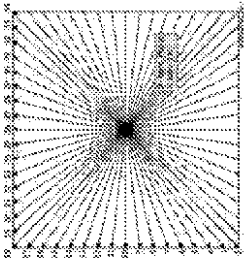
40

50

【 図 9 A 】

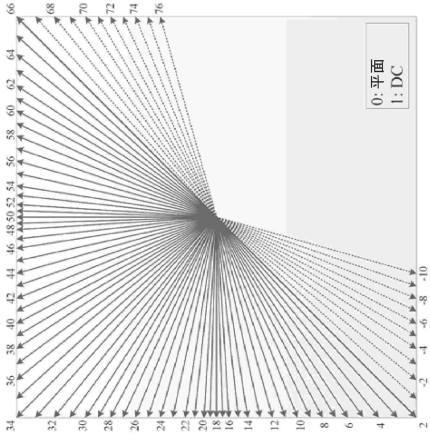
Fig.9A

900



【 図 9 B 】

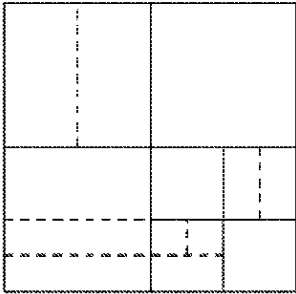
901



【 図 1 0 A 】

Fig. 10A

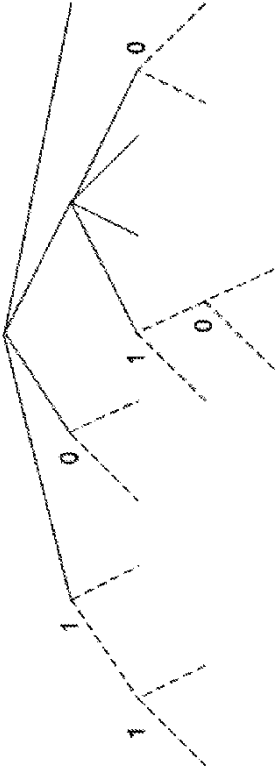
1000



【 図 1 0 B 】

Fig. 10B

1001



10

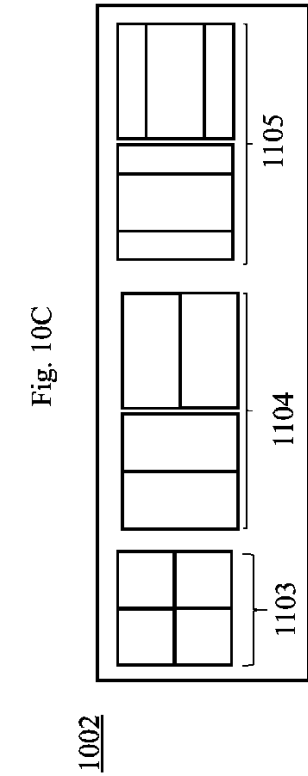
20

30

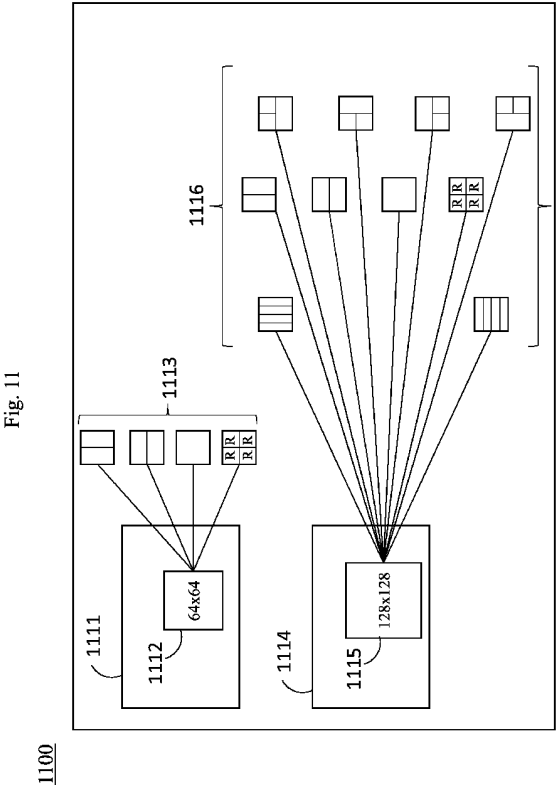
40

50

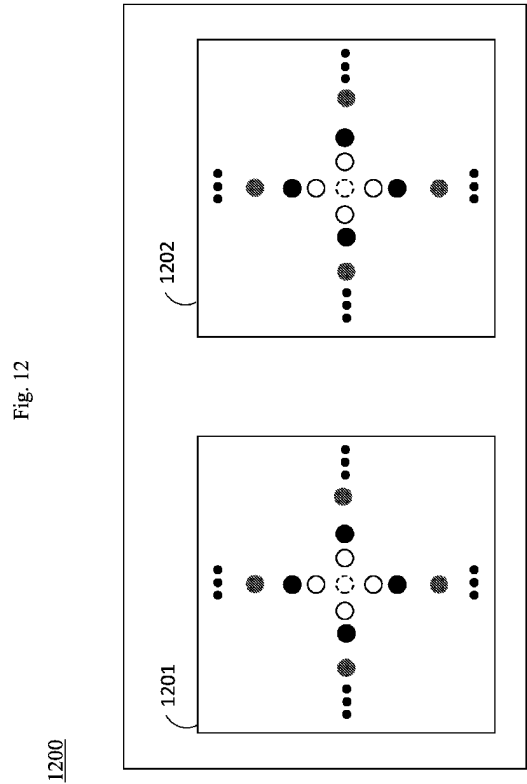
【図 10C】



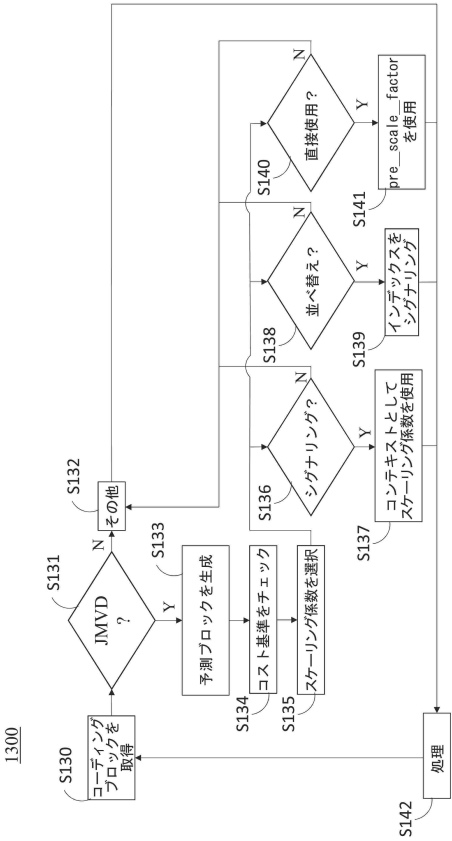
【図 11】



【図 12】



【図 13】



10

20

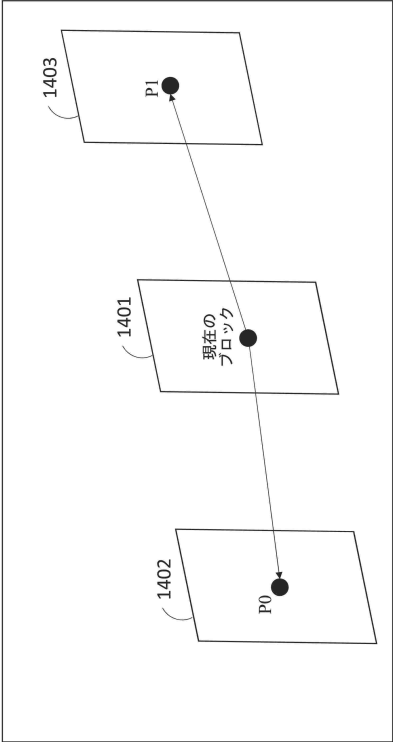
30

40

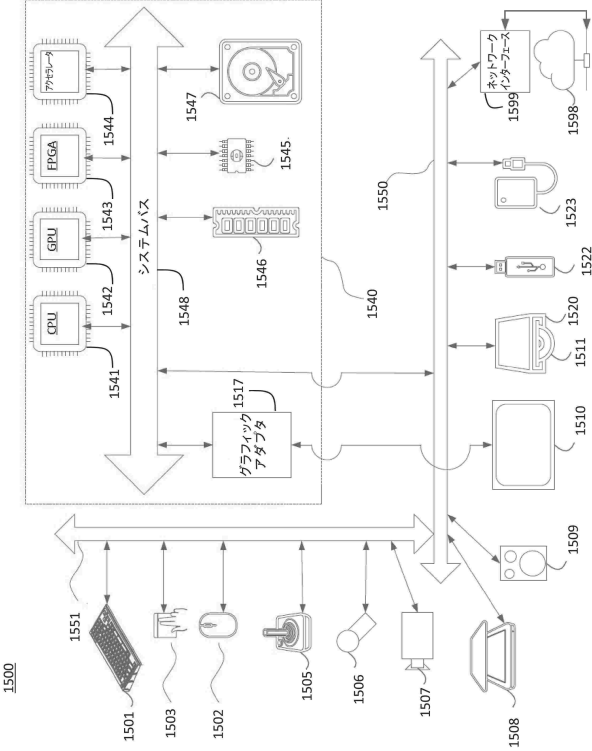
50

【図 1 4】

1400



【図 1 5】



10

20

30

40

50

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US2022/048238

A. CLASSIFICATION OF SUBJECT MATTER IPC(8) - INV. - H04N 19/513; H04N 19/13 (2023.01) ADD. - H04N 19/176 (2023.01) CPC - INV. - H04N 19/513; H04N 19/139 (2023.01) ADD. - H04N 19/176 (2023.01) According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) See Search History document Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched See Search History document Electronic database consulted during the international search (name of database and, where practicable, search terms used) See Search History document		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2018/0098063 A1 (QUALCOMM INCORPORATED) 05 April 2018 (05.04.2018) entire document	1-20
A	US 2022/0014753 A1 (SHARP KABUSHIKI KAISHA) 13 January 2022 (13.01.2022) entire document	1-20
A	US 2019/0230350 A1 (VID SCALE INC) 25 July 2019 (25.07.2019) entire document	1-20
A	US 2015/0382010 A1 (QUALCOMM INCORPORATED) 31 December 2015 (31.12.2015) entire document	1-20
A	US 2013/0170553 A1 (QUALCOMM INCORPORATED) 04 July 2013 (04.07.2013) entire document	1-20
A	US 2018/0278951 A1 (QUALCOMM INCORPORATED) 27 September 2018 (27.09.2018) entire document	1-20
P, X	ZHAO et al. "Advanced Motion Vector Difference Coding Beyond AV1." 2022 IEEE International Conference on Image Processing (ICIP). IEEE, 2022. 19 October 2022 (19.10.2022) Retrieved on 08 February 2023 (08.02.2023) from < https://ieeexplore.ieee.org/abstract/document/98897971 > entire document	1-20
☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 11 February 2023		Date of mailing of the international search report MAR 30 2023
Name and mailing address of the ISA/ Mail Stop PCT, Attn: ISA/US, Commissioner for Patents P.O. Box 1450, Alexandria, VA 22313-1450 Facsimile No. 571-273-8300		Authorized officer Taina Matos Telephone No. PCT Helpdesk: 571-272-4300

Form PCT/ISA/210 (second sheet) (July 2022)

フロントページの続き

,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,D
E,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,ME,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,S
M,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,
AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CV,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,
ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IQ,IR,IS,IT,JM,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,L
A,LC,LK,LR,LS,LU,LY,MA,MD,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL
,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC
,VN,WS,ZA,ZM,ZW

アメリカ合衆国・カリフォルニア・9 4 3 0 6・パロ・アルト・パーク・ブルーバード・2 7 4 7
・テンセント・アメリカ・エルエルシー内

(72)発明者 シャン・リュウ

アメリカ合衆国・カリフォルニア・9 4 3 0 6・パロ・アルト・パーク・ブルーバード・2 7 4 7
・テンセント・アメリカ・エルエルシー内

F ターム (参考) 5C159 MA04 MA05 MA21 MC11 ME01 NN16 PP04 TB08 UA02 UA05