



(12) 发明专利申请

(10) 申请公布号 CN 101800531 A

(43) 申请公布日 2010. 08. 11

(21) 申请号 201010120999. 5

(22) 申请日 2010. 03. 09

(71) 申请人 清华大学

地址 100084 北京市 100084-82 信箱

(72) 发明人 李学清 乔飞 汪蕙 杨华中

(74) 专利代理机构 北京市立方律师事务所

11330

代理人 张磊

(51) Int. Cl.

H03K 17/687 (2006. 01)

H03M 1/66 (2006. 01)

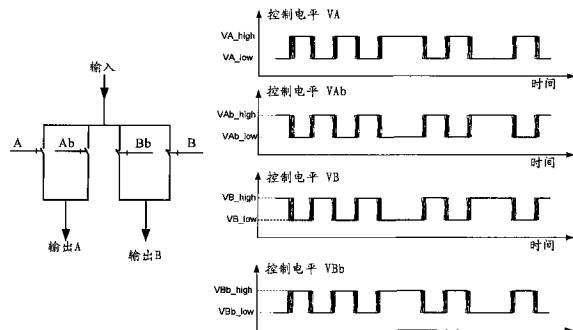
权利要求书 1 页 说明书 4 页 附图 4 页

(54) 发明名称

开关装置和具有其的电流型数模转换器

(57) 摘要

本发明提出一种开关装置以及使用该开关装置的电流型数模转换器，其中，所述开关装置包括第一开关以及与所述第一开关并联的第二开关，所述第一开关的晶体管类型与所述第二开关的晶体管类型相同，且所述第一开关的控制信号与所述第二开关的控制信号互补。本发明通过在传统的开关上增加一个并联的开关，并且使用本发明中的互补控制技术，改善开关控制信号与信号通路之间的隔离，并将其应用于数模转换器，改善数模转换器的动态特性和频域特性。



1. 一种开关装置,包括:

第一开关;以及

与所述第一开关并联的第二开关,所述第一开关的晶体管类型与所述第二开关的晶体管类型相同,所述第一开关和所述第二开关的晶体管类型包括 NMOS 晶体管、PMOS 晶体管、由 NMOS 晶体管和 PMOS 晶体管组成的 CMOS 晶体管,其特征在于,所述第一开关的控制信号与所述第二开关的控制信号互补,包括:

当所述第一开关和所述第二开关不处于电平变化边缘附近时,如果所述第一开关处于第一开关控制电平的低电平,则所述第二开关处于第二开关控制电平的高电平;以及

当所述第一开关和所述第二开关不处于电平变化边缘附近时,如果所述第一开关处于第一开关控制电平的高电平,则所述第二开关处于第二开关控制电平的低电平。

2. 一种电流型数模转换器,其特征在于,包括电流源阵列模块、控制信号生成模块、开关装置阵列模块、电流输入端、数字信号输入端、电流正输出端和电流负输出端,

所述电流源阵列模块,用于将所述电流输入端的电流输送至所述开关装置阵列模块;

所述控制信号生成模块,用于对所述数字信号输入端输入的数字信号进行编码和再处理,生成所述开关装置阵列模块的控制信号;以及

所述开关装置阵列模块,用于根据所述控制信号将所述电流引导到所述电流正输出端或者所述电流负输出端,

其中,所述开关装置阵列模块中每个开关装置包括第一开关以及与所述第一开关并联的第二开关,并且所述开关装置的第一开关的控制信号与所述开关装置的第二开关的控制信号互补,包括:

当所述第一开关和所述第二开关不处于电平变化边缘附近时,如果所述第一开关处于第一开关控制电平的低电平,则所述第二开关处于第二开关控制电平的高电平;以及

当所述第一开关和所述第二开关不处于电平变化边缘附近时,如果所述第一开关处于第一开关控制电平的高电平,则所述第二开关处于第二开关控制电平的低电平。

3. 根据权利要求 2 所述的电流型数模转换器,其特征在于,所述电流源阵列模块采用的电流包括以下任意一种:

拉电流;

推电流;或

拉电流和推电流的组合。

4. 根据权利要求 3 所述的电流型数模转换器,其特征在于,所述开关装置的所述第一开关的晶体管类型与所述第二开关的晶体管类型相同,所述第一开关和所述第二开关的晶体管类型包括 NMOS 晶体管、PMOS 晶体管、由 NMOS 晶体管和 PMOS 晶体管组成的 CMOS 晶体管。

## 开关装置和具有其的电流型数模转换器

### 技术领域

[0001] 本发明涉及电子设备制造技术领域,特别涉及一种开关装置及使用该开关装置的电流型数模转换器。

### 背景技术

[0002] 随着信号处理技术和通信技术的不断发展,数字信号和模拟信号之间的接口技术成为制约数模混合系统的瓶颈。为了满足高速高精度的数据转换要求,数模转换器和模数转换器需要达到尽可能高的速度和精度。在现代高速数模转换器中,电流型数模转换器被广泛使用,因为它可以直接驱动阻性负载,并且具有较快的速度。

[0003] 常见的电流型数模转换器的结构如图 1 和图 2 所示(图 1 为电流源为拉电流的电流型数模转换器结构,图 2 为电流源为推电流的电流型数模转换器结构),主要包括以下三个部分:数字信号编码模块、开关模块和电流源阵列。其中,数字信号编码模块用于将输入的数字信号进行编码和再处理,输出的信号可以直接作为开关的控制信号,开关模块用于将电流源阵列输出的电流引导到正输出端 IOUTP 或者负输出端 IOUTN,这两个输出端中的任一个输出都可以作为数模转换器的输出,也可以使用这两个输出端的差值作为数模转换器的输出。

[0004] 现有技术的缺点是,传统的电流开关技术存在诸多导致数模转换器性能下降的因素,如 glitch(电子脉冲)、有限输出阻抗等。

### 发明内容

[0005] 本发明的目的旨在至少解决上述技术缺陷之一,特别是解决传统的开关控制信号与信号通路之间的隔离问题。

[0006] 为了实现上述目的,本发明一方面提出一种开关装置,该装置包括第一开关以及与第一开关并联的第二开关,第一开关的晶体管类型与第二开关的晶体管类型相同,第一开关和第二开关的晶体管类型包括 NMOS 晶体管、PMOS 晶体管、由 NMOS 晶体管和 PMOS 晶体管组成的 CMOS 晶体管,第一开关的控制信号与第二开关的控制信号互补,包括:当第一开关和第二开关不处于电平变化边缘附近时,如果第一开关处于第一开关控制电平的低电平,则第二开关处于第二开关控制电平的高电平;以及当第一开关和第二开关不处于电平变化边缘附近时,如果第一开关处于第一开关控制电平的高电平,则第二开关处于第二开关控制电平的低电平。

[0007] 本发明另一方面还提出一种电流型数模转换器,包括电流源阵列模块、控制信号生成模块、开关装置阵列模块、电流输入端、数字信号输入端、电流正输出端和电流负输出端,电流源阵列模块用于将电流输入端的电流输送至开关装置阵列模块;控制信号生成模块用于对数字信号输入端输入的数字信号进行编码和再处理,生成开关装置阵列模块的控制信号;以及开关装置阵列模块用于根据控制信号将电流引导到电流正输出端或者电流负输出端,其中,开关装置阵列模块中每个开关装置包括第一开关以及与第一开关并联的第

二开关，并且开关装置的第一开关的控制信号与开关装置的第二开关的控制信号互补。

[0008] 本发明通过在传统的开关上增加一个并联的开关，并且使用本发明中的互补控制技术，改善了开关控制信号与信号通路之间的隔离，即通过一对开关的互补特性减小开关控制信号对电流的影响，将其应用于数模转换器，改善了数模转换器的动态特性和频域特性。

[0009] 本发明附加的方面和优点将在下面的描述中部分给出，部分将从下面的描述中变得明显，或通过本发明的实践了解到。

## 附图说明

[0010] 本发明上述的和 / 或附加的方面和优点从下面结合附图对实施例的描述中将变得明显和容易理解，其中：

[0011] 图 1 为现有技术的电流源为拉电流的电流型数模转换器结构示意图；

[0012] 图 2 为现有技术的电流源为推电流的电流型数模转换器结构示意图；

[0013] 图 3 为本发明实施例的开关装置及其控制信号的示意图；

[0014] 图 4 为本发明一个实施例的电流型数模转换器结构示意图；

[0015] 图 5 为图 4 中所示的实施例中的电流源结构示意图；

[0016] 图 6 为图 4 中所示的实施例中的开关结构示意图；以及

[0017] 图 7 为本发明另一个实施例的电流型数模转换器结构示意图。

## 具体实施方式

[0018] 下面详细描述本发明的实施例，所述实施例的示例在附图中示出，其中自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。下面通过参考附图描述的实施例是示例性的，仅用于解释本发明，而不能解释为对本发明的限制。

[0019] 本发明主要在于在传统的开关上增加一个并联的开关，并且使用本发明中的互补控制技术，从而改善开关控制信号与信号通路之间的隔离，并将其应用于数模转换器，改善数模转换器的动态特性和频域特性。

[0020] 本发明提出了多种开关装置和电流型数模转换器的实施例，然而本领域技术人员也可根据本发明的思想或不脱离本发明思想的范围内对其进行修改，或将其应用到其他本发明未列举的其他数模转换器或相关及类似设备中，因此也应当为本发明保护范围所涵盖。

[0021] 如图 3 所示，为本发明实施例的开关装置及其控制信号的示意图。在图中，在原有的开关 A 和 B 上分别增加并联的开关 Ab 和开关 Bb。所增加的开关和原有开关的晶体管类型相同，也就是说，如果原有开关是由 NMOS 晶体管组成，则新增加的开关仍为由 NMOS 晶体管组成；如果原有开关是 PMOS 晶体管组成，则新增加的开关仍为由 PMOS 晶体管组成；如果原有开关是 CMOS 晶体管组成，则新增加的开关仍为由 CMOS 晶体管组成。这种增加相同晶体管性质的并联开关的方式与传统的 NMOS 和 PMOS 并联组成的 CMOS 开关完全不同，因为传统的 NMOS 和 PMOS 并联组成 CMOS 开关与 NMOS 开关或 PMOS 开关相比是增加了一个不同晶体管性质的并联开关。

[0022] 并且，所增加开关的控制信号和原有开关的控制信号互补，即在图 3 中，开关 A 的

控制信号和开关 Ab 的控制信号互补,开关 B 和开关 Bb 的控制信号互补。

[0023] 控制信号互补的定义参考图 3 所示。记原有的第一开关 A 的控制电平为 VA,VA 的高电平为 VA-high,低电平为 VA-low,增加的第二开关 Ab 的控制电平为 VAb,Ab 的高电平为 VAb-high,低电平为 VAb-low。如果满足以下两个条件之一,则称 A 和 Ab 是互补的:

[0024] (1) 当 VA 和 VAb 不处于电平变化边缘附近时,VA 为 VA-high 时,VAb 处于 VAb-low;

[0025] (2) 当 VA 和 Ab 不处于电平变化边缘附近时,VA 为 VA-low 时,VAb 处于 VAb-high。

[0026] 如图 4 所示,为本发明一个实施例的电流型数模转换器结构示意图。该电流型数模转换器包括电流源阵列模块 100、控制信号生成模块 200 和开关装置阵列模块 300。电流源阵列模块 100 用于将电流输入端的电流输送至开关装置阵列模块 300;控制信号生成模块 200 用于对数字信号输入端输入的数字信号进行编码和再处理生成开关装置阵列模块 300 的控制信号;开关装置阵列模块 300 用于根据控制信号,将电流引导到该数模转换器电流输出的正输出端或者负输出端,其中,开关装置包括第一开关以及与第一开关并联的第二开关,且第二开关的晶体管类型与第一开关的晶体管类型相同,第一开关的控制信号与第二开关的控制信号互补。

[0027] 其中,电流源阵列模块 100 采用拉电流,可以使用单个晶体管,也可以使用多个晶体管组成。这些电流源包括如图 5 中所示的样例。在图 5 中,图 5(1) 是抽象的电流源通用符号,电流从 a 端流入,从 b 端流出。图 5(2)、图 5(3) 和图 5(4) 都是图 5(1) 的具体实现样例。图 5(2) 中晶体管的栅极接一个偏置电压 vb,晶体管的源极和漏极一个接 a,一个接 b。图 5(3) 中有两个晶体管,一个晶体管的栅极接偏置电压 vb1,另一个晶体管的栅极接偏置电压 vb2,一个晶体管的漏极和另一个晶体管的源极相连。图 5(4) 中有多个晶体管,每一个晶体管的栅极分别连接一个偏置电压,这些晶体管通过源极和漏极相连。需要注意的是,这些实现方式并未对晶体管的衬底电平提任何要求。

[0028] 其中,开关可以使用 NMOS 晶体管,也可以使用 PMOS 晶体管,可以使用单个晶体管,也可以使用多个晶体管组成。这些开关包括如图 6 中所示的样例。在图 6 中,图 6(1) 是抽象的开关通用符号,当开关导通时,信号从 a 端口和 b 端口中的一个流入,从另一个流出,这种信号可以是电流信号也可以是电压信号。当接收开关控制信号的 c 端口处于不同的控制电平时,开关可以具有不同的阻抗。图 6(2)、图 6(3)、图 6(4) 和图 6(5) 都是图 6(1) 的具体实现样例。图 6(2) 中晶体管的栅极接用于接收控制信号的 c 端口,晶体管的漏极和源极一个接 a,一个接 b。图 6(3) 中有两个晶体管,一个晶体管的栅极接用于接收控制信号的 c,另一个晶体管的栅极接偏置电压 vb,一个晶体管的漏极和另一个晶体管的源极相连。图 6(4) 中有多个晶体管,除了最顶层的晶体管的栅极接的是用于接收控制信号的 c 端口外,其他任一个晶体管的栅极都接了一个偏置电压,这些晶体管通过源极和漏极相连。图 6(5) 中有多个晶体管,除了其中一个晶体管的栅极接的是用于接收控制信号的 c 端口外,其他任一个晶体管的栅极都接了一个偏置电压,这些晶体管通过源极和漏极相连。图 6(6) 中所示为多个并联而成的开关,所有开关均同时导通或断开。图 6(7) 中所示为多个串联而成的开关,所有开关均同时导通或断开。需要说明的是,图 6(6) 和图 6(7) 中的每一个开关均可由图 6(2)、图 6(3)、图 6(4) 或图 6(5) 中的任一种开关组成或由图 6(6) 与图 6(7) 本身组成。另外需要注意的是,这些实现方式并未对晶体管的衬底电平提任何要求。

[0029] 如图 7 所示,为本发明另一个实施例的电流型数模转换器结构示意图。与图 4 所

示的电流型数模转换器的结构基本相同,但是图 7 中所示的电流源阵列模块 100 采用推电流。当然,电流源阵列模块 100 也可以采用拉电流和推电流的组合。

[0030] 本发明通过在传统的开关上增加一个并联的开关,并且使用本发明中的互补控制技术,改善开关控制信号与信号通路之间的隔离,并将其应用于数模转换器,改善数模转换器的动态特性和频域特性。

[0031] 以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本发明的保护范围。

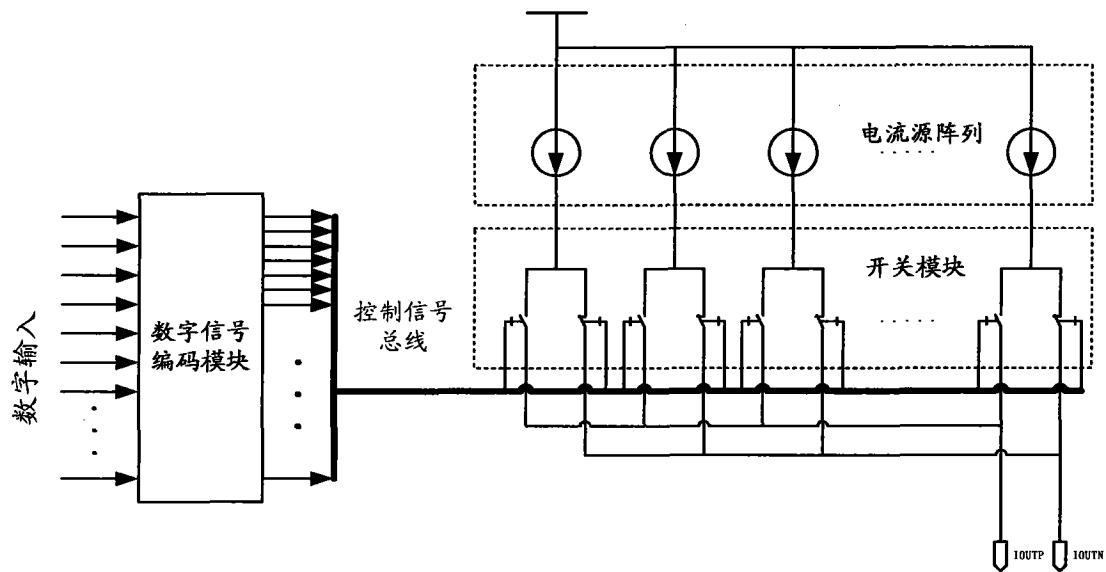


图 1

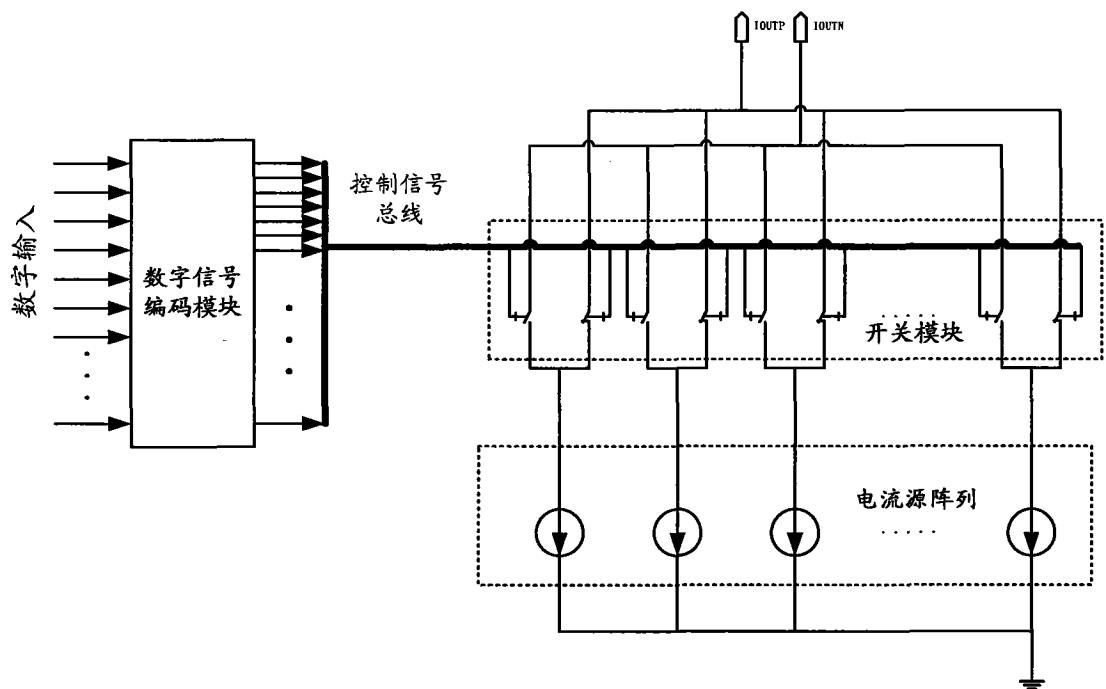


图 2

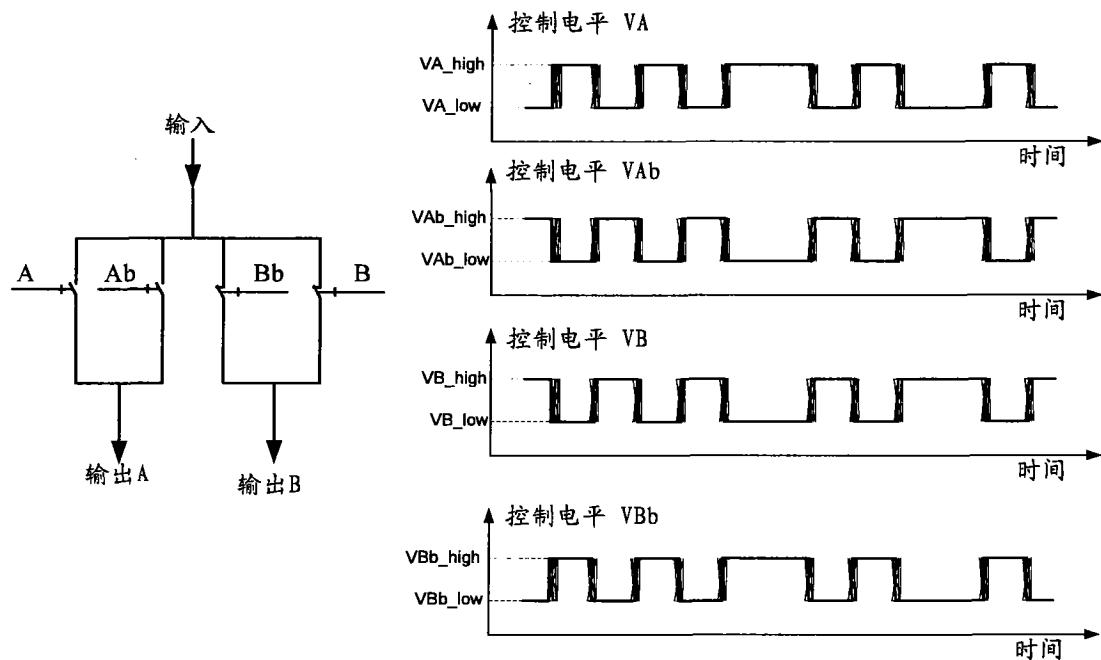


图 3

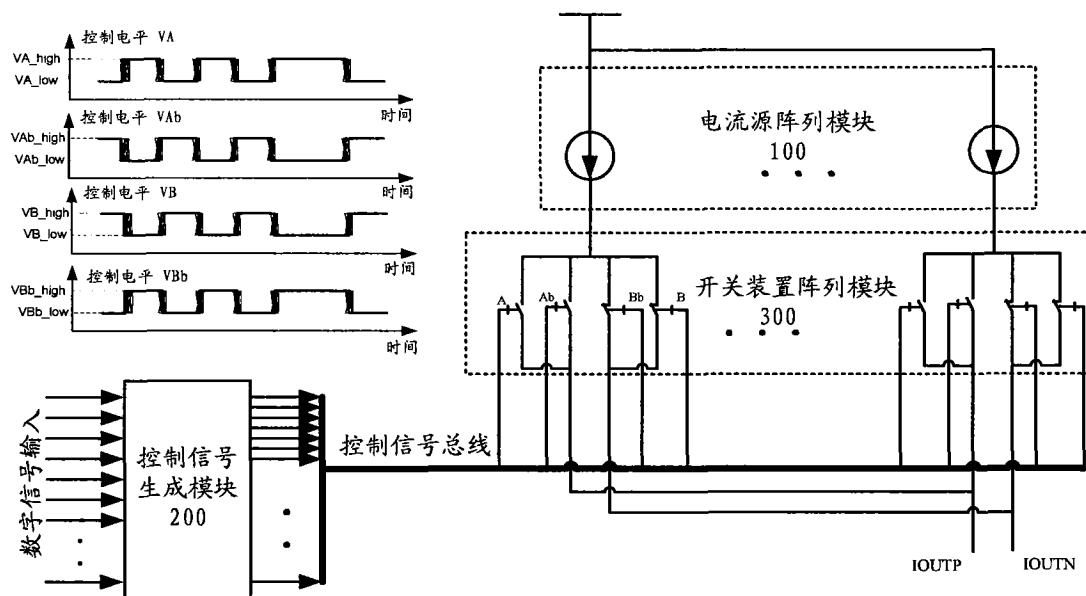


图 4

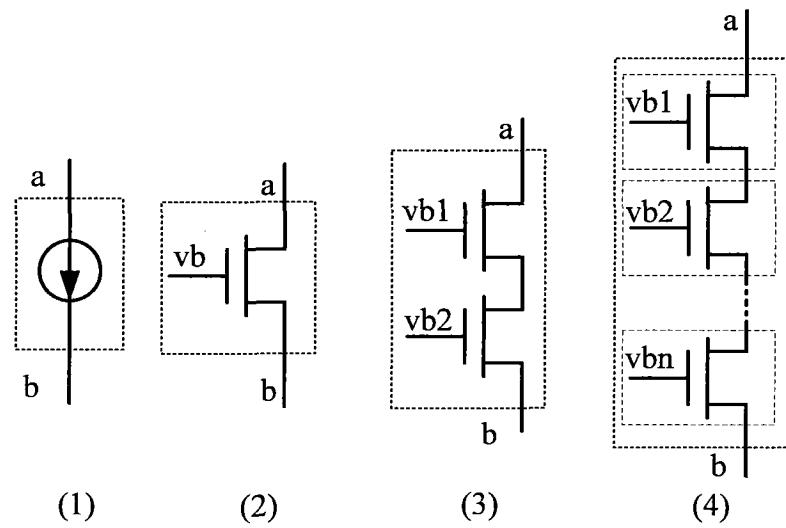


图 5

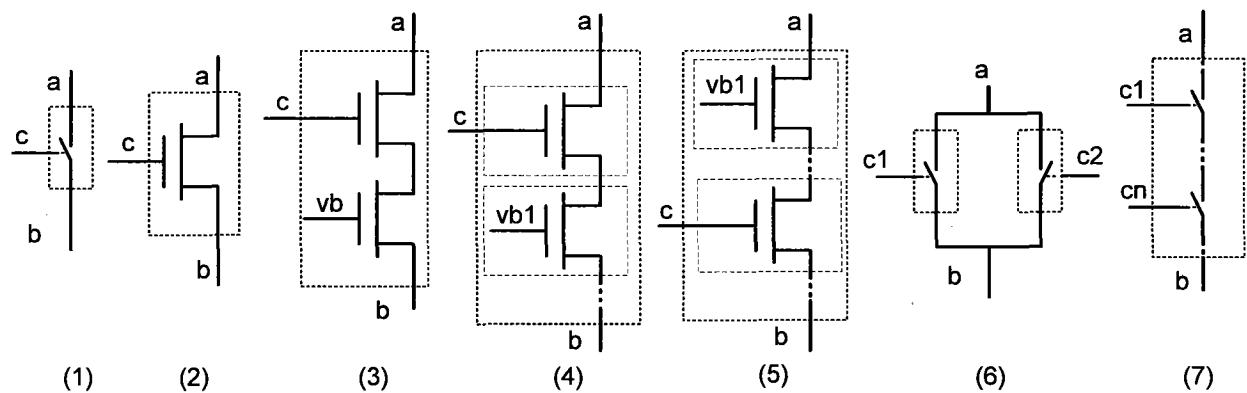


图 6

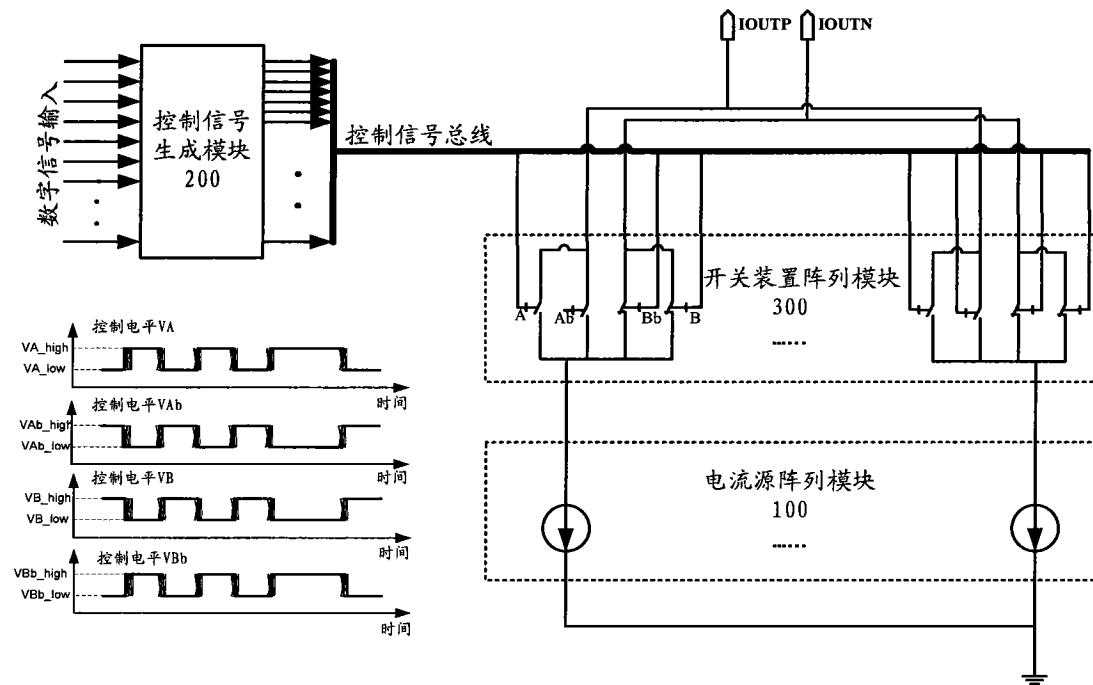


图 7