

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 7 部門第 2 区分
【発行日】平成 17 年 6 月 23 日 (2005.6.23)

【公開番号】特開 2004-179232 (P2004-179232A)
【公開日】平成 16 年 6 月 24 日 (2004.6.24)
【年通号数】公開・登録公報 2004-024
【出願番号】特願 2002-340879 (P2002-340879)
【国際特許分類第 7 版】

H 0 1 L 25/065

H 0 1 L 25/07

H 0 1 L 25/18

【F I】

H 0 1 L 25/08 Z

【手続補正書】

【提出日】平成 16 年 9 月 24 日 (2004.9.24)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

ベース配線パターンを含むベース基板と、
前記ベース基板の上方に配置され、第 1 の配線パターンを含む第 1 の回路基板と、
前記第 1 の回路基板に搭載され、前記第 1 の配線パターンに電氣的に接続する第 1 の電極を含む第 1 の半導体素子と、
前記第 1 の回路基板の上方に配置され、第 2 の配線パターンを含む第 2 の回路基板と、
前記第 2 の回路基板に搭載され、前記第 2 の配線パターンに電氣的に接続する第 2 の電極を含む第 2 の半導体素子と、
前記第 1 の配線パターンに電氣的に接続し、前記第 1 の回路基板から突出して設けられ、
前記ベース配線パターンと接合した第 1 の突起電極と、
前記第 2 の配線パターンに電氣的に接続し、前記第 2 の回路基板から突出して設けられ、
前記ベース配線パターンと接合した第 2 の突起電極と、
を備えることを特徴とする半導体装置。

【請求項 2】

請求項 1 記載の半導体装置において、さらに、前記ベース基板に搭載され、前記ベース配線パターンに電氣的に接続する第 3 の電極を含む第 3 の半導体素子を備えることを特徴とする半導体装置。

【請求項 3】

請求項 1 又は 2 に記載の半導体装置において、前記第 2 の突起電極は、前記第 1 の突起電極よりも厚いことを特徴とする半導体装置。

【請求項 4】

請求項 1 から 3 のいずれかに記載の半導体装置において、さらに、前記第 1 の半導体素子に他の半導体素子が積層されていることを特徴とする半導体装置。

【請求項 5】

請求項 1 から 4 のいずれかに記載の半導体装置において、さらに、前記第 2 の半導体素子に他の半導体素子が積層されていることを特徴とする半導体装置。

【請求項 6】

第 1 の配線パターンを含む回路基板であって、前記第 1 の配線パターンに電氣的に接続する第 1 の電極を含む第 1 の半導体素子が搭載された第 1 の回路基板を、ベース配線パターンを含むベース配線基板の上方に配置し、

前記第 1 の回路基板と前記ベース基板との間に設けられた第 1 の突起電極を、前記ベース配線パターンに接合して、前記第 1 の配線パターンと前記ベース配線パターンとを電氣的に接続し、

第 2 の配線パターンを含む回路基板であって、前記第 2 の配線パターンに電氣的に接続する第 2 の電極を含む第 2 の半導体素子が搭載された第 2 の回路基板を、前記第 1 の回路基板の上方に配置し、

前記第 2 の回路基板と前記ベース基板との間に設けられた第 2 の突起電極を、前記ベース配線パターンに接合して、前記第 2 の配線パターンと前記ベース配線パターンとを電氣的に接続することを特徴とする半導体装置の製造方法。

【請求項 7】

請求項 6 記載の半導体装置の製造方法において、

前記第 2 の突起電極は、前記第 2 の回路基板の表面から突出しており、

前記第 1 の配線パターンと前記ベース配線パターンとを電氣的に接続する工程の後であって、第 2 の回路基板を前記第 1 の回路基板の上方に配置する工程の前に、前記第 1 の回路基板が、前記第 2 の回路基板の前記第 2 の突起電極形成領域を避けた領域の下方に位置するように、前記第 2 の回路基板と前記ベース基板とを位置合わせすることを特徴とする半導体装置の製造方法。

【請求項 8】

請求項 1 ～ 5 のいずれかに記載の半導体装置を備えることを特徴とする電子機器。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 7

【補正方法】変更

【補正の内容】

【0 0 0 7】

【課題を解決するための手段】

本発明の半導体装置は、ベース配線パターンを含むベース基板と、前記ベース基板の上方に配置され、第 1 の配線パターンを含む第 1 の回路基板と、前記第 1 の回路基板に搭載され、前記第 1 の配線パターンに電氣的に接続する第 1 の電極を含む第 1 の半導体素子と、前記第 1 の回路基板の上方に配置され、第 2 の配線パターンを含む第 2 の回路基板と、前記第 2 の回路基板に搭載され、前記第 2 の配線パターンに電氣的に接続する第 2 の電極を含む第 2 の半導体素子と、前記第 1 の配線パターンに電氣的に接続し、前記第 1 の回路基板から突出して設けられ、前記ベース配線パターンと接合した第 1 の突起電極と、前記第 2 の配線パターンに電氣的に接続し、前記第 2 の回路基板から突出して設けられ、前記ベース配線パターンと接合した第 2 の突起電極と、を備えることを特徴とする。

また、本発明の半導体装置の製造方法は、第 1 の配線パターンを含む回路基板であって、前記第 1 の配線パターンに電氣的に接続する第 1 の電極を含む第 1 の半導体素子が搭載された第 1 の回路基板を、ベース配線パターンを含むベース配線基板の上方に配置し、前記第 1 の回路基板と前記ベース基板との間に設けられた第 1 の突起電極を、前記ベース配線パターンに接合して、前記第 1 の配線パターンと前記ベース配線パターンとを電氣的に接続し、第 2 の配線パターンを含む回路基板であって、前記第 2 の配線パターンに電氣的に接続する第 2 の電極を含む第 2 の半導体素子が搭載された第 2 の回路基板を、前記第 1 の回路基板の上方に配置し、前記第 2 の回路基板と前記ベース基板との間に設けられた第 2 の突起電極を、前記ベース配線パターンに接合して、前記第 2 の配線パターンと前記ベース配線パターンとを電氣的に接続することを特徴とする。

本発明の半導体装置及びその製造方法によれば、回路基板及びベース基板内での配線の設計の自由度を向上し、使用する部品点数を少なくすることができ、積層体の薄型化を図

ることができる。

本発明の電子機器は、上記半導体装置を備えることを特徴とする。これによれば、電子機器の小型薄型化を図ることができる。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【0014】

半導体素子 21 が搭載された回路基板 20 と同様に、回路基板 30 の図示しない配線パターンに電氣的に接続する図示しない電極を有する半導体素子 31 が搭載された回路基板 30 は、半導体素子 31 の図示しない電極と、回路基板 30 の図示しない配線パターンを電氣的に接続することにより用意される。半導体素子 31 と回路基板 30 とは、図示しない電極が設けられた表面を回路基板 30 の表面と対向させて、フェースダウンボンディング法を用いて、図示しない電極と図示しない配線パターンとを電氣的に接続してもよいし、図示しない電極が設けられた表面の裏面を回路基板 30 の表面と対向させて、ワイヤ 33 によるワイヤボンディング法を用いて図示しない電極と図示しない配線パターンとを電氣的に接続してもよい。図示しない電極と図示しない配線パターンとは、異方性導電接着剤、導電接着剤、絶縁性接着剤等によって接着剤接合されていてもよいし、共晶合金を形成したり金属間拡散を用いることによって金属接合されていてもよいし、ワイヤボンディングされていてもよい。図示しない配線パターンに電氣的に接続された半導体素子 31 は、樹脂によって封止されてもよい。

回路基板 20 の半導体素子 21 が搭載される面、又は、その裏面に、回路基板 20 の表面から突出する突起電極 22 を設ける。突起電極 22 は、半導体素子 21 を回路基板 20 に搭載する前に設けてもよいし、半導体素子 21 を回路基板 20 に搭載した後に設けてもよい。また、回路基板 30 の半導体素子 31 が搭載される面、又は、その裏面に、回路基板 30 の表面から突出する突起電極 32 を設ける。突起電極 32 は、半導体素子 31 を回路基板 30 に搭載する前に設けてもよいし、半導体素子 31 を回路基板 30 に搭載した後に設けてもよい。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

突起電極 22 は、図示しない配線パターンと電氣的に接続して設けられる。突起電極 32 は、図示しない配線パターンと電氣的に接続して設けられる。突起電極 22 及び 32 の少なくともいずれか一方は、例えば、図示しない配線パターンに電氣的に接続するように半田ボールを搭載し、加熱することによって形成してもよい。また、半田ボールを用いる方法に限らず、メッキ法を用いて、メッキ金属を析出し、突起電極 22 及び 32 の少なくともいずれか一方を形成してもよい。

さらに、他の回路基板、例えば、回路基板 40 を有する場合は、半導体素子 21 と回路基板 20 との電氣的接続と同様に、半導体素子 41 の図示しない電極と、回路基板 40 の図示しない配線パターンを電氣的に接続し、回路基板 40 に突起電極 42 を設ける。