

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-11663

(P2014-11663A)

(43) 公開日 平成26年1月20日(2014.1.20)

(51) Int.Cl.	F I	テーマコード (参考)
H03B 5/32 (2006.01)	H03B 5/32 H	5J079
H03H 9/02 (2006.01)	H03H 9/02 A	5J108
	H03H 9/02 K	

審査請求 未請求 請求項の数 2 O L (全 7 頁)

(21) 出願番号	特願2012-147461 (P2012-147461)	(71) 出願人	000104722
(22) 出願日	平成24年6月29日 (2012. 6. 29)		京セラクリスタルデバイス株式会社
			山形県東根市大字東根甲5850番地
		(72) 発明者	恩田 友治
			鹿児島県霧島市国分山下町1番1号 京セラクリスタルデバイス株式会社鹿児島国分事業所内
		Fターム(参考)	5J079 AA04 BA39 BA43 FA01 HA03 HA07 HA09 HA15 HA25 HA29 5J108 BB02 CC04 EE03 EE04 EE07 EE13 EE18 FF11 GG03 GG16 KK04

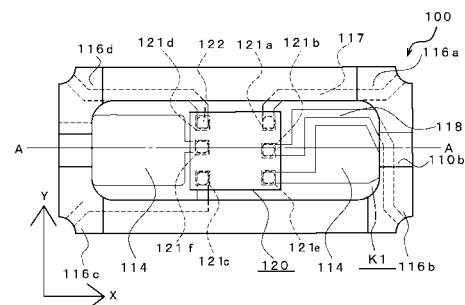
(54) 【発明の名称】 圧電デバイス

(57) 【要約】 (修正有)

【課題】 配線パターン間の容量の影響による出力信号の周波数変動を低減できる圧電デバイスを提供する。

【解決手段】 圧電デバイス100のグランド用配線パターン118、出力用配線パターン117および一對の圧電素子測定用パターン114は、それぞれ異なる搭載パッドに接続されており、グランド用配線パターン118が、一對の圧電素子測定用パターン114の出力用配線パターン117に近い方の圧電素子測定用パターン114と出力用配線パターン117との間に配置されている。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

複数の搭載パッド、グランド用配線パターン、出力用配線パターンおよび一对の圧電素子測定用パターンが基板部の下面に設けられた素子搭載部材と、前記複数の搭載パッドに搭載された集積回路素子と、前記基板部の上面に設けられており、前記集積回路素子に電氣的に接続された圧電素子とを備えており、前記グランド用配線パターン、前記出力用配線パターンおよび前記一对の圧電素子測定用パターンはそれぞれ異なる前記搭載パッドに接続されており、前記グランド用配線パターンが、前記一对の圧電素子測定用パターンの前記出力用配線パターンに近い方の圧電素子測定用パターンと前記出力用配線パターンとの間に配置されていることを特徴とする圧電デバイス。

10

【請求項 2】

前記グランド用配線パターンが、前記一对の圧電素子測定用パターンの前記出力用配線パターンに近い方を囲むように配置されていることを特徴とする圧電デバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子機器等に用いられる圧電デバイスに関するものである。

【背景技術】

【0002】

従来、圧電デバイスは、素子搭載部材と、素子搭載部材に搭載された集積回路素子および圧電素子とを含んでいる。

20

【0003】

従来の圧電デバイスにおいては、集積回路素子を搭載する下側凹部の底面に、集積回路素子を電氣的に接続する複数の搭載パッドが設けられている。複数の搭載パッドには、圧電素子測定用パターンおよび出力用配線パターンが接続されている。

【0004】

圧電素子測定用パターンは、圧電素子に電氣的に接続されており、圧電素子の出力信号が印加される。出力用配線パターンは、集積回路素子の出力電極に電氣的に接続されており、集積回路素子の出力信号（圧電デバイスの出力信号となる信号）を伝送する。

【先行技術文献】

30

【特許文献】

【0005】

【特許文献 1】特開 2011-211449 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、従来の圧電デバイスは、集積回路素子が搭載された下側凹部の底面において、圧電素子測定用パターンと出力用配線パターンとの間に容量が付加されて、例えば出力用配線パターンによって伝送される出力信号の周波数が変動する可能性があった。

【0007】

40

本発明は、上述の課題に鑑みてなされたものであり、圧電素子測定用パターンと出力用配線パターンとの間に容量を低減でき、出力信号の周波数変動を低減できる圧電デバイスを提供するものである。

【課題を解決するための手段】

【0008】

本発明の一つの態様による圧電デバイスは、複数の搭載パッド、グランド用配線パターン、出力用配線パターンおよび一对の圧電素子測定用パターンが基板部の下面に設けられた素子搭載部材と、複数の搭載パッドに搭載された集積回路素子と、基板部の上面に設けられており、集積回路素子に電氣的に接続された圧電素子とを含んでいる。グランド用配線パターン、出力用配線パターンおよび一对の圧電素子測定用パターンは、それぞれ異な

50

る搭載パッドに接続されており、グランド用配線パターンが、一対の圧電素子測定用パターンの出力用配線パターンに近い方の圧電素子測定用パターンと出力用配線パターンとの間に配置されている。

【発明の効果】

【0009】

本発明の一つの態様による圧電デバイスは、グランド用配線パターンを、一対の圧電素子測定用パターンの出力用配線パターンに近い方の圧電素子測定用パターンと出力用配線パターンとの間に配置することによって、圧電素子測定用パターンと出力用配線パターンとの間に電氣的なシールド効果を得ることができ、出力用配線パターンに対する圧電素子測定用パターンの影響をグランド用配線パターンにより低減できる。したがって、出力用配線パターンによって伝送される出力信号の周波数変動が低減される。

10

【図面の簡単な説明】

【0010】

【図1】本発明の実施形態に係る圧電デバイスを示した断面図である。

【図2】図1に示された圧電デバイスの下面図である。

【図3】図2に示された圧電デバイスにおいて集積回路素子を省略した図である。

【図4】図3に示された圧電デバイスの変形例を示した図である。

【発明を実施するための形態】

【0011】

以下、本発明の例示的な実施形態について図面を参照して説明する。

20

【0012】

図1に示されているように、本発明の一つの実施形態における圧電デバイス100は、素子搭載部材110と、素子搭載部材110に搭載された集積回路素子120および圧電素子130とを含んでいる。なお、図1は、図2に示された圧電デバイス100のA-Aにおける断面図を示している。

【0013】

素子搭載部材110は、図1、図2に示されているように、基板部110a、基板部110aの下面に設けられた第1の枠部110b、基板部110aの上面に設けられた第2の枠部110c、複数の搭載パッド113、一対の圧電素子測定用パターン114、複数の外部端子116、出力用配線パターン117、及びグランド用配線パターン118とを含んでいる。ここで、素子搭載部材110の下面の凹部空間を下側凹部K1、上面の凹部空間を上側凹部K2とする。素子搭載部材110を構成する基板部110aと第1の枠部110bと第2の枠部110cとは、例えば、ガラスセラミックス、アルミナセラミックス等のセラミック材料からなる。

30

【0014】

基板部110aは、例えば、図1、図2に示されているように、矩形の平板状である。第1の枠部110bは、基板部110aの下面の縁部に沿って設けられており、基板部110aとで下側凹部K1が形成されている。また、第2の枠部110cは、基板部110aの上面の縁部に沿って設けられており、基板部110aとで上側凹部K2が形成されている。

40

【0015】

基板部110aの下面には、図2、図3に示されているように、集積回路素子120が搭載される複数の搭載パッド113、一対の圧電素子測定用パターン114、出力用配線パターン117、及びグランド用配線パターン118が配置されている。また、第1の枠部110bの下面の四隅部には、複数の外部端子116が配置されている。なお、複数の搭載パッド113のそれぞれは、符号113の後にアルファベットを付して例えば113a、113b等のように示されている。また、複数の外部端子116のそれぞれは、符号116の後にアルファベットを付して例えば116a、116b等のように示されている。

【0016】

50

複数の搭載パッド 1 1 3 は、図 1 に示されているように、例えば、半田等の導電性接合材 1 2 2 によって、集積回路素子 1 2 0 が有する複数の接続端子 1 2 1 と電氣的に接続されている。また、例えば、複数の搭載パッド 1 1 3 のうちの所定の 2 つは、一对の圧電素子測定用パターン 1 1 4 を介して圧電素子 1 3 0 と電氣的に接続されている。また、例えば、残りの 4 つの搭載パッド 1 1 3 は、複数の外部端子 1 1 6 と電氣的に接続されている。

【0017】

一对の圧電素子測定用パターン 1 1 4 は、圧電素子 1 3 0 に電氣的に接続されており、圧電素子 1 3 0 の出力信号が印加される。また、一对の圧電素子測定用パターン 1 1 4 は、図 3 に示されているように、複数の搭載パッド 1 1 3 a ~ 1 1 3 f の両側に設けられ、下側凹部 K 1 の長辺に平行な多角形状である。

10

【0018】

複数の外部端子 1 1 6 は、例えば、図 2 に示されているように、素子搭載部材 1 1 0 の一方の下側凹部 K 1 を形成する第 1 の枠部 1 1 0 b の四隅に 1 個ずつ 4 個設けられている。複数の外部端子 1 1 6 は、例えば、出力端子 1 1 6 a、GND 端子 1 1 6 b、制御端子 1 1 6 c、電源端子 1 1 6 d として機能する端子が含まれている。

【0019】

集積回路素子 1 2 0 の複数の接続端子 1 2 1 は、図 2 に示されているように、複数の外部端子 1 1 6 のうち出力端子 1 1 6 a に接続される出力接続端子 1 2 1 a と、GND 端子 1 1 6 b に接続される GND 接続端子 1 2 1 b と、制御端子 1 1 6 c に接続される制御接続端子 1 2 1 c と、電源端子 1 1 6 d に接続される電源接続端子 1 2 1 d と、一对の圧電素子測定用パターン 1 1 4 に接続される測定用接続端子 1 2 1 e および 1 2 1 f とから構成される。

20

【0020】

また、図 3 に示されているように、出力搭載パッド 1 1 3 a は、集積回路素子 1 2 0 から出力された信号が印加され、出力用配線パターン 1 1 7 を介して出力端子 1 1 6 a に電氣的に接続されている。GND 搭載パッド 1 1 3 b は、グラウンド用配線パターン 1 1 8 を介して GND 端子 1 1 6 b に電氣的に接続されており、接地電圧が印加される。制御搭載パッド 1 1 3 c は、制御端子 1 1 6 c に電氣的に接続されており、集積回路素子 1 2 0 の出力状態を制御するための信号（すなわち、制御信号）が印加される。電源パッド 1 1 3 d は、電源端子 1 1 6 d に電氣的に接続されており、電源電圧が印加される。測定用搭載パッド 1 1 3 e および 1 1 3 f は、圧電素子 1 3 0 に電氣的に接続されており、集積回路素子 1 2 0 に入力される圧電素子 1 3 0 の出力信号が印加される。

30

【0021】

また、圧電素子 1 3 0 は、所定の結晶軸でカットした圧電素板に外部からの変動電圧が一对の接続用電極と励振用電極を介して圧電素板に印加されると、所定の周波数で音叉振動を起こすようになっている。また、圧電素板としては、例えば音叉型の水晶が用いられる。また、圧電素子 1 3 0 が収容される素子搭載部材 1 1 0 の他方の上側凹部 K 2 は、第 2 の枠部 1 1 0 c と蓋部材 1 4 0 とで気密封止されている。

【0022】

本実施形態の圧電デバイス 1 0 0 は、図 3 に示されているように、グラウンド用配線パターン 1 1 8 が一对の圧電素子測定用パターン 1 1 4 の出力用配線パターン 1 1 7 に近い方の圧電素子測定用パターン 1 1 4 と出力用配線パターン 1 1 7 との間に配置されている。

40

【0023】

グラウンド用配線パターン 1 1 8 は、図 3 に示されているように、基板部 1 1 0 a の長辺方向に延び、一对の圧電素子測定用パターン 1 1 4 の出力用配線パターン 1 1 7 に近い方の一部を囲むように形成されている。

【0024】

また、グラウンド用配線パターン 1 1 8 は、一端を GND 搭載パッド 1 1 3 b に接続され、他端を GND 端子 1 1 6 b に接続されている。ここで、GND 搭載パッド 1 1 3 b は、

50

図 3 に示されているように、集積回路素子 120 が搭載される基板部 110 a の中央部において、基板部 110 a の短辺方向における中央部に設けられている。

【0025】

GND 端子 116 b は、図 3 に示されているように、第 1 の枠部 111 b の短辺方向における他端側に設けられている。ここで、第 1 の枠部 111 b の短辺方向とは、図 3 において、仮想の Y 軸方向であり、一端側とは、仮想の Y 軸方向の下方向である。

【0026】

出力用配線パターン 117 は、一端を出力搭載パッド 113 a に接続され、他端を出力端子 116 a に接続されている。また、出力用配線パターン 117 は、図 3 に示されているように、基板部 110 a の長辺方向に延び、その一部が第 1 の枠部 110 b と重なる位置に配置されている。図 3 において、基板部 110 a の長辺方向とは仮想の X 軸方向である。

10

【0027】

ここで、出力搭載パッド 113 a は、図 3 に示されているように、集積回路素子 120 が搭載される基板部 110 a の中央部において、基板部 110 a の短辺方向における一端側に設けられている。図 3 において、基板部 110 a の短辺方向とは仮想の Y 軸方向であり、一端側とは、仮想の Y 軸方向の上方向である。

【0028】

出力端子 116 a は、図 3 に示されているように、第 1 の枠部 111 b の短辺方向における一端側に設けられている。ここで、第 1 の枠部 111 b の短辺方向とは、図 3 において、仮想の Y 軸方向であり、一端側とは、仮想の Y 軸方向の上方向である。

20

【0029】

本実施形態の圧電デバイス 100 は、グランド用配線パターン 118 が一对の圧電素子測定用パターン 114 の出力用配線パターン 117 に近い方の圧電素子測定用パターン 114 と出力用配線パターン 117 との間に配置することによって、圧電素子測定用パターン 114 と出力用配線パターン 117 との間に電気的なシールド効果を得ることができる。よって、本実施形態の圧電デバイス 100 は、出力用配線パターン 117 に対する圧電素子測定用パターン 114 の影響をグランド用配線パターン 118 により低減できる。したがって、出力用配線パターン 117 によって伝送される出力信号の周波数の変動を低減することができる。

30

【0030】

また、図 2、図 3 においては、グランド用配線パターン 118 と出力用配線パターン 117 を一对の圧電素子測定用パターン 114 が設けられている面と同一層に設けているが出力用配線パターン 117 を一对の圧電素子測定用パターン 114 と異なる層に設けても構わない。この場合も、出力用配線パターン 117 に対する圧電素子測定用パターン 114 の影響をグランド用配線パターン 118 により低減できる。

【0031】

本実施形態の圧電デバイス 100 におけるグランド用配線パターン 118 は、図 3 に示されているように、一对の圧電素子測定用パターン 114 の出力用配線パターン 117 に近い方を囲むように配置されている。本実施形態の圧電デバイス 100 は、グランド用配線パターン 118 によって、出力用配線パターン 117 で伝送される出力信号が、圧電素子 130 の出力信号による影響を受けることを抑えることができ、さらに、安定した出力信号を得ることができる。

40

【0032】

また、本実施形態の圧電デバイス 100 の変形例として、グランド用配線パターン 118 は、図 4 に示されているように、基板部 110 a の一对の圧電素子測定用パターン 114 の、出力用配線パターン 117 側だけでなく、出力用配線パターン 117 とは反対側でも圧電素子測定用パターン 114 を囲むように追加して配置しても構わない。この場合は、外部の他のデバイスによる影響を、グランド用配線パターン 118 により低減することができる。

50

【0033】

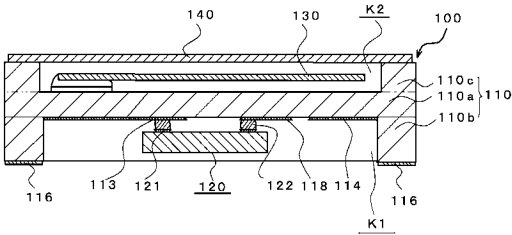
また、前記した実施形態以外にも、本発明の要旨を逸脱しない範囲において種々の変更、改良等が可能である。例えば、前記実施形態に示した圧電デバイス100の上側凹部K2に搭載される素子として、音叉型の圧電素子130を示したが、これに限定することなく、例えば、ATカット振動素子や弾性表面波素子を用いても構わない。

【符号の説明】

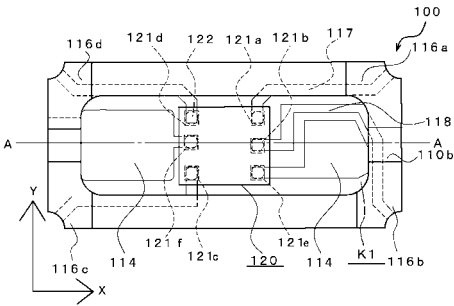
【0034】

100	・・・圧電デバイス	
110	・・・素子搭載部材	
110a	・・・基板部	10
110b	・・・第1の枠部	
110c	・・・第2の枠部	
113	・・・搭載パッド	
113a	・・・出力搭載パッド	
113b	・・・GND搭載パッド	
113c	・・・制御搭載パッド	
113d	・・・電源搭載パッド	
113e	・・・測定用搭載パッド	
113f	・・・測定用搭載パッド	
114	・・・圧電素子測定用パターン	20
116	・・・外部端子	
116a	・・・出力端子	
116b	・・・GND端子	
116c	・・・制御端子	
116d	・・・電源端子	
117	・・・出力用配線パターン	
118	・・・グラウンド用配線パターン	
120	・・・集積回路素子	
121	・・・接続端子	
121a	・・・出力接続端子	30
121b	・・・GND接続端子	
121c	・・・制御接続端子	
121d	・・・電源接続端子	
121e	・・・測定用接続端子	
121f	・・・測定用接続端子	
122	・・・導電性接合材	
130	・・・圧電素子	
140	・・・蓋部材	
K1	・・・下側凹部	
K2	・・・上側凹部	40

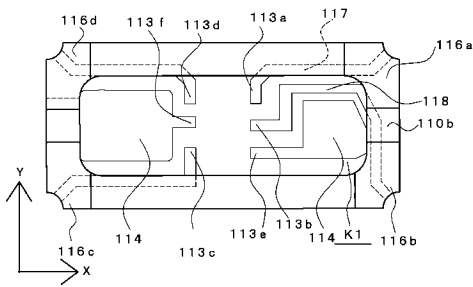
【図 1】



【図 2】



【図 3】



【図 4】

