

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 3 月 26 日 (26.03.2020)



(10) 国际公布号
WO 2020/056843 A1

(51) 国际专利分类号:
H01L 27/12 (2006.01) G02F 1/136 (2006.01)

(21) 国际申请号: PCT/CN2018/111534

(22) 国际申请日: 2018 年 10 月 24 日 (24.10.2018)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201821517385.9 2018年9月17日 (17.09.2018) CN

(71) 申请人: 重庆惠科金渝光电科技有限公司 (CHONGQING HKC OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国重庆市巴南区界石镇石景路 1 号, Chongqing 400000

(CN)。惠科股份有限公司 (HKC CORPORATION LIMITED) [CN/CN]; 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518000 (CN)。

(72) 发明人: 李泽尧 (LI, Zeyao); 中国重庆市巴南区界石镇石景路 1 号, Chongqing 400000 (CN)。

(74) 代理人: 深圳市世纪恒程知识产权代理有限公司 (CENFO INTELLECTUAL PROPERTY AGENCY); 中国广东省深圳市南山区粤海街道高新技术产业园北区松坪山路 3 号奥特讯电力大厦 201, Guangdong 518057 (CN)。

(54) Title: ARRAY SUBSTRATE, DISPLAY PANEL AND DISPLAY DEVICE

(54) 发明名称: 阵列基板、显示面板及显示设备

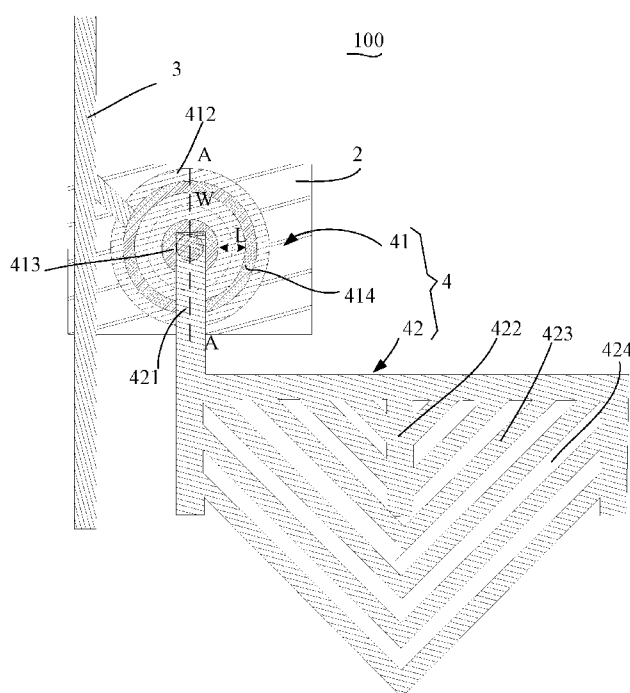


图 2

(57) Abstract: An array substrate (100), a display panel and a display device. The array substrate (100) comprises a base substrate (1) and a pixel structure (4), the pixel structure (4) comprising a pixel electrode (42), a gate electrode (41), a semiconductor layer (412), a first electrode (413) and a second electrode (414) surrounding the first electrode (413).

(57) 摘要: 一种阵列基板 (100)、显示面板及显示设备, 其中, 所述阵列基板 (100) 包括衬底基板 (1) 和像素结构 (4), 像素结构 (4) 包括像素电极 (42)、栅极 (41)、半导体层 (412)、第一极 (413) 及包围所述第一极 (413) 设置的第二极 (414)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

阵列基板、显示面板及显示设备

[1] 技术领域

[2] 本申请涉及显示技术领域，特别涉及一种阵列基板、应用该阵列基板的显示面板及显示设备。

[3] 背景技术

[4] 薄膜晶体管液晶显示器因具有高反应速度、高亮度及高对比度等优点，在当前的显示器市场占据主导地位。薄膜晶体管液晶显示器包括阵列基板、彩色基板以及充满在两基板之间的液晶层，现有的液晶显示技术中，一般采用底栅结构的阵列基板，此类阵列基板的开态电流（即充电率）与沟道宽度成正比，与沟道长度成反比，即开态电流的大小取决于沟道的宽长比。请参阅图1，图1是一般液晶显示面板的像素单元示意图，结构中包含数据线3a、栅极线4a、薄膜晶体管1a（Thin film transistor，TFT）和像素电极2a。沟道长度一般等同于源极和漏极之间的距离，沟道宽度为沟道的周长，现有的结构中宽长比较小，导致阵列基板的充电率过小，从而影响显示面板的显示效果。

[5] 发明内容

[6] 本申请的主要目的是提供一种阵列基板，旨在提高显示面板的透光率，改善显示效果。

[7] 为实现上述目的，本申请提出的阵列基板，包括：

[8] 衬底基板，

[9] 若干条栅极线和数据线，覆盖于所述衬底基板上，所述栅极线和数据线彼此交叉形成有多个像素区域；

[10] 多个像素结构，每一像素结构包括覆盖于栅极线上的薄膜晶体管和位于一所述像素区域内的像素电极；

[11] 所述薄膜晶体管包括与栅极线电连接的栅极、覆盖于所述栅极的半导体层、覆盖于所述半导体层并间隔设置的第一极和第二极，所述第二极包围所述第一极，所述第二极与所述数据线电连接，所述像素电极与所述第一极电连接。

- [12] 本申请的一实施例中，所述第二极呈环状设置，所述第一极位于所述第二极的中心位置。
- [13] 本申请的一实施例中，所述第一极与第二极之间形成沟道，所述第一极外周缘与第二极的内周缘的间距为沟道长度，所述沟道的中心线的周长为沟道宽度，所述沟道的宽长比的范围为 $8\pi\sim 24\pi$ 。
- [14] 本申请的一实施例中，还包括第一隔离层和第二隔离层，所述第一隔离层设于所述栅极和半导体层之间，所述第二隔离层覆盖于所述第一极和第二极，所述像素电极覆盖于所述第二隔离层并与所述第一极电连接。
- [15] 本申请的一实施例中，所述第二隔离层开设有连接口，所述像素电极设有一连接分支，所述连接分支由所述像素电极的边缘延伸至所述连接口，并穿过所述连接口与所述第一极抵接。
- [16] 本申请的一实施例中，所述连接分支覆盖于所述连接口的周缘，并于所述连接口的周缘向四周延伸。
- [17] 本申请的一实施例中，所述像素电极具有交叉设置的公共电极和由所述公共电极分割形成的多个畴，每一所述畴内设有多个像素分支，多个像素分支平行间隔排布，且与所述栅极线或数据线呈夹角设置。
- [18] 本申请的一实施例中，所述公共电极交叉呈十字型，多个像素分支以所述公共电极的交叉点为圆心呈放射状分布，两相邻所述像素分支之间形成有切口。
- [19] 本申请还提出一种显示面板，包括如上所述的阵列基板、彩色基板和液晶层，所述彩色基板与所述阵列基板形成密封空间，所述液晶层设于所述密封空间。
- [20] 本申请还提出一种显示设备，包括如上所述的显示面板及与所述显示面板连接的背光模组。
- [21] 本申请技术方案中，阵列基板包括设于衬底基板上的数据线和栅极线，将阵列基板分割成多个像素区域，每一像素区域设有薄膜晶体管，从而实现对每一像素结构的独立控制；同时，薄膜晶体管包括与数据线电连接的第二极和与像素电极连接的第一极，从而实现将数据线的信号传输至像素电极。且，第二极包围第一极，从而在不增大薄膜晶体管的尺寸的情况下，使得第二极与第一极形成的沟道形状为封闭状态，此时沟道宽度较有开口的形状可以达到最大，从而

显著提高宽长比，在对像素电极充电时增大了电子流通的通道，进而提高了充电率，有效提高阵列基板的显示效果。

[22] 附图说明

[23] 为了更清楚地说明本申请实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图示出的结构获得其他的附图。

[24] 图1为阵列基板一实施例中一像素单元的结构示意图；

[25] 图2为本申请阵列基板一实施例中一像素单元的部分结构示意图；

[26] 图3为图2中沿A-A线的剖视图；

[27] 图4为本申请阵列基板另一实施例中一像素单元的部分结构示意图。

[28] 附图标号说明：

[29] [表1]

标号	名称	标号	名称	标号	名称
1a	薄膜晶体管	4	像素结构	422	公共电极
2a	像素电极	41	薄膜晶体管	423	像素分支
3a	扫描线	411	栅极	424	切口
4a	栅极线	412	半导体层	43	第一隔离层
100	阵列基板	413	第一极	44	第二隔离层
1	衬底基板	414	第二极	441	连接口
2	栅极线	42	像素电极		
3	数据线	421	连接分支		

[30] 本申请目的的实现、功能特点及优点将结合实施例，参照附图做进一步说明。

[31] 具体实施方式

[32] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本申请的一部分实施例，而不是全

部的实施例。基于本申请中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

[33] 需要说明，本申请实施例中所有方向性指示（诸如上、下、左、右、前、后...）仅设置为解释在某一特定姿态（如附图所示）下各部件之间的相对位置关系、运动情况等，如果该特定姿态发生改变时，则该方向性指示也相应地随之改变。

[34] 在本申请中，除非另有明确的规定和限定，术语“连接”、“固定”等应做广义理解，例如，“固定”可以是固定连接，也可以是可拆卸连接，或成一体；可以是机械连接，也可以是电连接；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通或两个元件的相互作用关系，除非另有明确的限定。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本申请中的具体含义。

[35] 另外，在本申请中如涉及“第一”、“第二”等的描述仅设置为描述目的，而不能理解为指示或暗示其相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括至少一个该特征。另外，各个实施例之间的技术方案可以相互结合，但是必须是以本领域普通技术人员能够实现为基础，当技术方案的结合出现相互矛盾或无法实现时应当认为这种技术方案的结合不存在，也不在本申请要求的保护范围之内。

[36] 本申请提出一种阵列基板100。

[37] 请参照图2和图3，在本申请实施例中，该阵列基板100包括：

[38] 衬底基板1，

[39] 若干条栅极线2和数据线3，覆盖于所述衬底基板1上，所述栅极线2和数据线3彼此交叉形成有多个像素区域；

[40] 多个像素结构4，每一像素结构4包括覆盖于栅极线2上的薄膜晶体管41和位于一所述像素区域内的像素电极42；

[41] 所述薄膜晶体管41包括与栅极线2电连接的栅极411、覆盖于所述栅极411的半导体层412、覆盖于所述半导体层412并间隔设置的第一极413和第二极414，所述第二极414包围所述第一极413，所述第二极414与所述数据线3电连接，所述

像素电极42与所述第一极413电连接。

[42] 本实施例中，阵列基板100为薄膜晶体管基板，即，TFT基板。其包括的衬底基板1的材质为透明玻璃板，不影响背光源的穿过，提供基础的载体，但衬底基板1不导电，因显示过程中的液晶分子的运动和排列均需要电子来驱动，故而液晶的载体玻璃上有能够导电的部分来控制液晶的运动，因此在衬底基板1上依次加入数据线3、栅极线2、薄膜晶体管41及像素电极42，且上述元件均通过镀膜、曝光、显影与蚀刻工艺层层叠加到衬底基板1上，保证结构的稳定性。数据线3和栅极线2均是由不透光有色金属材料制得，数据线3接收来自数据驱动电路的数据信号，输送要显示的内容，栅极线2将该数据信号写入像素电极42，并为薄膜晶体管41提供开启关闭的电压，像素电极42在导通电路时对液晶分子进行驱动，从而使得光线通过显示所需要的内容。

[43] 俯视阵列基板100时，数据线3和栅极线2通过垂直交叉形成多个像素区域，每个像素单元内设有薄膜晶体管41和像素电极42，且薄膜晶体管41设于栅极线2上，像素电极42位于每一像素区域内。该薄膜晶体管41包括栅极411、半导体层412、第一极413和第二极414，其中第一极413是漏极，第二极414是源极，或者也可以是第一极413是源极，第二极414是漏极，具体与电流的流向有关。例如，当第一极413与像素电极42连接，第二极414与数据线3连接，当薄膜晶体管41充电时，电流由第二极414流向第一极413，则第二极414为源极，第一极413为漏极；当薄膜晶体管41放电时，电流由第一极413流向第二极414，此时第一极413为源极，第二极414为漏极。本实施例中对薄膜晶体管41充电，设置第二极414与数据线3电连接，第一极413与像素电极42连接。栅极411和栅极线2电连接，与半导体层412配合控制每一像素结构4的开启与关闭。

[44] 具体地，所述第一极413与第二极414之间形成沟道，所述第一极413外周缘与第二极414的内周缘的间距为沟道长度L，所述沟道的中心线的周长为沟道宽度W，通过对栅极411进行供电，从而使得半导体层412导电，进而使得第一极413与第二极414之间连通，实现将数据线3的数据传输至像素电极42，故而对薄膜晶体管41的充电过程中，电子流通量与第一极413与第二极414的间距成反比，与第二极414和第一极413围成的沟道的周长成正比，即与沟道的宽度与长度的

比值 W/L 成正比。

- [45] 本申请技术方案中，阵列基板100包括设于衬底基板1上的数据线3和栅极线2，将阵列基板100分割成多个像素区域，每一像素区域设有薄膜晶体管41，从而实现对每一像素结构4的独立控制；同时，薄膜晶体管41包括与数据线3电连接的第二极414和与像素电极42连接的第一极413，从而实现将数据线3的信号传输至像素电极42。且，第二极414包围第一极413，从而在不增大薄膜晶体管41的尺寸的情况下，使得第二极414与第一极413形成的沟道形状为封闭状态，此时沟道宽度较有开口的沟道形状可以达到最大，从而显著提高宽长比，在对像素电极42充电时增大了电子流通的通道，进而提高了充电率，有效提高阵列基板100的显示效果。
- [46] 请再次参照图2，本申请的一实施例中，所述第二极414呈环状设置，所述第一极413位于所述第二极414的中心位置。
- [47] 本实施例中，可以理解的，第一极413与第二极414的形状可以是圆形、方形或其他多边形。设置第二极414呈环状，第一极413的形状也为圆形，第一极413与第二极414围设形成的沟道形状为环形，一方面可以增大沟道的宽度，从而提高电子流通量，提高充电率；另一方面可以使得沟道的每一处的电子流通较为均匀，从而保证充电的稳定性。
- [48] 请参照图4，本申请的另一实施例中，第二电极和第一电极的形状均为方形，该结构中的沟道宽度可以在不增加半导体层412的面积的情况下达到最大，从而进一步提高充电率。
- [49] 本申请的一实施例中，所述沟道的宽长比的范围为 $8\pi\sim 24\pi$ 。
- [50] 本实施例中，根据现有工艺，沟道的长度只能控制在范围为3~6微米的尺寸，故而在不增大薄膜晶体管41的尺寸的情况下，沟道的宽长比的范围设置在 $8\pi\sim 24\pi$ ，显著提高了充电率，避免断电后导致驱动力不够，保证显示面板显示的稳定性，进而提高阵列基板100的显示效果。
- [51] 请参照图3，本申请的一实施例中，阵列基板100还包括第一隔离层43和第二隔离层44，所述第一隔离层43设于所述栅极411和半导体层412之间，所述第二隔离层44覆盖于所述第一极413和第二极414，所述像素电极42覆盖于所述第二隔

离层44并与所述第一极413电连接。

- [52] 本实施例中，第一隔离层43和第二隔离层44可采用不导电的树脂材料制作，在相邻的导电元件之间起到免受干扰的作用，从而可以提高阵列基板100的显示效果，且不影响光的透过。阵列基板100中有可使光透过的透光区，也会有不透光的遮光区，数据线3和栅极线2均是由不透光的有色金属制成，故而其位于遮光区，薄膜晶体管41也处在遮光区，像素电极42为透明导电金属ITO（Indium Tin Oxide），不阻挡背光，故像素电极42处在透光区，像素电极42与第一极413之间设有第二隔离层44，故而两者的连接需要设置窗口，该窗口不会使光透过，其可以设置在像素电极42上，也可以设置在栅极线2的上方。
- [53] 具体地，所述第二隔离层44开设有连接口441，所述像素电极42设有一连接分支421，所述连接分支421由所述像素电极42的边缘延伸至所述连接口441，并穿过所述连接口441与所述第一极413抵接。
- [54] 本实施例中，像素电极42与第一极413的连接通过连接口441实现，且连接口441位于栅极线2的上方，从而使得像素电极42与第一极413的连接位置设在遮光区上，进而增大了透光区域，即提高了像素结构4的开口率，从而可以有效增大光的透过率，增加成像的液晶分子数量，提高光线的透过率，可改善显示品质和亮度进一步提高显示效果。
- [55] 本申请的一实施例中，所述连接分支421覆盖于所述连接口441的周缘，并于所述连接口441的周缘向四周延伸。
- [56] 本实施例中，连接分支421覆盖于连接口441的周缘，即连接分支421位于连接口441的部分与连接口441的形状相匹配，从而可以使连接分支421与第一极413的接触面积增大，提高接触性能和通电的稳定性。且连接分支421于连接口441的周缘向四周延伸一定距离，从而可以使得连接分支421与连接口441的配合较为稳定，避免因装配原因导致连接分支421与连接口441之间存在空隙，从而保证与第一极413的连接结构的稳定。具体地，连接分支421的中部可以向连接口441内凹设形成连接部位，该连接部位与连接口441相一致，从而提高了连接分支421与像素电极42之间内部电流的导通性，从而间接提高充电率。
- [57] 请参照图2，本申请的一实施例中，所述像素电极42具有交叉设置的公共电极4

22和由所述公共电极422分割形成的多个畴，每一所述畴内设有多个像素分支423，多个像素分支423平行间隔排布，且与所述栅极线2或数据线3呈夹角设置。

[58] 本实施例中，像素电极42的公共电极422构成了其主要的组成部分，与像素分支423的材质一致，多个像素分支423之间平行间隔设置，且由公共电极422的周缘延伸形成，即像素电极42为一体结构，大致呈鱼骨状，提高像素电极42的导通稳定性。

[59] 具体地，所述公共电极422交叉呈十字型，多个像素分支423以所述公共电极422的交叉点为圆心呈放射状分布，两相邻所述像素分支423之间形成有切口424。

[60] 本实施例中，两公共电极422呈十字型，且公共电极422的一个与数据线3平行，另一与栅极线2平行，十字型的公共电极422可以分割出上下左右四个区域，即四个畴，每个畴内的多个像素分支423以公共电极422的交叉点为圆心呈放射状分布。且多个像素分支423分别在四个畴内与公共电极422的周缘呈45度方向排列，从而增加了液晶分子倾倒的方向，使得获得较高的透光率。

[61] 两相邻像素分支423之间形成有切口424（又称Slit），故切口424也有多个且平行间隔分布，其与栅极线2或数据线3呈夹角设置，具体为45度，多个切口424电极密集排列，在电场作用下该切口424可驱动液晶分子沿着其倾斜的方向转动，从而可以使液晶分子呈45度倾斜，此时可以达到最大的透光率，再配合较高的开口率，从而实现优质的显示效果。

[62] 本申请还提出一种显示面板（未图示），包括如上所述的阵列基板100、彩色基板（未图示）和液晶层（未图示），所述彩色基板与所述阵列基板100形成密封空间，所述液晶层设于所述密封空间。阵列基板100的具体结构参照上述实施例，由于显示面板采用了上述所有实施例的全部技术方案，因此至少具有上述实施例的技术方案所带来的所有作用，在此不再一一赘述。

[63] 本实施例中，该显示面板可以为液晶显示面板，可以理解的，显示面板包括相对设置的阵列基板100和彩色基板（CF，Colour filter），及夹设于阵列基板100和彩色基板之间的液晶层，阵列基板100和彩色基板通过密封框形成密封空间，液晶层位于该密封空间内。本申请的液晶层可以仅有液晶分子，也可以是包括液晶分子和趋光性单体。

- [64] 彩色基板由玻璃基板、遮光层、彩色层、保护膜及导电膜组成。在TFT液晶显示器中，玻璃基板需使用无碱玻璃。遮光层是在玻璃基板上制作防反射的黑色矩阵，防止画素间的漏光，以及增加色彩对比度，现通常使用的遮光层材质是金属膜，便于制作。该黑色矩阵与阵列基板100的遮光区相对应。彩色层主要以彩色光阻作为滤光膜层，成分包括高透明性及高耐热性的高分子型树脂类结合剂与染料或颜料类的着色剂，使透明的高分子树脂具有颜色，一般需具备耐光、耐热性佳、色彩饱和度高与穿透性好等特点。保护膜是为了保护彩色滤光层以及增加表面的平滑性。导电膜即为公共电极，配置为与阵列基板100的像素电极42形成电位差，从而对液晶分子进行驱动。
- [65] 显示面板在阵列基板100下表面和彩色基板的上表面还设有下偏振片和上偏振片，两者的偏振方向垂直，光线先通过下偏振片，从而变成线性偏振光，偏振方向与下偏振片的方向一致，在穿过液晶层时，由于受液晶分子的折射，光线借助液晶分子的倾倒角度扭转90度偏振方向，从而穿过与下偏振片垂直的上偏振片，实现显示画面。
- [66] 为了进一步提高液晶分子倾倒的速率，所述阵列基板100还可以设置配向膜，所述配向膜覆盖像素电极42。
- [67] 配向膜的材质为高分子塑胶，在制作配向膜时，将溶液状的材料涂抹在阵列基板100的表面，然后固化，用绒布类材料的滚轮在其表面滚动，以使其表面呈现一定的摩擦取向层表面，该表面可与液晶分子之间产生摩擦，从而使液晶分子呈现一定的预倾角，在电场作用下，从而使得液晶分子倾倒的更加快速，保证光线可以快速通过，才能够保证图像的变化精确快速。
- [68] 当然，彩色基板上也设置有配向膜，该配向膜可以使靠近彩色基板的液晶分子也形成一定的预倾角，从而在电场作用下，进一步加快液晶分子倾倒的速度，使每个像素快速显示相应的颜色。
- [69] 当显示面板没有施加电压时，位于阵列基板100和彩色基板之间的液晶分子是自由分散排布的，较靠近配向膜的液晶分子会有一定的预倾角；当对显示面板施加电压时，液晶分子会由像素电极42的多个切口424驱动以相同的角度倾倒，从而使得液晶分子倾倒的更加迅速，保证光线的顺利通过，实现快速显像。当

撤掉电压时，液晶分子大部分会回转至竖立状态，此时，不会使光线通过。

[70] 本申请还提出一种显示设备（未图示），该显示设备包括如上所述的显示面板及与所述显示面板连接的背光模组（未图示），该显示面板为包括上述实施例的阵列基板100，由于显示设备采用了上述所有实施例的全部技术方案，因此至少具有上述实施例的技术方案所带来的所有作用，在此不再一一赘述。

[71] 本实施例中，背光模组靠近下偏光片设置，背光模组主要设置为显示设备提供均匀且亮度较好的光源。背光模组一般包括有光源、导光片、反射片以及光学膜片，反射片可以是涂覆在导光板表面的反射涂层。导光片可将光源由点光源转换为均匀的面光源，反射片的设置可以防止射入导光板的光线从背离出射面的一侧射出，并将其被反射回导光板中，可以防止光能的浪费，有效提高光线的利用率。由上述背光模组提供背光源，可以使显示设备得到更好的显示效果。

[72] 以上所述仅为本申请的优选实施例，并非因此限制本申请的专利范围，凡是在本申请的发明构思下，利用本申请说明书及附图内容所作的等效结构变换，或直接/间接运用在其他相关的技术领域均包括在本申请的专利保护范围内。

权利要求书

- [权利要求 1] 一种阵列基板，其中，包括：
- 衬底基板，
- 若干条栅极线和数据线，覆盖于所述衬底基板上，所述栅极线和数据线彼此交叉形成有多个像素区域；
- 多个像素结构，每一像素结构包括覆盖于栅极线上的薄膜晶体管和位于一所述像素区域内的像素电极；以及
- 所述薄膜晶体管包括与栅极线电连接的栅极、覆盖于所述栅极的半导体层、覆盖于所述半导体层并间隔设置的第一极和第二极，所述第二极包围所述第一极，所述第二极与所述数据线电连接，所述像素电极与所述第一极电连接。
- [权利要求 2] 如权利要求1所述的阵列基板，其中，所述第二极呈环状设置，所述第一极位于所述第二极的中心位置。
- [权利要求 3] 如权利要求2所述的阵列基板，其中，所述第一极与第二极之间形成沟道，所述第一极外周缘与第二极的内周缘的间距为沟道长度，所述沟道的中心线的周长为沟道宽度，所述沟道的宽长比的范围为 $8\pi\sim 24\pi$ 。
- [权利要求 4] 如权利要求2所述的阵列基板，其中，第二电极和第一电极的形状均为方形。
- [权利要求 5] 如权利要求1所述的阵列基板，其中，所述阵列基板还包括第一隔离层和第二隔离层，所述第一隔离层设于所述栅极和半导体层之间，所述第二隔离层覆盖于所述第一极和第二极，所述像素电极覆盖于所述第二隔离层并与所述第一极电连接；所述第二极呈环状设置，所述第一极位于所述第二极的中心位置。
- [权利要求 6] 如权利要求1所述的阵列基板，其中，还包括第一隔离层和第二隔离层，所述第一隔离层设于所述栅极和半导体层之间，所述第二隔离层覆盖于所述第一极和第二极，所述像素电极覆盖于所述第二隔离层并与所述第一极电连接。

- [权利要求 7] 如权利要求6所述的阵列基板，其中，所述第二隔离层开设有连接口，所述像素电极设有一连接分支，所述连接分支由所述像素电极的边缘延伸至所述连接口，并穿过所述连接口与所述第一极抵接。
- [权利要求 8] 如权利要求7所述的阵列基板，其中，所述连接分支覆盖于所述连接口的周缘，并于所述连接口的周缘向四周延伸。
- [权利要求 9] 如权利要求8所述的阵列基板，其中，所述连接分支的中部向所述连接口内凹设形成连接部位，该连接部位与所述连接口相匹配。
- [权利要求 10] 如权利要求1所述的阵列基板，其中，所述像素电极具有交叉设置的公共电极和由所述公共电极分割形成的多个畴，每一所述畴内设有多个像素分支，多个像素分支平行间隔排布，且与所述栅极线或数据线呈夹角设置；所述第二极呈环状设置，所述第一极位于所述第二极的中心位置。
- [权利要求 11] 如权利要求10所述的阵列基板，其中，第二电极和第一电极的形状均为方形。
- [权利要求 12] 如权利要求1所述的阵列基板，其中，所述像素电极具有交叉设置的公共电极和由所述公共电极分割形成的多个畴，每一所述畴内设有多个像素分支，多个像素分支平行间隔排布，且与所述栅极线或数据线呈夹角设置。
- [权利要求 13] 如权利要求12所述的阵列基板，其中，所述像素电极为一体结构。
- [权利要求 14] 如权利要求1所述的阵列基板，其中，所述像素电极具有交叉设置的公共电极和由所述公共电极分割形成的多个畴，每一所述畴内设有多个像素分支，多个像素分支平行间隔排布，且与所述栅极线或数据线呈45度夹角设置。
- [权利要求 15] 如权利要求14所述的阵列基板，其中，所述公共电极交叉呈十字型，多个像素分支以所述公共电极的交叉点为圆心呈放射状分布，两相邻所述像素分支之间形成有切口。
- [权利要求 16] 一种显示面板，其中，包括阵列基板、彩色基板和液晶层，所述彩色基板与所述阵列基板形成密封空间，所述液晶层设于所述密封空间；

所述阵列基板包括：衬底基板，
若干条栅极线和数据线，覆盖于所述衬底基板上，所述栅极线和数据线彼此交叉形成有多个像素区域；
多个像素结构，每一像素结构包括覆盖于栅极线上的薄膜晶体管和位于一所述像素区域内的像素电极；
所述薄膜晶体管包括与栅极线电连接的栅极、覆盖于所述栅极的半导体层、覆盖于所述半导体层并间隔设置的第一极和第二极，所述第二极包围所述第一极，所述第二极与所述数据线电连接，所述像素电极与所述第一极电连接。

[权利要求 17] 如权利要求16所述的显示面板，其中，所述第二极呈环状设置，所述第一极位于所述第二极的中心位置。

[权利要求 18] 如权利要求16所述的显示面板，其中，所述阵列基板还设有配向膜，所述配向膜覆盖像素电极。

[权利要求 19] 如权利要求16所述的显示面板，其中，还包括下偏振片和上偏振片，所述下偏振片设于所述阵列基板的下表面，所述上偏振片设于所述彩色基板的上表面。

[权利要求 20] 一种显示设备，其中，包括显示面板及与所述显示面板连接的背光模组，所述显示面板包括阵列基板、彩色基板和液晶层，所述彩色基板与所述阵列基板形成密封空间，所述液晶层设于所述密封空间，所述阵列基板包括：衬底基板，
若干条栅极线和数据线，覆盖于所述衬底基板上，所述栅极线和数据线彼此交叉形成有多个像素区域；
多个像素结构，每一像素结构包括覆盖于栅极线上的薄膜晶体管和位于一所述像素区域内的像素电极；
所述薄膜晶体管包括与栅极线电连接的栅极、覆盖于所述栅极的半导体层、覆盖于所述半导体层并间隔设置的第一极和第二极，所述第二极包围所述第一极，所述第二极与所述数据线电连接，所述像素电极与所述第一极电连接。

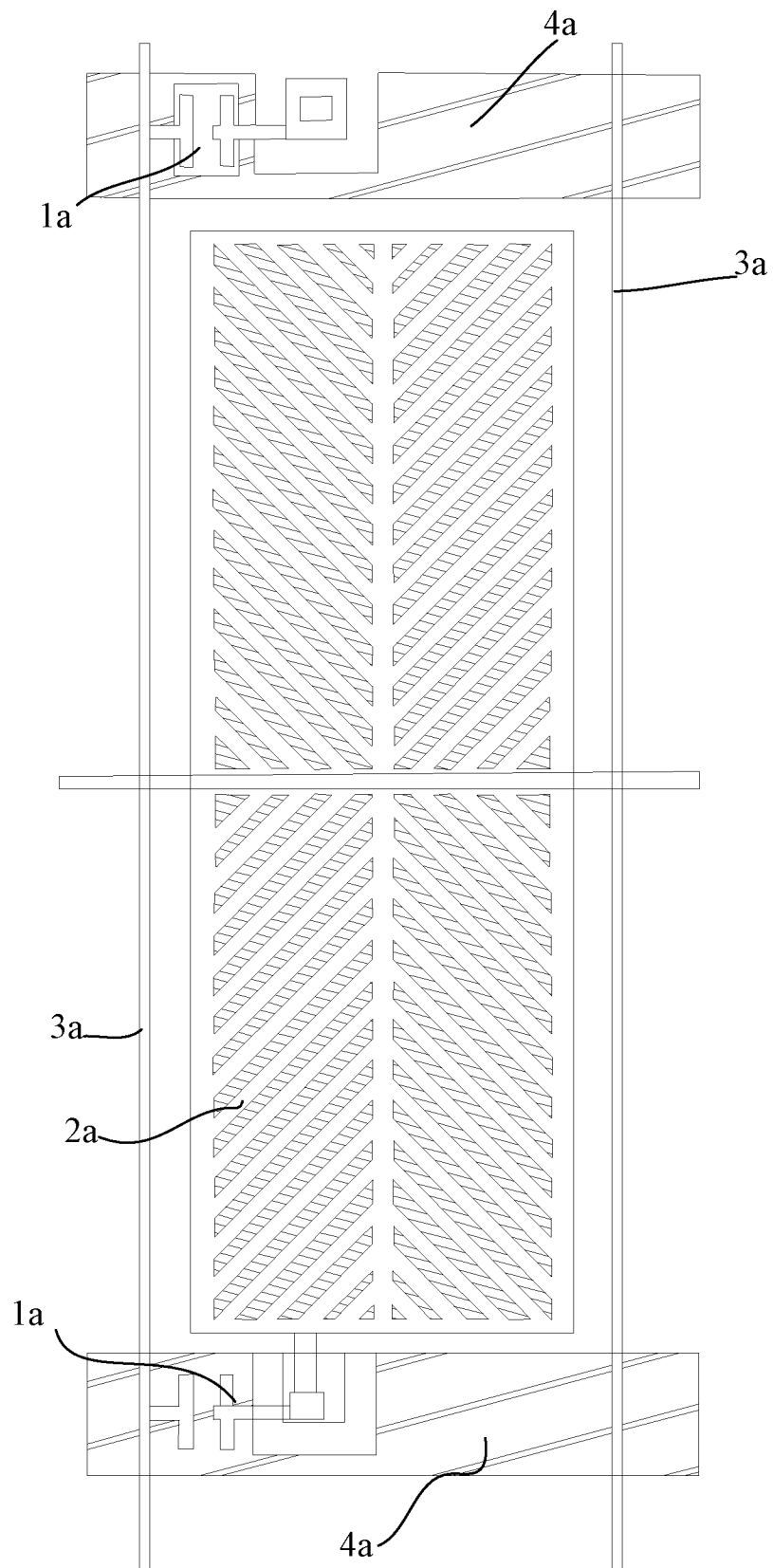


图 1

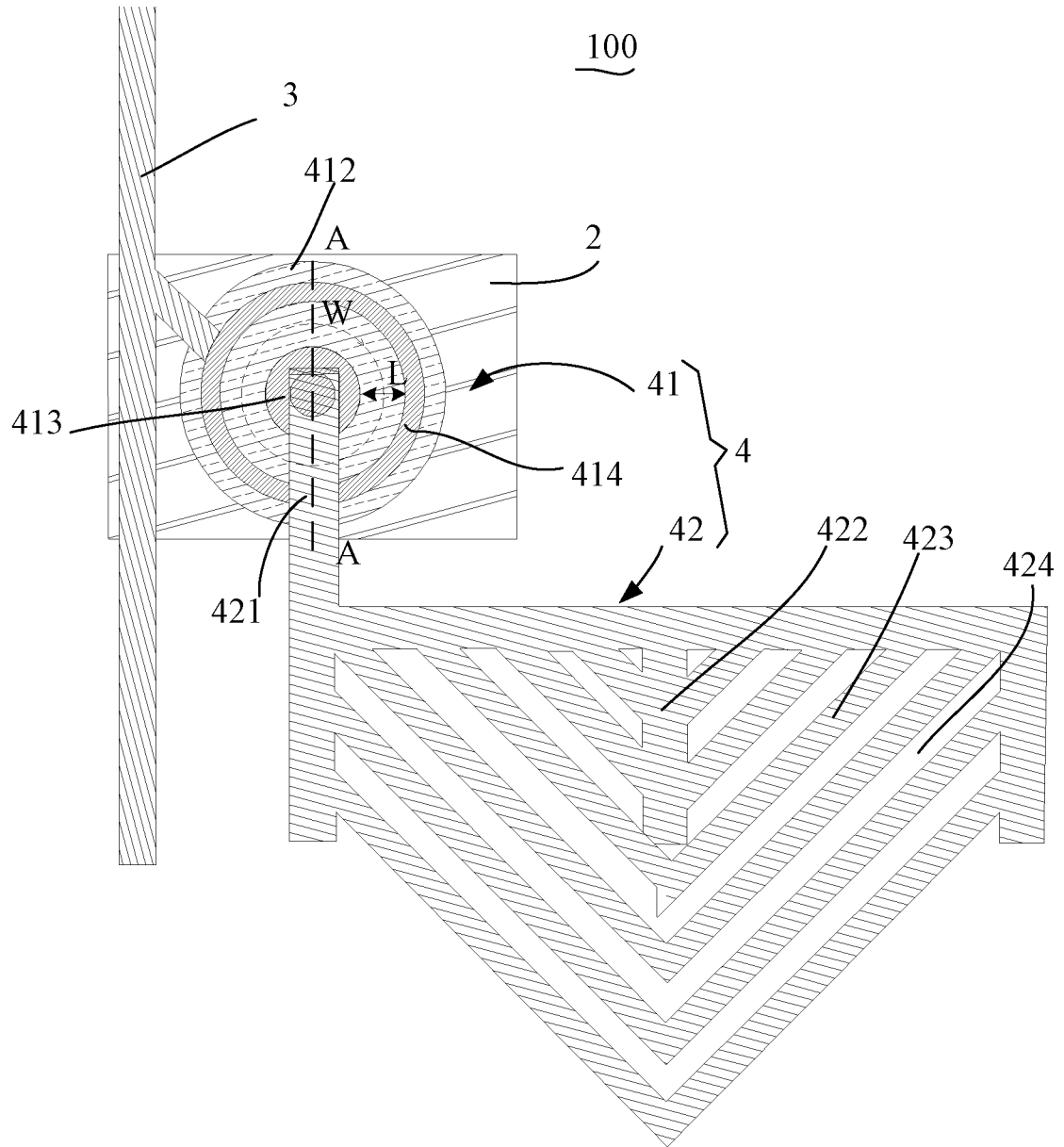


图 2

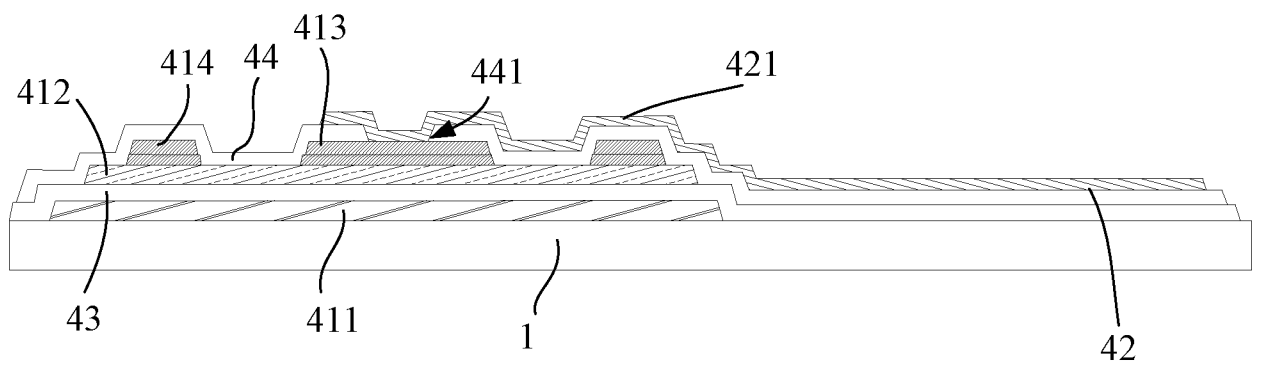


图 3

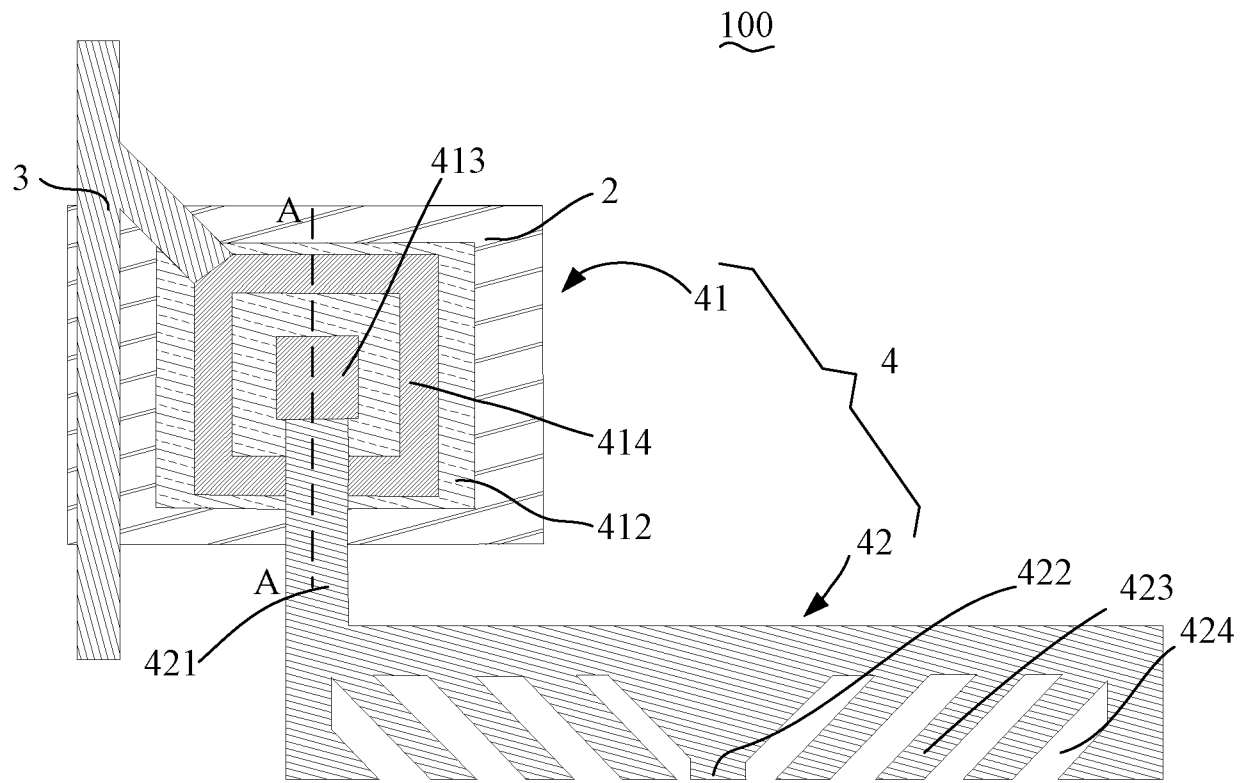


图 4

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/111534

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12(2006.01)i; G02F 1/136(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L; G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI; CNKI; CNPAT; IEEE: 阵列, 基板, 衬底, 基底, 栅, 数据, 像素, 源, 漏, 包围, 环形, 环绕, 围绕, array, substrate?, gate?, data, DL, pixel?, drain, source, surround+, around, ring, circular

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 203288601 U (BOE TECHNOLOGY GROUP CO., LTD.) 13 November 2013 (2013-11-13) description, paragraphs [0007]-[0019], [0028]-[0037] and [0053]-[0060], and figure 2	1-3, 6-9, 12-16, 18-20
Y	CN 203288601 U (BOE TECHNOLOGY GROUP CO., LTD.) 13 November 2013 (2013-11-13) description, paragraphs [0007]-[0019], [0028]-[0037] and [0053]-[0060], and figure 2	2-5, 10, 11, 17
Y	CN 105957883 A (BOE TECHNOLOGY GROUP CO., LTD. ET AL.) 21 September 2016 (2016-09-21) description, paragraphs [0029]-[0052], and figures 1-6	2-5, 10, 11, 17
A	CN 104269410 A (HEFEI BOE OPTOELECTRONICS TECHNOLOGY CO., LTD. ET AL.) 07 January 2015 (2015-01-07) entire document	1-20
A	CN 102566178 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 11 July 2012 (2012-07-11) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

05 June 2019

Date of mailing of the international search report

19 June 2019

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/111534

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2013207101 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 15 August 2013 (2013-08-15) entire document	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2018/111534

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	203288601	U	13 November 2013	None			
CN	105957883	A	21 September 2016	None			
CN	104269410	A	07 January 2015	None			
CN	102566178	A	11 July 2012	CN	102566178	B	25 November 2015
				WO	2013097307	A1	04 July 2013
				US	2013162509	A1	27 June 2013
				US	8879013	B2	04 November 2014
US	2013207101	A1	15 August 2013	JP	6383841	B2	29 August 2018
				US	9899533	B2	20 February 2018
				US	2015318402	A1	05 November 2015
				JP	6173706	B2	02 August 2017
				US	9112037	B2	18 August 2015
				JP	2018198323	A	13 December 2018
				JP	2013179295	A	09 September 2013
				JP	2017175168	A	28 September 2017

国际检索报告

国际申请号

PCT/CN2018/111534

A. 主题的分类

H01L 27/12(2006.01)i; G02F 1/136(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L; G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI;CNKI;CNPAT;IEEE: 阵列, 基板, 衬底, 基底, 栅, 数据, 像素, 源, 漏, 包围, 环形, 环绕, 围绕, array, substrate?, gate?, data, DL, pixel?, drain, source, surround+, around, ring, circular

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 203288601 U (京东方科技集团股份有限公司) 2013年 11月 13日 (2013 - 11 - 13) 说明书第[0007]-[0019]、[0028]-[0037]、[0053]-[0060]段, 图2	1, 6-9, 12-16, 18-20
Y	CN 203288601 U (京东方科技集团股份有限公司) 2013年 11月 13日 (2013 - 11 - 13) 说明书第[0007]-[0019]、[0028]-[0037]、[0053]-[0060]段, 图2	2-5, 10, 11, 17
Y	CN 105957883 A (京东方科技集团股份有限公司 等) 2016年 9月 21日 (2016 - 09 - 21) 说明书第[0029]-[0052]段, 图1-6	2-5, 10, 11, 17
A	CN 104269410 A (合肥京东方光电科技有限公司 等) 2015年 1月 7日 (2015 - 01 - 07) 全文	1-20
A	CN 102566178 A (深圳市华星光电技术有限公司) 2012年 7月 11日 (2012 - 07 - 11) 全文	1-20
A	US 2013207101 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 2013年 8月 15日 (2013 - 08 - 15) 全文	1-20

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2019年 6月 5日

国际检索报告邮寄日期

2019年 6月 19日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

赖风平

电话号码 86-(10)-53961228

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/111534

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	203288601	U	2013年 11月 13日	无			
CN	105957883	A	2016年 9月 21日	无			
CN	104269410	A	2015年 1月 7日	无			
CN	102566178	A	2012年 7月 11日	CN	102566178	B	2015年 11月 25日
				WO	2013097307	A1	2013年 7月 4日
				US	2013162509	A1	2013年 6月 27日
				US	8879013	B2	2014年 11月 4日
US	2013207101	A1	2013年 8月 15日	JP	6383841	B2	2018年 8月 29日
				US	9899533	B2	2018年 2月 20日
				US	2015318402	A1	2015年 11月 5日
				JP	6173706	B2	2017年 8月 2日
				US	9112037	B2	2015年 8月 18日
				JP	2018198323	A	2018年 12月 13日
				JP	2013179295	A	2013年 9月 9日
				JP	2017175168	A	2017年 9月 28日

表 PCT/ISA/210 (同族专利附件) (2015年1月)