



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I731704 B

(45)公告日：中華民國 110 (2021) 年 06 月 21 日

(21)申請案號：109118479

(22)申請日：中華民國 100 (2011) 年 03 月 17 日

(51)Int. Cl. : **H01L21/336 (2006.01)****H01L21/316 (2006.01)**

(30)優先權：2010/03/26 日本

2010-072532

(71)申請人：日商半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200941729A

US 2009/0142887A1

WO 2009/139428A1

WO 2009/142289A1

WO 2010/032431A1

審查人員：陳聖

申請專利範圍項數：3 項 圖式數：9 共 78 頁

(54)名稱

半導體裝置的製造方法

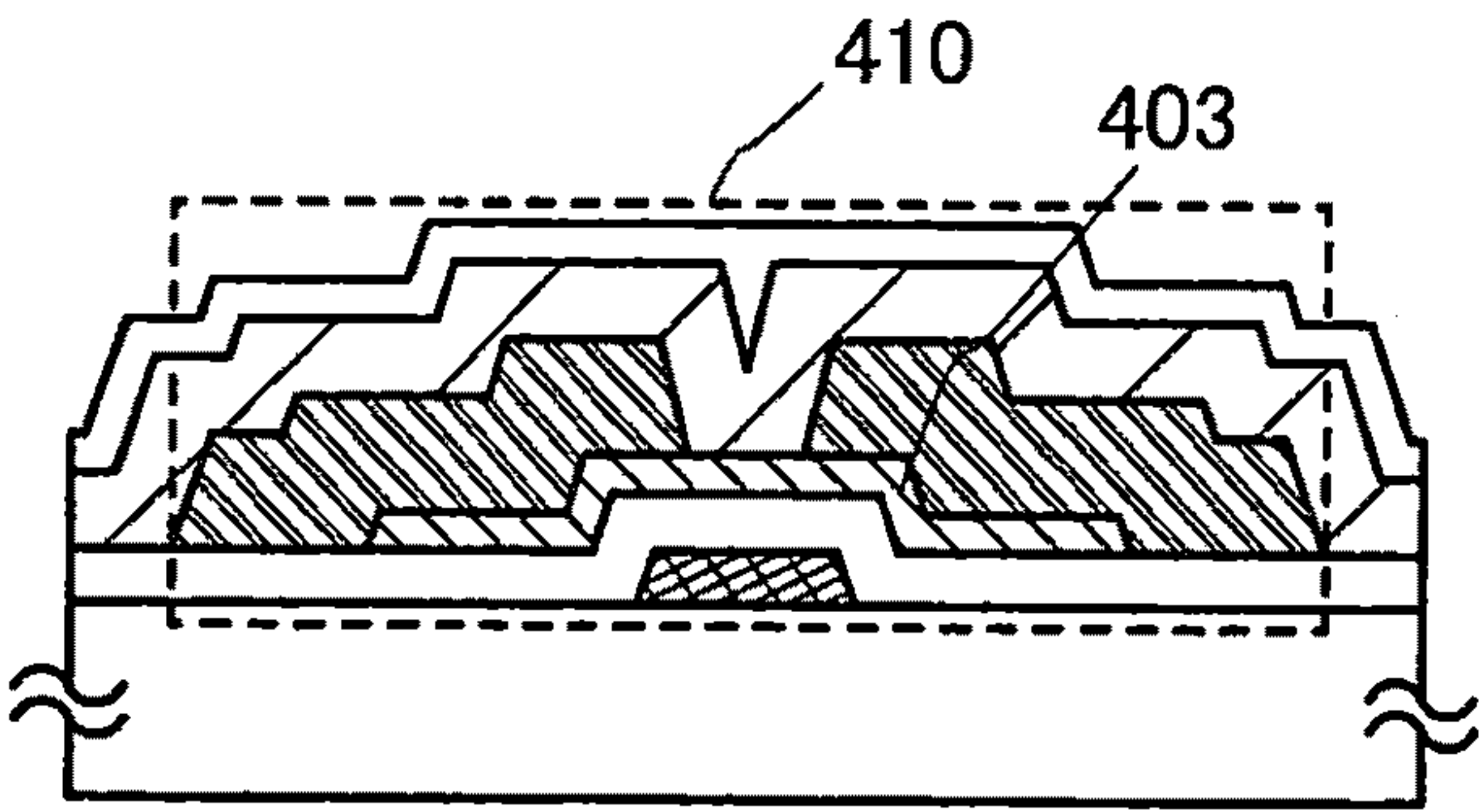
(57)摘要

本發明的目的之一是對使用氧化物半導體的半導體裝置賦予穩定的電特性，以實現高可靠性。在使用氧化物半導體膜的電晶體中，形成接觸於氧化物半導體膜並且覆蓋源極電極及汲極電極的用來防止帶電的金屬氧化膜，藉由該金屬氧化膜引入(添加)氧，進行加熱處理。藉由該氧引入及加熱製程，從氧化物半導體膜意圖性地排除氫、水分、羥基或者氫化物等雜質，以實現氧化物半導體膜的高純度化。此外，藉由設置金屬氧化膜，來防止在電晶體中的氧化物半導體膜的背通道側產生寄生通道。

In a transistor including an oxide semiconductor film, a metal oxide film for preventing electrification which is in contact with the oxide semiconductor film and covers a source electrode and a drain electrode is formed. Then, oxygen is introduced (added) to the oxide semiconductor film through the metal oxide film and heat treatment is performed. Through these steps of oxygen introduction and heat treatment, impurities such as hydrogen, moisture, a hydroxyl group, or hydride are intentionally removed from the oxide semiconductor film, so that the oxide semiconductor film is highly purified. Further, by providing the metal oxide film, generation of a parasitic channel on a back channel side of the oxide semiconductor film can be prevented in the transistor.

指定代表圖：

圖 1E



符號簡單說明：
403:氧化物半導體膜
410:電晶體

I731704

發明摘要

【發明名稱】(中文/英文)

半導體裝置的製造方法

METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

【中文】

本發明的目的之一是對使用氧化物半導體的半導體裝置賦予穩定的電特性，以實現高可靠性化。在使用氧化物半導體膜的電晶體中，形成接觸於氧化物半導體膜並且覆蓋源極電極及汲極電極的用來防止帶電的金屬氧化膜，藉由該金屬氧化膜引入（添加）氧，進行加熱處理。藉由該氧引入及加熱製程，從氧化物半導體膜意圖性地排除氫、水分、羥基或者氫化物等雜質，以實現氧化物半導體膜的高純度化。此外，藉由設置金屬氧化膜，來防止在電晶體中的氧化物半導體膜的背通道側產生寄生通道。

【英文】

In a transistor including an oxide semiconductor film, a metal oxide film for preventing electrification which is in contact with the oxide semiconductor film and covers a source electrode and a drain electrode is formed. Then, oxygen is introduced (added) to the oxide semiconductor film through the metal oxide film and heat treatment is performed. Through these steps of oxygen introduction and heat treatment, impurities such as hydrogen, moisture, a hydroxyl group, or hydride are intentionally removed from the oxide semiconductor film, so that the oxide semiconductor film is highly purified. Further, by providing the metal oxide film, generation of a parasitic channel on a back channel side of the oxide semiconductor film can be prevented in the transistor.

【代表圖】

【本案指定代表圖】：第(1E)圖。

【本代表圖之符號簡單說明】：

403：氧化物半導體膜

410：電晶體

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

半導體裝置的製造方法

METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

【技術領域】

本發明關於一種半導體裝置及半導體裝置的製造方法。

另外，在本說明書中半導體裝置是指能夠藉由利用半導體特性而工作的所有裝置，因此電光裝置、半導體電路以及電子設備都是半導體裝置。

【先前技術】

藉由利用形成在具有絕緣表面的基板上的半導體薄膜來構成電晶體（也稱為薄膜電晶體（TFT））的技術引人注目。該電晶體在諸如積體電路（IC）、影像顯示裝置（顯示裝置）的電子裝置中被廣泛地應用。作為可以應用於電晶體的半導體薄膜，矽類半導體材料是公知的。但是，作為其他材料，氧化物半導體受到關注。

例如，作為電晶體的主動層，公開有使用包括銦（In）、鎵（Ga）、鋅（Zn）並且其電子載子濃度低於 $10^{18}/\text{cm}^3$ 的非晶氧化物的電晶體（參照專利文獻1）。

[專利文獻 1] 日本專利申請公開第 2006-165528 號公

報

然而，氧化物半導體當在形成薄膜的製程中發生由於氧的過多或過少而引起的化學計量組成的偏離以及形成電子給體的氫、水分的混入等時，其導電率變化。這種現象成爲使用氧化物半導體的電晶體的電特性變動的主要原因。

【發明內容】

鑒於這種問題，本發明的目的之一是對使用氧化物半導體的半導體裝置賦予穩定的電特性，以實現高可靠性化。

此外，本發明的目的之一是防止在氧化物半導體膜的背通道側產生寄生通道。

爲了抑制使用氧化物半導體膜的電晶體的電特性變動而從氧化物半導體膜意圖性地排除成爲變動的主要原因的氫、水分、羥基或者氫化物（也稱爲氫化合物）等雜質，並且，供給在排除雜質的同時減少的構成氧化物半導體的主要成分材料的氧，來使氧化物半導體膜高純度化及在電性上 I 型（本質）化。

I 型（本質）的氧化物半導體是指如下一種氧化物半導體，即藉由以從氧化物半導體去除 n 型雜質的氫並儘量不包含氧化物半導體的主要成分以外的雜質的方式進行高純度化，實現 I 型（本質）或大致 I 型。也就是說，其特徵是不藉由添加雜質進行 I 型化，而藉由儘量去除氫、水

等的雜質，實現高純度化的 I 型（本徵半導體）或近於高純度化的 I 型。由此，可以使費密能級（ E_f ）成為與本質費密能級（ E_i ）相同的程度。

在包括氧化物半導體膜的電晶體中，在氧化物半導體膜上以與該氧化物半導體膜接觸的方式形成用來防止在氧化物半導體膜的背通道側產生的帶電的氧化物層，藉由氧化物層引入（添加）氧，在氧化物層上形成絕緣層，進行加熱處理。該加熱處理也可以在氧化物層上形成絕緣層之前進行。

用來防止帶電的氧化物層設置在氧化物半導體膜，最好為高純度化的氧化物半導體膜的背通道側（與閘極絕緣膜相反一側），並且，其介電常數最好小於氧化物半導體的介電常數。例如，使用介電常數為 8 以上且 20 以下的氧化物層。

將該氧化物層的厚度設定得厚於氧化物半導體膜的厚度。例如，較佳的是，將氧化物半導體膜的厚度設定為 3nm 以上且 30nm 以下，並且，將該氧化物層的厚度設定得大於 10nm，即設定為氧化物半導體膜的厚度以上。

作為上述氧化物層，可以使用金屬氧化物。作為金屬氧化物，例如可以使用氧化鎵、添加有 0.01atoms% 至 5 atoms % 的銦、鋅的氧化鎵。

藉由上述氧引入及加熱製程，從氧化物半導體膜意圖性地排除氫、水分、羥基或者氫化物（也稱為氫化合物）等雜質，來實現氧化物半導體膜的高純度化。藉由氧引

入，切斷構成氧化物半導體的金屬與氫之間的結合、或者該金屬與羥基之間的結合，同時，使這些氫、羥基與氧起反應來生成水，從而可以容易利用後面進行的加熱處理使作為雜質的氫、羥基成為水而脫離。

因為藉由層疊了的金屬氧化膜將氧引入到氧化物半導體膜中，所以可以控制氧的引入深度（引入區域），並且，可以高效地將氧引入到氧化物半導體膜中。

此外，在包含氧的金屬氧化膜與氧化物半導體膜接觸的狀態下進行加熱處理，所以可以從包含氧的金屬氧化膜將在排除雜質的同時減少的構成氧化物半導體的主要成分材料之一的氧供給到氧化物半導體膜中。因此，氧化物半導體膜被更高純度化，而在電性上實現 I 型（本質）化。

此外，也可以在加熱處理後，為了防止水分、氫等雜質再度混入到氧化物半導體膜，而在絕緣層上還形成阻擋這些水分、氫等雜質從外部侵入的保護絕緣層。

在具有高純度化的氧化物半導體膜的電晶體中，幾乎觀察不到臨界值電壓、導通電流等的電特性的溫度依賴性。此外，由於光退化而發生的電晶體特性的變動也少。

如此，具有高純度化且在電性上實現了 I 型（本質）化的氧化物半導體膜的電晶體的電特性變動被抑制，所以該電晶體在電性上穩定。因此，可以提供具有穩定的電特性的使用氧化物半導體的可靠性高的半導體裝置。

將加熱處理的溫度設定為 250°C 以上且 650°C 以下， 450°C 以上且 600°C 以下，或者低於基板的應變點。加熱

處理在氮、氧、超乾燥空氣（水的含量為 20ppm 以下，最好為 1ppm 以下，更最好為 10ppb 以下的空氣）、或者稀有氣體（氬、氦等）的氣圍下進行，即可。

本說明書所公開的發明的結構之一個方式是一種半導體裝置的製造方法，包括如下步驟：在基板上形成閘極電極；形成覆蓋閘極電極的閘極絕緣膜；在隔著閘極絕緣膜而重疊於閘極電極的區域中形成氧化物半導體膜；在氧化物半導體膜上形成源極電極及汲極電極；形成接觸於氧化物半導體膜並覆蓋源極電極及汲極電極的金屬氧化膜；將氧引入到氧化物半導體膜、金屬氧化膜以及氧化物半導體膜和金屬氧化膜的介面中之至少一；形成覆蓋金屬氧化膜的絕緣膜；進行加熱處理。

此外，本說明書所公開的發明的結構之另一個方式是一種半導體裝置的製造方法，包括如下步驟：在基板上形成閘極電極；形成覆蓋閘極電極的閘極絕緣膜；在隔著閘極絕緣膜而重疊於閘極電極的區域中形成氧化物半導體膜；在氧化物半導體膜上形成源極電極及汲極電極；形成接觸於氧化物半導體膜並覆蓋源極電極及汲極電極的金屬氧化膜；形成覆蓋金屬氧化膜的絕緣膜；將氧引入到氧化物半導體膜、金屬氧化膜以及氧化物半導體膜和金屬氧化膜的介面中之至少一；進行加熱處理。

此外，本說明書所公開的發明的結構之另一個方式是一種半導體裝置的製造方法，包括如下步驟：在基板上形成閘極電極；形成覆蓋閘極電極的閘極絕緣膜；在隔著閘

極絕緣膜而重疊於閘極電極的區域中形成氧化物半導體膜；對氧化物半導體膜進行包括惰性氣圍下的加熱和氧氣圍下的冷卻的第一加熱處理；在氧化物半導體膜上形成源極電極及汲極電極；形成接觸於氧化物半導體膜並覆蓋源極電極及汲極電極的金屬氧化膜；將氧引入到氧化物半導體膜、金屬氧化膜以及氧化物半導體膜和金屬氧化膜的介面中之至少一；形成覆蓋金屬氧化膜的絕緣膜；進行第二加熱處理。

此外，本說明書所公開的發明的結構之另一個方式是一種半導體裝置的製造方法，包括如下步驟：在基板上形成閘極電極；形成覆蓋閘極電極的閘極絕緣膜；在隔著閘極絕緣膜而重疊於閘極電極的區域中形成氧化物半導體膜；對氧化物半導體膜進行包括惰性氣圍下的加熱和氧氣圍下的冷卻的第一加熱處理；在氧化物半導體膜上形成源極電極及汲極電極；形成接觸於氧化物半導體膜並覆蓋源極電極及汲極電極的金屬氧化膜；形成覆蓋金屬氧化膜的絕緣膜；將氧引入到氧化物半導體膜、金屬氧化膜以及氧化物半導體膜和金屬氧化膜的介面中之至少一；進行第二加熱處理。

此外，最好在上述半導體裝置的製造方法中，作為金屬氧化膜，形成包含氧化鎵的膜。

或者，也可以在上述半導體裝置的製造方法中，作為金屬氧化膜，形成包含 0.01atoms%至 5atoms%的銦或鋅的氧化鎵膜。

此外，最好在上述半導體裝置的製造方法中，將加熱處理的溫度設定為 450°C 至 600°C 。

此外，最好在上述半導體裝置的製造方法中，作為氧化物半導體膜，形成包含銦及鎵的膜。

最好在上述結構中，作為金屬氧化膜，使用氧化鎵膜。氧化鎵膜可以藉由濺射法、CVD 法、蒸鍍法等來得到。氧化鎵膜雖然根據氧和鎵的組成比但是具有大約 4.9eV 的能隙，並且，在可見光區域中具有透光性。

在本說明書中，有時將氧化鎵記載為 GaO_x ($x > 0$)。例如，當 GaO_x 具有結晶結構時，已知 $x=1.5$ 的 Ga_2O_3 。

也可以在上述結構中，在氧化物半導體膜上形成金屬氧化膜之前，對氧化物半導體膜進行加熱處理。此外，可以利用離子植入法、離子摻雜法來引入氧。

在氧化物半導體膜上以與該氧化物半導體膜接觸的方式形成金屬氧化膜，藉由金屬氧化膜引入氧，進行加熱處理。藉由該氧引入及加熱製程，從氧化物半導體膜意圖性地排除氫、水分、羥基或者氫化物等雜質，來使氧化物半導體膜高純度化。具有高純度化且電 I 型（本質）化的氧化物半導體膜的電晶體的電特性變動被抑制，所以該電晶體電穩定。

因此，根據本發明的一個方式，可以製造具有穩定電特性的電晶體。

此外，根據本發明的一個方式，可以製造具有電特性

良好且可靠性高的電晶體的半導體裝置。

【圖式簡單說明】

圖 1A 至 1E 是說明半導體裝置及半導體裝置的製造方法的一個方式的圖；

圖 2A 至 2C 是說明半導體裝置的一個方式的圖；

圖 3 是說明半導體裝置的一個方式的圖；

圖 4 是說明半導體裝置的一個方式的圖；

圖 5 是說明半導體裝置的一個方式的圖；

圖 6A 和 6B 是說明半導體裝置的一個方式的圖；

圖 7A 和 7B 是示出電子設備的圖；

圖 8A 至 8F 是示出電子設備的圖；

圖 9A 是示出電介質的疊層結構的模型圖，而圖 9B 是等效電路圖。

【實施方式】

下面，關於本發明的實施方式將參照附圖給予詳細的說明。但是，所屬技術領域的普通技術人員可以很容易地理解一個事實，就是本發明的方式及詳細內容可以被變換為各種各樣的形式而不侷限於以下說明。此外，本發明不應該被解釋為僅限定在下面所示的實施方式所記載的內容中。

另外，作為第一、第二附加的序數詞是為了方便起見使用的，而不表示製程順序或疊層順序。另外，該序數詞

在本說明書中不是爲了作爲特定發明的事項的固有的名稱而示出的。

實施方式 1

在本實施方式中，參照圖 1A 至 1E 而說明半導體裝置及半導體裝置的製造方法的一個方式。在本實施方式中，作爲半導體裝置的一例而示出具有氧化物半導體膜的電晶體。

如圖 1E 所示，電晶體 410 在具有絕緣表面的基板 400 上包括閘極電極 401、閘極絕緣膜 402、氧化物半導體膜 403、源極電極 405a、汲極電極 405b。在氧化物半導體膜 403 上依次層疊有用來防止在氧化物半導體膜 403 的背通道側產生的帶電的金屬氧化膜 407 及絕緣膜 409。

圖 1A 至 1E 示出電晶體 410 的製造方法的一例。

首先，在具有絕緣表面的基板 400 上形成導電膜後，藉由第一光刻製程形成閘極電極 401。注意，也可以利用噴墨法形成抗蝕劑掩模。當利用噴墨法形成抗蝕劑掩模時，不使用光掩模，所以可以降低製造成本。

對可用於具有絕緣表面的基板 400 的基板沒有很大的限制，但是至少需要具有能夠承受後面的加熱處理程度的耐熱性。例如，可以使用玻璃基板、陶瓷基板、石英基板、藍寶石基板等。另外，只要具有絕緣表面，就也可以應用矽或碳化矽等的單晶半導體基板、多晶半導體基板、矽鍺等的化合物半導體基板、SOI 基板等，並且也可以在

這些基板上設置有半導體元件。

此外，作為基板 400 使用撓性基板。當使用撓性基板時，既可以在撓性基板上直接製造包括氧化物半導體膜 403 的電晶體 410，又可以在其他製造基板上製造包括氧化物半導體膜 403 的電晶體 410，然後進行剝離將該電晶體 410 轉置在撓性基板上。注意，為了從製造基板剝離電晶體並轉置到撓性基板上，也可以在製造基板和包括氧化物半導體膜的電晶體之間設置分離層。

也可以將成為基底膜的絕緣膜設置在基板 400 和閘極電極 401 之間。基底膜具有防止雜質元素從基板 400 擴散的功能，並且，該基底膜可以藉由使用選自氮化矽膜、氧化矽膜、氮氧化矽膜、氧氮化矽膜中的一個膜或者多個膜的疊層結構來形成。

此外，閘極電極 401 可以藉由使用鉬、鈦、鉭、鎢、鋁、銅、鈦、鈦等的金屬材料或者以這些金屬材料為主要成分的合金材料的單層或疊層形成。

接著，在閘極電極 401 上形成閘極絕緣膜 402。閘極絕緣膜 402 可以藉由電漿 CVD 法或者濺射法等使用氧化矽層、氮化矽層、氧氮化矽層、氮氧化矽層、氧化鋁層、氮化鋁層、氧氮化鋁層、氮氧化鋁層、氧化鉛層的單層或疊層形成。

此外，作為本實施方式的氧化物半導體膜 403，使用藉由實現去掉雜質並儘量不包含氧化物半導體的主要成分以外的載子給體的雜質的高純度化來實現本質（I 型）化

或者實際上本質（I 型）化了的氧化物半導體。

這種高純度化的氧化物半導體對介面能級或者介面電荷極為敏感，所以氧化物半導體膜和閘極絕緣膜的介面是很重要的。因此，對接觸於高純度化的氧化物半導體的閘極絕緣膜要求具有高品質。

例如，因為當利用使用 μ 波（例如，頻率為 2.45GHz）的高密度電漿 CVD 法時，可以形成細緻且絕緣耐壓高的高品質的絕緣層，所以適於用作閘極絕緣膜的製造方法。藉由使高純度化的氧化物半導體和高品質的閘極絕緣膜密切接觸，可以降低介面能級，而得到良好的介面特性。

當然，若作為閘極絕緣膜可以形成優質的絕緣層，則可以應用其他成膜方法諸如濺射法、電漿 CVD 法等。另外，也可以形成絕緣層，該絕緣層的膜質和與氧化物半導體之間的介面特性藉由成膜後的熱處理改變。總之，使用如下閘極絕緣膜即可：作為閘極絕緣膜的膜質不僅良好，而且降低與氧化物半導體之間的介面態密度，而可以形成良好的介面。

此外，為使閘極絕緣膜 402、氧化物半導體膜儘量不包含氫、羥基及水分，最好作為氧化物半導體膜的成膜的預處理，在濺射裝置的預熱室中對形成有閘極電極 401 的基板 400、或者形成到閘極絕緣膜 402 的基板 400 進行預熱，使吸附在基板 400 的氫、水分等雜質脫離並進行排氣。注意，作為設置在預熱室內的排氣單元，最好採用低

溫泵。注意，也可以省略該預熱處理。此外，該預熱也可以在後面的製程中對形成到源極電極 405a 及汲極電極 405b 的基板 400（金屬氧化膜 407 的成膜之前）同樣地進行。

接著，藉由濺射法在閘極絕緣膜 402 上形成厚度為 3nm 以上且 30nm 以下的氧化物半導體膜。當氧化物半導體膜的厚度過厚（例如，厚度為 50nm 以上）時，電晶體有可能會成為常開啓型，所以最好採用上述厚度。

另外，最好在利用濺射法形成氧化物半導體膜之前，進行引入氬氣生成電漿的反濺射來去除附著在閘極絕緣膜 402 表面的粉狀物質（也稱為微粒、塵屑）。反濺射是指不對靶材一側施加電壓而使用 RF 電源在氬氣圍中對基板一側施加電壓來在基板附近形成電漿以改變基板表面性質的方法。另外，也可以使用氮、氦、氧等代替氬氣圍。

作為用於氧化物半導體膜的氧化物半導體，可以使用：四元金屬氧化物的 In-Sn-Ga-Zn-O 類氧化物半導體；三元金屬氧化物的 In-Ga-Zn-O 類氧化物半導體、In-Sn-Zn-O 類氧化物半導體、In-Al-Zn-O 類氧化物半導體、Sn-Ga-Zn-O 類氧化物半導體、Al-Ga-Zn-O 類氧化物半導體、Sn-Al-Zn-O 類氧化物半導體；二元金屬氧化物的 In-Zn-O 類氧化物半導體、Sn-Zn-O 類氧化物半導體、Al-Zn-O 類氧化物半導體、Zn-Mg-O 類氧化物半導體、Sn-Mg-O 類氧化物半導體、In-Mg-O 類氧化物半導體、In-Ga-O 類氧化物半導體；以及 In-O 類氧化物半導體、Sn-O 類氧化物半

導體、Zn-O 類氧化物半導體等。另外，上述氧化物半導體也可以包含 SiO_2 。這裏，例如 In-Ga-Zn-O 類氧化物半導體是指包含銦 (In)、鎵 (Ga)、鋅 (Zn) 的氧化物膜，並且，對其組成比沒有特別的限制。此外，也可以包含 In、Ga、Zn 以外的元素。

另外，作為氧化物半導體膜，可以使用以化學式 $\text{InMO}_3(\text{ZnO})_m$ ($m>0$) 表示的薄膜。這裏，M 表示選自 Ga、Al、Mn 及 Co 中的一種或多種金屬元素。例如，作為 M，有 Ga、Ga 及 Al、Ga 及 Mn、Ga 及 Co 等。

當作為氧化物半導體使用 In-Ga-Zn-O 類材料時，作為所使用的靶材，例如可以使用其組成比為 In_2O_3 : Ga_2O_3 : $\text{ZnO}=1:1:1$ [摩爾數比] 的氧化物靶材。另外，不侷限於該靶材及組成，例如，也可以使用 In_2O_3 : Ga_2O_3 : $\text{ZnO}=1:1:2$ [摩爾數比] 的氧化物靶材。

另外，當作為氧化物半導體使用 In-Zn-O 類材料時，將所使用的靶材的組成比設定為原子數比為 In : Zn = 50 : 1 至 1 : 2 (換算為摩爾比則為 In_2O_3 : $\text{ZnO}=25:1$ 至 1 : 4)，最好為 In : Zn = 20 : 1 至 1 : 1 (換算為摩爾比則為 In_2O_3 : $\text{ZnO}=10:1$ 至 1 : 2)，更最好為 In : Zn = 15 : 1 至 1.5 : 1 (換算為摩爾比則為 In_2O_3 : $\text{ZnO}=15:2$ 至 3 : 4)。例如，作為用於形成 In-Zn-O 類氧化物半導體的靶材，當原子數比為 In : Zn : O = X : Y : Z 時，將其設定為 $Z>1.5X+Y$ 。

另外，靶材的填充率為 90% 以上且 100% 以下，最好

為 95%以上且 99.9%以下。藉由採用填充率高的靶材，可以形成緻密的氧化物半導體膜。

在本實施方式中，藉由使用 In-Ga-Zn-O 類氧化物靶材的濺射法形成氧化物半導體膜。另外，氧化物半導體膜可以在稀有氣體（典型為氬）氣圍下、氧氣圍下或稀有氣體和氧的混合氣圍下利用濺射法形成。

最好使用氬、水、羥基或氫化物等的雜質被去除了的高純度氣體作為形成氧化物半導體膜時的濺射氣體。

在維持減壓狀態的沉積室內保持基板 400，並且將基板溫度設定為 100℃以上且 600℃以下，最好為 200℃以上且 400℃以下，來形成氧化物半導體膜。藉由邊加熱基板 400 邊進行成膜，可以降低形成了的氧化物半導體膜中含有的雜質濃度。另外，可以減輕濺射帶來的損傷。另外，邊去除殘留在沉積室內的水分邊引入去除了氬及水分的濺射氣體並使用上述靶材在基板 400 上形成氧化物半導體膜。最好使用吸附型真空泵，例如，低溫泵、離子泵、鈦昇華泵來去除殘留在沉積室內的水分。另外，作為排氣單元，也可以使用配備有冷阱的渦輪泵。由於在利用低溫泵進行了排氣的沉積室中，如氫原子、水（ H_2O ）等的包含氫原子的化合物（最好還包括包含碳原子的化合物）等被排出，由此可以降低利用該沉積室形成的氧化物半導體膜中含有的雜質濃度。

作為成膜條件的一個例子，可以採用如下條件：基板與靶材之間的距離為 100mm；壓力為 0.6Pa；直流（DC）

電源為 0.5kW；氧（氧流量比率為 100%）氣圍。另外，當使用脈衝直流電源時，可以減少成膜時產生的粉狀物質（也稱為微粒、塵屑），並且膜厚度分佈也變得均勻，所以是較佳的。

接著，利用第二光刻製程將氧化物半導體膜加工為島狀的氧化物半導體膜 441（參照圖 1A）。另外，也可以利用噴墨法形成用來形成島狀氧化物半導體膜 441 的抗蝕劑掩模。當利用噴墨法形成抗蝕劑掩模時不使用光掩模，由此可以降低製造成本。

注意，作為在此進行的氧化物半導體膜的蝕刻，可以採用乾蝕刻及濕蝕刻中的一方或者兩者。例如，作為用於氧化物半導體膜的濕蝕刻的蝕刻液，可以使用混合有磷酸、醋酸、硝酸的溶液等。此外，還可以使用 ITO07N（由日本關東化學株式會社製造）。

接著，在閘極絕緣膜 402 及氧化物半導體膜 441 上形成用來形成源極電極及汲極電極（包括使用與該源極電極及汲極電極相同的層形成的佈線）的導電膜。作為用於源極電極及汲極電極的導電膜，例如可以使用包括選自 Al、Cr、Cu、Ta、Ti、Mo、W 中的元素的金屬膜或者以上述元素為成分的金屬氮化物膜（氮化鈦膜、氮化鉬膜、氮化鎢膜）等。此外，也可以採用在 Al、Cu 等金屬膜的下側和上側中的一方或兩者層疊 Ti、Mo、W 等難熔金屬膜或者它們的金屬氮化物膜（氮化鈦膜、氮化鉬膜、氮化鎢膜）的結構。此外，用於源極電極及汲極電極的導電膜

也可以使用導電金屬氧化物形成。作為導電金屬氧化物，可以使用氧化銦（ In_2O_3 ）、氧化錫（ SnO_2 ）、氧化鋅（ ZnO ）、氧化銦氧化錫合金（ $\text{In}_2\text{O}_3\text{-SnO}_2$ ，縮寫為ITO）、氧化銦氧化鋅合金（ $\text{In}_2\text{O}_3\text{-ZnO}$ ）或在這些金屬氧化物材料中包含氧化矽的材料。

此外，源極電極及汲極電極的材料最好根據使用的氧化物半導體的電子親和力和金屬氧化膜的電子親和力來決定。就是說，當將源極電極及汲極電極的材料功函數設定為 $W[\text{eV}]$ ，將氧化物半導體的電子親和力設定為 $\phi_1[\text{eV}]$ ，並且將金屬氧化膜的電子親和力設定為 $\phi_2[\text{eV}]$ 時，最好滿足 $\phi_2+0.4 < W < (\phi_1+0.5)$ ，更最好滿足 $(\phi_2+0.9) < W < (\phi_1+0.4)$ 的關係。例如，如果作為氧化物半導體和金屬氧化膜使用電子親和力分別為 4.5eV 、 3.5eV 的材料，則作為源極電極及汲極電極的材料，最好使用其功函數大於 3.9eV 且小於 5.0eV 的材料，更佳地使用其功函數大於 4.4eV 且小於 4.9eV 的金屬或者金屬化合物。其結果，在電晶體 410 中可以防止電子從源極電極 405a 及汲極電極 405b 注入到金屬氧化膜 407，而可以抑制漏電流，並且，在氧化物半導體膜和源極電極及汲極電極的結合處可以得到良好的電特性。作為具有這種功函數的材料，例如可以舉出氮化鋁、氮化鎢等。注意，這些材料在耐熱性方面上也優越，所以是較佳的。注意，根據上述關係式，得出 $\phi_2 < (\phi_1+0.1)$ ，最好為 $\phi_2 < (\phi_1-0.5)$ 的關係式，但是，更佳的是，滿足 $\phi_2 < (\phi_1-0.9)$ 的關係。

在利用第三光刻製程在導電膜上形成抗蝕劑掩模，選擇性地進行蝕刻來形成源極電極 405a、汲極電極 405b 後，去除抗蝕劑掩模（參照圖 1B）。

作為當利用第三光刻製程形成抗蝕劑掩模時的曝光，使用紫外線、KrF 雷射或 ArF 雷射，即可。由氧化物半導體膜 441 上相鄰的源極電極的下端部與汲極電極的下端部之間的間隔寬度決定後面形成的電晶體的通道長度 L 。另外，當通道長度 L 短於 25nm 時，最好使用波長極短的幾 nm 至幾十 nm 的超紫外線（Extreme Ultraviolet）進行當利用第三光刻製程形成抗蝕劑掩模時的曝光。利用超紫外線的曝光的解析度高且景深大。從而，也可以將後面形成的電晶體的通道長度 L 設定為 10nm 以上且 1000nm 以下，可以實現電路的工作速度的高速化。

此外，為了縮減用於光刻製程的光掩模數及製程數，也可以使用由透過的光成為多種強度的曝光掩模的多色調掩模形成的抗蝕劑掩模進行蝕刻製程。由於使用多色調掩模形成的抗蝕劑掩模成為具有多種厚度的形狀，並且可以藉由蝕刻進一步改變形狀，因此可以用於加工為不同圖案的多個蝕刻製程。由此，可以使用一個多色調掩模形成至少對應於兩種以上的不同圖案的抗蝕劑掩模。從而，可以縮減曝光掩模數，並還可以縮減對應的光刻製程，所以可以實現製程的簡化。

注意，當對導電膜進行蝕刻時，最好使蝕刻條件最適化以防止氧化物半導體膜 441 被蝕刻得斷開。但是，很難

僅蝕刻導電膜而完全不蝕刻氧化物半導體膜 441，所以有時當對導電膜進行蝕刻時只有氧化物半導體膜 441 的一部分被蝕刻，而成爲具有槽部（凹部）的氧化物半導體膜。

在本實施方式中，由於使用 Ti 膜作爲導電膜，並使用 In-Ga-Zn-O 類氧化物半導體作爲氧化物半導體膜 441，所以作爲蝕刻劑而使用過氧化氫氨水（氨、水、過氧化氫水的混合液）。

接著，也可以進行使用 N_2O 、 N_2 、Ar 等的氣體的電漿處理，來去除附著在露出的氧化物半導體膜的表面的吸附水等。在進行電漿處理的情況下，與該電漿處理連續地不接觸於大氣而形成與氧化物半導體膜 441 的一部分接觸的金屬氧化膜 407。

接著，形成覆蓋源極電極 405a 及汲極電極 405b 並且接觸於氧化物半導體膜 441 的一部分的金屬氧化膜 407。注意，將金屬氧化膜 407 的厚度設定得厚於氧化物半導體膜 441 的厚度。金屬氧化膜 407 是接觸於氧化物半導體膜 441 的背通道側即源極電極 405a 和汲極電極 405b 之間的氧化物半導體膜 441 並且去除蓄積在該金屬氧化膜 407 與該氧化物半導體膜 441 的界面的電荷的膜。

由於蓄積在源極電極 405a 或汲極電極 405b 中的電位（電荷），正電荷有可能會從源極電極 405a 或汲極電極 405b 移動到氧化物半導體膜，而在氧化物半導體膜的背通道側的介面產生帶電。尤其是，當氧化物半導體膜的導電率與接觸於氧化物半導體膜的背通道側的材料層的導電

率不同時，電荷流向氧化物半導體膜，電荷在介面上被俘獲，並且，電荷與氧化物半導體膜中的氫結合，而成為介面的施體中心（donor center）。由此，產生電晶體的特性變動的問題。從而，減少氧化物半導體膜中的氫以及防止帶電都是很重要的。

氧化物半導體膜和金屬氧化膜的物性值之差最好小。這裏說明的物性值例如是功函率、電子親和力、介電常數、帶隙等。明確而言，氧化物半導體膜的帶隙和金屬氧化膜的帶隙之差最好小於 3eV 。例如，當作爲氧化物半導體膜使用 In-Ga-Zn-O 類氧化物半導體，並且，作爲金屬氧化膜使用氧化矽、氧化鋁時， In-Ga-Zn-O 類氧化物半導體的帶隙爲 3.15eV ，並且氧化矽、氧化鋁的帶隙爲 8eV ，所以有可能會產生上述問題。此外，當使用包括氮化物的膜（例如，氮化矽膜）而代替金屬氧化膜時，由於包括氮化物的膜和氧化物半導體膜接觸，所以氧化物半導體膜的導電率有可能變動。

金屬氧化膜 407 是具有即使在背通道側帶正電荷也及時去除該電荷的性質的膜。但是，作爲用於金屬氧化膜 407 的材料，最好採用其氫的含量與氧化物半導體膜氫的含量相等或以下，當多於氧化物半導體膜的氫的含量時也不多一位數以上，並且其能隙與氧化物半導體膜的材料相等或以上。

如此，藉由使用用來防止帶電的金屬氧化膜 407，可以抑制電荷從接觸於氧化物半導體膜 403 的背通道側的材

料層流過到氧化物半導體膜 403。此外，藉由將金屬氧化膜 407 設置在氧化物半導體膜的上表面上，即使在氧化物半導體膜 403 的背通道側帶正電荷，也可以及時去除該電荷。此外，藉由使用金屬氧化膜 407，可以防止在氧化物半導體膜 403 的背通道側產生寄生通道。由此，可以抑制氧化物半導體膜 403 的導電率、臨界值電壓等電特性的變動，而可以提高電晶體 410 的可靠性。

在本實施方式中，作為金屬氧化膜 407，使用藉由利用脈衝直流（DC）電源的濺射法得到的氧化鎵膜。注意，作為用於濺射法的靶材，最好使用氧化鎵靶材。此外，也可以根據所使用的氧化物半導體膜的導電率而適當地將 In、Zn 添加到金屬氧化膜 407，以調整導電率。例如，藉由利用添加有銦或鋅的氧化鎵的靶材的濺射法，來形成包括 0.01atoms%至 5atoms%的銦或鋅的膜。藉由添加銦或鋅，提高金屬氧化膜 407 的導電率，並使該導電率接近氧化物半導體膜 403 的導電率，而可以進一步降低蓄積的電荷。

氧化鎵的帶隙為 3.0eV 至 5.2eV（例如為 4.9eV），介電常數為 10 至 12，並且電子親和力為 3.5eV，另一方面，In-Ga-Zn-O 類氧化物半導體的帶隙為 3.15eV，介電常數為 15，並且電子親和力為 3.5eV，而各個之間的差異小，所以是很較佳的。此外，因為氧化鎵具有大約 4.9eV 的寬頻隙，所以在可見光區域中具有透光性。此外，藉由將氧化鎵用於金屬氧化膜，可以降低 In-Ga-Zn-O 類氧化

物半導體膜和氧化鎵膜的接觸電阻，所以是很較佳的。當作爲金屬氧化膜而使用氧化鎵時，除了 In-Ga-Zn-O 類氧化物半導體以外，還可以作爲氧化物半導體材料而使用 In-Ga-O 類氧化物半導體、 Ga-Zn-O 類氧化物半導體。

尤其是，當作爲氧化物半導體膜而使用 In-Ga-Zn-O 膜時，作爲金屬氧化膜 407 而使用的 GaOx 也包括作爲氧化物半導體膜使用的 In-Ga-Zn-O 膜所包括的鎵元素，所以材料的匹配性好。

最好藉由利用不混入水、氫等的雜質的方法形成金屬氧化膜 407。當金屬氧化膜 407 包括氫時，該氫侵入到氧化物半導體膜，或者該氫抽出氧化物半導體膜中的氧，而使氧化物半導體膜的背通道低電阻化（N 型化），其結果是有可能形成寄生通道。因此，爲了使金屬氧化膜 407 儘量不包括氫，而當形成金屬氧化膜 407 時不使用氫是很重要的。

在本實施方式中，藉由濺射法形成其厚度超過 10nm 並爲氧化物半導體膜 441 的厚度以上的氧化鎵膜作爲金屬氧化膜 407。這是因爲當使金屬氧化膜 407 的厚度厚時，金屬氧化膜 407 可以高效地放出電荷的緣故。將成膜時的基板溫度設定爲室溫以上且 300℃ 以下，即可。藉由濺射法而形成的氧化鎵膜的形成製程可以在稀有氣體（典型爲氬）氣圍下、氧氣圍下或者稀有氣體和氧的混合氣圍下進行。

爲了與形成氧化物半導體膜時同樣去除金屬氧化膜

407 的沉積室內的殘留水分，最好使用吸附型真空泵（低溫泵等）。這樣可以降低在使用低溫泵進行排氣的沉積室內形成的金屬氧化膜 407 所包括的雜質的濃度。此外，作為用來去除金屬氧化膜 407 的沉積室內的殘留水分的排氣單元，也可以採用配備有冷阱的渦輪泵。

作為當形成金屬氧化膜 407 時使用的濺射氣體，最好使用去除了氫、水、羥基或者氫化物等雜質的高純度氣體。

此外，金屬氧化膜 407 只要至少覆蓋氧化物半導體膜的通道形成區域、源極電極 405a、汲極電極 405b 即可，並且，如果有需要，則也可以選擇性地去除金屬氧化膜 407。注意，作為在本實施方式中使用的氧化鎵膜的蝕刻，可以採用已知的濕蝕刻或乾蝕刻。例如，進行使用氟酸溶液或硝酸的濕蝕刻。

接著，金屬氧化膜 407 將氧 421 引入到氧化物半導體膜 441、金屬氧化膜 407 以及氧化物半導體膜 441 和金屬氧化膜 407 的介面中的至少一個（參照圖 1C）。

作為氧 421 的引入方法，可以採用離子植入法、離子摻雜法等。離子植入法是如下方法，其中，使源氣體電漿化，提取該電漿所包括的離子種，進行質量分離，使具有指定質量的離子種加速，並且使用加速了的離子種作為離子束來注入被處理物。此外，離子摻雜法是如下方法，其中，使源氣體電漿化，藉由指定的電場的作用來提取該電漿所包括的離子種，不對所提取的離子種進行質量分離而

使它加速，並且使用加速了的離子種作為離子束來注入被處理物。藉由使用進行質量分離的離子植入法添加氧，可以防止金屬元素等的雜質與氧一起被添加在氧化物半導體膜中。另外，由於離子摻雜法與離子植入法相比可以增大離子束的照射面積，所以藉由使用離子摻雜法添加氧，可以縮短節拍時間（tact time）。

由於藉由層疊的金屬氧化膜 407 將氧引入氧化物半導體膜 441，所以可以控制氧的引入深度（引入區域），並且，可以高效地將氧引入氧化物半導體膜 441 中。適當地設定加速電壓、劑量等的引入條件或者使氧藉由的金屬氧化膜 407 的厚度，來控制氧的引入深度，即可。

接著，在金屬氧化膜 407 上形成絕緣膜 409（參照圖 1D）。作為絕緣膜 409，可以使用無機絕緣膜，並且，可以使用：氧化矽膜、氧氮化矽膜、氧化鋁膜、氧氮化鋁膜等氧化絕緣膜；氮化矽膜、氮氧化矽膜、氮化鋁膜、氮氧化鋁膜等氮化絕緣膜的單層或者多層。例如，藉由濺射法從金屬氧化膜 407 一側依次形成氧化矽膜及氮化矽膜的疊層。

注意，上述氧的引入處理也可以在金屬氧化膜 407 上形成絕緣膜 409 後進行。

接著，在氧化物半導體膜 441 和金屬氧化膜 407 的一部分（通道形成區域）接觸的狀態下對引入氧的氧化物半導體膜 441 進行加熱處理（參照圖 1E）。

將加熱處理的溫度設定為 250℃ 以上且 650℃ 以下，

最好為 450°C 以上且 600°C 以下，或者低於基板的應變點。例如，將基板引入加熱處理裝置之一的電爐，並且，在氮氣圍下以 450°C 對氧化物半導體膜進行一個小時的加熱處理。

注意，加熱處理裝置不侷限於電爐，還可以使用利用電阻發熱體等的發熱體所產生的熱傳導或熱輻射對被處理物進行加熱的裝置。例如，可以使用 GRTA (Gas Rapid Thermal Anneal：氣體快速熱退火) 裝置、LRTA (Lamp Rapid Thermal Anneal：燈快速熱退火) 裝置等的 RTA (Rapid Thermal Anneal：快速熱退火) 裝置。LRTA 裝置是利用從燈如鹵素燈、金鹵燈、氙弧燈、碳弧燈、高壓鈉燈或高壓汞燈等發出的光 (電磁波) 的輻射加熱被處理物的裝置。GRTA 裝置是使用高溫的氣體進行加熱處理的裝置。作為高溫的氣體，使用如氬等的稀有氣體或氮那樣的即使進行加熱處理也不與被處理物產生反應的惰性氣體。注意，當作為加熱處理裝置使用 GRTA 裝置時，其熱處理時間很短，所以也可以在加熱到 650°C 至 700°C 的高溫的惰性氣體中加熱基板。

加熱處理在氮、氧、超乾燥空氣 (水的含量為 20ppm 以下，最好為 1ppm 以下，更最好為 10ppb 以下的空氣)、或者稀有氣體 (氬、氦等) 的氣圍下進行，即可。但是，上述氮、氧、超乾燥空氣、稀有氣體等的氣圍最好不包括水、氫等。此外，最好將引入加熱處理裝置中的氮、氧、稀有氣體的純度設定為 6N (99.9999%) 以上，

更最好為 7N (99.99999%) 以上 (即, 將雜質濃度設定為 1ppm 以下, 最好為 0.1ppm 以下)。

如此, 藉由將氧添加到氧化物半導體膜 441、金屬氧化膜 407 以及氧化物半導體膜 441 和金屬氧化膜 407 的介面中的至少一個, 然後進行加熱處理, 可以利用氧終結存在於氧化物半導體膜 441 中、金屬氧化膜 407 中或者氧化物半導體膜 441 和金屬氧化膜 407 的介面的懸空鍵。當懸空鍵存在於氧化物半導體膜 441 中、金屬氧化膜 407 中或者氧化物半導體膜 441 和金屬氧化膜 407 的介面時, 氫有可能會擴散而形成鍵, 但是, 藉由利用氧終結懸空鍵, 可以防止鍵的形成。

此外, 藉由氧引入, 切斷構成氧化物半導體的金屬與氫之間的結合、或者該金屬與羥基之間的結合, 同時, 使這些氫、羥基與氧起反應來生成水。從而, 可以容易利用加熱處理使作為雜質的氫、羥基成為水而脫離。

如此, 可以在藉由氧引入及加熱處理來防止鍵的形成的同時, 進行氧化物半導體膜的脫水化或脫氫化, 並且, 可以從氧化物半導體膜排除氫、水分、羥基或者氫化物等雜質。

此外, 因為在氧化物半導體膜和包括氧的金屬氧化膜 407 接觸的狀態下進行加熱處理, 所以可以從包括氧的金屬氧化膜 407 將由於雜質的排除製程而同時減少的構成氧化物半導體的主要成分材料之一的氧供給到氧化物半導體膜。由此, 可以降低氧化物半導體膜中的電荷俘獲中心。

藉由上述製程，得到高純度化且在電性上 I 型（本質）化的氧化物半導體膜 403。此外，藉由該加熱處理，金屬氧化膜 407 中的雜質也同時被去除，而有可能實現高純度化。

高純度化的氧化物半導體膜 403 中的由施體產生的載子極少（近零），其載子濃度低於 $1 \times 10^{14}/\text{cm}^3$ ，最好低於 $1 \times 10^{12}/\text{cm}^3$ ，更最好低於 $1 \times 10^{11}/\text{cm}^3$ 。

此外，藉由金屬氧化膜 407 添加氧，氧化物半導體膜 441 和金屬氧化膜 407 之間的介面附近的原子的排列發生應變，並且，藉由此後的加熱處理，進行氧化物半導體膜 403 和金屬氧化膜 407 之間的介面附近的原子的再排列。此時，因為在氧化物半導體膜 403 和金屬氧化膜 407 之間發生彼此的原子的結合，所以可以降低氧化物半導體膜 403 和金屬氧化膜 407 之間的導電率等物性值之差，並且，可以抑制氧化物半導體膜的背通道側的介面的帶電。由此，可以抑制氧化物半導體膜的臨界值電壓等電特性的變動，所以可以提高電晶體的可靠性。

藉由上述製程形成電晶體 410（參照圖 1E）。電晶體 410 是包括從氧化物半導體膜意圖性地排除氫、水分、羥基或者氫化物（也稱為氫化合物）等雜質而實現高純度化的氧化物半導體膜 403 的電晶體。因此，電晶體 410 的電特性的變動被抑制，而在電性上是穩定的。

注意，引入氧後的加熱處理也可以在形成絕緣膜 409 之前進行。在此情況下，加熱處理後在金屬氧化膜 407 上

形成絕緣膜 409。

此外，除了上述加熱處理以外，還可以進行其他加熱處理。例如，也可以在形成氧化物半導體膜 441 後進行加熱處理（第一加熱處理），並在形成金屬氧化膜 407 之後再次進行加熱處理（第二加熱處理）。在此情況下，作為第一加熱處理，例如可以在惰性氣體氣圍下進行加熱，並且，在氧氣圍下（至少包括氧的氣圍下）進行冷卻。藉由應用這種第一加熱處理，可以同時實現氧化物半導體膜的脫水化及加氧化。

此外，在圖 1E 的製程後還可以再次進行加熱處理。例如，也可以在大氣中以 100°C 以上且 200°C 以下進行 1 個小時以上且 30 個小時以下的加熱處理。該加熱處理既可以在保持一定的加熱溫度的情況下進行，又可以將從室溫升溫到 100°C 以上且 200°C 以下的加熱溫度以及從加熱溫度降溫到室溫的步驟反復進行多次。

此外，使用氧化物半導體膜 403 的電晶體 410 具有較高的電場效應遷移率，所以可以進行高速驅動。因此，藉由將上述電晶體用於像素部，可以提供高圖像品質的圖像。此外，可以在同一個基板上形成具有包括高純度化的氧化物半導體膜的電晶體的驅動電路部、像素部，所以可以削減半導體裝置的零部件數。

此外，在包括金屬氧化膜 407 的電晶體 410 中，可以防止氧化物半導體膜 403 的背通道側的寄生通道的產生。再者，藉由防止在電晶體 410 中的氧化物半導體膜 403 的

背通道側產生寄生通道，可以抑制臨界值電壓的變動，所以可以得到可靠性提高了的電晶體。

在圖 1E 所示的電晶體 410 中，將兩層電介質即氧化物半導體膜 403 和金屬氧化膜 407 彼此接觸地設置。在層疊有不同的兩層電介質的情況下，當將第一層（電晶體 410 中的氧化物半導體膜 403）的介電常數設定為 ε_1 ，將導電率設定為 σ_1 ，並且將厚度設定為 d_1 ，而將第二層（電晶體 410 中的金屬氧化膜 407）的介電常數設定為 ε_2 ，將導電率設定為 σ_2 ，並且將厚度設定為 d_2 時，可以將兩個層的疊層表示於圖 9A 的模型圖。注意，在圖 9A 中，S 表示面積。此外，圖 9A 所示的模型圖可以替換為圖 9B 所示的等效電路。附圖中的 C_1 表示第一層的電容值， G_1 表示第一層的電阻值， C_2 表示第二層的電容值， G_2 表示第二層的電阻值。在此，當對兩個層施加電壓 V 時，在 t 秒後在兩個層的介面處蓄積由下面的算式（1）表示的電荷 Q 。

[算式 1]

$$Q = \frac{C_2 G_1 - C_1 G_2}{G_1 + G_2} V \times \left\{ 1 - \exp \left(- \frac{G_1 + G_2}{C_1 + C_2} t \right) \right\} \quad (1)$$

在圖 1E 所示的電晶體 410 中，上述蓄積電荷 Q 的介面相當於氧化物半導體膜 403 的背通道側，並且，藉由適當地設定金屬氧化膜 407 的介電常數、導電率或者厚度，可以降低蓄積於背通道側的介面處的電荷 Q 。

在此，當改變算式（1）的形式時，得到下面的算式

(2) 及算式 (3)。

[算式 2]

$$Q = \left(1 - \frac{\tau_1}{\tau_2}\right) C_2 V_2 \times \left\{1 - \exp\left(-\frac{t}{\tau_i}\right)\right\} \quad (2)$$

$$V_2 = \frac{G_1}{G_1 + G_2} V \quad (3)$$

(注意 $C_1 = \frac{\epsilon_1}{d_1} S$, $C_2 = \frac{\epsilon_2}{d_2} S$, $G_1 = \frac{\sigma_1}{d_1} S$, $G_2 = \frac{\sigma_2}{d_2} S$, $\tau_1 = \frac{\epsilon_1}{\sigma_1}$, $\tau_2 = \frac{\epsilon_2}{\sigma_2}$,

$$\tau_i = \frac{C_1 + C_2}{G_1 + G_2})$$

根據算式 (2) 及算式 (3)，爲了降低電荷 Q ，而可以設想下面的 (A) 至 (D) 的四個條件。

條件 (A) 爲使 τ_i 成爲非常大。

條件 (B) 爲使 V_2 近零，即，使 G_2 成爲比 G_1 大出很多。

條件 (C) 爲使 C_2 近零。

條件 (D) 爲使 τ_1 近 τ_2 。

在條件 (A) 下，爲了使 τ_i 成爲非常大，由於 $\tau_i = (C_1 + C_2) / (G_1 + G_2)$ ，所以使 $(C_1 + C_2)$ 非常大於 $(G_1 + G_2)$ ，即可。 C_1 、 G_1 是氧化物半導體膜 403 的參數，所以爲了利用金屬氧化膜 407 來降低電荷 Q ，需要使 C_2 增大。然而，當根據 $C_2 = \epsilon_2 S / d_2$ ，藉由使 ϵ_2 增大而使 C_2 增大時，根據算式 (2) Q 也變大，於是產生矛盾。就是說，不能由 τ_i 調整電荷 Q 。

在條件 (B) 下，爲了使 V_2 近零，根據算式 3 而滿足 $G_2 \gg G_1$ ，即可。 G_1 是氧化物半導體膜 403 的參數，所

以爲了利用金屬氧化膜 407 來降低電荷 Q ，需要使 G_2 增大。明確而言，由於 $G_2 = \sigma_2 S / d_2$ ，所以需要使 d_2 變小或者選擇 σ_2 大的材料。然而，不能採用使 d_2 變小，因爲根據 $C_2 = \epsilon_2 S / d_2$ ，如果 d_2 縮小了則 C_2 變大，這樣就會與條件（A）同樣地使 Q 變大。此外，如果 σ_2 大，則意味著金屬氧化膜 407 的導電率高於氧化物半導體膜 403 的導電率，這樣發生漏電流、短路的可能性升高，所以也不能採用。

在條件（C）下，爲了使 C_2 成爲極小，根據 $C_2 = \epsilon_2 S / d_2$ ，需要使 d_2 變大，或者選擇小的材料作爲 ϵ_2 。

此外，在條件（D）下，爲了使 τ_1 接近 τ_2 ，由於 $\tau_1 = \epsilon_1 / \sigma_1$ 、 $\tau_2 = \epsilon_2 / \sigma_2$ ，所以選擇 $\epsilon_1 / \sigma_1 \doteq \epsilon_2 / \sigma_2$ 的膜，即可。其與 $C_1 / G_1 \doteq C_2 / G_2$ 相等。

從而，爲了高效地防止電荷 Q 的蓄積，最好使金屬氧化膜 407 的厚度（ d_2 ）厚，或者，作爲金屬氧化膜 407 的材料選擇介電常數（ ϵ_2 ）小的材料，最好選擇其介電常數小於氧化物半導體膜 403 的介電常數的材料（例如，介電常數 ϵ 爲 8 以上且 20 以下的材料）。或者，最好作爲金屬氧化膜選擇其物性值近於氧化物半導體膜的物性值的材料，以得到 $\epsilon_1 / \sigma_1 \doteq \epsilon_2 / \sigma_2$ （ ϵ_1 爲氧化物半導體的介電常數，且 σ_1 爲氧化物半導體的導電率）。

如上所述，可以提供具有穩定電特性的使用氧化物半導體的半導體裝置。由此，可以提供可靠性高的半導體裝置。

如上所述，本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合來使用。

實施方式 2

在本實施方式中，將說明半導體裝置的製造方法的其他一種方式。與上述實施方式相同的部分或者具有與上述實施方式相同的功能的的部分以及製程可以與上述實施方式同樣地進行，並且，省略反復說明。此外，省略對相同的部分的詳細說明。

在本實施方式中，示出在實施方式 1 所示的電晶體 410 的製造方法中，在形成與氧化物半導體膜接觸的金屬氧化膜 407 之前對氧化物半導體膜進行加熱處理的實例。

該加熱處理只要在形成氧化物半導體膜後並且在形成金屬氧化膜 407 之前就也可以應用於加工為島狀氧化物半導體膜之前的氧化物半導體膜，而且，也可以應用於形成源極電極 405a 及汲極電極 405b 之前或者形成源極電極 405a 及汲極電極 405b 之後。

將加熱處理的溫度設定為 250℃ 以上且 650℃ 以下，最好為 450℃ 以上且 600℃ 以下。例如，將基板引入加熱處理裝置之一的電爐，在氮氣圍下以 450℃ 對氧化物半導體膜進行 1 個小時的加熱處理。最好在加熱處理後，不接觸大氣地形成金屬氧化膜，以防止水、氫再度混入到氧化物半導體膜中。

注意，加熱處理裝置不侷限於電爐，還可以使用利用

電阻發熱體等的發熱體所產生的熱傳導或熱輻射對被處理物進行加熱的裝置。例如，可以使用 GRTA 裝置、LRTA 裝置等的 RTA 裝置。注意，當作爲加熱處理裝置使用 GRTA 裝置時，其熱處理時間很短，所以也可以在加熱到 650℃ 至 700℃ 的高溫的惰性氣體中加熱基板。

加熱處理在氮、氧、超乾燥空氣（水的含量爲 20ppm 以下，最好爲 1ppm 以下，更最好爲 10ppb 以下的空氣）、或者稀有氣體（氬、氦等）的氣圍下進行，即可。但是，上述氮、氧、超乾燥空氣、稀有氣體等的氣圍最好不包括水、氬等。此外，最好將引入加熱處理裝置中的氮、氧、稀有氣體的純度設定爲 6N（99.9999%）以上，更最好爲 7N（99.99999%）以上（即，將雜質濃度設定爲 1ppm 以下，最好爲 0.1ppm 以下）。

藉由該加熱處理，可以降低氧化物半導體膜中的水分、氬等的雜質。

再者，在氧化物半導體膜上形成金屬氧化膜，藉由氧化絕緣層的金屬氧化膜將氧引入氧化物半導體膜，切斷構成氧化物半導體的金屬與氬之間的結合、或者該金屬與羥基之間的結合，同時，使這些氬、羥基與氧起反應來生成水。並且，在引入氧後，形成絕緣層，還進行加熱處理，從而可以容易使堅強地殘存的氬、羥基等雜質作爲水而脫離。

因爲在氧化物半導體膜和包括氧的金屬氧化膜接觸的狀態下進行加熱處理，所以可以將因雜質的排除製程同時

減少的構成氧化物半導體的主要成分材料之一的氧從包括氧的金屬氧化膜供給到氧化物半導體膜。

從而，如果對氧化物半導體膜進行形成金屬氧化膜之前的加熱處理以及形成金屬氧化膜並引入氧之後的加熱處理，就可以得到水分、氫等雜質進一步脫離的 I 型（本徵半導體）或者極近於 I 型的氧化物半導體膜。

從而，包括高純度化的氧化物半導體膜的電晶體的電特性變動被抑制，而在電性上穩定。

此外，包括用來防止帶電的金屬氧化膜的電晶體可以防止氧化物半導體膜的背通道側的寄生通道的產生。再者，藉由在電晶體中防止在氧化物半導體膜的背通道側產生寄生通道，可以抑制臨界值電壓的變動。

如上所述，可以提供具有穩定電特性的使用氧化物半導體的半導體裝置。由此，可以提供可靠性高的半導體裝置。

如上所述，本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合來使用。

實施方式 3

可以藉由使用在實施方式 1 或實施方式 2 中示出的作為一例的電晶體製造具有顯示功能的半導體裝置（也稱為顯示裝置）。此外，藉由將包括電晶體的驅動電路的一部分或全部形成在與該像素部相同的基板上，可以製造系統化面板（system-on-panel）。

在圖 2A 中，以圍繞設置在第一基板 4001 上的像素部 4002 的方式設置密封材料 4005，並且，使用第二基板 4006 進行密封。在圖 2A 中，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上的掃描線驅動電路 4004、信號線驅動電路 4003。此外，供給到另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或者像素部 4002 的各種信號及電位從 FPC (Flexible printed circuit) 4018a、4018b 供給。

在圖 2B 和 2C 中，以圍繞設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 的方式設置密封材料 4005。此外，在像素部 4002 和掃描線驅動電路 4004 上設置有第二基板 4006。因此，像素部 4002、掃描線驅動電路 4004 與顯示元件一起由第一基板 4001、密封材料 4005 以及第二基板 4006 密封。在圖 2B 和 2C 中，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上的信號線驅動電路 4003。在圖 2B 和 2C 中，供給到另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或者像素部 4002 的各種信號及電位從 FPC4018 供給。

此外，圖 2B 和 2C 示出另行形成信號線驅動電路 4003 並且將該信號線驅動電路 4003 安裝到第一基板 4001 的實例，但是不侷限於該結構。既可以另行形成掃描線驅

動電路並進行安裝，又可以另行僅形成信號線驅動電路的一部分或者掃描線驅動電路的一部分並進行安裝。

注意，對另行形成的驅動電路的連接方法沒有特別的限制，而可以採用 COG（玻璃覆晶封裝）方法、引線接合方法或者 TAB（卷帶式自動接合）方法等。圖 2A 是藉由 COG 方法安裝信號線驅動電路 4003、掃描線驅動電路 4004 的例子，圖 2B 是藉由 COG 方法安裝信號線驅動電路 4003 的例子，而圖 2C 是藉由 TAB 方法安裝信號線驅動電路 4003 的例子。

此外，顯示裝置包括密封有顯示元件的面板和在該面板上安裝有包括控制器的 IC 等的模組。

注意，本說明書中的顯示裝置是指影像顯示裝置、顯示裝置或光源（包括照明裝置）。另外，顯示裝置還包括：安裝有連接器諸如 FPC、TAB 膠帶或 TCP 的模組；在 TAB 膠帶或 TCP 的端部上設置有印刷線路板的模組；藉由 COG 方式將 IC（積體電路）直接安裝到顯示元件的模組。

此外，設置在第一基板上的像素部及掃描線驅動電路包括多個電晶體，並且，可以應用在實施方式 1 或實施方式 2 中示出作為一例的電晶體。

作為設置在顯示裝置中的顯示元件，可以使用液晶元件（也稱為液晶顯示元件）、發光元件（也稱為發光顯示元件）。發光元件將由電流或電壓控制亮度的元件包括在其範疇內，明確而言，包括無機 EL（Electro

Luminescence)、有機 EL 等。此外，也可以應用電子墨水等由於電作用而改變對比度的顯示媒體。

參照圖 3 至圖 5 而說明半導體裝置的一種方式。圖 3 至圖 5 相當於圖 2B 的 M-N 的截面圖。

如圖 3 至圖 5 所示，半導體裝置包括連接端子電極 4015 及端子電極 4016，並且，連接端子電極 4015 及端子電極 4016 藉由各向異性導電膜 4019 電連接到 FPC4018 所包括的端子。

連接端子電極 4015 由與第一電極層 4030 相同的導電膜形成，並且，端子電極 4016 由與電晶體 4010、4011 的源極電極及汲極電極相同的導電膜形成。

此外，設置在第一基板 4001 上的像素部 4002、掃描線驅動電路 4004 包括多個電晶體，並且，在圖 3 至圖 5 中例示像素部 4002 所包括的電晶體 4010、掃描線驅動電路 4004 所包括的電晶體 4011。在圖 3 中，在電晶體 4010、4011 上設置有用來防止帶電的金屬氧化膜 4020、絕緣膜 4024，並且，在圖 4 及圖 5 中還設置有絕緣層 4021。注意，絕緣膜 4023 用作基底膜。

在本實施方式中，作為電晶體 4010、電晶體 4011，可以應用在實施方式 1 或實施方式 2 中示出的電晶體。

在電晶體 4010 及電晶體 4011 中，氧化物半導體膜是藉由層疊於其上的金屬氧化膜 4020 引入氧，在金屬氧化膜 4020 上形成絕緣膜 4024，然後進行加熱處理，從該氧化物半導體膜意圖性地排除氫、水分、羥基或者氫化物

（也稱為氫化合物）等雜質而實現高純度化的氧化物半導體膜。藉由氧引入，切斷構成氧化物半導體的金屬與氫之間的結合、或者該金屬與羥基之間的結合，同時，使這些氫、羥基與氧起反應來生成水，從而可以容易利用後面進行的加熱處理使作為雜質的氫、羥基成為水而脫離。

因為藉由所層疊的金屬氧化膜 4020 進行對氧化物半導體膜的氧的引入，所以可以控制氧的引入深度（引入區域），並且，可以高效地對氧化物半導體膜引入氧。

此外，在氧化物半導體膜與包含氧的金屬氧化膜 4020 接觸的狀態下進行加熱處理，所以可以從包含氧的金屬氧化膜 4020 將由於在排除雜質的同時減少的構成氧化物半導體的主要成分材料之一的氧供給到氧化物半導體膜中。因此，氧化物半導體膜更高純度化，而在電性上實現 I 型（本質）化。

因此，包括高純度化的氧化物半導體膜的電晶體 4010 及電晶體 4011 的電特性變動被抑制，所以在電性上是穩定的。因此，作為圖 3 至圖 5 所示的本實施方式的半導體裝置，可以提供可靠性高的半導體裝置。

此外，包括用來防止帶電的金屬氧化膜的電晶體可以防止氧化物半導體膜的背通道側的寄生通道的產生。再者，藉由在電晶體中防止在氧化物半導體膜的背通道側產生寄生通道，可以抑制臨界值電壓的變動。

此外，在本實施方式中，在絕緣膜 4024 上的與驅動電路用電晶體 4011 的氧化物半導體膜的通道形成區域重

疊的位置設置有導電層。藉由將導電層設置在與氧化物半導體膜的通道形成區域重疊的位置，可以進一步降低 BT 試驗前後的電晶體 4011 的臨界值電壓的變化量。此外，導電層的電位既可以與電晶體 4011 的閘極電極的電位相同，又可以不同，並且，還可以用作第二閘極電極。此外，導電層的電位也可以為 GND、0V 或者浮動狀態。

此外，該導電層還具有遮蔽外部的電場，即不使外部的電場作用到內部（包括薄膜電晶體的電路部）的功能（尤其是，遮蔽靜電的靜電遮蔽功能）。利用導電層的遮蔽功能，可以防止由於靜電等外部的電場的影響而使電晶體的電特性變動。

設置在像素部 4002 中的電晶體 4010 電連接到顯示元件，構成顯示面板。只要可以進行顯示就對顯示元件沒有特別的限制，而可以使用各種各樣的顯示元件。

圖 3 示出作為顯示元件的使用液晶元件的液晶顯示裝置的實例。在圖 3 中，作為顯示元件的液晶元件 4013 包括第一電極層 4030、第二電極層 4031 以及液晶層 4008。注意，以夾持液晶層 4008 的方式設置有用作對準膜的絕緣膜 4032、4033。第二電極層 4031 設置在第二基板 4006 一側，並且，第一電極層 4030 和第二電極層 4031 夾著液晶層 4008 而層疊。

此外，附圖標記 4035 表示藉由對絕緣膜選擇性地進行蝕刻而獲得的柱狀間隔物，並且它是為控制液晶層 4008 的厚度（單元間隙）而設置的。另外，還可以使用

球狀間隔物。

當作爲顯示元件使用液晶元件時，可以使用熱致液晶、低分子液晶、高分子液晶、高分子分散型液晶、鐵電液晶、反鐵電液晶等。上述液晶材料根據條件而呈現膽固醇相、近晶相、立方相、手征向列相（*chiral nematic phase*）、以及均質相等。

另外，還可以使用不使用對準膜的呈現藍相的液晶。藍相是液晶相的一種，是指當使膽固醇相液晶的溫度上升時即將從膽固醇相轉變到均質相之前出現的相。由於藍相只出現在較窄的溫度範圍內，所以爲了改善溫度範圍而將混合有 5wt% 以上的手性試劑的液晶組成物用於液晶層。由於包含呈現藍相的液晶和手性試劑的液晶組成物的回應速度短，即爲 1msec 以下，並且其具有光學各向同性，所以不需要對準處理，從而視角依賴性小。另外，由於不需要設置對準膜而不需要摩擦處理，因此可以防止由於摩擦處理而引起的靜電破壞，並可以降低製造製程中的液晶顯示裝置的不良、破損。從而，可以提高液晶顯示裝置的生產率。使用氧化物半導體膜的電晶體有由於靜電的影響而使電晶體的電特性明顯波動而偏離設計範圍的擔憂。由此，將藍相的液晶材料用於具有使用氧化物半導體膜的電晶體的液晶顯示裝置是更爲高效的。

此外，液晶材料的固有電阻率爲 $1 \times 10^9 \Omega \cdot \text{cm}$ 以上，最好爲 $1 \times 10^{11} \Omega \cdot \text{cm}$ 以上，更最好爲 $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上。注意，本說明書中的固有電阻率的值爲以 20℃ 測量的值。

考慮到配置在像素部中的電晶體的漏電流等而以能夠在指定期間中保持電荷的方式設定設置在液晶顯示裝置中的存儲電容器的大小。藉由使用具有高純度的氧化物半導體膜的電晶體，設置具有各像素中的液晶電容的三分之一以下，最好為五分之一以下的電容的大小的存儲電容器，就足夠了。

在本實施方式中使用的具有高純度化的氧化物半導體膜的電晶體可以降低截止狀態下的電流值（截止電流值）。因此，可以延長視頻信號等的電信號的保持時間，並且，還可以延長電源導通狀態下的寫入間隔。因此，可以降低刷新工作的頻度，所以可以得到抑制耗電量的效果。

此外，在本實施方式中使用的具有高純度化的氧化物半導體膜的電晶體可以得到較高的電場效應遷移率，所以可以進行高速驅動。因此，藉由將上述電晶體用於液晶顯示裝置的像素部，可以提供高圖像品質的圖像。此外，因為可以在同一個基板上形成具有上述電晶體的驅動電路部、像素部，所以可以削減液晶顯示裝置的零部件數。

液晶顯示裝置可以採用 TN（Twisted Nematic，扭曲向列）模式、IPS（In-Plane-Switching，平面內轉換）模式、FFS（Fringe Field Switching，邊緣電場轉換）模式、ASM（Axially Symmetric aligned Micro-cell，軸對稱排列微單元）模式、OCB（Optical Compensated Birefringence，光學補償彎曲）模式、FLC（Ferroelectric

Liquid Crystal，鐵電性液晶）模式、以及 AFLC（Anti ferroelectric Liquid Crystal，反鐵電性液晶）模式等。

此外，也可以使用常黑型液晶顯示裝置，例如採用垂直配向（VA）模式的透過型液晶顯示裝置。在此，垂直配向模式是指控制液晶顯示面板的液晶分子的排列的方式的一種，是當不施加電壓時液晶分子朝向垂直於面板表面的方向的方式。作為垂直配向模式，例如可以使用 MVA（Multi-Domain Vertical Alignment：多象限垂直配向）模式、PVA（Patterned Vertical Alignment：垂直對準構型）模式、ASV 模式等。此外，也可以使用將像素（pixel）分成幾個區域（子像素），並且使分子分別倒向不同方向的稱為多疇化或者多域設計的方法。

此外，在顯示裝置中，適當地設置黑底（遮光層）、偏振構件、相位差構件、抗反射構件等的光學構件（光學基板）等。例如，也可以使用利用偏振基板以及相位差基板的圓偏振。此外，作為光源，也可以使用背光燈、側光燈等。

此外，也可以作為背光燈利用多個發光二極體（LED）來進行分時顯示方式（場序制驅動方式）。藉由應用場序制驅動方式，可以不使用濾光片地進行彩色顯示。

此外，作為像素部中的顯示方式，可以採用逐行掃描方式或隔行掃描方式等。此外，當進行彩色顯示時在像素中受到控制的顏色因素不侷限於 RGB（R 顯示紅色，G 顯

示綠色，B 顯示藍色）的三種顏色。例如，也可以採用 RGBW（W 顯示白色）、或者對 RGB 追加黃色、青色、品紅色等中的一種顏色以上的顏色。注意，也可以按每個顏色因素的點使其顯示區域的大小不同。但是，本實施方式不侷限於彩色顯示的顯示裝置，而也可以應用於單色顯示的顯示裝置。

此外，作為顯示裝置所包括的顯示元件，可以應用利用電致發光的發光元件。利用電致發光的發光元件根據發光材料是有機化合物還是無機化合物被區別，一般地，前者被稱為有機 EL 元件，而後者被稱為無機 EL 元件。

在有機 EL 元件中，藉由對發光元件施加電壓，電子及電洞分別從一對電極注入到包括具有發光性的有機化合物的層，以流過電流。並且，這些載子（電子及電洞）重新結合，發光性的有機化合物形成激發狀態，當從該激發狀態回到基態時發光。由於這種機理，這種發光元件被稱為電流激發型發光元件。

無機 EL 元件根據其元件結構而分類為分散型無機 EL 元件和薄膜型無機 EL 元件。分散型無機 EL 元件具有發光層，其中發光材料的微粒分散在黏合劑中，並且其發光機理是利用施主能級和受主能級的施主-受主複合型發光。薄膜型無機 EL 元件具有一種結構，其中，發光層夾在介電層之間，並且該夾著發光層的介電層由電極夾住，其發光機理是利用金屬離子的內殼層電子躍遷的定域類型發光。注意，這裏使用有機 EL 元件作為發光元件來進行

說明。

爲了取出發光，使發光元件的一對電極中的至少一個爲透明即可。並且，在基板上形成電晶體及發光元件，作爲發光元件，有從與基板相反一側的表面取出發光的頂部發射；從基板一側的表面取出發光的底部發射；從基板一側及與基板相反一側的表面取出發光的雙面發射結構的發光元件，可以應用上述任一種發射結構的發光元件。

圖 4 示出作爲顯示元件的使用發光元件的發光裝置的實例。作爲顯示元件的發光元件 4513 電連接到設置在像素部 4002 中的電晶體 4010。注意，發光元件 4513 的結構是由第一電極層 4030、電致發光層 4511、第二電極層 4031 構成的疊層結構，但是，不侷限於該結構。根據從發光元件 4513 取出的光的方向等，可以適當地改變發光元件 4513 的結構。

分隔壁 4510 使用有機絕緣材料或者無機絕緣材料形成。尤其是，使用感光樹脂材料，在第一電極層 4030 上形成開口部，並且將該開口部的側壁成爲具有連續曲率的傾斜面。

電致發光層 4511 可以使用一個層構成，也可以使用多個層的疊層構成。

爲了防止氧、氫、水分、二氧化碳等侵入發光元件 4513 中，而也可以在第二電極層 4031 及分隔壁 4510 上形成保護膜。作爲保護膜，可以形成氮化矽膜、氮氧化矽膜、DLC 膜等。此外，在由第一基板 4001、第二基板

4006 以及密封材料 4005 密封的空間中設置有填充材料 4514 並被密封。如此，爲了不暴露於外氣，而最好使用氣密性高且脫氣少的保護薄膜（黏合薄膜、紫外線固化樹脂薄膜等）、覆蓋材料進行封裝（封入）。

作爲填充材料 4514，除了氮或氬等惰性氣體以外，還可以使用紫外線固化樹脂、熱固化樹脂，並且，可以使用 PVC（聚氯乙烯）、丙烯、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB（聚乙烯醇縮丁醛）或者 EVA（乙烯-醋酸乙稀酯）。例如，作爲填充材料而使用氮，即可。

另外，如果需要，則可以在發光元件的射出表面上適當地設置諸如偏光板、圓偏光板（包括橢圓偏光板）、相位差板（ $\lambda/4$ 板， $\lambda/2$ 板）、濾色片等的光學膜。此外，也可以在偏光板、圓偏光板上設置防反射膜。例如，可以進行抗眩光處理，該處理是利用表面的凹凸來擴散反射光而可以降低眩光的處理。

此外，作爲顯示裝置，也可以提供使電子墨水驅動的電子紙。電子紙也稱爲電泳顯示裝置（電泳顯示器），並且，具有如下優點：與紙同樣的易讀性；其耗電量比其他顯示裝置的耗電量低；形狀薄且輕。

作爲電泳顯示裝置，有各種各樣的形式，但是它是多個包括具有正電荷的第一微粒和具有負電荷的第二微粒的微膠囊分散在溶劑或溶質中，並且，藉由對微膠囊施加電場，使微膠囊中的微粒彼此移動到相對方向，以只顯示集合在一方側的微粒的顏色的裝置。注意，第一微粒或者第

二微粒包括染料，並且，當沒有電場時不移動。此外，第一微粒的顏色和第二微粒的顏色不同（包括無色）。

如此，電泳顯示裝置是利用介電常數高的物質移動到高電場區域，即所謂的介電泳效應（dielectrophoretic effect）的顯示器。

分散有上述微囊的溶劑被稱為電子墨水，並且該電子墨水可以印刷到玻璃、塑膠、布、紙等的表面上。另外，還可以藉由使用濾色片、具有色素的微粒來進行彩色顯示。

此外，作為微囊中的第一微粒及第二微粒，使用選自導電材料、絕緣材料、半導體材料、磁性材料、液晶材料、鐵電性材料、電致發光材料、電致變色材料、磁泳材料中的一種材料或這些的材料的複合材料即可。

此外，作為電子紙，還可以應用使用旋轉球顯示方式的顯示裝置。旋轉球顯示方式是如下方法，即將分別塗為白色和黑色的球形微粒配置在用於顯示元件的電極層的第一電極層與第二電極層之間，使第一電極層與第二電極層之間產生電位差來控制球形微粒的方向，以進行顯示。

圖 5 示出半導體裝置的一個方式的主動矩陣型電子紙。圖 5 所示的電子紙是使用旋轉球顯示方式的顯示裝置的實例。

在連接到電晶體 4010 的第一電極層 4030 與設置在第二基板 4006 上的第二電極層 4031 之間設置有具有黑色區域 4615a 及白色區域 4615b 並且在該黑色區域 4615a 及白

色區域 4615b 的周圍包括填充有液體的空洞 4612 的球形微粒 4613，並且，球形微粒 4613 的周圍填充有樹脂等填充材料 4614。第二電極層 4031 相當於公共電極（對置電極）。第二電極層 4031 電連接到公共電位線。

注意，在圖 3 至圖 5 中，作為第一基板 4001、第二基板 4006，除了玻璃基板以外，還可以使用具有撓性的基板。例如，可以使用具有透光性的塑膠基板等。作為塑膠基板，可以使用 FRP（Fiberglass-Reinforced Plastics；纖維增強塑膠）板、PVF（聚氟乙烯）薄膜、聚酯薄膜或丙烯酸樹脂薄膜。此外，也可以使用具有由 PVF 薄膜或聚酯薄膜夾住鋁箔的結構的薄膜。

絕緣膜 4024 用作電晶體的保護膜。

此外，金屬氧化膜 4020 除了防止氧化物半導體膜的背通道側的寄生通道的產生以外，還將由於氫、水分、羥基或者氫化物等雜質的排除製程而同時從氧化物半導體膜減少的氧供給到氧化物半導體膜。

作為金屬氧化膜 4020，使用藉由濺射法形成的氧化鎵膜。此外，也可以使用對氧化鎵添加銦、鋅的膜，例如，可以使用包括 0.01atoms%至 5atoms%的銦或鋅的氧化鎵膜。藉由添加銦或鋅，可以提高金屬氧化膜 4020 的導電率，而可以進一步降低電荷的蓄積。

注意，作為絕緣膜 4024 藉由濺射法形成氮化矽膜、氮氧化矽膜、氧化鋁膜、氮化鋁膜、氧氮化鋁膜、氮氧化鋁膜的單層或者疊層。

此外，絕緣層 4021 可以使用無機絕緣材料或者有機絕緣材料來形成。注意，當使用丙烯酸樹脂、聚醯亞胺、苯並環丁烯樹脂、聚醯胺、環氧樹脂等具有耐熱性的有機絕緣材料時，適於用作平坦化絕緣膜。此外，除了上述有機絕緣材料以外，還可以使用低介電常數材料（low-k 材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等。注意，藉由層疊多個由這些材料形成的絕緣膜，來形成絕緣層。

對絕緣層 4021 的形成方法沒有特別的限制，可以根據其材料而利用濺射法、旋塗法、浸漬法、噴塗法、液滴噴射法（噴墨法、絲網印刷、膠版印刷等）、輥塗機、幕式塗布機、刮刀式塗布機等。

顯示裝置藉由透過來自光源或顯示元件的光來進行顯示。因此，設置在透過光的像素部中的基板、絕緣膜、導電膜等的薄膜全都對可見光的波長區域的光具有透光性。

關於對顯示元件施加電壓的第一電極層 4030 及第二電極層 4031（像素電極層、公共電極層、對置電極層等），根據取出光的方向、設置電極層的地方以及電極層的圖案結構而選擇其透光性、反射性，即可。

作為第一電極層 4030、第二電極層 4031，可以使用包括氧化鎢的氧化銦、包括氧化鎢的氧化銦鋅、包括氧化鈦的氧化銦、包括氧化鈦的氧化銦錫、ITO、氧化銦鋅、添加有氧化矽的氧化銦錫等具有透光性的導電材料。

此外，第一電極層 4030、第二電極層 4031 可以使用

鎢（W）、鉬（Mo）、鋯（Zr）、鈪（Hf）、釩（V）、鈮（Nb）、鉭（Ta）、鉻（Cr）、鈷（Co）、鎳（Ni）、鈦（Ti）、鉑（Pt）、鋁（Al）、銅（Cu）、銀（Ag）等的金屬、其合金或者其氮化物中的一種或多種來形成。

此外，第一電極層 4030、第二電極層 4031 可以使用包括導電高分子（也稱為導電聚合體）的導電組成物來形成。作為導電高分子，可以使用所謂的 π 電子共軛類導電高分子。例如，可以舉出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者由苯胺、吡咯及噻吩中的兩種以上構成的共聚物或者其衍生物等。

此外，由於電晶體容易受到靜電等的破壞，所以最好設置驅動電路保護用的保護電路。保護電路最好使用非線性元件構成。

如上所述，藉由應用在實施方式 1 或 2 中示出的電晶體，可以提供具有各種各樣的功能的半導體裝置。

實施方式 4

藉由使用由實施方式 1 和實施方式 2 中的任何一個示出的作為一例的電晶體，可以製造具有讀取物件物的資訊的圖像感測器功能的半導體裝置。

圖 6A 示出具有圖像感測器功能的半導體裝置的一例。圖 6A 示出光電感測器的等效電路，而圖 6B 示出光電感測器的一部分的截面圖。

光電二極體 602 的一個電極電連接到光電二極體重設信號線 658，而光電二極體 602 的另一個電極電連接到電晶體 640 的閘極。電晶體 640 的源極電極和汲極電極中的一個電連接到光電感測器參考信號線 672，而電晶體 640 的源極電極和汲極電極中的另一個電連接到電晶體 656 的源極電極和汲極電極中的一個。電晶體 656 的閘極電連接到閘極信號線 659，電晶體 656 的源極電極和汲極電極中的另一個電連接到光電感測器輸出信號線 671。

注意，在本說明書的電路圖中，爲了使使用氧化物半導體膜的電晶體一目了然，將使用氧化物半導體膜的電晶體的符號表示爲“OS”。在圖 6A 中，電晶體 640 和電晶體 656 是使用氧化物半導體膜的電晶體。

圖 6B 是示出光電感測器中的光電二極體 602 和電晶體 640 的截面圖，其中在具有絕緣表面的基板 601（TFT 基板）上設置有用作感測器的光電二極體 602 和電晶體 640。藉由使用黏合層 608，在光電二極體 602 和電晶體 640 上設置有基板 613。

在電晶體 640 上設置有用來防止帶電的金屬氧化膜 631、絕緣膜 632、層間絕緣層 633 以及層間絕緣層 634。光電二極體 602 設置在層間絕緣層 633 上，並且光電二極體 602 具有如下結構：在形成在層間絕緣層 633 上的電極層 641 和設置在層間絕緣層 634 上的電極層 642 之間從層間絕緣層 633 一側按順序層疊有第一半導體層 606a、第二半導體層 606b 及第三半導體層 606c。

在電晶體 640 中，氧化物半導體膜是如下氧化物半導體膜：藉由層疊在該氧化物半導體膜上的金屬氧化膜 631 而引入氧，藉由在金屬氧化膜 631 上形成絕緣膜 632 之後進行加熱處理而從氧化物半導體膜意圖性地去除氫、水分、羥基或氫化物（也稱為氫化合物）等雜質，以實現高純度化。因為藉由引入氧而在斷開構成氧化物半導體的金屬與氫之間的鍵或該金屬與羥基之間的鍵的同時使該氫或羥基與氧起反應來產生水，所以可以藉由在之後進行的加熱處理而容易使雜質的氫或羥基作為水脫離。

因為藉由層疊的金屬氧化膜 631 而將氧引入到氧化物半導體膜，所以可以控制氧的引入深度（引入區域），而可以高效地將氧引入到氧化物半導體膜中。

另外，因為在氧化物半導體膜與包含氧的金屬氧化膜 631 接觸的狀態下進行加熱處理，所以可以將在進行雜質的去除製程的同時被減少的構成氧化物半導體的主要成分材料之一的氧從包含氧的金屬氧化膜 631 提供給氧化物半導體膜。因此，進一步實現氧化物半導體膜的高純度化而在電性方面實現 I 型（本質）化。

因此，包含實現了高純度化的氧化物半導體膜的電晶體 640 抑制電特性變動，而在電方面穩定。因此，作為本實施方式的半導體裝置，可以提供高可靠性半導體裝置。

電極層 641 電連接到形成在層間絕緣層 634 上的導電層 643，且電極層 642 藉由電極層 644 電連接到閘極電極 645。閘極電極 645 電連接到電晶體 640 的閘極電極，且

光電二極體 602 電連接到電晶體 640。

在此，例示一種 pin 型的光電二極體，其中層疊用作第一半導體層 606a 的具有 p 型的導電型的半導體層、用作第二半導體層 606b 的高電阻的半導體層（I 型半導體層）、用作第三半導體層 606c 的具有 n 型的導電型的半導體層。

第一半導體層 606a 是 p 型半導體層，而可以由包含賦予 p 型的雜質元素的非晶矽膜形成。爲了形成第一半導體層 606a，使用包含屬於週期表中的第 13 族的雜質元素（例如，硼（B））的半導體材料氣體藉由電漿 CVD 法形成第一半導體層 606a。作爲半導體材料氣體，可以使用矽烷（ SiH_4 ）。替代地，可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。進一步替代地，可以使用如下方法：在形成不包含雜質元素的非晶矽膜之後，使用擴散方法或離子植入方法將雜質元素引入到該非晶矽膜。最好在使用離子植入方法等引入雜質元素之後進行加熱等來使雜質元素擴散。在此情況下，作爲形成非晶矽膜的方法，可以使用 LPCVD 方法、氣相沉積方法或濺射方法等。最好將第一半導體層 606a 的厚度設定爲 10nm 以上且 50nm 以下。

第二半導體層 606b 是 I 型半導體層（本徵半導體層），而可以由非晶矽膜形成。爲了形成第二半導體層 606b，藉由電漿 CVD 法，使用半導體材料氣體形成非晶矽膜。作爲半導體材料氣體，可以使用矽烷（ SiH_4 ）。替

代地，可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。也可以藉由 LPCVD 法、氣相沉積法、濺射法等形成第二半導體層 606b。最好將第二半導體層 606b 的厚度設定為 200nm 以上且 1000nm 以下。

第三半導體層 606c 是 n 型半導體層，而可以由包含賦予 n 型的雜質元素的非晶矽膜形成。為了形成第三半導體層 606c，使用包含屬於週期表中的第 15 族的雜質元素（例如，磷（P））的半導體材料氣體藉由電漿 CVD 法形成第三半導體層 606c。作為半導體材料氣體，可以使用矽烷（ SiH_4 ）。替代地，可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。進一步替代地，可以使用如下方法：在形成不包含雜質元素的非晶矽膜之後，使用擴散方法或離子植入方法將雜質元素引入到該非晶矽膜。最好在使用離子植入方法等引入雜質元素之後進行加熱等來使雜質元素擴散。在此情況下，作為形成非晶矽膜的方法，可以使用 LPCVD 方法、氣相沉積方法或濺射方法等。最好將第三半導體層 606c 的厚度設定為 20nm 以上且 200nm 以下。

此外，第一半導體層 606a、第二半導體層 606b 以及第三半導體層 606c 可以不使用非晶半導體形成，而使用多晶半導體或微晶（半非晶（Semi Amorphous Semiconductor：SAS））半導體形成。

在考慮吉布斯自由能時，微晶半導體屬於介於非晶和單晶之間的中間亞穩態。即，微晶半導體處於自由能穩定

的第三態，且具有短程有序和晶格畸變。此外，柱狀或針狀晶體在相對於基板表面的法線方向上生長。作為微晶半導體的典型例子的微晶矽，其拉曼光譜向表示單晶矽的 520cm^{-1} 的低波數一側偏移。亦即，微晶矽的拉曼光譜的峰值位於表示單晶矽的 520cm^{-1} 和表示非晶矽的 480cm^{-1} 之間。另外，包含至少 1at.%或其以上的氫或鹵素，以終結懸空鍵。還有，藉由包含氦、氬、氖、氙等的稀有氣體元素來進一步促進晶格畸變，提高穩定性而得到優良的微晶半導體膜。

該微晶半導體膜可以藉由頻率為幾十 MHz 至幾百 MHz 的高頻電漿 CVD 法或頻率為 1GHz 以上的微波電漿 CVD 設備形成。典型地，可利用用氫氣稀釋的含矽氣體（例如 SiH_4 、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等）形成該微晶半導體膜。此外，除了含矽氣體和氫之外，還可以使用選自氦、氬、氖、氙中的一種或多種稀有氣體元素進行稀釋來形成微晶半導體膜。在上述情況下，將氫的流量比設定為含矽氣體的 5 倍以上且 200 倍以下，最好設定為 50 倍以上且 150 倍以下，更最好設定為 100 倍。再者，也可以在含矽的氣體中混入 CH_4 、 C_2H_6 等的碳化物氣體、 GeH_4 、 GeF_4 等的含鍺氣體、 F_2 等。

此外，由於光電效應生成的電洞的遷移率低於電子的遷移率，因此當 p 型半導體層側上的表面用作光接收面時，pin 光電二極體具有較好的特性。這裏示出將光電二極體 602 從形成有 pin 型的光電二極體的基板 601 的面接

收的光 622 轉換為電信號的例子。此外，來自其導電型與用作光接收面的半導體層一側相反的半導體層一側的光是干擾光，因此，其導電型與用作光接收面的半導體層一側相反的半導體層一側的電極層最好由具有遮光性的導電膜形成。注意，替代地，可以使用 n 型半導體層側的表面作為光接收面。

作為金屬氧化膜 631，可以使用藉由濺射法而形成的氧化鎵膜。另外，也可以使用將銦或鋅添加到氧化鎵的膜，例如，可以使用包含 0.01 至 5at.% 的銦或鋅的氧化鎵膜。藉由添加銦或鋅，可以提高金屬氧化膜 631 的電導率，而可以進一步減少電荷的累積。

作為絕緣膜 632，可以使用諸如氧化矽層、氧氮化矽層、氧化鋁層或氧氮化鋁層之類的氧化物絕緣層或者諸如氮化矽層、氮氧化矽層、氮化鋁層或氮氧化鋁層之類的氮化物絕緣層的單層或疊層。

作為層間絕緣層 633、634，最好採用用作減少表面凹凸的平坦化絕緣膜的絕緣層。作為層間絕緣層 633、634，例如可以使用聚醯亞胺、丙烯酸樹脂、苯並環丁烯樹脂、聚醯胺或環氧樹脂等的有機絕緣材料。除了上述有機絕緣材料之外，還可以使用低介電常數材料（low-k 材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等的單層或疊層。

可以使用絕緣材料，且根據該材料使用濺射法、旋塗法、浸漬法、噴塗法、液滴噴出法（噴墨法、絲網印刷、

膠版印刷等）、輥塗法、簾塗法、刮刀塗佈法等來形成絕緣膜 632、層間絕緣層 633、層間絕緣層 634。

藉由檢測入射到光電二極體 602 的光 622，可以讀取檢測物件的資訊。另外，在讀取檢測物件的資訊時，可以使用背光燈等的光源。

作為電晶體 640，可以使用實施方式 1 或實施方式 2 所示的電晶體。包含從其中意圖性地去除氫、水分、羥基或氫化物（也稱為氫化合物）等雜質而實現高純度化的氧化物半導體膜的電晶體可以抑制電晶體的電特性變動，而在電方面穩定。另外，具有用來防止帶電的金屬氧化膜的電晶體可以防止氧化物半導體膜的背通道一側的寄生通道的產生。再者，藉由防止電晶體中的氧化物半導體膜的背通道一側的寄生通道的產生，可以抑制臨界值電壓的變動。因此，可以提供高可靠性的半導體裝置。

本實施方式可以與其他實施方式所示的結構適當地組合而實施。

實施方式 5

可將本說明書中公開的液晶顯示裝置應用於多種電子設備（包括遊戲機）。作為電子設備，例如可以舉出電視裝置（也稱為電視或電視接收機）、用於電腦等的監視器、數位相機、數碼攝像機等影像拍攝裝置、數碼相框、行動電話機（也稱為手機、行動電話裝置）、可攜式遊戲機、移動資訊終端、聲音再現裝置、彈子機等大型遊戲機等。以

下，對具備在上述實施方式中說明的液晶顯示裝置的電子設備的例子進行說明。

圖 7A 示出電子書閱讀器（也稱為 E-book），可以具有框體 9630、顯示部 9631、操作鍵 9632、太陽能電池 9633 以及充放電控制電路 9634。圖 7A 所示的電子書閱讀器可以具有如下功能：顯示各種各樣的資訊（靜態圖像、動態圖像、文字圖像等）；將日曆、日期或時刻等顯示在顯示部上；對顯示在顯示部上的資訊進行操作或編輯；藉由各種各樣的軟體（程式）控制處理等。另外，在圖 7A 中，作為充放電控制電路 9634 的一例，示出具有電池 9635 和 DCDC 轉換器（以下簡稱為轉換器）9636 的結構。藉由將實施方式 1 至 4 中的任何一個所示的半導體裝置應用於顯示部 9631，可以提供高可靠性電子書閱讀器。

藉由採用圖 7A 所示的結構，當將半透過型液晶顯示裝置或反射型液晶顯示裝置用於顯示部 9631 時，可以預料電子書閱讀器在較明亮的情況下也被使用，所以可以高效地進行利用太陽能電池 9633 的發電以及利用電池 9635 的充電，所以是較佳的。注意，太陽能電池 9633 是較佳的，因為它可以適當地設置在框體 9630 的空餘空間（表面或背面）而高效地進行電池 9635 的充電。注意，當作為電池 9635 使用鋰離子電池時，有可以謀求實現小型化等的優點。

此外，參照圖 7B 所示的方方塊圖而說明圖 7A 所示

的充放電控制電路 9634 的結構及工作。圖 7B 示出太陽能電池 9633、電池 9635、轉換器 9636、轉換器 9637、開關 SW1 至 SW3、顯示部 9631，並且，電池 9635、轉換器 9636、轉換器 9637、開關 SW1 至 SW3 相當於充放電控制電路 9634。

首先，說明在利用外光使太陽能電池 9633 發電時的工作的實例。利用轉換器 9636 對太陽能電池 9633 所發的電力進行升壓或降壓，以得到用來對電池 9635 進行充電的電壓。並且，當利用來自太陽能電池 9633 的電力使顯示部 9631 工作時使開關 SW1 導通，並且，利用轉換器 9637 將其升壓或降壓到顯示部 9631 所需要的電壓。此外，當不進行顯示部 9631 上的顯示時，使 SW1 截止並使 SW2 導通，以對電池 9635 進行充電，即可。

接著，說明在不利用外光使太陽能電池 9633 發電時的工作的實例。藉由使 SW3 導通並且利用轉換器 9637 對電池 9635 所蓄的電力進行升壓或降壓。並且，當使顯示部 9631 工作時，利用來自電池 9635 的電力。

注意，雖然作為充電方法的一例而示出太陽能電池 9633，但是也可以利用其他方法對電池 9635 進行充電。此外，也可以組合其他充電方法進行充電。

圖 8A 示出筆記本個人電腦，由主體 3001、框體 3002、顯示部 3003 以及鍵盤 3004 等構成。藉由將實施方式 1 至 4 中的任何一個所示的半導體裝置應用於顯示部 3003，可以提供高可靠性筆記本個人電腦。

圖 8B 示出可攜式資訊終端（PDA），在主體 3021 中設置有顯示部 3023、外部介面 3025 以及操作按鈕 3024 等。另外，還具備操作可攜式資訊終端的觸屏筆 3022。藉由將實施方式 1 至 4 中的任何一個所示的半導體裝置應用於顯示部 3023，可以提供高可靠性可攜式資訊終端（PDA）。

圖 8C 示出電子書閱讀器的一個例子。例如，電子書閱讀器 2700 由兩個框體，即框體 2701 及框體 2703 構成。框體 2701 及框體 2703 由軸部 2711 形成為一體，且可以以該軸部 2711 為軸進行開閉工作。藉由採用這種結構，可以進行如紙的書籍那樣的工作。

框體 2701 組裝有顯示部 2705，而框體 2703 組裝有顯示部 2707。顯示部 2705 及顯示部 2707 的結構既可以是顯示連屏畫面的結構，又可以是顯示不同的畫面的結構。藉由採用顯示不同的畫面的結構，例如在右邊的顯示部（圖 8C 中的顯示部 2705）中可以顯示文章，而在左邊的顯示部（圖 8C 中的顯示部 2707）中可以顯示圖像。藉由將實施方式 1 至 4 中的任何一個所示的半導體裝置應用於顯示部 2705 和顯示部 2707，可以提供高可靠性電子書閱讀器。

此外，在圖 8C 中示出框體 2701 具備操作部等的例子。例如，在框體 2701 中具備電源 2721、操作鍵 2723、揚聲器 2725 等。利用操作鍵 2723 可以翻頁。注意，在與框體的顯示部相同的平面上可以設置鍵盤、定位裝置等。

另外，也可以採用在框體的背面或側面具備外部連接端子（耳機端子、USB 端子等）、記錄媒體插入部等的結構。

再者，電子書閱讀器 2700 也可以具有電子詞典的功能。

此外，電子書閱讀器 2700 也可以採用能夠以無線的方式收發資訊的結構。還可以採用以無線的方式從電子書閱讀器伺服器購買所希望的書籍資料等，然後下載的結構。

圖 8D 示出行動電話，由框體 2800 及框體 2801 的兩個框體構成。框體 2801 具備顯示面板 2802、揚聲器 2803、麥克風 2804、定位裝置 2806、影像拍攝用透鏡 2807、外部連接端子 2808 等。此外，框體 2800 具備對行動電話進行充電的太陽能電池 2810、外部儲存槽 2811 等。另外，在框體 2801 內組裝有天線。藉由將實施方式 1 至 4 中的任何一個所示的半導體裝置應用於顯示面板 2802，可以提供高可靠性行動電話。

另外，顯示面板 2802 具備觸摸屏，圖 8D 使用虛線示出作為映射而被顯示出來的多個操作鍵 2805。另外，還安裝有用來將由太陽能電池 2810 輸出的電壓升壓到各電路所需的電壓的升壓電路。

顯示面板 2802 根據使用方式適當地改變顯示的方向。另外，由於在與顯示面板 2802 同一面上設置影像拍攝用透鏡 2807，所以可以實現可視電話。揚聲器 2803 及麥克風 2804 不侷限於音頻通話，還可以進行可視通話、錄音、再生等。再者，滑動框體 2800 和框體 2801 而可以

處於如圖 8D 那樣的展開狀態和重疊狀態，所以可以實現適於攜帶的小型化。

外部連接端子 2808 可以與 AC 適配器及各種電纜如 USB 電纜等連接，並可以進行充電及與個人電腦等的資料通訊。另外，藉由將記錄媒體插入外部儲存槽 2811 中，可以對應於更大量資料的保存及移動。

另外，也可以是除了上述功能以外還具有紅外線通信功能、電視接收功能等的行動電話。

圖 8E 示出數碼攝像機，其由主體 3051、顯示部 A 3057、取景器 3053、操作開關 3054、顯示部 B 3055 以及電池 3056 等構成。藉由將實施方式 1 至 4 中的任何一個所示的半導體裝置應用於顯示部 A 3057 及顯示部 B 3055，可以提供高可靠性數碼攝像機。

圖 8F 示出電視裝置的一例。在電視裝置 9600 中，框體 9601 組裝有顯示部 9603。利用顯示部 9603 可以顯示映射。此外，在此示出利用支架 9605 支撐框體 9601 的結構。藉由將實施方式 1 至 4 中的任何一個所示的半導體裝置應用於顯示部 9603，可以提供高可靠性電視裝置。

可以藉由利用框體 9601 所具備的操作開關或另行提供的遙控操作機進行電視裝置 9600 的操作。或者，也可以採用在遙控操作機中設置顯示部的結構，該顯示部顯示從該遙控操作機輸出的資訊。

另外，電視裝置 9600 採用具備接收機、數據機等的結構。可以藉由利用接收機接收一般的電視廣播。再者，

藉由數據機連接到有線或無線方式的通信網路，從而也可以進行單向（從發送者到接收者）或雙向（在發送者和接收者之間或在接收者之間等）的資訊通信。

本實施方式可以與其他實施方式所示的結構適當地組合而實施。

【符號說明】

400：基板

401：閘極電極

402：閘極絕緣膜

403：氧化物半導體膜

405a：源極電極

405b：汲極電極

407：金屬氧化膜

409：絕緣膜

410：電晶體

421：氧

441：氧化物半導體膜

601：基板

602：光電二極體

606a：半導體層

606b：半導體層

606c：半導體層

608：黏合層

613：基板
631：金屬氧化膜
632：絕緣膜
633：層間絕緣層
634：層間絕緣層
640：電晶體
641：電極層
642：電極層
643：導電層
645：閘極電極
656：電晶體
658：光電二極體重設信號線
659：閘極信號線
671：光電感測器輸出信號線
672：光電感測器參考信號線
2700：電子書閱讀器
2701：框體
2703：框體
2705：顯示部
2707：顯示部
2711：軸部
2721：電源
2723：操作鍵
2725：揚聲器

- 2800：框體
- 2801：框體
- 2802：顯示面板
- 2803：揚聲器
- 2804：麥克風
- 2805：操作鍵
- 2806：定位裝置
- 2807：影像拍攝用透鏡
- 2808：外部連接端子
- 2810：太陽能電池
- 2811：外部儲存槽
- 3001：主體
- 3002：框體
- 3003：顯示部
- 3004：鍵盤
- 3021：主體
- 3022：觸屏筆
- 3023：顯示部
- 3024：操作按鈕
- 3025：外部介面
- 3051：主體
- 3053：取景器
- 3054：操作開關
- 3055：顯示部 B

3056：電池

3057：顯示部 A

4001：基板

4002：像素部

4003：信號線驅動電路

4004：掃描線驅動電路

4005：密封材料

4006：基板

4008：液晶層

4010：電晶體

4011：電晶體

4013：液晶元件

4015：連接端子電極

4016：端子電極

4018：FPC

4019：各向異性導電膜

4020：金屬氧化膜

4021：絕緣層

4023：絕緣膜

4024：絕緣膜

4030：電極層

4031：電極層

4032：絕緣膜

4033：絕緣膜

4510：分隔壁
4511：電致發光層
4513：發光元件
4514：填充材料
4612：空洞
4613：球形微粒
4614：填充材料
4615a：黑色區域
4615b：白色區域
9600：電視裝置
9601：框體
9603：顯示部
9605：支架
9630：框體
9631：顯示部
9632：操作鍵
9633：太陽能電池
9634：充放電控制電路
9635：電池
9636：轉換器
9637：轉換器

申請專利範圍

【請求項 1】一種半導體裝置的製造方法，具有：形成閘極電極的工程；

在該閘極電極上形成閘極絕緣膜的工程；

在該閘極絕緣膜上，形成具有與該閘極電極重疊的區域的氧化物半導體膜的工程；

形成接觸該氧化物半導體膜上，且具有與該閘極電極重疊的區域的金屬氧化物膜的工程；

以該氧化物半導體膜與該金屬氧化物膜接觸的狀態，進行加熱處理的工程；

該氧化物半導體膜具有 In、Sn、Ga、Zn；

該金屬氧化物膜具有 In、Ga、Zn；

該加熱處理在氮氛圍下、或超乾燥空氣氛圍下進行。

【請求項 2】一種半導體裝置的製造方法，具有：形成閘極電極的工程；

在該閘極電極上形成閘極絕緣膜的工程；

在該閘極絕緣膜上，形成具有與該閘極電極重疊的區域的氧化物半導體膜的工程；

形成接觸該氧化物半導體膜上，且具有與該閘極電極重疊的區域的金屬氧化物膜的工程；

以該氧化物半導體膜與該金屬氧化物膜接觸的狀態，進行加熱處理的工程；

該氧化物半導體膜具有 In、Sn、Ga、Zn；

該金屬氧化物膜具有 In、Ga、Zn；

該金屬氧化物膜的膜厚比該氧化物半導體膜的膜厚還大；

該加熱處理在氮氛圍下、或超乾燥空氣氛圍下進行。

【請求項3】一種半導體裝置的製造方法，具有：形成閘極電極的工程；

在該閘極電極上形成閘極絕緣膜的工程；

在該閘極絕緣膜上，形成具有與該閘極電極重疊的區域的氧化物半導體膜的工程；

在該氧化物半導體膜上形成源極電極及汲極電極的工程；

形成接觸該氧化物半導體膜上，且具有與該閘極電極重疊的區域的金屬氧化物膜的工程；

以該氧化物半導體膜與該金屬氧化物膜接觸的狀態，進行加熱處理的工程；

該氧化物氧化物膜與該源極電極及該汲極電極接觸；

該氧化物半導體膜具有In、Sn、Ga、Zn；

該金屬氧化物膜具有In、Ga、Zn；

該加熱處理，在氮氛圍下、或在超乾燥空氣氛圍下進行。

圖式

圖 1A

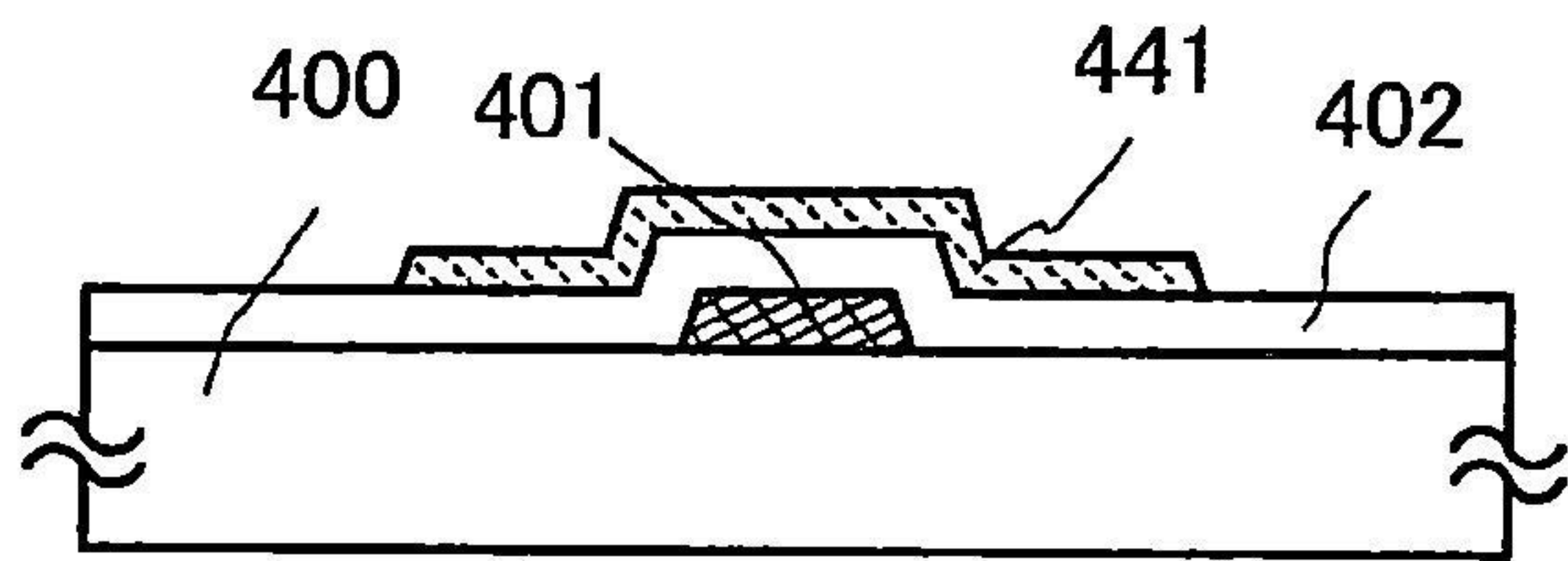


圖 1B

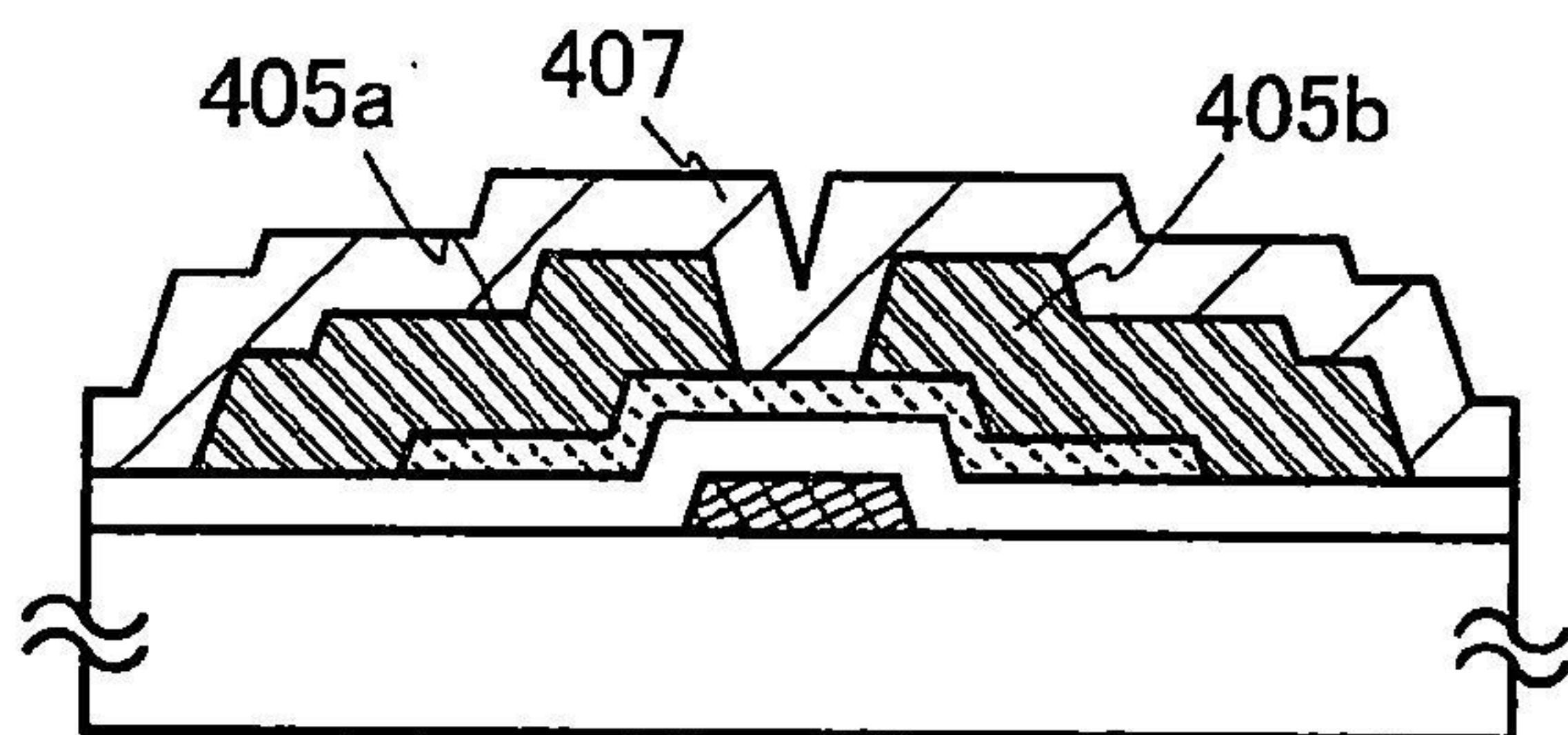


圖 1C

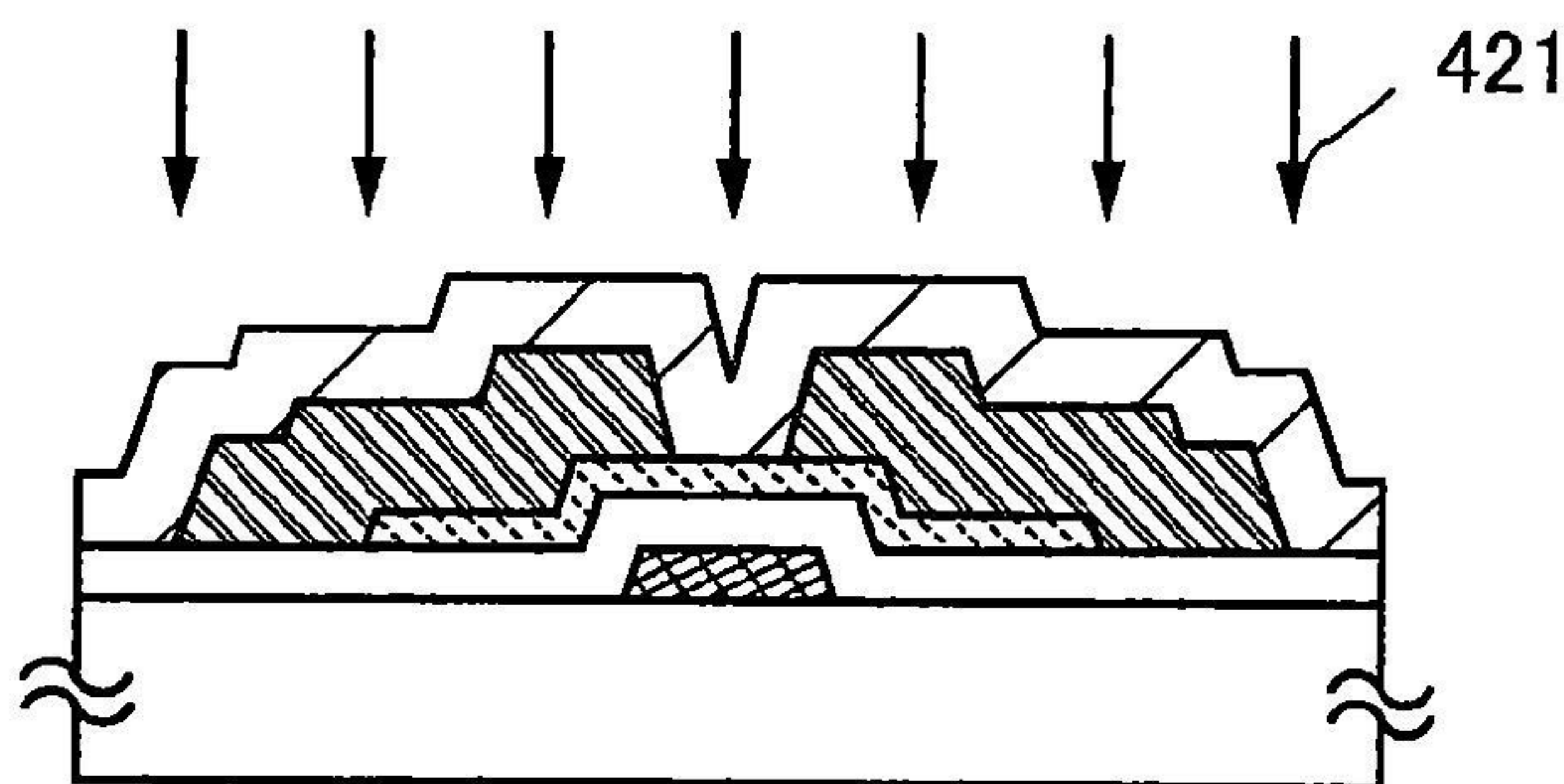


圖 1D

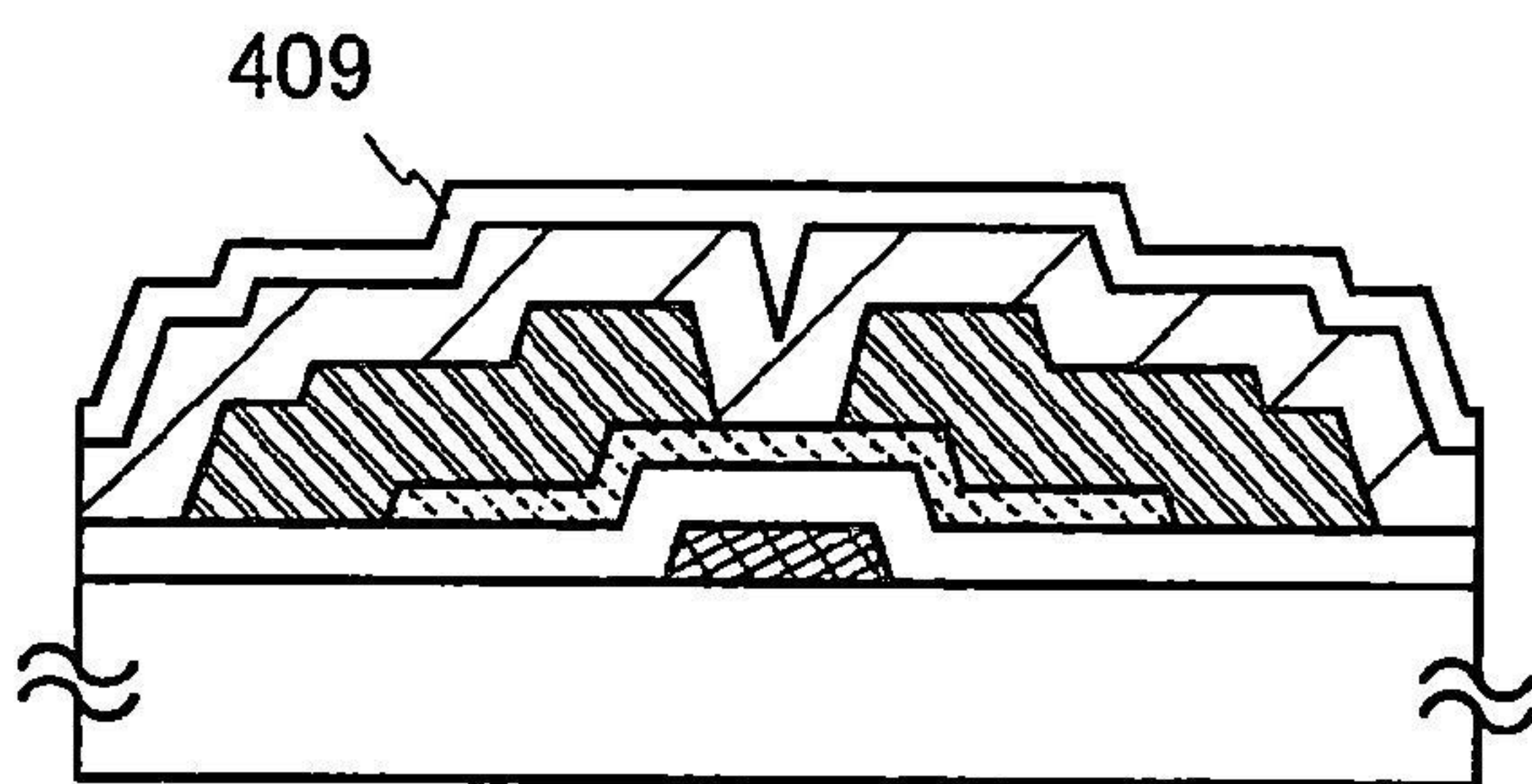


圖 1E

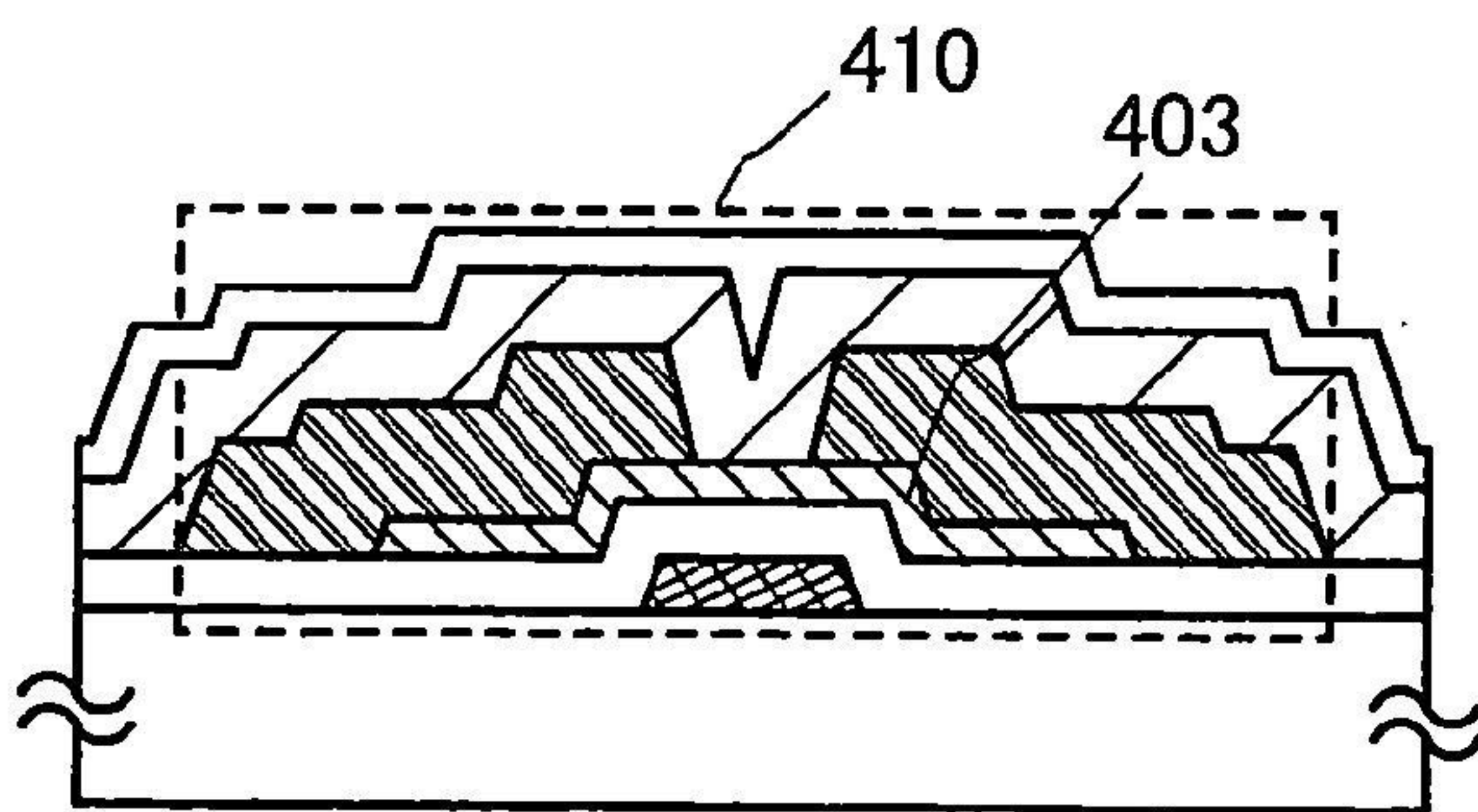


圖 2A

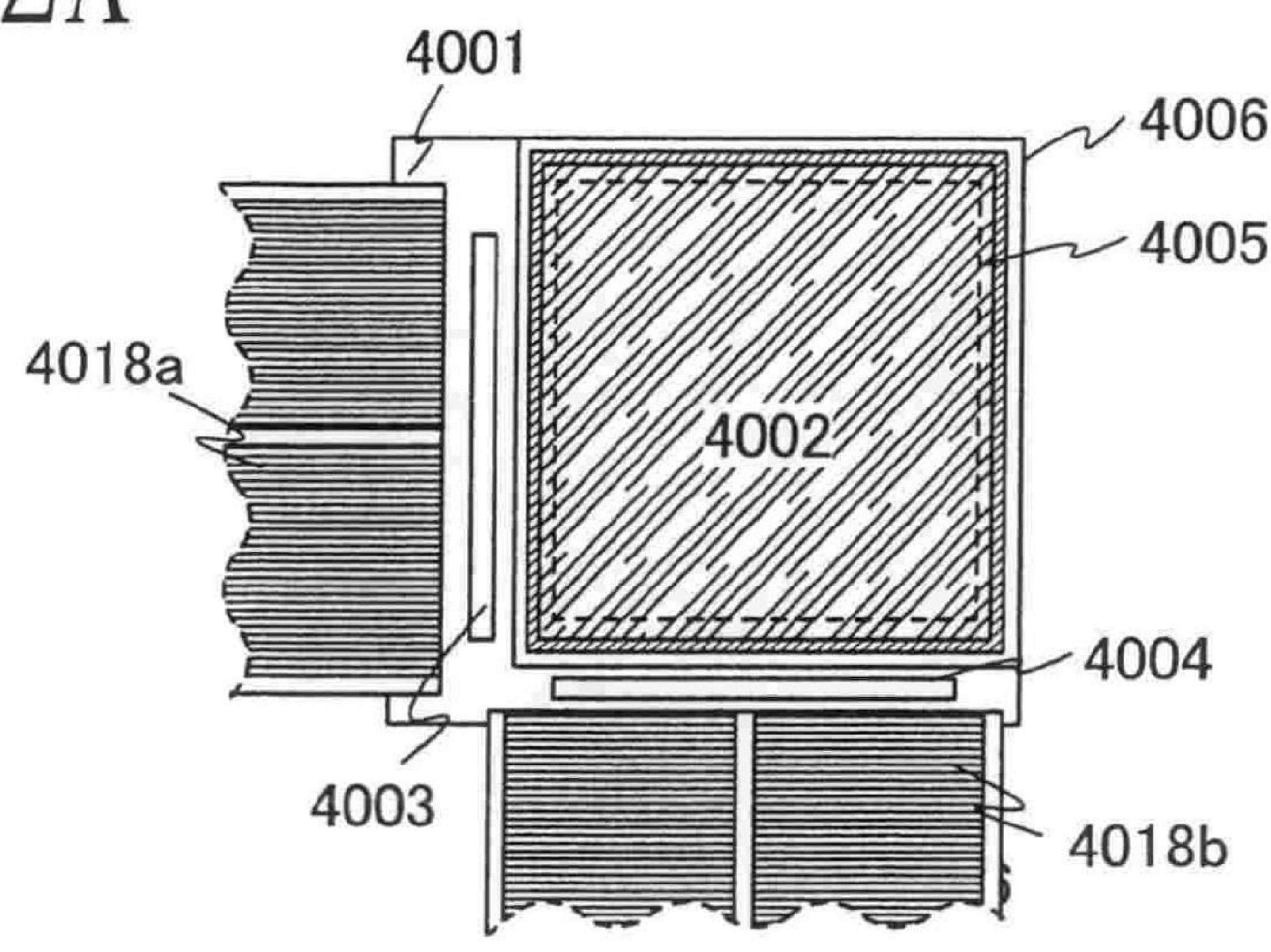


圖 2B

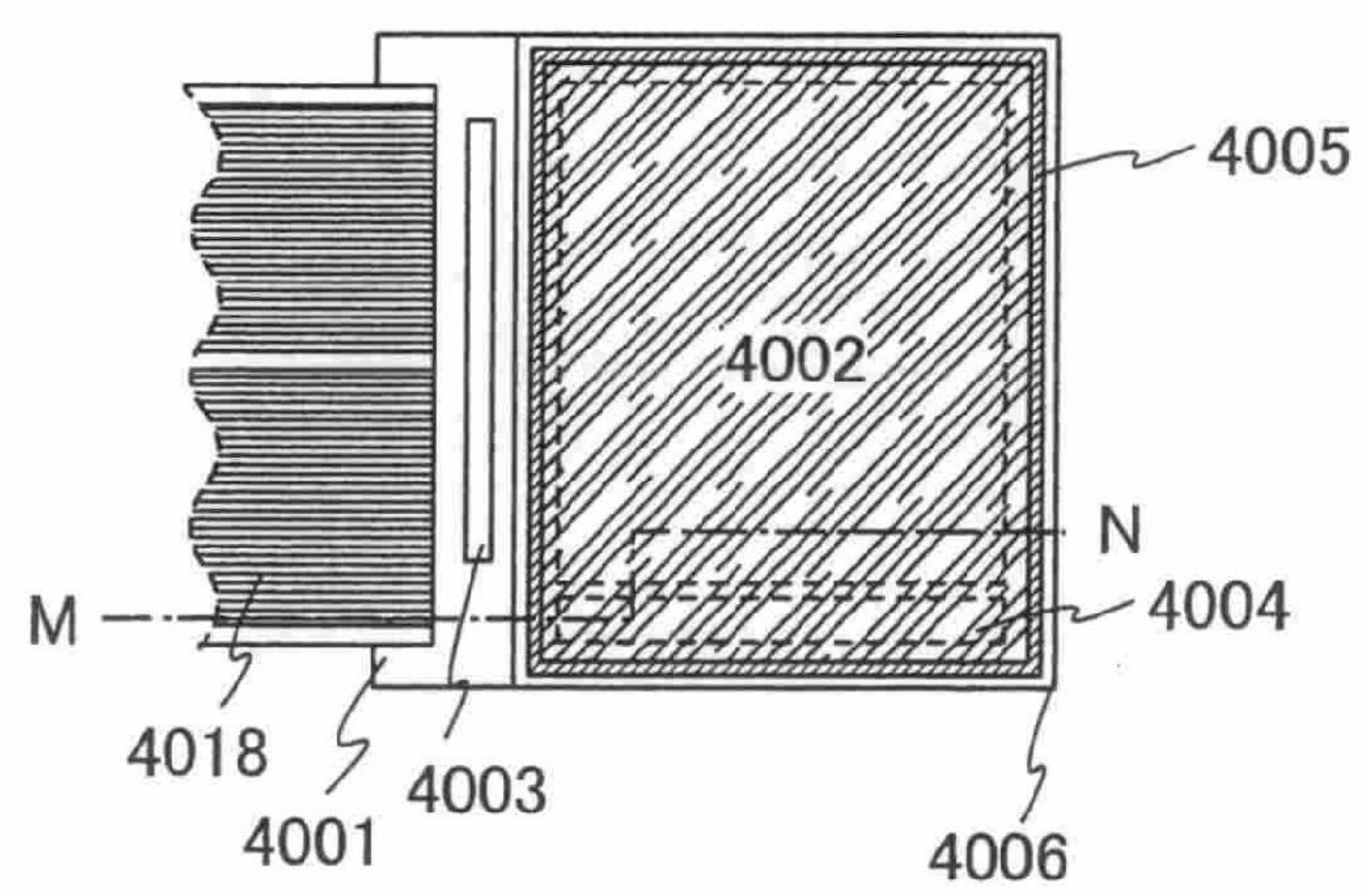


圖 2C

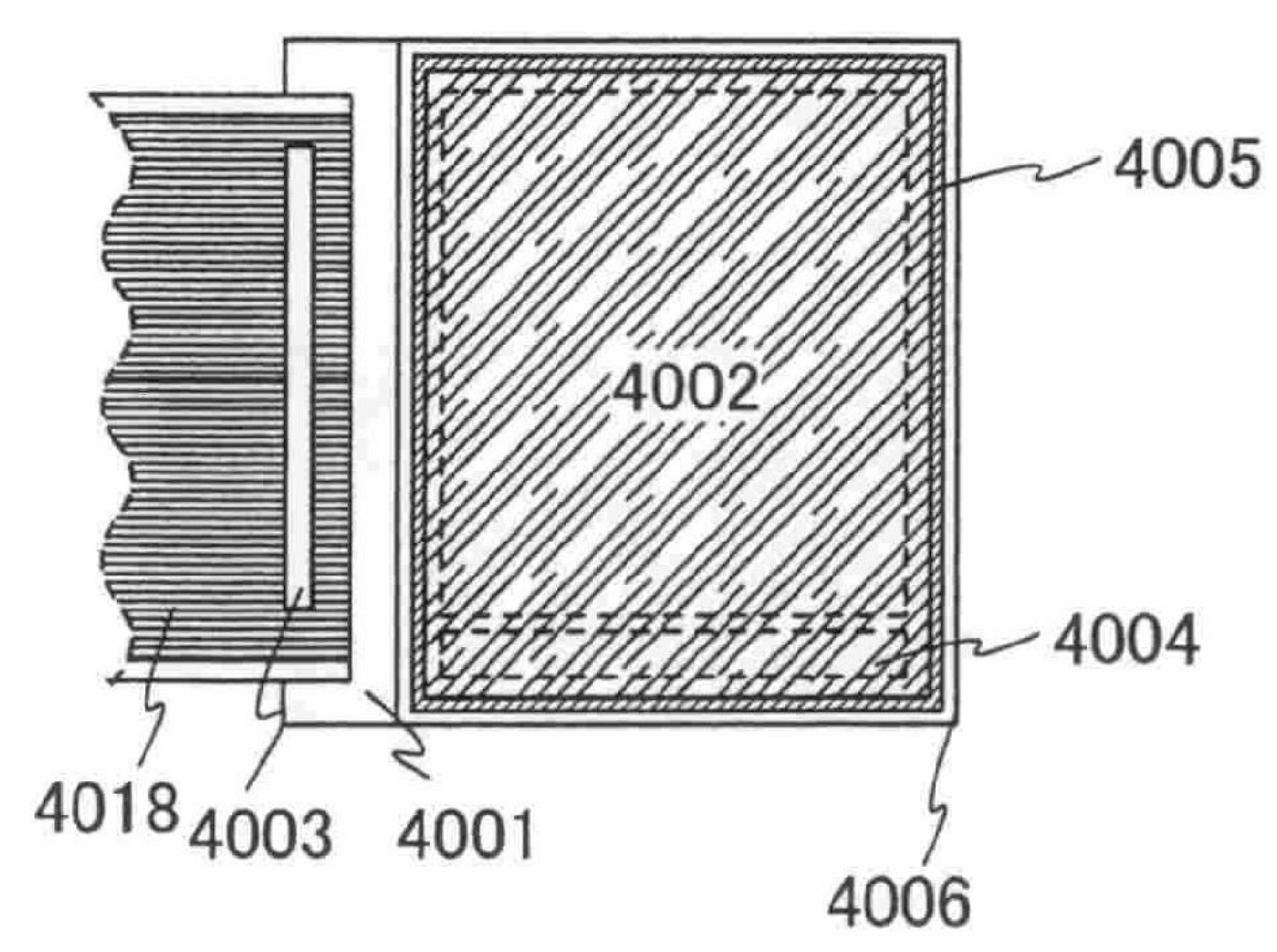


圖3

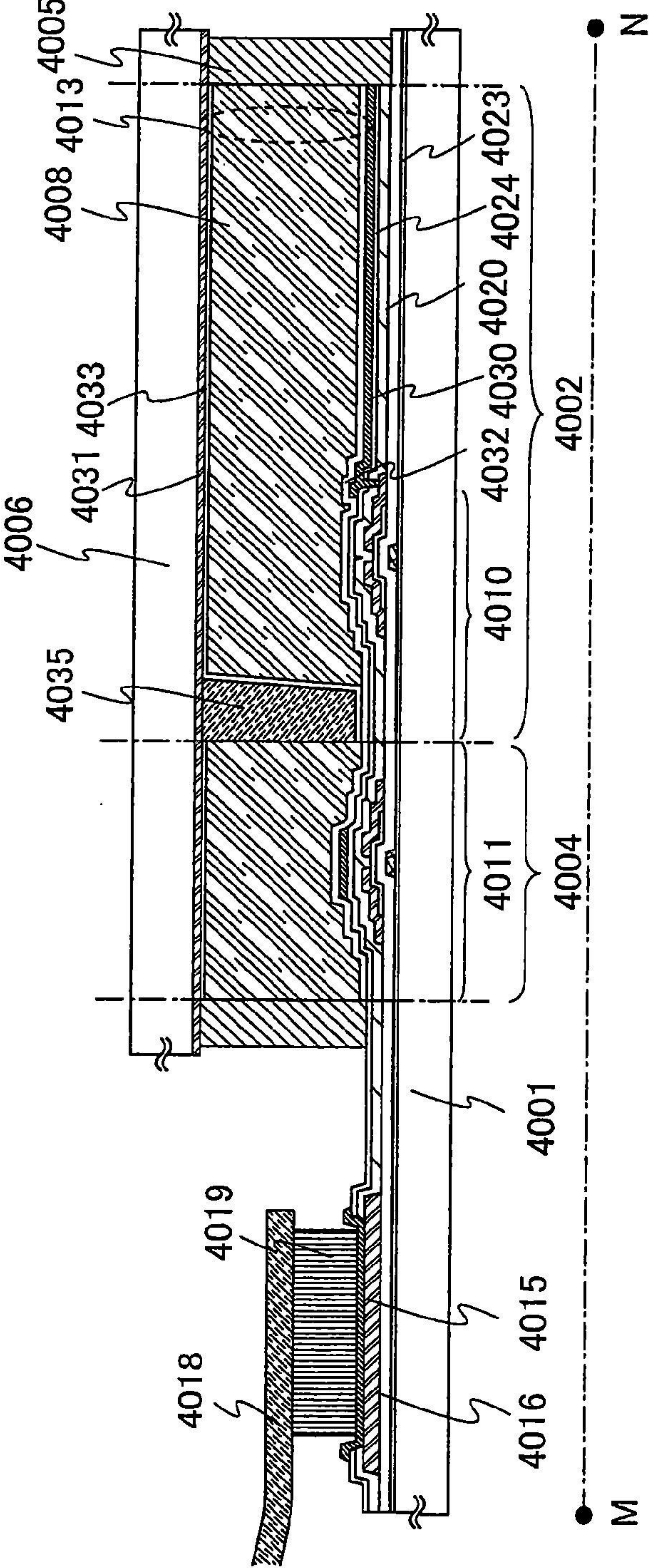


圖4

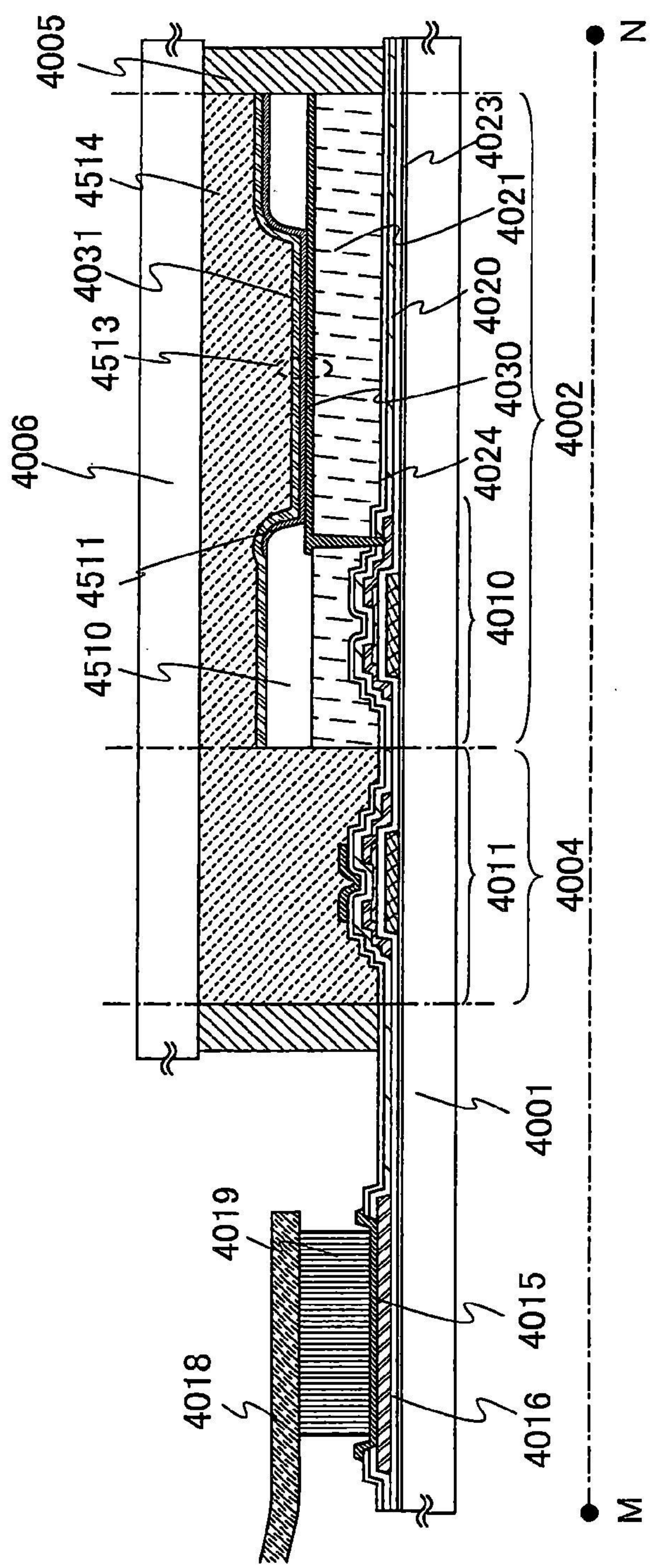


圖5

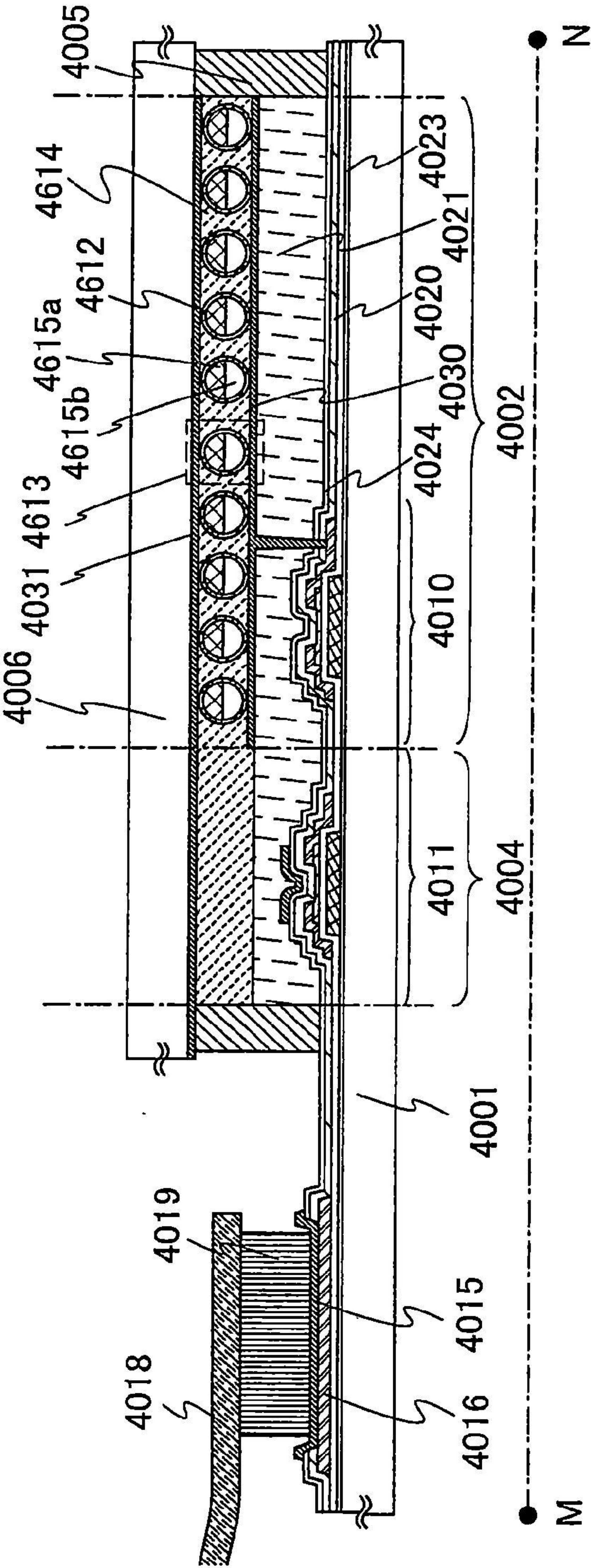


圖 6A

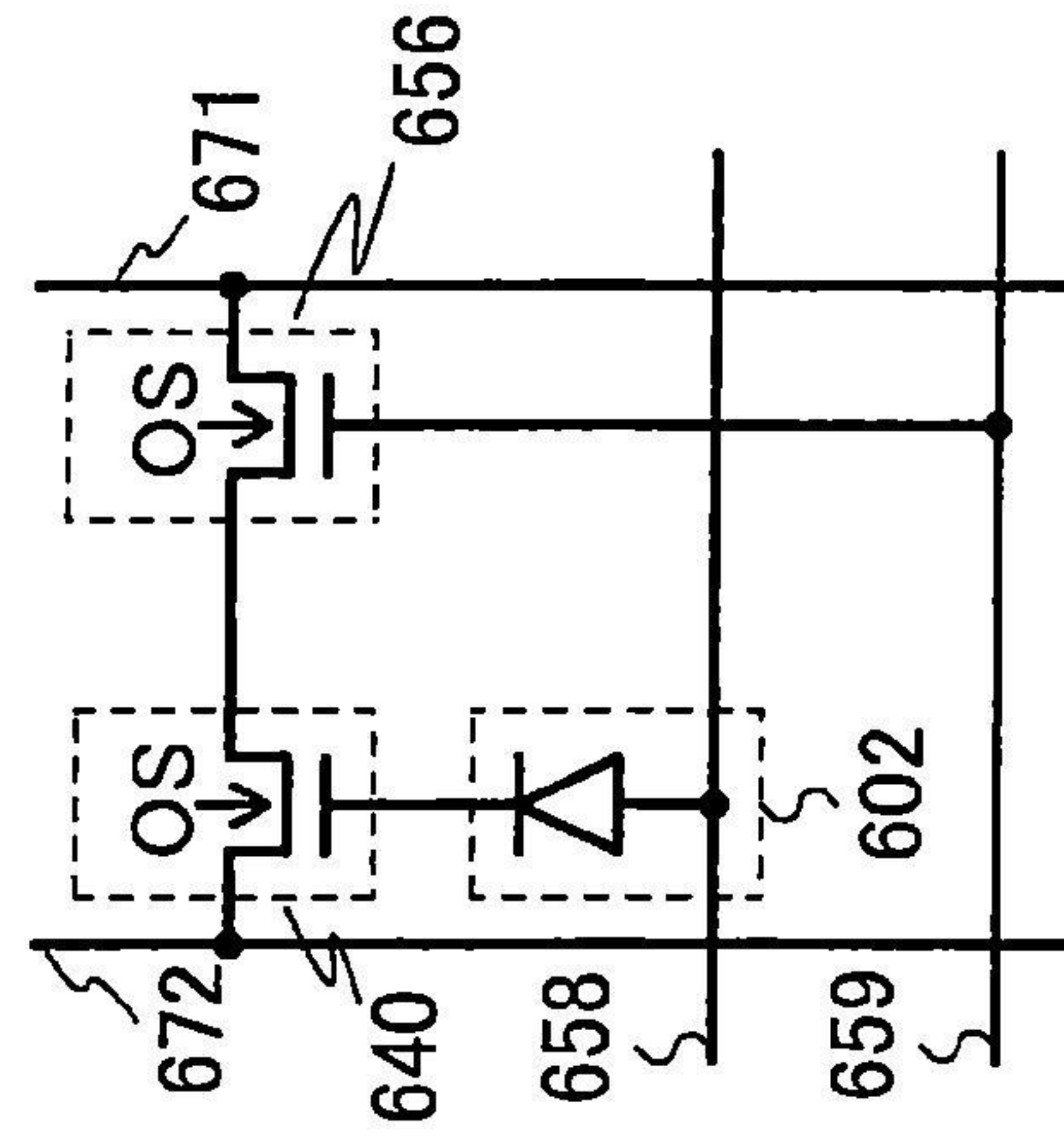


圖 6B

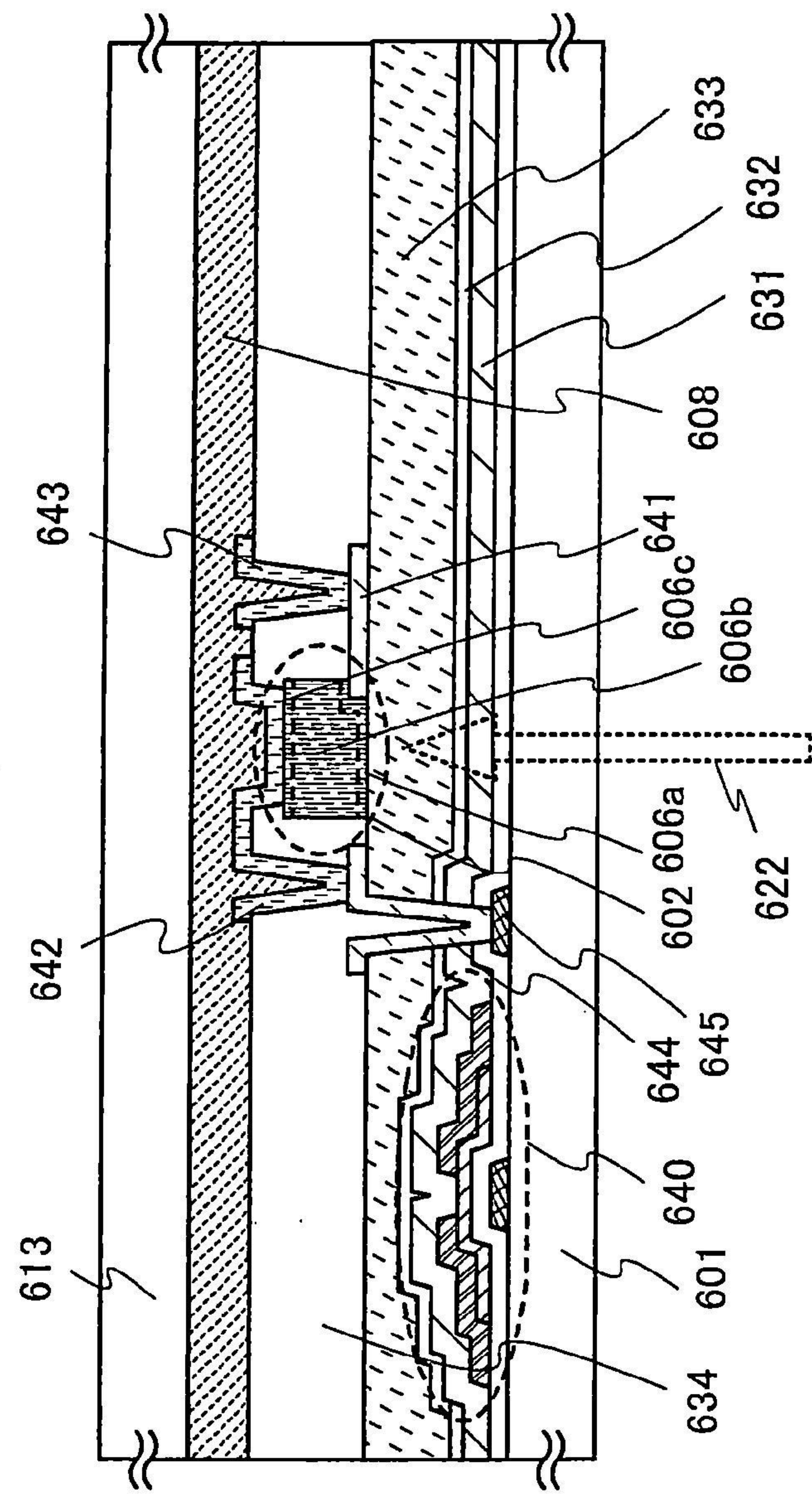


圖 7A

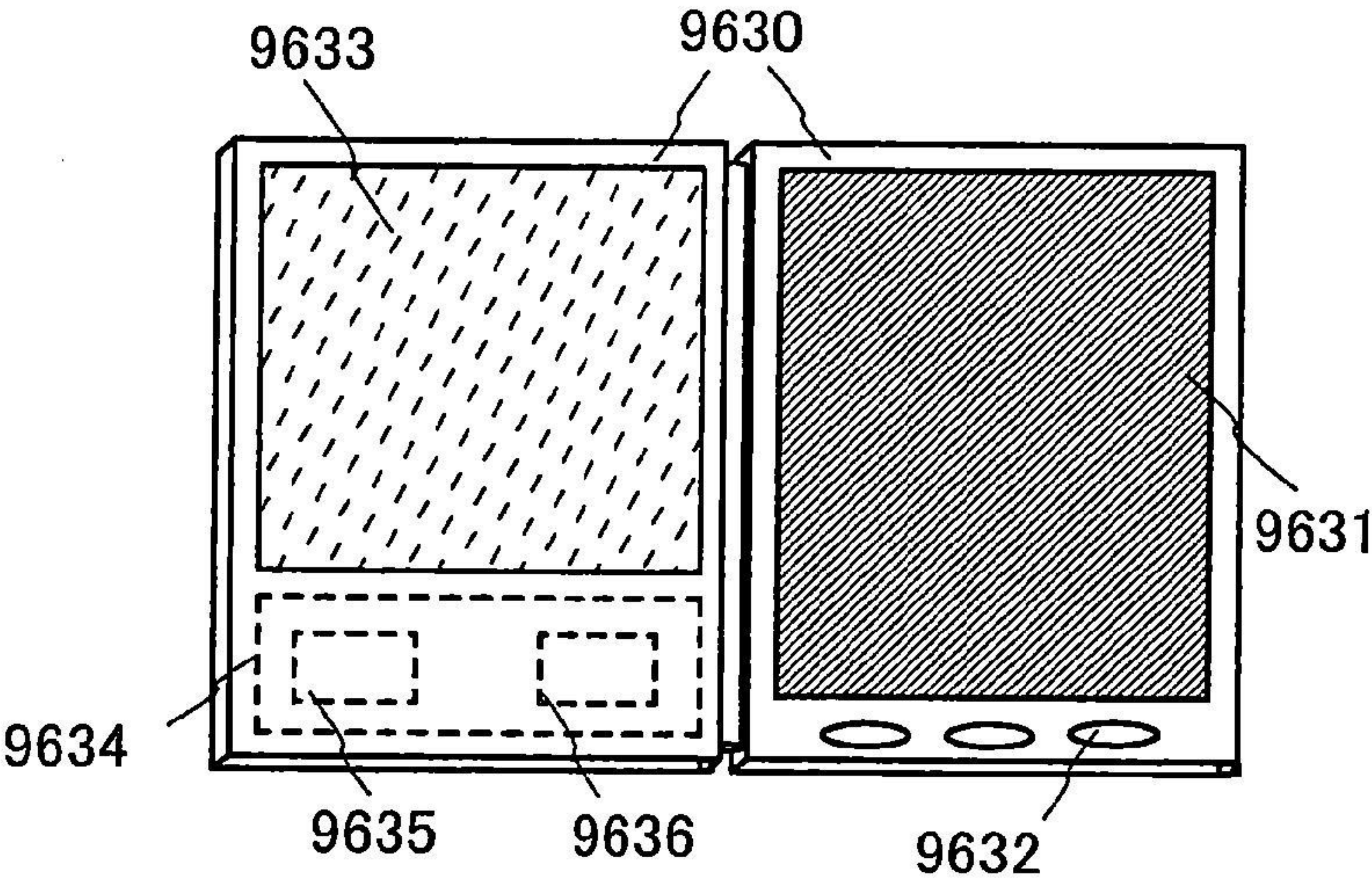


圖 7B

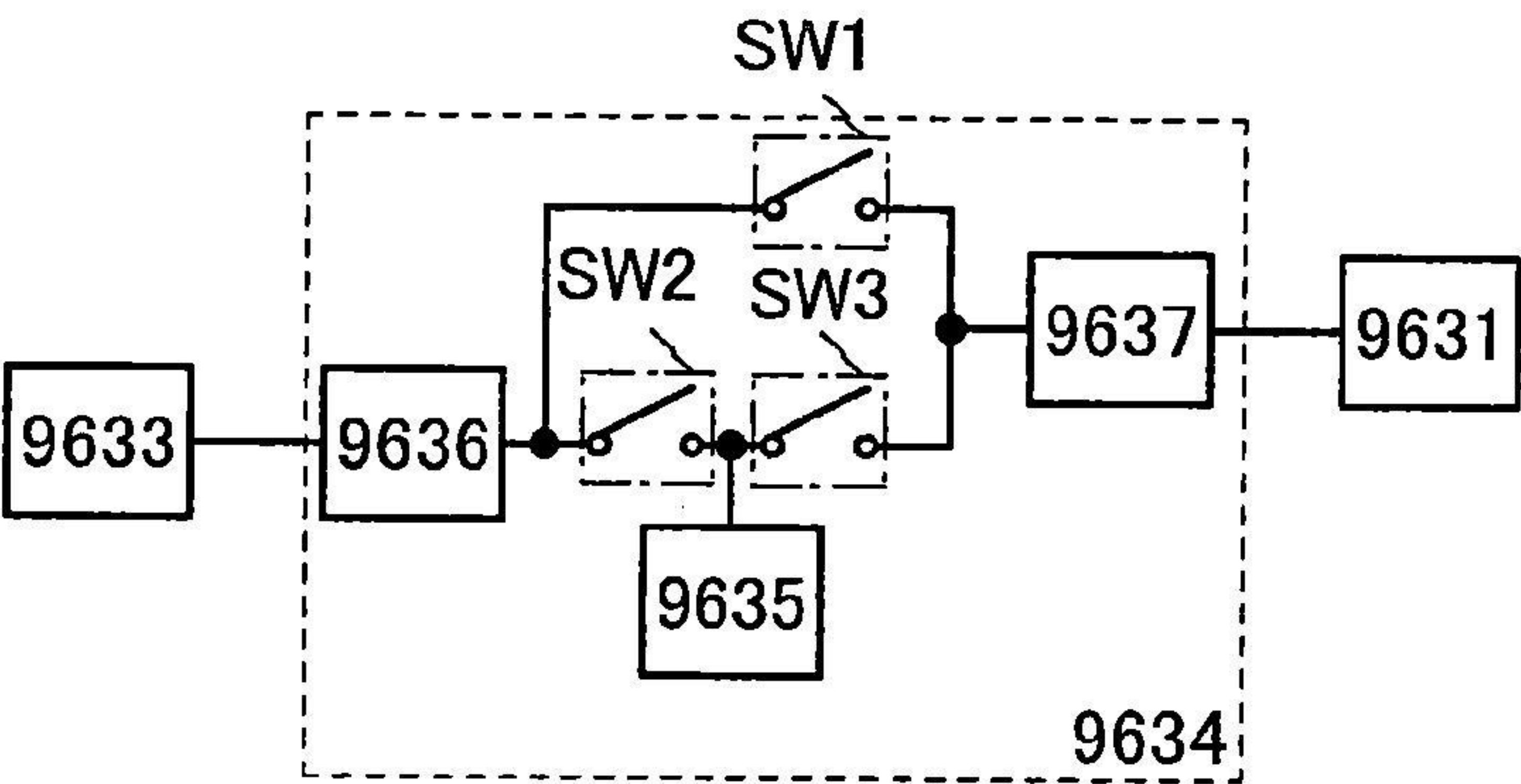


圖 8A

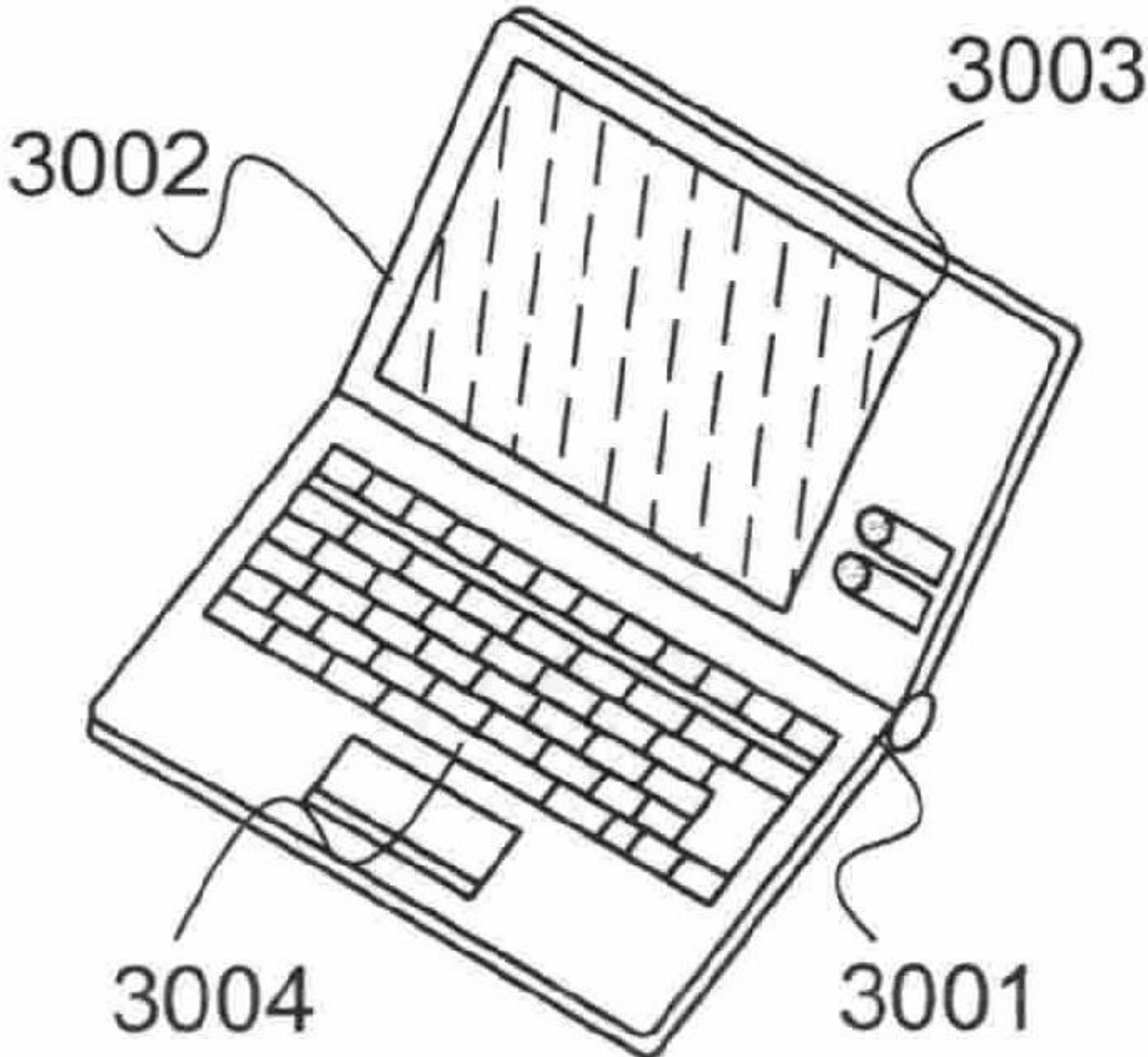


圖 8B

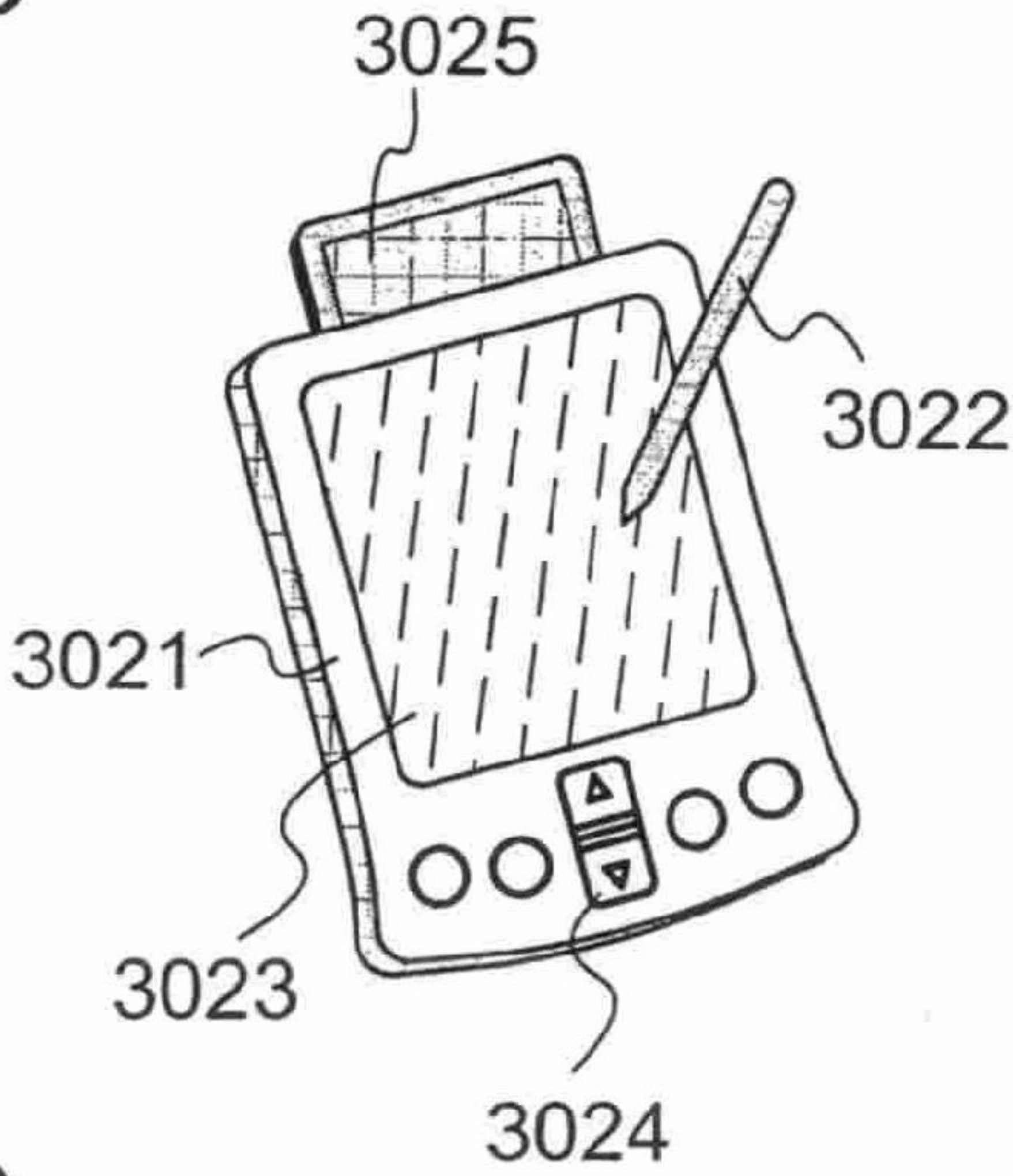


圖 8C

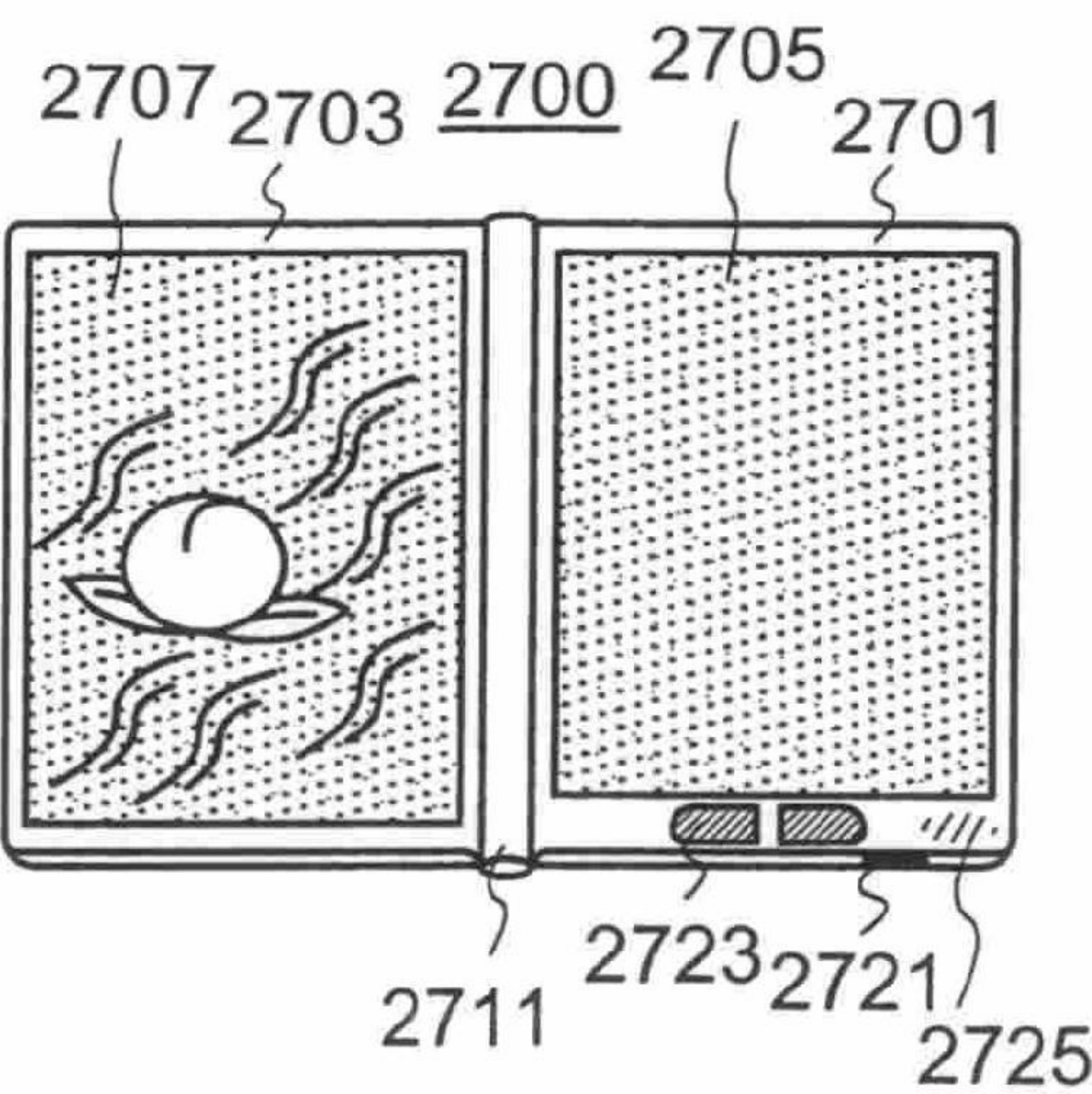


圖 8D

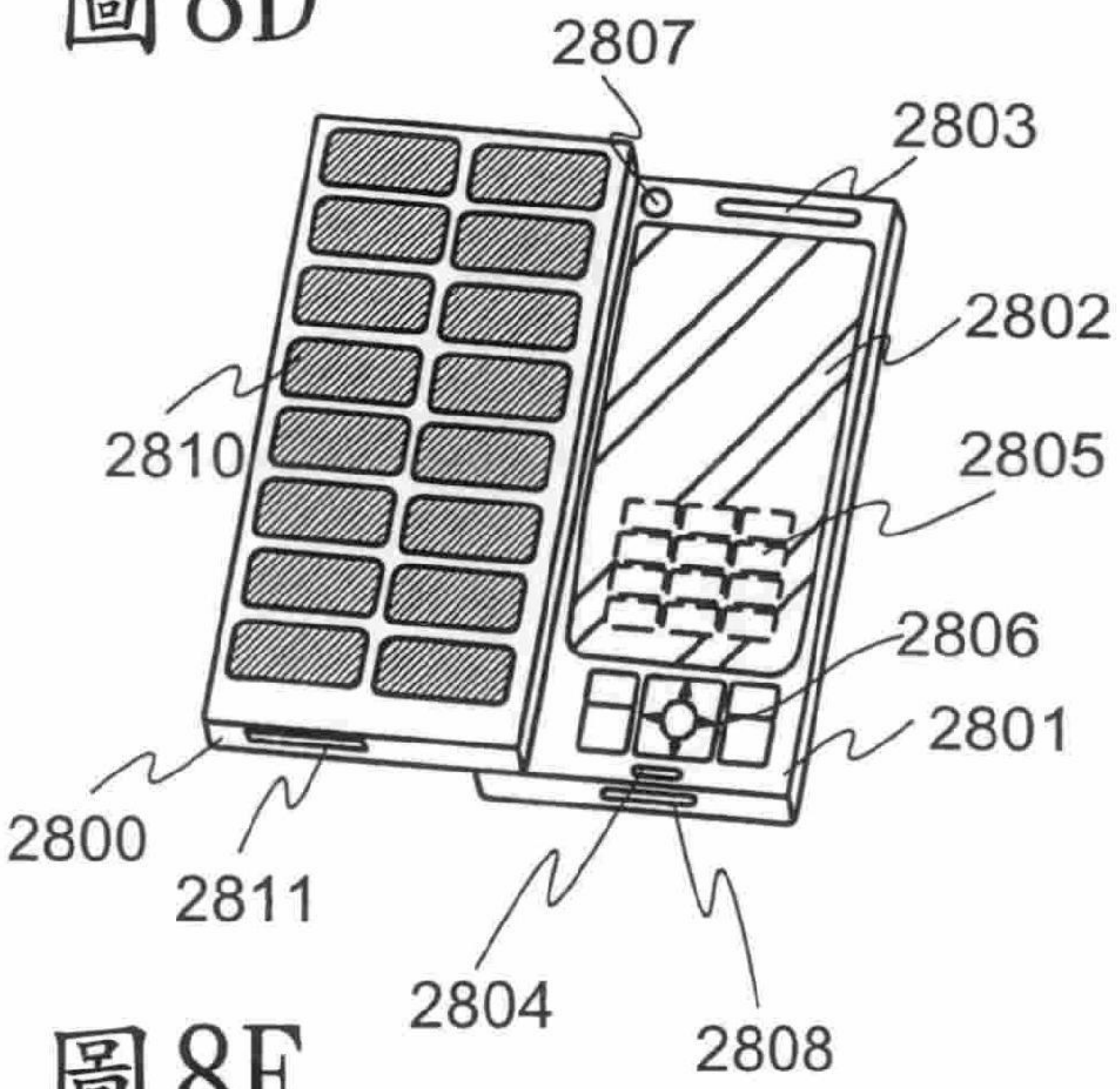


圖 8E

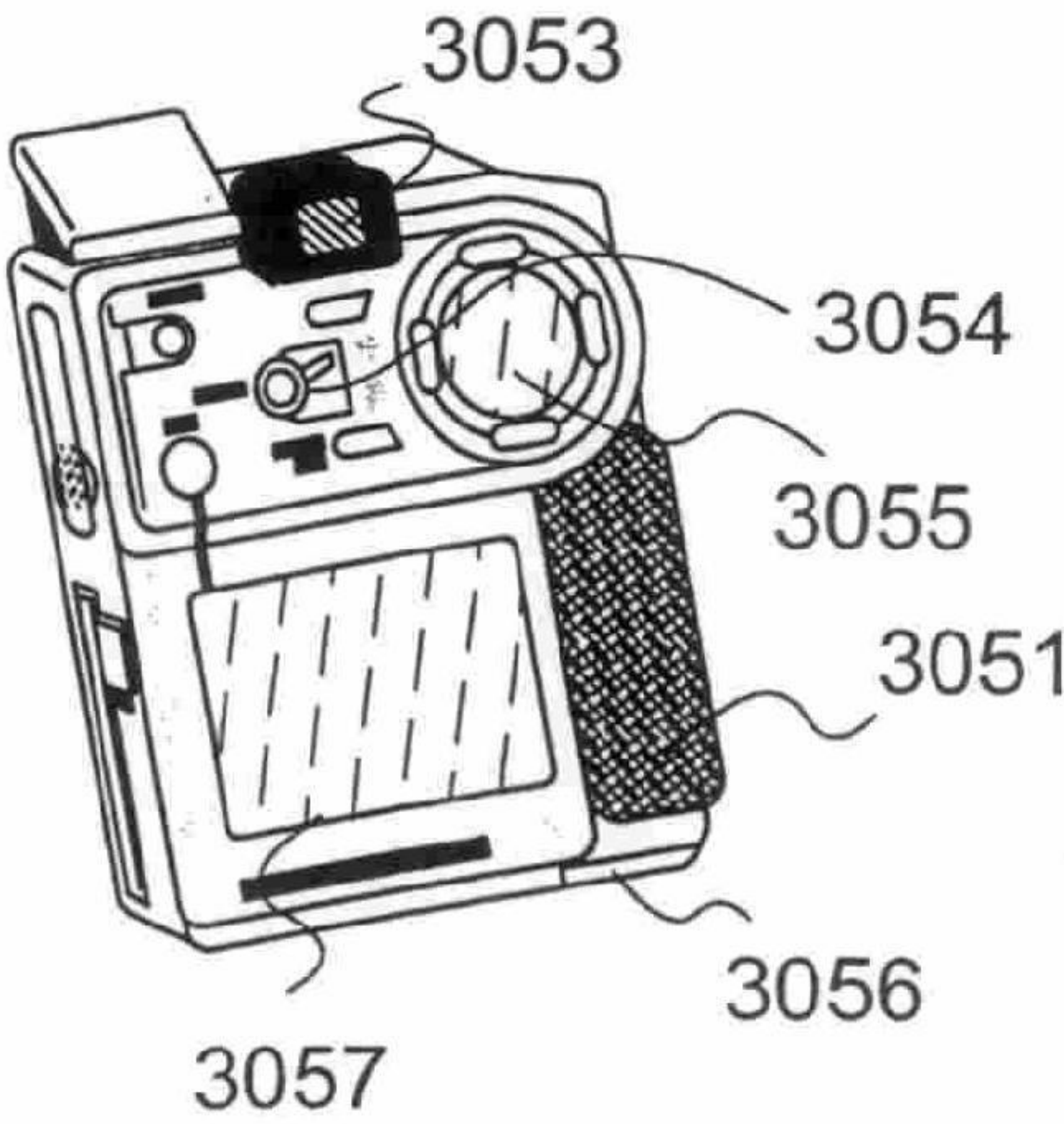


圖 8F

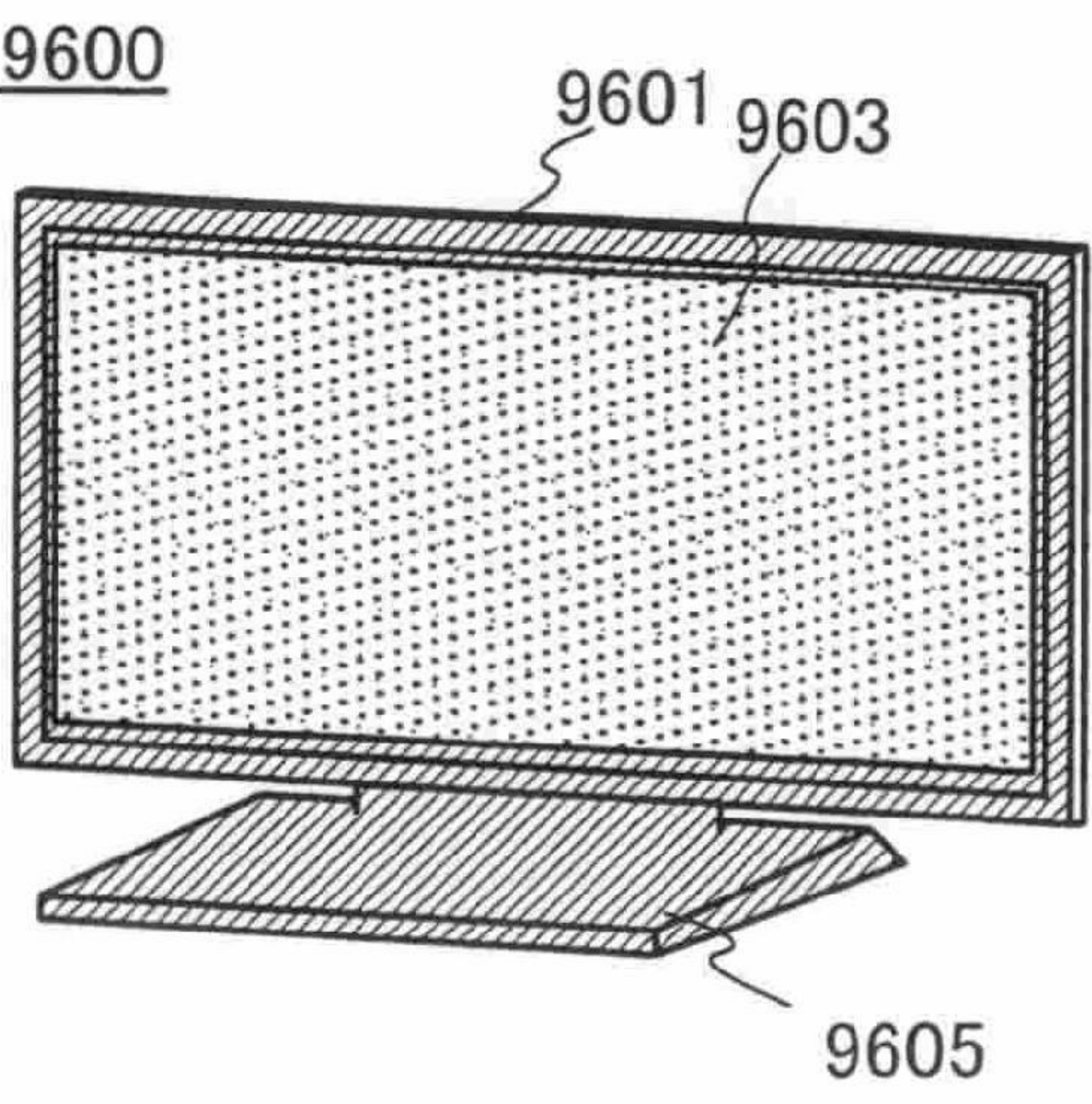


圖 9A

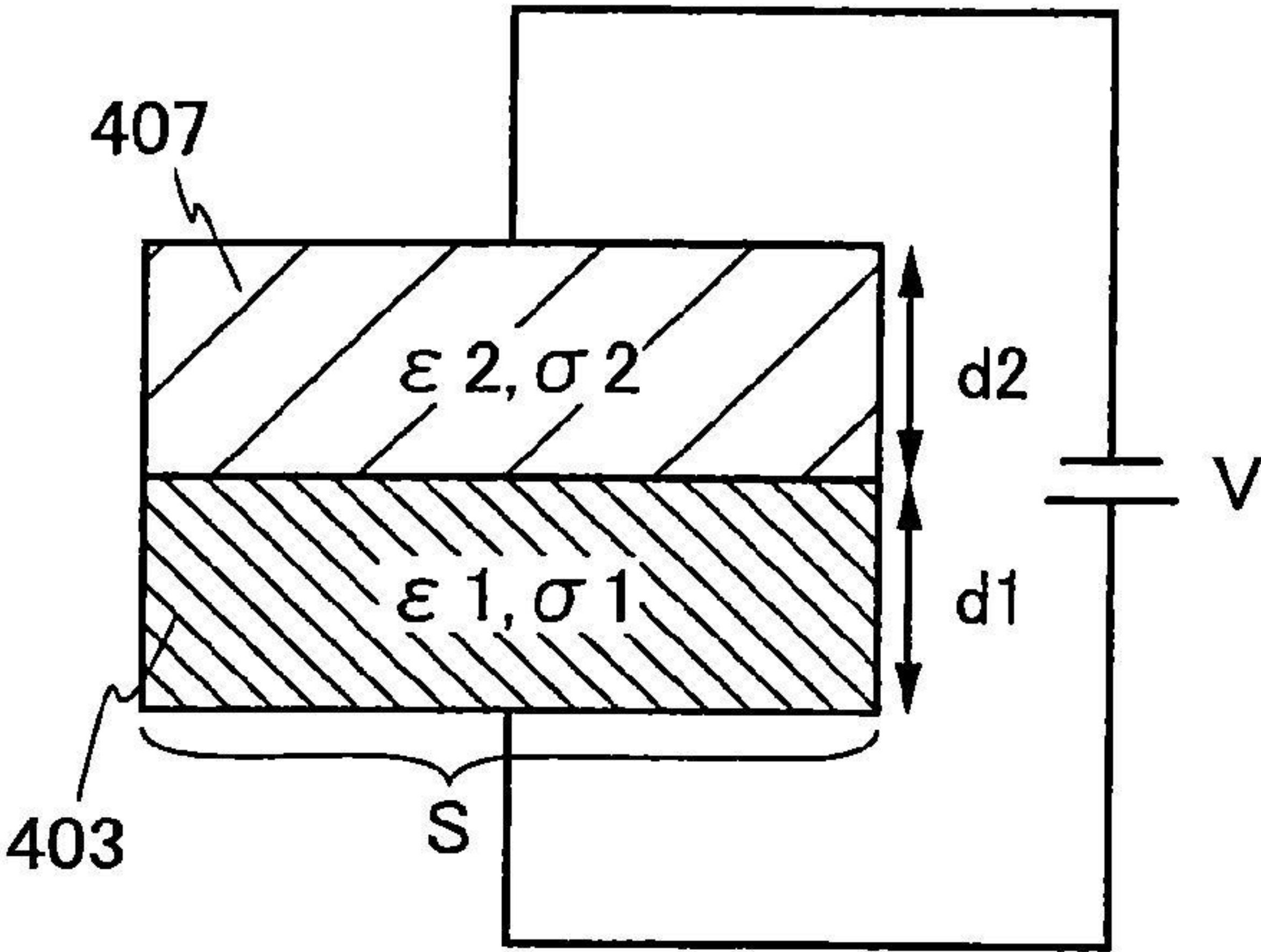


圖 9B

