I850136

(19)中華民國智慧財產局

(12)發明說明書公告本 **(11)證書號數：TW I850136 B**

(45)公告日： 中華民國 113 (2024) 年 07 月 21 日

(21)申請案號：112140736 (22)申請日： 中華民國 106 (2017) 年 06 月 26 日

(51)Int. Cl.： ***H01L21/02 (2006.01)*** ***H01L21/027 (2006.01)***
H01L21/033 (2006.01) ***H01L21/311 (2006.01)***
H01L21/67 (2006.01) ***H01J37/32 (2006.01)***

(30)優先權：2016/06/28 美國 15/195,348

(71)申請人：美商蘭姆研究公司 (美國) LAM RESEARCH CORPORATION (US)
美國

(72)發明人：史密斯 大衛 查爾斯 SMITH, DAVID CHARLES (US)；威茲 理查 WISE, RICHARD (US)；馬侯羅瓦拉 阿爾潘 MAHOROWALA, ARPAN (US)；凡 克林帕 派崔克 A VAN CLEEMPUT, PATRICK A. (BE)；凡 史貴凡迪 巴頓 J VAN SCHRAVENDIJK, BART J. (NL)

(74)代理人：許峻榮

(56)參考文獻：

JP H10-81600A

審查人員：孫建文

申請專利範圍項數：35 項 圖式數：7 共 53 頁

(54)名稱

在半導體裝置製造中之錫氧化物薄膜間隔件

(57)摘要

薄的錫氧化物膜係在半導體元件製造中用作間隔件。在一實施方式中，薄的錫氧化物膜係保形地沉積至一半導體基板之上，該半導體基板具有第一材料（例如矽氧化物或矽氮化物）之曝露層及包含第二材料（例如矽或碳）的複數突出特徵部。舉例而言，10-100 nm 厚的錫氧化物層可使用原子層沉積加以沉積。接著，錫氧化物膜係自水平表面加以移除而沒有自突出特徵部的側壁完全移除。接著，突出特徵部的材料係被蝕刻掉，在基板上留下錫氧化物間隔件。此係接著蝕刻第一材料之未受保護的部分而沒有移除間隔件。接著，底層係加以蝕刻，及間隔件係加以移除。含錫顆粒可藉由被轉變成揮發性的錫氫化物而自處理腔室加以移除。

Thin tin oxide films are used as spacers in semiconductor device manufacturing. In one implementation, thin tin oxide film is conformally deposited onto a semiconductor substrate having an exposed layer of a first material (e.g., silicon oxide or silicon nitride) and a plurality of protruding features comprising a second material (e.g., silicon or carbon). For example, 10 – 100 nm thick tin oxide layer can be deposited using atomic layer deposition. Next, tin oxide film is removed from horizontal surfaces, without being completely removed from the sidewalls of the protruding features. Next, the material of protruding features is etched away, leaving tin oxide spacers on the substrate. This is followed by etching the unprotected portions of the first material, without removal of the spacers. Next, underlying layer is etched, and spacers are removed. Tin-containing particles can be removed from processing chambers by converting them to volatile tin hydride.

指定代表圖：

符號簡單說明：

701:步驟

703:步驟

705:步驟

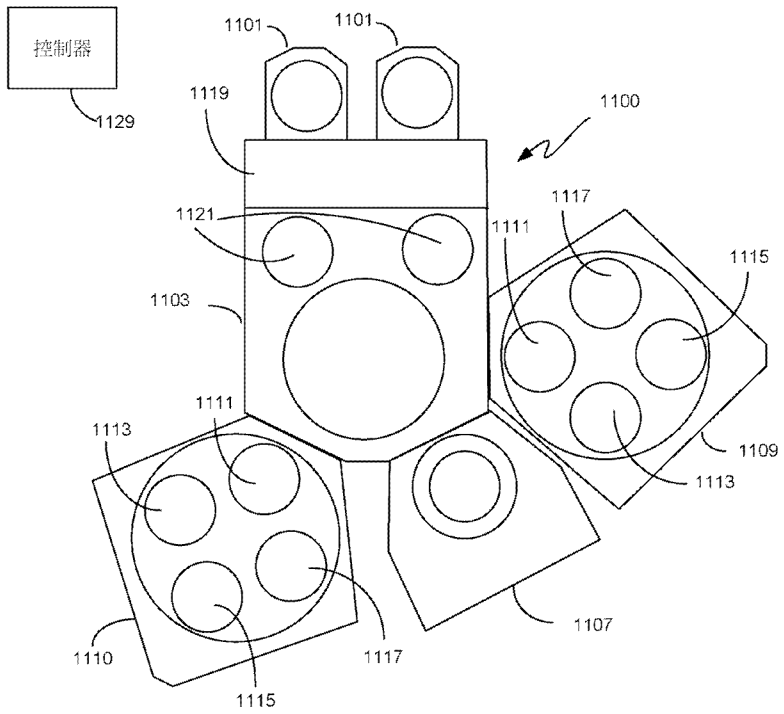


圖 11

專利案號：112140736

公告本

I850136

【發明摘要】

【中文發明名稱】 在半導體裝置製造中之錫氧化物薄膜間隔件

【英文發明名稱】 TIN OXIDE THIN FILM SPACERS IN SEMICONDUCTOR DEVICE MANUFACTURING

【中文】薄的錫氧化物膜係在半導體元件製造中用作間隔件。在一實施方式中，薄的錫氧化物膜係保形地沉積至一半導體基板之上，該半導體基板具有第一材料（例如矽氧化物或矽氮化物）之曝露層及包含第二材料（例如矽或碳）的複數突出特徵部。舉例而言，10-100 nm厚的錫氧化物層可使用原子層沉積加以沉積。接著，錫氧化物膜係自水平表面加以移除而沒有自突出特徵部的側壁完全移除。接著，突出特徵部的材料係被蝕刻掉，在基板上留下錫氧化物間隔件。此係接著蝕刻第一材料之未受保護的部分而沒有移除間隔件。接著，底層係加以蝕刻，及間隔件係加以移除。含錫顆粒可藉由被轉變成揮發性的錫氫化物而自處理腔室加以移除。

【英文】Thin tin oxide films are used as spacers in semiconductor device manufacturing. In one implementation, thin tin oxide film is conformally deposited onto a semiconductor substrate having an exposed layer of a first material (e.g., silicon oxide or silicon nitride) and a plurality of protruding features comprising a second material (e.g., silicon or carbon). For example, 10 – 100 nm thick tin oxide layer can be deposited using atomic layer deposition. Next, tin oxide film is removed from horizontal surfaces, without being completely removed from the sidewalls of the protruding features. Next, the material of protruding features is etched away, leaving tin oxide spacers on the substrate. This is followed by etching the unprotected portions

of the first material, without removal of the spacers. Next, underlying layer is etched, and spacers are removed. Tin-containing particles can be removed from processing chambers by converting them to volatile tin hydride.

【指定代表圖】　　圖7

【代表圖之符號簡單說明】

701:步驟

703:步驟

705:步驟

【發明說明書】

【中文發明名稱】 在半導體裝置製造中之錫氧化物薄膜間隔件

【英文發明名稱】 TIN OXIDE THIN FILM SPACERS IN SEMICONDUCTOR DEVICE MANUFACTURING

【技術領域】

【0001】 本發明關於在半導體裝置製造中的圖案化方法。具體而言，本發明關於在半導體處理中使用薄的錫氧化物薄膜作為間隔件的方法。

【先前技術】

【0002】 在積體電路（IC）製造中，沉積及蝕刻技術係用於形成材料的圖案，諸如用於形成在介電層中嵌入的金屬線。一些圖案化方案包含間隔件的使用，該等間隔件允許小尺寸特徵部的精確圖案化及形成。間隔件係在基板上加以形成，使得該等間隔件係藉由定義的距離加以分開（通常由先前的圖案化加以決定），且係用作底層圖案化的遮罩。間隔件及周圍的層之材料係加以選擇以具有適當的蝕刻選擇性，其將允許間隔件的形成及底層的圖案化。在圖案化係完成之後，該等間隔件係藉由蝕刻加以移除，不是最終製造的半導體裝置的一部分。

【0003】 間隔件係用於各種應用中的圖案化，包含動態隨機存取記憶體（DRAM）的形成、在鰭式場效電晶體（finFET）中之圖案化的鰭、及後段製程（BEOL）處理。

【發明內容】

【0004】 吾人發現許多間隔件材料（諸如矽氧化物或鈦氧化物）在圖案化期間導致節距擺動（pitch walking）及/或顆粒污染的問題。舉例而言，矽氧化物

的特徵在於，相對於在半導體處理中經常使用的許多材料之相對低的蝕刻選擇性，其使得必需使用較厚的間隔件。此又導致在過程中不一致的橫向間隔件側壁消耗，且最終可能導致節距擺動（間隔件之間不一致的距離）。當鈦氧化物係用作間隔件材料時，蝕刻選擇性可為足夠的，但含鈦顆粒可能污染處理腔室。舉例而言，在氟碳化物電漿蝕刻之後，鈦氟化物顆粒可能污染蝕刻腔室。此導致需要經常性的蝕刻腔室清潔，並且導致降低生產率。

【0005】 這些問題在本文係藉由使用錫氧化物作為間隔件材料而加以處理。錫氧化物具有較高的模量，其相關於降低節距擺動及邊緣粗糙度所需的良好蝕刻選擇性。此外，與鈦不同，錫形成高揮發性的氫化物，其可自處理腔室輕易地加以移除。因此，在一些實施例中，所提供的處理方法包含將任何含錫材料（諸如錫氟化物）轉變為錫氫化物（例如藉由在含氫處理氣體中的電漿處理），及藉由沖洗及/或排空自處理腔室移除形成的揮發性錫氫化物。自腔室內部移除含錫顆粒的清潔製程可在蝕刻或沉積腔室中（通常在沒有基板的情況下）加以執行。

【0006】 在本發明的一實施態樣中，提供一種處理半導體基板的方法。該方法包含：提供一半導體基板，該半導體基板具有包含第一材料的曝露層及包含第二材料的至少一突出特徵部，該第二材料係不同於該第一材料；及在該第一材料及包含該至少一突出特徵部之側壁的該第二材料之上沉積SnO層。該第一材料及該第二材料係加以選擇，使得對於第一蝕刻化學品，該第一材料的蝕刻速率對SnO的蝕刻速率之比例係大於1，及對於第二蝕刻化學品，該第二材料的蝕刻速率對SnO的蝕刻速率之比例係大於1。舉例而言，在一些實施例中，該第一材料係矽氧化物及/或矽氮化物，及該第一蝕刻化學品係氟碳化物電漿蝕刻。在一些實施例中，第二材料包含非晶矽及/或碳，及該第二蝕刻化學品係氧化性的含氧化學品（例如在包含HBr及O_2之處理氣體中的電漿處理）。

【0007】在一些實施方式中，基板包含複數突出特徵部，且在SnO的沉積之前，在最接近的突出特徵部之間的距離係在約10-100 nm之間。在一些實施方式中，在最接近的突出特徵部之間的距離係在約40-100 nm之間。在其他實施方式中，在最接近的突出特徵部之間的距離係在約10-30 nm之間。在一些實施例中，SnO層係保形地加以沉積，例如藉由原子層沉積（ALD）至約5-30 nm之間的厚度，諸如在約10-20 nm之間的厚度。

【0008】在SnO層已加以沉積之後，間隔件係自SnO層加以形成。在一些實施例中，間隔件的形成包含：在沉積SnO層之後，自該半導體基板的水平表面完全移除該SnO層而沒有完全移除覆蓋該至少一突出部之側壁的該SnO層。此係接著使用該第二蝕刻化學品完全移除該至少一突出部，而沒有完全移除覆蓋該至少一突出特徵部之側壁的該SnO層，從而形成SnO間隔件。

【0009】在SnO間隔件已加以形成之後，該製程可繼續，藉由使用該第一蝕刻化學品（例如使用電漿氟碳化物蝕刻）移除該第一材料之曝露的部分，而沒有完全移除該等SnO間隔件，從而曝露在第一材料層下方之一硬遮罩層的部分。該製程可接著移除該SnO層及該硬遮罩層之曝露的部分，而沒有完全移除位在該SnO層下方之該第一材料的層。

【0010】本文提供的半導體處理方法，在一些實施例中包含在此處提供的沉積及蝕刻操作之任一者之後，將殘留在處理腔室中的含錫顆粒轉變成錫氫化物。此轉變係藉由將處理腔室曝露於在包括含氫氣體的處理氣體中形成的電漿而加以執行。在一些實施例中，含氫氣體係H_2及/或NH_3。在一些實施例中，蝕刻腔室係在氟碳化物電漿蝕刻之後，藉由將含錫顆粒（例如錫氟化物）轉變成錫氫化物及藉由自該蝕刻腔室移除揮發性的錫氫化物而加以清潔。

【0011】在一些實施例中，本文提供的方法係結合光微影處理加以使用，且包含：將光阻塗佈至半導體基板；使該光阻曝露於光；圖案化該光阻及將該圖

案轉移至半導體基板；及自該半導體基板選擇性地移除該光阻。舉例而言，光微影術可用以在基板上之SnO層的沉積之前形成突出特徵部的圖案。

【0012】 在另一實施態樣中，一種部分製造的半導體裝置係加以提供，其中該裝置包含第一材料（例如矽氧化物或矽氮化物）的曝露層及位在該第一材料之該層上的複數SnO間隔件。在一些實施例中，在該等間隔件之間的距離係在約5-90 nm之間。

【0013】 根據另一實施態樣，一種用於沉積SnO層的設備係加以提供。該設備包含：具有一基板固持器的一處理腔室，該基板固持器係配置成在沉積期間將該基板固定在適當位置；及用於引入反應物的入口。該設備更包含一控制器，該控制器包含用於根據本文提供之方法沉積SnO層的程式指令。

【0014】 根據另一實施態樣，一種使用SnO間隔件處理半導體基板的系統係加以提供。該系統包含一個以上沉積處理腔室及一個以上蝕刻處理腔室，以及一控制器，該控制器包含根據本文提供之方法處理半導體基板的程式指令。

【0015】 根據另一實施態樣，本文提供一種系統，其包含本文提供的任何設備或系統，及一步進器。

【0016】 根據另一實施態樣，一種非暫態電腦可讀媒體係加以提供，其包含用於控制本文提供之任何設備或系統的程式指令。該等指令包含用於處理本文提供之方法的程式碼。

【0017】 在本說明書中描述的申請標的之實施方式的這些及其他實施態樣，係在以下隨附圖式及說明中加以說明。

【圖式簡單說明】

【0018】 圖1-6根據本文描述的實施例顯示正經歷處理之半導體基板的示意性橫剖面圖。

【0019】 圖7係根據本文提供的實施例之處理方法的製程流程圖。

【0020】 圖8係根據本文提供的實施例之處理方法的製程流程圖。

【0021】 圖9係電漿加強原子層沉積（PEALD）製程工作站的示意圖，該PEALD製程工作站係適合用於根據本文提供的實施例沉積SnO層。

【0022】 圖10根據本文提供的實施例顯示多工作站式處理工具的示意圖。

【0023】 圖11係根據本文提供的實施例之配置成沉積及後處理薄膜之處理工具的方塊圖。

【實施方式】

【0024】 為了透徹理解所揭示的實施方式，在以下詳細的描述中說明許多特定的實施方式。然而，顯然地，對於在此技術領域中具有通常技術者而言，所揭示的實施方式可在沒有這些具體細節的情況下或藉由使用替代的元件或製程而加以實施。另一方面，為了不要不必要地模糊所揭示之實施方式的實施態樣，未詳細說明眾所周知的製程、程序、及元件。

【0025】 在本申請案中，術語「半導體基板」、「晶圓」、「基板」、「晶圓基板」及「部分製造的積體電路」係可互換地加以使用。在此技術領域中具有通常技術者應理解術語「部分製造的積體電路」可意指在其上積體電路製造的許多階段之任一者期間的矽晶圓。此外，術語「半導體基板」意指包含在基板內任何地方的半導體材料、且可能包含其他材料的層之基板。下文的詳細描述假設所揭示的實施方式係在晶圓上加以實施。然而，所揭示的實施方式係非如此限制性的。工件可具有各種形狀、尺寸、及材料。除了半導體晶圓之外，可利用所揭示之實施方式的其他工件包含諸如印刷電路板等的各種物件。

【0026】 本文提供使用錫氧化物（SnO）間隔件處理半導體基板的方法。如本文使用的錫氧化物（此處亦稱為SnO）意指包含錫（Sn）及氧（O）的材料，

且可選用性地包含氫。如本文使用的錫氧化物（SnO）可更包含少量的其他元素（諸如碳及氮），其中其他元素的總量係10原子%以下（其中氫係不包含在含量的計算中）。舉例而言，ALD沉積的SnO可包含約0.5-5原子%的碳。如本文使用的術語「SnO」並非標示氧化物的化學計量，其可能加以改變。在一些特定的實施例中，SnO的化學計量係每兩個氧原子約1個錫原子。

【0027】 應理解本文討論之諸如矽（Si）、碳（C）、矽氧化物（SiO_2）、及矽氮化物（SiN）的其他材料可選用性地包含氫。其他元素可小量存在這些材料中，諸如具有10原子%以下（不包含氫）之其他元素的加總含量。舉例而言，術語「矽氧化物」包含碳摻雜的矽氧化物及其他摻雜形式的矽氧化物。

【0028】 錫氧化物間隔件的使用係參照圖1-6加以說明，該圖1-6提供在處理的不同階段之半導體基板的示意性橫剖面圖。圖7及8提供半導體基板處理方法的製程流程圖。

【0029】 參照圖7，製程始於701，提供一基板，該基板具有第一材料的曝露層及包含第二材料的至少一突出特徵部。該第一材料的層係稱為蝕刻停止層（ESL），而該突出特徵部係稱為心軸。示例性的基板係在圖1中加以顯示，其顯示位在ESL 103上的兩個心軸101。在一些實施例中，在相鄰心軸之間的距離d1係在約10-100 nm之間。在一些實施例中，約40-100 nm之相對較大的距離係加以使用。在其他應用中，在最接近的心軸之間的距離係在約10-30 nm之間。在一些實施例中，在最接近的心軸之中心之間的距離d2（其係亦稱為節距）係在約30-130 nm之間。在一些實施例中，節距係在約80-130 nm之間。在其他實施例中，節距係在約30-40 nm之間。心軸d3的高度係通常在約20-200 nm之間，諸如在約50-100 nm之間。

【0030】 心軸及ESL的材料係加以選擇，以例如允許在曝露的錫氧化物存在的情況下心軸材料的後續選擇性地蝕刻，及在曝露的錫氧化物存在的情況下

ESL材料的選擇性蝕刻。因此，對於第一蝕刻化學品，ESL材料的蝕刻速率相對於錫氧化物的蝕刻速率之比例係大於1，更佳是大於約1.5，諸如大於約2。類似地，對於第二蝕刻化學品，心軸材料的蝕刻速率相對於錫氧化物的蝕刻速率之比例係大於1，更佳是大於約1.5，諸如大於約2。

【0031】 在一些實施例中，ESL材料係選自由基於矽氧化物的材料、矽氮化物、及其組合所組成的群組，而心軸材料係非晶矽（摻雜或未摻雜）或碳（摻雜或未摻雜）。用於矽及碳之摻雜劑的例子包含但不限於N、S、B、及W。ESL層及心軸可藉由物理氣相沉積（PVD）、化學氣相沉積（CVD）、ALD（無電漿或藉由PEALD）、或電漿加強化學氣相沉積（PECVD）加以形成，而心軸的圖案可使用光微影技術加以界定。

【0032】 再次參照圖1顯示的基板，ESL層103位於目標層105之上且與其接觸。目標層105係需要加以圖案化的層。目標層105可為半導體、介電質或其他的層，且可例如由矽（Si）、矽氧化物（SiO_2）、矽氮化物（SiN）、或鈦氮化物（TiN）所製成。在一些實施例中，目標層係稱為硬遮罩層且包含金屬氮化物，諸如鈦氮化物。目標層105可藉由ALD（無電漿或藉由PEALD）、CVD、或其他適合的沉積技術加以沉積。

【0033】 目標層105位在層107之上且與其接觸，該層在一些實施例中係BEOL層，其包含嵌入於介電材料層中的複數金屬線。

【0034】 再次參照圖7，該製程接著進行步驟703，在第一及第二材料兩者之上沉積SnO層。參照圖2中顯示的結構，SnO層109係在ESL 103之上及心軸101之上（包含心軸的側壁）加以沉積。SnO層係藉由任何適合的方法加以沉積，諸如CVD（包含PECVD）、ALD（包含PEALD）、濺鍍等。在一些實施例中，較佳是保形地沉積SnO膜，使得其遵循層103及心軸101的表面，如圖2所示。在一些實施例中，SnO層係保形地加以沉積至約5-30 nm之間（諸如在約10-20 nm之

間）的厚度。保形的SnO膜之合適沉積方法的其中一者係ALD。熱或電漿加強的ALD可加以使用。在典型的熱ALD方法中，基板係加以提供至ALD處理腔室且係依序曝露於含錫前驅物及含氧反應物，其中該含錫前驅物及該含氧反應物係被允許在基板的表面上加以反應以形成SnO。在基板係曝露於含錫前驅物之後且在含氧反應物係被允許進入處理腔室之前，ALD處理腔室係通常使用惰性氣體加以沖洗以防止在處理腔室之主體內的反應。此外，在基板已使用含氧反應物加以處理之後，ALD處理腔室係通常使用惰性氣體加以沖洗。連續的曝露係重複幾個循環，例如，可執行約10-100個循環，直到沉積具有期望厚度的SnO層。適合的含錫前驅物之例子包含鹵化的含錫前驅物（諸如$SnCl_4$及$SnBr_4$）及非鹵化的含錫前驅物（諸如有機錫化合物，其包含烷基取代的錫醯胺等）。適合用於ALD之烷基取代的錫醯胺之特定例子係肆（二甲基胺基）錫、肆（乙基甲基胺基）錫、N^2,N^3-二叔丁基-丁烷-2,3-二胺基錫(II)、及1,3-雙（1,1-二甲基乙基）-4,5-二甲基-（4R,5R）-1,3,2-二氮雜錫戊環-2-亞基（1,3-bis(1,1-dimethylethyl)-4,5-dimethyl-(4R,5R)-1,3,2-diazastannolidin-2-ylidene）。含氧反應物包含但不限於氧、臭氧、水、過氧化氫、及NO。含氧反應物的混合物亦可加以使用。沉積條件將依據ALD反應物的選擇而加以變化，其中較具反應性的前驅物通常與較低反應性的前驅物相比在較低溫度下反應。製程通常在約20-500°C之間的溫度下及在低於大氣壓力下加以執行。溫度及壓力係加以選擇，使得反應物在處理腔室中保持氣態以避免凝結。各反應物係呈氣態形式單獨或與載體氣體（諸如氬、氦、或氮）混合提供至處理腔室。這些混合物的流率將取決於處理腔室的尺寸，且在一些實施例中在約10-10,000 sccm之間。

【0035】 適合用於沉積本文提供的保形SnO層之熱ALD製程條件的特定示例係在Li等人發表的文章中加以描述，該文章的標題為“Tin Oxide with Controlled Morphology and Crystallinity by Atomic Layer Deposition onto Graphene Nanosheets

for Enhanced Lithium Storage”（*Advanced Functional Materials*, 2012, **22**, 8, 1647-1654），其全部內容於此藉由參照納入本案揭示內容。該製程包含在200-400℃的溫度下在ALD真空室中，將基板依序地及交替地曝露於$SnCl_4$（含錫前驅物）及去離子水（含氧反應物）。在ALD循環的特定示例中，$SnCl_4$蒸氣與N_2載體氣體的混合物係引入ALD處理腔室0.5秒，且係接著曝露於基板3秒。接著，ALD處理腔室係使用N_2沖洗10秒以自處理腔室的主體移除$SnCl_4$，且H_2O蒸氣與N_2載體氣體的混合物係流入處理腔室1秒且係曝露於基板3秒。接著，ALD處理腔室係使用N_2沖洗且該循環係加以重複。ALD製程係在低於大氣壓力（例如0.4托）下及在200-400℃的溫度下加以執行。

【0036】適合用於沉積在本文提供之方法中的SnO膜之熱ALD製程條件的另一示例係在Du等人發表的文章中加以描述，該文章的標題為“In situ Examination of Tin Oxide Atomic Layer Deposition using Quartz Crystal Microbalance and Fourier Transform Infrared Techniques”（*J. Vac. Sci. Technol.* A **23**, 581 (2005)），其全部內容於此藉由參照納入本案揭示內容。在此製程中，基板係在ALD處理腔室中在約150-430℃之間的溫度下依序曝露於$SnCl_4$及H_2O_2。

【0037】雖然在ALD中使用鹵化的錫前驅物在許多實施例中係適合的，但在一些實施例中，更佳是使用非鹵化的有機錫前驅物以避免可能與使用鹵化的前驅物（諸如$SnCl_4$）一起發生的腐蝕問題。適合之非鹵化的有機錫前驅物之例子包含烷基胺錫（烷基化的錫醯胺）前驅物，諸如肆（二甲基胺基）錫。使用此前驅物之適合的熱ALD沉積方法的例子係在Elam等人發表的文章中加以提供，該文章的標題為“Atomic Layer Deposition of Tin Oxide Films using Tetrakis(dimethylamino) tin” (*J. Vac. Sci. Technol.* A **26**, 244 (2008))，其全部內容於此藉由參照納入本案揭示內容。在此方法中，基板係在ALD腔室中在約50-300℃的溫度下依序曝露於肆（二甲基胺基）錫及H_2O_2。有利地，此前驅物的使

用允許在100°C以下的低溫沉積SnO膜。舉例而言，SnO膜可在沒有使用電漿的情況下在50°C加以沉積以增加反應速率。使用肆（二甲基胺基）錫及H_2O_2之SnO的熱ALD之另一例子係在Elam等人發表的文章中加以提供，該文章的標題為“Atomic Layer Deposition of Indium Tin Oxide Thin Films Using Nonhalogenated Precursors”（*J. Phys.Chem.* C **2008**, 112, 1938-1945），其係於此藉由參照納入本案揭示內容。

【0038】使用反應性有機錫前驅物的低溫熱ALD製程的另一例子係在Heo等人發表的文章中加以提供，該文章的標題為“Low temperature Atomic Layer Deposition of Tin Oxide”（*Chem. Mater.*, **2010**, 22(7) 4964-4973），其全部內容於此藉由參照納入本案揭示內容。在此沉積製程（其係適合用於沉積本文提供的SnO膜）中，基板係在ALD真空處理腔室中依序曝露於N^2,N^3-二叔丁基-丁烷-2,3-二胺基-錫(II)及50%的H_2O_2。這些反應物係加以汽化且各者係與N_2載體氣體混合提供至處理腔室。在基板每次曝露於反應物之後，腔室係使用N_2加以沖洗。沉積可在約50-150°C之間的溫度下加以執行。

【0039】雖然在ALD製程中過氧化氫作為含氧反應物對於SnO的形成通常作用良好，但由於H_2O_2分解，所以過氧化氫可能有時無法對SnO膜生長提供足夠的控制。在一些實施例中，較安定的含氧前驅物（諸如NO）係加以使用。使用NO作為含氧反應物之合適製程條件的例子係在Heo等人發表的文章中加以提供，該文章的標題為“Atomic Layer Deposition of Tin Oxide with Nitric Oxide as an Oxidant Gas”（*J. Mater. Chem.*, 2012, 22, 4599），其係於此藉由參照納入本案揭示內容。沉積包含在約130-250°C的溫度下將基板依次曝露於NO及環狀的Sn(II)醯胺（1,3-雙（1,1-二甲基乙基）-4,5-二甲基-（4R,5R）-1,3,2-二氮雜錫戊環-2-亞基（1,3-bis(1,1-dimethylethyl)-4,5-dimethyl-(4R,5R)-1,3,2-diazastannolidin-2-ylidene））。

【0040】 在一些實施例中，SnO膜係藉由PEALD加以沉積。如上所述用於熱ALD之相同類型的含錫前驅物及含氧反應物可加以使用。在PEALD中，ALD設備係配備有用於在處理腔室中產生電漿及使用該電漿處理基板的系統。在典型的PEALD製程序列中，基板係提供至PEALD處理腔室且係曝露於吸附在基板表面上的含錫前驅物。處理腔室係使用惰性氣體（例如氬或氮）加以沖洗以自處理腔室移除前驅物，且基板係曝露於被引入處理腔室的含氧反應物。在引入含氧反應物的同時或一延遲之後，電漿係在處理腔室內加以形成。電漿促進在基板表面上之在含錫前驅物與含氧反應物之間導致SnO形成的反應。接著，處理腔室係使用惰性氣體加以沖洗，且包含錫前驅物用劑、沖洗、含氧反應物用劑、電漿處理、及第二沖洗的循環係依需要重複多次，以形成期望厚度的SnO膜。

【0041】 適合用於SnO膜之PEALD形成之製程條件的例子係在Seop等人發表的文章中加以提供，該文章的標題為“The Fabrication of Tin Oxide Films by Atomic Layer Deposition using Tetrakis(ethylmethylamino) tin Precursor”（*Transactions on Electrical and Electronic Materials, 2009,* 10, 5, *173-176*），其係於此藉由參照納入本案揭示內容。基板係提供至PEALD處理腔室內，且係在沒有電漿的情況下曝露於肆（乙基甲基胺基）錫4秒。接著，含錫前驅物係藉由將氬流經處理腔室20秒而自處理腔室加以排淨。接著，O_2係注入2秒，及額外2秒使用100 W的射頻（RF）功率。在此之後係接著進行氬沖洗，其完成一個PEALD循環。在此例子中，製程係在50-200°C的溫度範圍內及在0.8托的壓力下加以執行。

【0042】 雖然ALD（熱ALD及電漿加強的ALD兩者）係用於沉積SnO膜之較佳方法的其中之一，但應理解其他SnO沉積方法（諸如CVD、PECVD、及濺鍍）亦可加以使用。

【0043】 參照圖7的製程流程圖，在SnO層已加以沉積之後，該製程接著進行步驟705，在基板上形成SnO間隔件。SnO間隔件的形成係藉由圖3及圖4加以說

明。首先，SnO層109係自層103之上及心軸101之上的水平表面加以蝕刻，而附著在心軸101之側壁的位置係沒有完全被蝕刻。此蝕刻使層103各處加以曝露，除了心軸101之側壁附近的位置之外。此外，此蝕刻使心軸的頂部部分曝露。所得到的結構係在圖3中加以顯示。此蝕刻的化學性質將取決於用於心軸101及層103之材料的類型。在此步驟中用於SnO層移除的蝕刻係加以選擇，使得SnO蝕刻速率對心軸材料蝕刻速率的比例係大於1，且使得SnO蝕刻速率對層103之材料蝕刻速率的比例係大於1。SnO可使用若干濕蝕刻及乾蝕刻技術加以蝕刻。在濕蝕刻中，基板係與濕蝕刻劑接觸，其可例如被噴灑至基板之上。或者，基板可被浸入濕（水性）蝕刻劑中。在乾蝕刻中，基板係在乾蝕刻腔室中加以配置，其中基板係在使用或沒有使用電漿的情況下與氣體蝕刻劑接觸。如此處使用的「濕蝕刻」意指使用液體蝕刻劑加以蝕刻，而「乾蝕刻」意指使用氣態（包含汽化）的蝕刻劑加以蝕刻，僅管有水的使用。適合用於蝕刻SnO之濕蝕刻的一個例子係酸蝕刻，其中基板係與酸（諸如HCl）的水溶液接觸。

【0044】 在HCl蝕刻的一實施方式中，基板係與一水溶液接觸，該水溶液係自鉻金屬及HCl的水溶液加以製備。此蝕刻化學品係在Wu等人發表的文章中加以描述，該文章的標題為“Texture Etched SnO_2 Glasses Applied to Silicon Thin-film Solar Cells”（*Journal of Nanomaterials,* vol. 2014, 1-9），其全部內容於此藉由參照納入本案揭示內容。在此實施例中，SnO層係藉由含有HCl及Cr(II)離子之預先形成的混合物加以蝕刻，該混合物將Sn(IV)還原成Sn(II)及有助於氧化物的溶解。HCl：Cr蝕刻溶液係在一實施方式中藉由將鉻金屬（20 g）溶在90°C之50%的HCl水溶液（5 L）中加以製備。鉻濃度可自0.05至1 wt%加以變化。在一些實施例中，蝕刻係在20-100°C的溫度範圍內加以執行。

【0045】 在濕蝕刻製程的另一例子中，SnO層係在鋅粉的存在下使用HX水溶液（其中X係Cl、Br、或I）加以處理。在此方法中，氧化物係藉由在鋅與HX

之反應中形成的氫直接被還原。在另一濕蝕刻實施例中，SnO係藉由磷酸水溶液（例如以1：3之H_3PO_4：H_2O的比例提供）加以蝕刻。此外，SnO膜可在約60°C的溫度下藉由HNO_3及HCl水溶液之混合物或藉由HI水溶液加以蝕刻。

【0046】 用於SnO移除之乾蝕刻化學品的一例子包含在電漿中使用HBr的處理。此處理係在Kwon等人發表的文章中加以描述，該文章的標題為“Etch Mechanism of In_2O_3 and SnO_2 thin films in HBr-based inductively coupled plasmas”（*J. Vac. Sci. Technol.* A **28**, 226 (2010)），其全部內容於此藉由參照納入本案揭示內容。基板係使用在含有HBr及氬之處理氣體中形成的感應耦合電漿加以處理。

【0047】 在另一實施例中，含HBr的處理氣體更包括含氧化合物，諸如O_2。在一些實施例中，蝕刻係藉由將基板曝露於在含有HBr、O_2、及N_2之處理氣體中形成的電漿而加以執行。此類型的蝕刻可相對於諸如矽及矽氧化物的材料而選擇性地移除SnO材料。吾人注意到矽心軸的表面係通常覆蓋一層二氧化矽，其保護該矽心軸免受此蝕刻化學品的蝕刻。在一些實施例中，此蝕刻步驟的製程條件包含對基板固持器施加相對高的射頻（RF）偏壓，以例如增加電漿中之離子的能量及增加SnO材料的蝕刻速率。適合用於SnO移除的其他乾蝕刻化學品包含在Cl_2及烴之混合物中的電漿處理，及在包含氯烴（諸如CH_2Cl_2或$CHCl_3$）之處理氣體中的電漿處理。在一些實施例中，含有曝露之SnO層的基板係與在含有CH_4及Cl_2的處理氣體中形成的電漿接觸。

【0048】 適合用於SnO膜之移除的乾蝕刻化學品之另一者係基於氫的電漿。在一些實施例中，SnO係藉由將基板曝露於在含有H_2之處理氣體中形成的電漿而加以蝕刻。在一些實施例中，電漿係在H_2與烴（例如CH_4）之混合物中形成的處理氣體中加以形成。

【0049】在一些實施例中，自基板的水平部分移除SnO層包含使用具有兩種不同化學品的兩個步驟。在稱為主蝕刻的第一步驟中，SnO層的主體係自水平表面加以移除，而沒有完全曝露心軸及ESL材料的底層。因此，主蝕刻的蝕刻化學品不需為選擇性的。在一些實施例中，主蝕刻係藉由使用在含有Cl_2及烴（例如Cl_2及CH_4）之處理氣體中形成的電漿處理基板而加以執行。在該主蝕刻蝕穿SnO膜或蝕穿SnO膜之前不久，蝕刻化學品係加以切換成過蝕刻化學品。主蝕刻的終點可藉由使用光學探針加以偵測，該光學探針當心軸材料或ESL材料變為曝露時將發出訊號。過蝕刻化學品係用以移除剩餘SnO膜而實基上沒有蝕刻心軸及ESL的材料。對於過蝕刻化學品，SnO的蝕刻速率對心軸材料的蝕刻速率之比例較佳是大於1。對於過蝕刻化學品，SnO的蝕刻速率與ESL材料的蝕刻速率之比例亦較佳是大於1。在一些實施例（例如當矽心軸及矽氧化物ESL係加以使用的情況）中，過蝕刻包含將具有剩餘SnO膜的基板、曝露的心軸、及曝露的ESL曝露於在含有HBr、N_2、及O_2之處理氣體中形成的電漿。

【0050】在此步驟中的SnO蝕刻自水平表面移除SnO，但在心軸的側壁之SnO層的垂直部分仍保留在基板上。接著，心軸101係自基板加以移除，留下曝露的SnO間隔件109及曝露的ESL 103，如圖4所示。心軸的移除係藉由將基板曝露於選擇性蝕刻心軸材料的蝕刻化學品而加以執行。因此，在此步驟中，心軸材料的蝕刻速率對SnO的蝕刻速率之比例係大於1，且更佳是大於1.5。此外，在此步驟中使用的蝕刻化學品應該相對於ESL材料選擇性地蝕刻心軸材料。各種蝕刻方法可加以使用，且化學品的特定選擇係取決於心軸的材料及ESL層的材料。當心軸係由非晶矽製成且ESL材料係矽氧化物時，心軸可藉由使用氧化性的含氧電漿而加以移除。舉例而言，矽心軸可藉由將基板曝露於在由HBr及O_2所構成之處理氣體中形成的電漿而選擇性地加以蝕刻。此化學品將在SnO及矽氧化物的存在下選擇性地蝕刻矽材料。在一些實施例中，在蝕刻開始之前，矽氧化物的薄保護

層係自矽心軸的表面加以移除。此可藉由簡短地將基板曝露於在含有氟碳化物之處理氣體中形成的電漿而加以進行。在自心軸移除保護性的矽氧化物層之後，矽係選擇性地加以蝕刻。在一些實施例中，較佳是在此步驟中對於基板使用相對小的RF偏壓，或根本沒有使用外部偏壓。若沒有使用外部偏壓，則基板的自偏壓（10-20 V）係足夠的。在沒有偏壓或低偏壓的條件下，HBr/O_2電漿將在SnO及矽氧化物的存在下選擇性地蝕刻矽。顯示移除心軸之後的SnO間隔件之所得的結構係在圖4中加以顯示。

【0051】 接著，曝露的ESL層103係加以蝕刻，以在沒有被SnO間隔件109保護的所有位置處曝露下面的目標層105。所得的結構係在圖5中加以顯示。在此步驟中使用的蝕刻化學品在SnO的存在下選擇性地蝕刻ESL材料。換句話說，ESL材料的蝕刻速率對SnO的蝕刻速率之比例係大於1，且更佳是大於1.5。在此步驟中使用之化學品的特定類型將取決於ESL材料的類型。當矽氧化物與基於矽氧化物的材料係加以使用時，選擇性蝕刻可藉由將基板曝露於在含有氟碳化物之處理氣體中形成的電漿而加以實現。舉例而言，ESL膜可藉由在含有CF_4、C_2F_6、及C_3F_8之其中一者以上之處理氣體中形成的電漿而加以蝕刻。

【0052】 在下一步驟中，目標層105係在沒有被ESL層103保護的所有位置處加以蝕刻，以曝露底層107。SnO間隔件109係亦在此蝕刻步驟中加以移除，提供圖6顯示的圖案化結構。在一些實施例中，在此步驟中使用的蝕刻化學品係加以選擇以移除目標材料及SnO間隔件材料兩者。在其他實施例中，具有不同化學品之兩個不同的蝕刻步驟可加以使用，以分別圖案化目標層105及移除SnO間隔件109。若干蝕刻化學品可依據目標層的化學品而加以使用。在一實施例中，目標層105係金屬氮化物（例如TiN）層。在此實施例中，金屬層係加以蝕刻，且SnO間隔件可使用單一蝕刻化學品藉由將基板曝露於在含有Cl_2及烴（例如CH_4）之處

理氣體中形成的電漿而加以移除。通常，SnO間隔件可使用上述SnO蝕刻方法的任一者加以移除。

【0053】 在所描述的製程序列期間的任何時間點，蝕刻及/或沉積腔室可藉由將含錫顆粒轉變成揮發性的氫化錫（其可藉由沖洗及/或排空輕易地加以移除）而移除含錫粒子。在一些實施例中，此轉變係藉由使基板接觸在含氫氣體（諸如H_2、NH_3、或其混合物）中形成的電漿而加以執行。

【0054】 使用SnO間隔件之半導體基板圖案化的特定示例係在圖8的製程流程圖中加以提供。參照圖1-6中顯示的元件結構。製程始於801，提供一基板，具有包含矽氧化物層的曝露層及複數突出的矽特徵部。在此示例中，參照圖1，基板包含曝露的矽氧化物層103及由非晶矽製成的複數突出特徵部（心軸）101。硬遮罩層105位在矽氧化物層103下方。在此例子中，硬遮罩層係由鈦氮化物所製成。硬遮罩層105覆蓋BEOL層107。

【0055】 接著在操作803中，SnO層係在矽氧化物層及矽突出特徵部上保形地加以沉積。在一些實施例中，保形沉積係藉由ALD（熱ALD或電漿加強的ALD）加以執行，如前所述。圖2說明覆蓋矽心軸及矽氧化物層的表面之保形的SnO層109。在操作805中，位在水平表面上的SnO係加以移除，而沒有移除位在矽突出特徵部之側壁上的SnO層。在此例子中，移除係藉由兩步驟的蝕刻加以執行。在第一步驟中，主蝕刻係加以執行，將圖2顯示的基板曝露於在含有Cl_2及CH_4之處理氣體中形成的電漿。接著，在大部分的SnO膜係自水平表面加以移除之後，其餘的SnO膜係藉由將基板曝露於過蝕刻化學品（其包含在由HBr、O_2、及N_2所構成的處理氣體中形成的電漿）而自水平表面加以移除。此步驟係在對基板底座施加相對高之偏壓的情況下而加以執行。矽心軸在此步驟期間係使用矽氧化物的保護層加以覆蓋，該矽氧化物的保護層係不會被此化學品明顯地蝕刻。所得的結構係在圖3中加以顯示，其中矽氧化物層103及矽心軸101係加以曝露。

【0056】 接著，在操作807中，矽突出特徵部係加以移除，及SnO間隔件係從而加以形成，如圖4所示。在此例子中，矽心軸係選擇性地加以蝕刻，其係藉由將基板曝露在由HBr及O_2所構成的處理氣體中形成的電漿而沒有偏壓基板，或藉由使用相較於在SnO層的$HBr/O_2/N_2$蝕刻中使用的偏壓較低的偏壓。在一些實施例中，在矽心軸的移除之前，保護性的矽氧化物層係例如藉由將基板短暫地曝露於在含有氟碳化物之處理氣體中形成的電漿而自矽的表面加以蝕刻。

【0057】 在後續步驟809中，曝露的矽氧化物層係加以移除，且下面的硬遮罩層係加以曝露。矽氧化物係藉由將基板曝露於在含有一種以上氟碳化物的處理氣體中形成的電漿而選擇性地加以蝕刻。

【0058】 在此步驟之後，執行氟碳化物蝕刻之處的蝕刻處理腔室係加以清潔以移除任何含錫的顆粒。舉例而言，錫氟化物可能不經意地在腔室的表面上加以沉積。在基板係自處理腔室加以移除之後，含氫氣體（諸如H_2、NH_3、或這些氣體的混合物）係流入處理腔室中以將含錫顆粒轉變成揮發性的錫氫化物。在一例子中，清潔係藉由在此處理氣體中形成電漿而加以執行。在其他實施例中，腔室係在沒有電漿的情況下曝露於H_2。在矽氧化物層的移除之後獲得的基板係在圖5中加以顯示，其顯示曝露的硬遮罩層105。接著，在操作811中，曝露的硬遮罩層及SnO間隔件係加以移除。在一例子中，TiN硬遮罩及SnO層係藉由將圖5顯示的基板曝露於在由Cl_2及CH_4構成的處理氣體中形成的電漿而加以形成。

【0059】 錫氧化物相較於其他間隔件材料（諸如TiO_2及SiO_2）較有優勢，因為錫氧化物的特徵在於與期望之蝕刻選擇性的特性相關之相對高的模量。主體氧化錫(II)的模量係360 GPa，其係大於二氧化鈦（210 GPa）及二氧化矽（70 GPa）的模量。因此，關於低蝕刻選擇性的問題（諸如節距擺動）係藉由使用SnO間隔件加以處理。此外，錫氫化物的熔點為-52°C，而鈦氫化物的熔點係大於350°C。當鈦氧化物係作為間隔件材料時，不可能藉由將含鈦顆粒（例如鈦氯化

物或氟化物）轉變成鈦氫化物而清潔處理腔室，因為鈦氫化物係不具揮發性的。相反地，當錫氧化物係用作間隔件材料時，處理腔室可藉由將含錫顆粒轉變成可自處理腔室排淨之揮發性的錫氫化物而容易地加以清潔。

設備

【0060】 此處揭示的實施方式之另一實施態樣，係配置成實現本文描述之方法的設備及系統。適合的設備包含用於完成製程操作的硬體及具有用於根據所揭示的實施方式控制製程操作之指令的系統控制器。在一些實施例中，用於沉積SnO層的沉積設備係加以提供。在一些實施例中，這是ALD設備（例如PEALD設備）。在其他實施例中，其可為CVD設備或包含錫氧化物目標的濺鍍設備。該設備包含處理腔室、用於在沉積期間將基板固定在適當位置的支座、用於將處理氣體流進處理腔室的入口，及亦可包含用於在處理腔室內形成電漿的系統。此外，根據本文提供的方法，該設備包含具有用於沉積SnO層之程式指令的控制器。

【0061】 本文提供的乾蝕刻操作可在配備有配置成遞送氣體試劑的遞送管線及控制機構的各種設備中加以執行。適合的處理腔室之例子包含電漿蝕刻腔室、RIE腔室、等向性蝕刻腔室、及光阻剝離腔室。在一些實施例中，乾蝕刻設備包含容納用於固持基板之支座的處理腔室、及用於將一種以上處理氣體遞送至該處理腔室的遞送管線。在一些實施例中，該設備更包含用於在處理氣體中產生電漿的系統。處理腔室可更包含控制器，該控制器包含用於執行蝕刻的程式指令。該等指令可包含用於遞送處理氣體、設定處理腔室中之溫度和壓力的指令、及關於電漿參數的指令。

【0062】 本文提供的濕蝕刻操作可在配置成將濕蝕刻劑遞送至基板之上的各種設備中加以執行。這些操作可配置成將基板浸入液體蝕刻劑中，將該蝕刻劑噴灑或流動於基板之上或應用其他接觸方法。在一些實施例中，該設備包含：

一支座，在蝕刻劑遞送期間將基板固定在適當位置，其中該支座可配置成用於旋轉基板；及一個以上遞送埠（例如噴嘴），該一個以上遞送埠係配置成將液體蝕刻劑噴灑或流動於基板之上。該設備可更包含具有用於濕蝕刻製程之程式指令的控制器。

【0063】 在另一實施態樣中，提供一種系統，該系統包含配置成用於沉積SnO層的沉積腔室，及配置成用於蝕刻基板上之一種以上材料的一個以上蝕刻腔室（諸如RIE腔室、濕蝕刻腔室）。該系統更包含一控制器，該控制器具有根據本文揭示的方法用於沉積SnO層及用於形成SnO間隔件的程式指令。

【0064】 PEALD設備現將根據本文提供的方法描述成適於沉積SnO層之設備的例子。

【0065】 在一些實施例中，SnO層的保形沉積係在PEALD反應器中加以執行，該PEALD反應器係自Lam Research Corp. of Fremont, CA市售之Vector Excel沉積模組的一部分。適合的處理腔室包含在沉積期間固持晶圓基板的支座（晶圓底座）、在處理腔室中形成電漿的產生器、及將處理氣體的成分（含錫前驅物、含氧反應物、載體氣體等）遞送至處理腔室的導管。該設備係進一步配置成用於沖洗及/或排空處理腔室，及用於在沉積期間在處理腔室中維持期望的壓力及溫度。

【0066】 PEALD處理腔室的例子係在美國專利第6,416,822號、美國專利第6,428,859號、及美國專利第8,747,964號中加以描述，其全部內容於此藉由參照納入本案揭示內容。

【0067】 圖9示意性地顯示可用以沉積所提供的SnO膜之一PEALD處理工作站900的一實施例。為簡單起見，處理工作站900係描繪成獨立的處理工作站，其具有用於維持低壓環境的處理腔體902。然而，應理解複數處理工作站900可被包含在一般的處理工具環境中。此外，應理解在一些實施例中，處理工作站900

的一個以上硬體參數（包含以下詳細討論者）可由一個以上電腦控制器以編程方式加以調整。

【0068】 處理工作站900與反應物遞送系統901呈流體連通，該反應物遞送系統901用於將處理氣體遞送至分配噴淋頭906。反應物遞送系統901包含混合容器904，該混合容器904用於混合及/或調整處理氣體以遞送至噴淋頭906。一個以上混合容器入口閥920可控制處理氣體導入混合容器904。類似地，噴淋頭入口閥905可控制處理氣體導入噴淋頭906。

【0069】 一些反應物可在氣化及隨後遞送至處理工作站之前以液體形式加以儲存。舉例而言，圖9的實施例包含一氣化點903，用於將待供應至混合容器904的液體反應物氣化。在一些實施例中，氣化點903可為加熱的氣化器。從此等氣化器產生的反應物蒸氣可能在下游遞送管路內凝結。不相容的氣體曝露於凝結的反應物可能產生小顆粒。這些小顆粒可能堵塞管路、妨礙閥操作、污染基板等。解決這些問題的一些方法包含清掃及/或排空遞送管路以移除殘留的反應物。然而，清掃遞送管路可能增加處理工作站循環時間、降低處理工作站生產率。因此，在一些實施例中，氣化點903下游的遞送管路可為伴熱的（heat traced）。在一些例子中，混合容器904亦可為伴熱的。在一非限制性的例子中，氣化點903下游的管路具有從約100°C延伸至在混合容器904處約150°C的漸增溫度分布。

【0070】 在一些實施例中，反應物液體可在液體注射器加以氣化。舉例而言，液體注射器可將液體反應物的脈衝注入至混合容器上游的載體氣流內。在一情況下，液體注射器可藉由將液體自一較高壓力至較低壓力驟沸而氣化反應物。在另一情況下，液體注射器可將液體霧化成分散的微滴，其隨後在加熱的遞送管內加以氣化。應理解較小的液滴可相較於較大的液滴更快氣化，縮短液體注入與完全氣化之間的延遲。較快的氣化可降低自氣化點903下游之管路的長度。在一

情況下，液體注射器可直接安裝至混合容器904。在另一情況下，液體注射器可直接安裝至噴淋頭906。

【0071】在一些實施例中，氣化點903上游的液體流量控制器可加以設置，以控制用於氣化及遞送至處理工作站900之液體的質量流量。舉例而言，液體流量控制器（LFC）可包含位在LFC下游的熱質量流量計（MFM）。LFC的柱塞閥可接著響應回授控制訊號而加以調整，該回授控制訊號係由與MFM電連通之一比例-積分-微分作用（PID, proportional-integral-derivative）控制器加以提供。然而，使用回授控制可能耗用一秒以上以穩定液體流量。此可能延長供給液體反應物的時間。因此，在一些實施例中，LFC可在回授控制模式與直接控制模式之間動態地切換。在一些實施例中，LFC可藉由將PID控制器和LFC的感測管去能而自回授控制模式動態切換至直接控制模式。

【0072】噴淋頭906將處理氣體朝基板912分布。在圖9顯示的實施例中，基板912係位於噴淋頭906下方，且係顯示配置在底座908上。應理解噴淋頭906可具有任何適合的形狀，且可具有任何適合數量及排列的埠，該等埠用於將處理氣體分布至基板912。

【0073】在一些實施例中，微容積907係位在噴淋頭906下方。在微容積而非在處理工作站的整個容積中執行ALD製程，可減少反應物曝露及清掃時間、可減少修改製程條件（例如壓力、溫度等）的時間，可限制處理工作站機器人對處理氣體的曝露等。示例的微容積尺寸包含但不限於在0.1升與2升之間的容積。此微容積亦影響生產生產率。每循環的沉積速率下降，而循環時間亦同時減少。在某些情況下，後者的影響係相當足以改善用於膜的給定目標厚度之模組的整體生產率。

【0074】在一些實施例中，底座908可加以升高或降低，以將基板912曝露於微容積907及/或以改變微容積907的容積。舉例而言，在基板傳送階段中，底

座908可加以降低以允許基板912被裝載至底座908之上。在沉積製程階段期間，底座908可加以升高以將基板912置放於微容積907之內。在一些實施例中，微容積907可完全包圍基板912及底座908的一部分，以建立在沉積製程期間之高流量阻抗的區域。

【0075】 選用性地，底座908可在部分的沉積製程期間加以降低及/或升高，以調節在微容積907之內的製程壓力、反應物濃度等。在處理腔體902於沉積製程期間保持在基礎壓力的一個情況下，降低底座908可允許微容積907被排空。微容積對處理腔室容積的示例比例包含但不限於在1：900與1：10之間的容積比例。應理解在一些實施例中，底座高度可藉由適合的電腦控制器以編程方式加以調整。

【0076】 在另一情況下，調整底座908的高度可能允許電漿密度在包含於沉積製程的電漿活化及/或處理循環期間加以改變。在沉積製程階段結束時，底座908在另一基板傳送階段期間可加以降低，以允許自底座908移除基板912。

【0077】 雖然此處描述的示例微容積變化係關於一高度可調整的底座，但應理解在一些實施例中，噴淋頭906的位置可相對於底座908加以調整，以改變微容積907的容積。此外，應理解底座908及/或噴淋頭906的垂直位置可藉由在本揭示內容範圍內之任何適合的機構加以變化。在一些實施例中，底座908可包含用於旋轉基板912之方向的旋轉軸。應理解在一些實施例中，這些示例調整的其中一者以上可藉由一個以上適合的電腦控制器以編程方式加以執行。

【0078】 返回圖9顯示的實施例，噴淋頭906及底座908係與用於對電漿供電的RF電源供應器914及匹配網路916電連通。在一些實施例中，電漿能量可藉由控制處理工作站壓力、氣體濃度、RF來源功率、RF來源頻率、及電漿功率脈衝時序的其中一者以上而加以控制。舉例而言，RF電源供應器914及匹配網路916可在任何適合的功率下加以操作，以形成具有期望之自由基物種成分的電漿。適

合功率的例子係包含於前面敘述。同樣地，RF電源供應器914可提供任何適合頻率的RF功率。在一些實施例中，RF電源供應器914可配置成將高頻及低頻RF功率源彼此獨立地控制。示例的低頻RF頻率可包含但不限於在50 kHz與900 kHz之間的頻率。示例的高頻RF頻率可包含但不限於在1.8 MHz與2.45 GHz之間的頻率。應理解任何適合的參數可不連續地或連續地加以調整，以提供用於表面反應的電漿能量。在一非限制性的例子中，電漿功率可間歇地脈衝輸送以相對於連續供電的電漿降低對基板表面的離子轟擊。

【0079】在一些實施例中，電漿可藉由一個以上電漿監視器加以原位監控。在一情況下，電漿功率可藉由一個以上電壓、電流感測器（例如VI探針）加以監控。在另一情況下，電漿密度及/或處理氣體濃度可藉由一個以上光學發射光譜感測器（OES）加以量測。在一些實施例中，一個以上電漿參數可基於來自此等原位電漿監視器的量測而以編程方式加以調整。舉例而言，OES感測器可在回授迴路中加以使用，該回授迴路用於提供電漿功率的編程控制。應理解在一些實施例中，其他監視器可用以監控電漿及其他製程特性。此等監視器可包含但不限於紅外線（IR）監視器、聲學監視器、及壓力轉換器。

【0080】在一些實施例中，電漿可透過輸入/輸出控制（IOC）序列指令加以控制。在一示例中，用於設定電漿製程階段之電漿條件的指令，可被包含於沉積製程配方之對應的電漿活化配方階段中。在某些情況下，製程配方階段可依序地加以排列，使得沉積製程階段的所有指令係與該製程階段同時執行。在一些實施例中，用於設定一個以上電漿參數的指令可被包含在電漿製程階段之前的一配方階段中。舉例而言，第一配方階段可包含用於設定處理氣體及/或其個別成分之流率的指令、用於將電漿產生器設定至一功率設定點的指令、及該第一配方階段的時間延遲指令。第二後續的配方階段可包含賦能電漿產生器的指令及第二配方階段的時間延遲指令。第三配方階段可包含去能電漿產生器的指令及第

三配方階段的時間延遲指令。應理解這些配方階段可在本揭示內容的範圍內以任何適合的方式進一步再分割及/或加以重複。

【0081】在一些實施例中，底座908可透過加熱器910加以溫度控制。此外，在一些實施例中，沉積處理工作站900的壓力控制可透過蝶形閥918加以提供。如圖9的實施例所示，蝶形閥918調節由下游真空泵（未顯示）提供的真空。然而，在一些實施例中，處理工作站900的壓力控制亦可藉由改變被導入處理工作站900之一個以上氣體的流率而加以調整。

【0082】在一些實施例中，此處提供的基板係在多工作站式工具內加以處理。圖10顯示多工作站式處理工具1000之實施例的示意圖，該多工作站式處理工具1000具有入站裝載鎖定部1002及出站裝載鎖定部1004，其中的一者或兩者可包含遠程電漿源。處於大氣壓力下的機器人1006係配置以將晶圓從卡匣（經由晶圓傳送盒（pod）1008裝載）通過大氣埠1010而移動到入站裝載鎖定部1002中。晶圓係由機器人1006放置在入站裝載鎖定部1002中的底座1012上，大氣埠1010係加以關閉，且裝載鎖定部係加以抽真空。若入站裝載鎖定部1002包含遠端電漿源，則晶圓在被引入處理腔室1014之前，可在裝載鎖定部中曝露於遠程電漿處理。此外，基板亦可同樣在入站裝載鎖定部1002中被加熱，以例如將水分及吸附的氣體移除。接著，通往處理腔室1014的腔室傳送埠1016係加以開啟，且另一機器人（未顯示）將晶圓放進反應器中，在反應器中顯示之第一工作站的底座上進行處理。

【0083】在圖10顯示的實施例中，所描繪的處理腔室1014包含四個處理工作站（編號從1到4）。各工作站具有加熱的底座（對於工作站1顯示為1018）及氣體管線入口。應理解在一些實施例中，各處理工作站可具有不同或多個用途。雖然所描繪的處理腔室1014包含四個工作站，但應理解根據本揭示內容的處理

腔室可具有任何適當數量的工作站。例如在一些實施例中，處理腔室可具有五個或更多的工作站，而在其他的實施例中，處理腔室可具有三個或更少的工作站。

【0084】 圖10亦描繪晶圓搬運系統1090的實施例，其在處理腔室1014之內傳送晶圓。在一些實施例中，晶圓搬運系統1090可在各種處理工作站之間、及/或在處理工作站與裝載鎖定部之間傳送晶圓。應理解任何適當的晶圓搬運系統可加以使用。非限制性的例子包含晶圓旋轉料架及晶圓搬運機器人。圖10亦描繪系統控制器1050的一實施例，該系統控制器1050用於控制處理工具1000的製程條件及硬體狀態。系統控制器1050可包含一個以上記憶體裝置1056、一個以上大量儲存裝置1054、及一個以上處理器1052。處理器1052可包含CPU或電腦、類比及/或數位輸入/輸出連接件、步進馬達控制器板等。

【0085】 在一些實施例中，系統控制器1050控制處理工具1000的所有活動。系統控制器1050執行系統控制軟體1058，該系統控制軟體1058在大量儲存裝置1054內加以儲存，加載至記憶體裝置1056，並在處理器1052上加以執行。系統控制軟體1058可包含用於控制下述的指令：時序、氣體的混合、腔室及/或工作站壓力、腔室及/或工作站溫度、沖洗條件及時序、晶圓溫度、RF功率位準、RF頻率、基板、底座、夾盤、及/或基座的位置、及由處理工具1000執行之特殊製程的其他參數。系統控制軟體1058可以任何適合的方式加以配置。舉例而言，各種處理工具元件的副程式或控制物件可被撰寫，以根據所揭示的方法控制執行各種處理工具製程必須之處理工具元件的操作。系統控制軟體1058可以任何適合的電腦可讀程式語言加以編碼。

【0086】 在一些實施例中，系統控制軟體1058可包含輸入/輸出控制（IOC）順序指令，用於控制上述各種參數。舉例而言，PEALD製程的各個階段可包含由系統控制器1050執行的一個以上指令。

【0087】 儲存在與系統控制器1050相關聯之大量儲存裝置1054及/或記憶體裝置1056中的其他電腦軟體及/或程式，可在一些實施例中加以使用。用於此目的之程式或程式區段的例子包含基板定位程式、處理氣體控制程式、壓力控制程式、加熱器控制程式、及電漿控制程式。

【0088】 基板定位程式可包含用於處理工具元件的程式碼，該處理工具元件係用以將基板裝載至底座1018之上，及控制在基板與處理工具1000的其他部分之間的間距。

【0089】 處理氣體控制程式可包含程式碼，用於控制氣體成分及流率，及選用性地在沉積之前用於將氣體流進一個以上處理工作站，以使處理工作站內的壓力穩定。該處理氣體控制程式可包含程式碼，用於將氣體成分及流率控制在任何所揭示的範圍之內。壓力控制程式可包含程式碼，用於藉由調節例如在處理工作站之排氣系統內的節流閥、進入處理工作站的氣流等而控制處理工作站內的壓力。該壓力控制程式可包含程式碼，用於將處理工作站內的壓力維持在任何所揭示的壓力範圍之內。

【0090】 加熱器控制程式可包含程式碼，用於控制電流流至用以加熱基板的加熱單元。或者，該加熱器控制程式可控制熱轉移氣體（諸如氦）至基板的遞送。該加熱器控制程式可包含將基板的溫度維持在任何所揭示之範圍之內的指令。

【0091】 電漿控制程式可包含程式碼，用於在一個以上處理工作站內設定施加至處理電極的RF功率位準及頻率，例如使用本文揭示的任何RF功率位準。該電漿控制程式亦可包含用於控制各電漿曝露之持續時間的程式碼。

【0092】 在一些實施例中，可能有與系統控制器1050相關聯的使用者介面。該使用者介面可包含顯示螢幕、設備及/或製程條件的圖形軟體顯示器、及使用者輸入裝置（諸如指向裝置、鍵盤、觸控螢幕、麥克風等）。

【0093】在一些實施例中，由系統控制器1050調整的參數可能與製程條件有關。非限制性的例子包含處理氣體成分及流率、溫度、壓力、電漿條件（諸如RF功率位準、頻率、及曝露時間）等。這些參數可以配方的形式提供給使用者，其可利用使用者介面加以輸入。

【0094】用於監控製程的訊號可由系統控制器1050的類比及/或數位輸入連接件自各種處理工具感測器加以提供。控制製程的訊號可在處理工具1000的類比及數位輸出連接件上加以輸出。可加以監控之處理工具感測器之非限制性的例子包含質流控制器、壓力感測器（諸如壓力計）、熱電偶等。適當編程的回饋及控制演算法可與來自這些感測器的數據一起使用以維持製程條件。

【0095】任何適合的腔室可用以實現所揭示的實施例。示例的沉積設備包含但不限於來自ALTUS®產品家族、VECTOR®產品家族、及/或SPEED®產品家族的設備，各者皆由Lam Research Corp., of Fremont, California市售，或任何各種其他市售的處理系統。兩個以上的工作站可執行相同的功能。類似地，兩個以上的工作站可執行不同的功能。各工作站可設計/配置成執行依期望的特定功能/方法。

【0096】圖11係適合用於根據某些實施例執行薄膜沉積製程之處理系統的方塊圖。系統1100包含傳送模組1103。該傳送模組1103提供乾淨的加壓環境，以當被處理的基板移動於各種反應器模組之間時，使被處理基板之污染的風險最小化。兩個多工作站式反應器1109及1110安裝在傳送模組1103上，每一者能夠根據某些實施例執行原子層沉積（ALD）及/或化學氣相沉積（CVD）。在其他實施例中，一個反應器可包含配置成執行ALD的工作站，而其他反應器可包含配置成執行蝕刻的工作站。反應器1109及1110可包含多個工作站1111、1113、1115、及1117，其可根據所揭示的實施例順序式地或非順序式執行這些操作。該等工作站可包含加熱的底座或基板支座、及一個以上氣體入口或噴淋頭或分散板。

【0097】在傳送模組1103上亦可安裝一個以上單一或多工作站式模組1107，其可執行電漿或化學（非電漿）之預清潔、或任何關於所揭示之方法描述的其他製程。模組1107在一些情況下可用於各種處理，以例如預備用於沉積製程的基板。模組1107亦可被設計/配置成執行諸如蝕刻或拋光的各種其他製程。系統1100亦包含一個以上晶圓來源模組1101，晶圓係在處理之前及之後加以儲存於其中。在常壓傳送腔室1119內的常壓機器人（atmospheric robot）（未顯示）可首先自來源模組1101調動晶圓至裝載鎖定部（loadlock）1121。在傳送模組1103內的晶圓傳送裝置（通常為機械手臂單元）從裝載鎖定部1121移動晶圓至安裝於傳送模組1103上的多個模組及移動於該多個模組之間。

【0098】在各種實施例中，系統控制器1129係用以在沉積期間控制製程條件。控制器1129通常包含一個以上記憶體裝置及一個以上處理器。處理器可包含CPU或電腦、類比及/或數位輸入/輸出連接件、步進馬達控制器板等。

【0099】控制器1129可控制沉積設備的所有活動。系統控制器1129執行系統控制軟體，該系統控制軟體包含用於控制下述的指令集：時序、氣體的混合、腔室壓力、腔室溫度、晶圓溫度、射頻（RF）功率位準、晶圓夾盤或底座位置、及其他特殊製程的參數。在關於控制器1129之記憶體裝置內儲存的其他電腦程式可在一些實施例中加以使用。

【0100】通常有關於控制器1129的使用者介面。該使用者介面可包含設備及/或製程條件的顯示螢幕、圖形軟體顯示器、及使用者輸入裝置（諸如指向裝置、鍵盤、觸控螢幕、麥克風等）。

【0101】系統控制邏輯可以任何適合的方式加以配置。通常，邏輯可被設計或配置於硬體及/或軟體中。控制驅動電路的指令可為硬編碼或被提供成軟體。該指令可由「程式設計」加以提供。此程式設計係被理解為包含任何形式的邏輯，包含在數位訊號處理器、特殊應用積體電路、及其他具有實現為硬體之特定演算

法之裝置中的硬編碼邏輯。程式設計亦係被理解為包含可在通用處理器上執行的軟體或韌體指令。系統控制軟體可以任何適合的電腦可讀程式設計語言加以編碼。

【0102】 用於控制製程序列中之含鍺還原劑脈衝、氫的流動、及含鎢前驅物脈衝、及其他製程的電腦程式碼可以任何傳統的電腦可讀程式設計語言加以撰寫，例如：組合語言、C、C++、巴斯卡（Pascal）、福傳（Fortran）、或其他。編譯的目的碼或腳本係由處理器加以實行以執行在程式中所確定的任務。亦如所示，程式碼可為硬編碼。

【0103】 控制器參數係與製程條件相關，例如：處理氣體成分和流率、溫度、壓力、冷卻氣體壓力、基板溫度、及腔室壁溫度。這些參數係以配方的形式提供給使用者，且可利用使用者介面加以輸入。用於監控製程的訊號可由系統控制器1129的類比及/或數位輸入連接件加以提供。用於控制製程的訊號係在系統1100的類比及數位輸出連接件上加以輸出。

【0104】 系統軟體可以許多不同的方式加以設計或配置。舉例而言，各種腔室元件的副程式或控制物件可被撰寫，以根據所揭示的實施例控制執行沉積製程（及在一些情況下的其他製程）必須的腔室元件之操作。為了此目的之程式或程式部分的例子包含基板定位碼、處理氣體控制碼、壓力控制碼、及加熱器控制碼。

【0105】 在一些實施方式中，控制器1129為系統的一部分，其可為上述例子的一部分。此等系統可包括半導體處理設備，其包含一個以上處理工具、一個以上腔室、用於處理的一個以上平臺、及/或特定處理元件（晶圓底座、氣流系統等）。這些系統可與電子設備整合，該等電子設備用於在半導體晶圓或基板的處理之前、期間、及之後控制這些系統的操作。電子設備可稱作為「控制器」，其可控制該一個以上系統的各種元件或子部分。依據系統的處理需求及/或類型，

控制器1129可加以編程以控制此處揭示的任何製程，包含：處理氣體的遞送、溫度設定（例如加熱及/或冷卻）、壓力設定、真空設定、功率設定、一些系統內的射頻（RF）產生器設定、RF匹配電路設定、頻率設定、流率設定、流體遞送設定、位置及操作設定、出入一工具和其他轉移工具及/或與特定系統連接或介接的裝載鎖定部之晶圓轉移。

【0106】 廣義地說，控制器可定義為電子設備，具有各種積體電路、邏輯、記憶體、及/或軟體，其接收指令、發布指令、控制操作、啟用清潔操作、啟用端點量測等。積體電路可包含呈儲存程式指令之韌體形式的晶片、數位訊號處理器（DSP）、定義為特殊應用積體電路（ASIC）的晶片、及/或執行程式指令（例如軟體）的一個以上微處理器或微控制器。程式指令可為以各種個別設定（或程式檔案）的形式與控制器通訊的指令，該等設定定義對於半導體晶圓或系統執行特殊製程的操作參數。在一些實施例中，該等操作參數可為由製程工程師定義之配方的部分，以在一或多個層、材料、金屬、氧化物、矽、二氧化矽、表面、電路、及/或晶圓的晶粒製造期間完成一個以上處理步驟。

【0107】 在一些實施方式中，控制器可為電腦的一部分或耦接至電腦，該電腦係與系統整合、耦接至系統、以其他方式網路連至系統、或以上方式組合。舉例而言，控制器可為在「雲端」或晶圓廠主機電腦系統的整體或部分，可允許晶圓處理的遠端存取。該電腦可允許針對系統的遠端存取以監控製造操作的當前進度，檢查過往製造操作的歷史，檢查來自複數製造操作的趨勢或性能度量，以改變目前處理的參數，以設定目前操作之後的處理步驟，或啟動新的製程。在一些例子中，遠程電腦（例如伺服器）可經由網路提供製程配方給系統，該網路可包含區域網路或網際網路。遠程電腦可包含使用者介面，其允許參數及/或設定的輸入或編程，這些參數及/或設定係接著從遠程電腦被傳遞至系統。在一些例子中，控制器接收數據形式的指令，該數據指定在一個以上操作期間將被執行

之各個處理步驟的參數。應理解參數可專門用於將執行之製程的類型與配置控制器以介接或控制之工具的類型。因此，如上所述，控制器可為分散式的，諸如藉由包含一個以上分散的控制器，其由網路連在一起且朝共同的目的（諸如此處描述的製程及控制）作業。一個用於此等目的之分散式控制器的例子將為腔室上的一個以上積體電路，連通位於遠端（諸如在平台級或作為遠程電腦的一部分）的一個以上積體電路，其結合以控制腔室內的製程。

【0108】 不受限制地，示例系統可包含電漿蝕刻腔室或模組、沉積腔室或模組、旋轉-潤洗腔室或模組、金屬電鍍腔室或模組、清潔腔室或模組、斜邊蝕刻腔室或模組、物理氣相沉積（PVD）腔室或模組、化學氣相沉積（CVD）腔室或模組、原子層沉積（ALD）腔室或模組、原子層蝕刻（ALE）腔室或模組、離子植入腔室或模組、軌道腔室或模組、及任何可關聯或使用於半導體晶圓的製造及/或生產中之其他半導體處理系統。

【0109】 如上所述，依據將由工具執行的一個以上製程步驟，控制器可與下述通訊：一或多個其他工具電路或模組、其他工具元件、群組工具、其他工具介面、毗鄰工具、相鄰工具、位於工廠各處的工具、主電腦、另一控制器、或用於材料傳送的工具，該等用於材料傳送的工具將晶圓的容器攜帶進出半導體生產工廠內的工具位置及/或裝載埠。

進一步的實施方式

【0110】 本文描述的設備及製程可結合微影圖案化的工具或製程（例如用於半導體元件、顯示器、LED、太陽光電板等的製造或生產）而加以使用。通常，雖然不一定，此等設備及製程將於共同的製造設施內一起使用或執行。膜的微影圖案化一般包含一些或全部下列步驟，各個步驟以幾個可能的工具達成：（1）工件（亦即基板）上光阻的塗佈，使用旋轉式或噴塗式的工具；（2）光阻的固

化，使用熱板或加熱爐或UV固化工具；（3）以諸如晶圓步進機的工具將光阻曝露於可見光或UV或x射線光；（4）顯影光阻以便選擇性地移除光阻及從而使其圖案化，使用諸如溼檯的工具；（5）藉由使用乾式或電漿輔助蝕刻工具將光阻圖案轉移進入底膜或工件；及（6）使用諸如RF或微波電漿光阻剝離器的工具移除光阻。

【符號說明】

【0111】

1:處理工作站

2:處理工作站

3:處理工作站

4:處理工作站

101:心軸

103:ESL（層）/矽氧化物層

105:目標層/硬遮罩層

107:層/BEOL層

109:SnO層（SnO間隔件）

701:步驟

703:步驟

705:步驟

801:步驟

803:步驟

805:步驟

807:步驟

809:步驟

811:步驟

900:處理工作站

901:反應物遞送系統

902:處理腔體

903:氣化點

904:混合容器

905:入口閥

906:噴淋頭

907:微容積

908:底座

910:加熱器

912:基板

914:RF電源供應器

916:匹配網路

918:蝶形閥

920:入口閥

1000:處理工具

1002:入站裝載鎖定部

1004:出站裝載鎖定部

1006:機器人

1008:晶圓傳送盒

1010:大氣埠

1012:底座

1014:處理腔室

1016:腔室傳送埠

1018:底座

1050:系統控制器

1052:處理器

1054:大量儲存裝置

1056:記憶體裝置

1058:系統控制軟體

1090:晶圓搬運系統

1100:系統

1101:來源模組

1103:傳送模組

1107:模組

1109:反應器

1110:反應器

1111:工作站

1113:工作站

1115:工作站

1117:工作站

1119:常壓傳送腔室

1121:裝載鎖定部

1129:控制器

【發明申請專利範圍】

【請求項1】一種處理半導體基板的方法，該方法包含：

(a) 提供一半導體基板，該半導體基板包含一曝露SnO_2層以及一含矽化合物的層，其中該含矽化合物的該層包含一曝露部分、以及一非曝露部分，其中該曝露SnO_2層係位於該含矽化合物的該層的該非曝露部分之上並且與該含矽化合物的該層的該非曝露部分直接接觸，且其中在該含矽化合物的該層的該曝露部分中的該含矽化合物係與在該含矽化合物的該層的該非曝露部分中的該含矽化合物相同；以及

(b) 在該曝露SnO_2層存在的情況下，使用一蝕刻化學品來蝕刻該含矽化合物的該曝露部分，其中該蝕刻化學品經選擇以使得該含矽化合物的蝕刻速率對SnO_2的蝕刻速率之比例係大於1。

【請求項2】如請求項1之處理半導體基板的方法，其中該曝露SnO_2層包含複數SnO_2間隔件。

【請求項3】如請求項1之處理半導體基板的方法，其中該曝露SnO_2層包含位在該含矽化合物的該層的該非曝露部分之上的複數SnO_2間隔件。

【請求項4】如請求項1之處理半導體基板的方法，其中該含矽化合物的該曝露部分包含選自由矽氮化物、矽氧化物及其組合所組成之群組的一含矽化合物。

【請求項5】如請求項1之處理半導體基板的方法，其中該含矽化合物的該層包含矽氧化物。

【請求項6】如請求項1之處理半導體基板的方法，其中該含矽化合物的該層包含矽氮化物。

【請求項7】如請求項1之處理半導體基板的方法，其中(b)包含使用一氟碳化物電漿蝕刻化學品來蝕刻該含矽化合物。

【請求項8】如請求項1之處理半導體基板的方法，其中該曝露SnO_2層包含複數SnO_2間隔件，其中相鄰之間隔件之間的距離係介於約5與90 nm之間。

【請求項9】如請求項1之處理半導體基板的方法，其中該曝露SnO_2層包含具有介於約5與30 nm之間的寬度的複數SnO_2間隔件。

【請求項10】如請求項1之處理半導體基板的方法，其中在(b)中的該蝕刻化學品經選擇以使得該含矽化合物的蝕刻速率對SnO_2的蝕刻速率之比例係大於1.5。

【請求項11】如請求項1之處理半導體基板的方法，其中在(b)中的該蝕刻化學品經選擇以使得該含矽化合物的蝕刻速率對SnO_2的蝕刻速率之比例係大於2。

【請求項12】如請求項1之處理半導體基板的方法，其中該含矽化合物的該曝露部分包含矽氧化物，且其中在(b)中使用氟碳化物電漿來蝕刻該矽氧化物，以使得該矽氧化物的蝕刻速率對SnO_2的蝕刻速率之比例係大於1.5。

【請求項13】如請求項1之處理半導體基板的方法，其中(b)包含完全移除該含矽化合物的該層的該曝露部分，而不完全移除該曝露SnO_2層。

【請求項14】如請求項1之處理半導體基板的方法，其中(b)包含完全移除該含矽化合物的該層的該曝露部分，並且曝露一下面的目標層。

【請求項15】如請求項1之處理半導體基板的方法，更包含在(a)之前，蝕刻並且移除心軸以形成錫氧化物間隔件。

【請求項16】如請求項14之處理半導體基板的方法，其中在(b)中所曝露之該下面的目標層為一金屬氮化物層。

【請求項17】如請求項14之處理半導體基板的方法，其中在(b)中所曝露之該下面的目標層為一鈦氮化物層。

【請求項18】如請求項1之處理半導體基板的方法，更包含在(b)之後，移除該曝露SnO_2層。

【請求項19】如請求項14之處理半導體基板的方法，更包含在(b)之後：蝕刻藉由在(b)中進行蝕刻所曝露之該下面的目標層並且移除該曝露SnO_2層，而不完全移除該含矽化合物的該層的該非曝露部分。

【請求項20】一種處理半導體基板的系統，該系統包含：

(a) 一個以上沉積處理腔室；

(b) 一個以上蝕刻處理腔室；以及

(c) 一系統控制器，包含程式指令，該等指令用於：

(i) 在具有包含第一材料之一曝露層以及包含第二材料之至少一突出特徵部的一半導體基板上沉積一SnO_2層，該第二材料係不同於該第一材料，在該第一材料與該第二材料兩者之上且包含在該至少一突出特徵部之側壁處進行該沉積，其中該第一材料及該第二材料經選擇以使得對於第一蝕刻化學品，該第一材料的蝕刻速率對SnO_2的蝕刻速率之比例係大於1，並且對於第二蝕刻化學品，該第二材料的蝕刻速率對SnO_2的蝕刻速率之比例係大於1；

(ii) 在沉積SnO_2層之後，從該半導體基板的水平表面完全移除該SnO_2層，而不完全移除覆蓋該至少一突出特徵部之該等側壁的該SnO_2層；以及

(iii) 在從該半導體基板的水平表面移除該SnO_2層之後，使用該第二蝕刻化學品完全移除該至少一突出特徵部，而不完全移除覆蓋該至少一突出特徵部之該等側壁的該SnO_2層，從而形成SnO_2間隔件。

【請求項21】一種非暫態電腦可讀媒體，其包含程式指令，該等程式指令用於：

(i) 在具有包含第一材料之一曝露層以及包含第二材料之至少一突出特徵部的一半導體基板上沉積一SnO_2層，該第二材料係不同於該第一材料，在該第一材料與該第二材料兩者之上且包含在該至少一突出特徵部之側壁處進行該沉積，其中該第一材料及該第二材料經選擇以使得對於第一蝕刻化學品，該第一材料的蝕刻速率對SnO_2的蝕刻速率之比例係大於1，並且對於第二蝕刻化學品，該第二材料的蝕刻速率對SnO_2的蝕刻速率之比例係大於1；

(ii) 在沉積SnO_2層之後，從該半導體基板的水平表面完全移除該SnO_2層，而不完全移除覆蓋該至少一突出特徵部之該等側壁的該SnO_2層；以及

(iii) 在從該半導體基板的水平表面移除該SnO_2層之後，使用該第二蝕刻化學品完全移除該至少一突出特徵部，而不完全移除覆蓋該至少一突出特徵部之該等側壁的該SnO_2層，從而形成SnO_2間隔件。

【請求項22】一種部分製造的半導體裝置，該半導體裝置包含：

一材料的曝露層以及位在該材料之該曝露層上的複數SnO_2間隔件，該材料係選自由矽氧化物及矽氮化物所組成之群組。

【請求項23】一種處理半導體基板的方法，該方法包含：

(a) 提供一半導體基板，該半導體基板具有包含第一材料的一曝露層以及包含第二材料的至少一突出特徵部，該第二材料係不同於該第一材料；

(b) 在該第一材料與該第二材料兩者之上且包含在該至少一突出特徵部之側壁處沉積一SnO_2層，其中該第一材料及該第二材料經選擇以使得對於第一蝕刻化學品，該第一材料的蝕刻速率對SnO_2的蝕刻速率之比例係大於1，並且對於第二蝕刻化學品，該第二材料的蝕刻速率對SnO_2的蝕刻速率之比例係大於1，且其中該沉積包含將該半導體基板的該第一材料與該第二材料依序曝露於含錫前驅物以及含氧前驅物；

(c) 在沉積該SnO_2層之後，從該半導體基板的水平表面完全移除該SnO_2層，而不完全移除覆蓋該至少一突出特徵部之該等側壁的該SnO_2層；以及

(d) 在從該半導體基板的水平表面移除該SnO_2層之後，使用該第二蝕刻化學品完全移除該至少一突出特徵部，而不完全移除覆蓋該至少一突出特徵部之該等側壁的該SnO_2層，從而形成SnO_2間隔件。

【請求項24】一種沉積設備，包含：

(a) 一處理腔室，包含一基板固持器，該基板固持器係配置成固持一半導體基板；

(b) 一入口，位在該處理腔室中並且配置用於引入含錫前驅物以及含氧前驅物；以及

(c) 一控制器，包含程式指令，該等程式指令用於使該半導體基板依序與該含錫前驅物及該含氧前驅物接觸，以便利用一SnO_2層覆蓋於包含第一材料的層及由第二材料製成的複數突出特徵部之該半導體基板。

【請求項25】一種處理半導體基板的系統，該系統包含一個以上沉積腔室以及一個以上蝕刻腔室以及一控制器，該控制器包含程式指令，該等程式指令用於：

(i) 在具有包含第一材料的一曝露層以及包含第二材料的至少一突出特徵部的一半導體基板上，於該第一材料與該第二材料兩者之上且包含在該至少一突出特徵部之側壁處沉積一SnO_2層，該第二材料係不同於該第一材料，其中該第一材料及該第二材料經選擇以使得對於第一蝕刻化學品，該第一材料的蝕刻速率對SnO_2的蝕刻速率之比例係大於1，並且對於第二蝕刻化學品，該第二材料的蝕刻速率對SnO_2的蝕刻速率之比例係大於1，且其中該沉積包含將該半導體基板的該第一材料與該第二材料依序曝露於含錫前驅物以及含氧前驅物；

(ii) 在沉積該SnO_2層之後，從該半導體基板的水平表面完全移除該SnO_2層，而不完全移除覆蓋該至少一突出特徵部之該等側壁的該SnO_2層；以及

(iii) 在從該半導體基板的水平表面移除該SnO_2層之後，使用該第二蝕刻化學品完全移除該至少一突出特徵部，而不完全移除覆蓋該至少一突出特徵部之該等側壁的該SnO_2層，從而形成SnO_2間隔件。

【請求項26】一種處理半導體基板的方法，該方法包含：

(a) 提供一半導體基板，該半導體基板包含位在一蝕刻停止層材料上的複數突出特徵部、以及和該等突出特徵部與該蝕刻停止層材料兩者接觸的一曝露SnO_2層，其中該SnO_2層覆蓋該等突出特徵部的側壁與水平表面兩者，且其中該等突出特徵部包含選自由含碳材料以及非晶矽所組成之群組的一材料，且該蝕刻停止層材料包含矽氧化物；以及

(b) 從該半導體基板的水平表面完全移除該SnO_2層，而不完全移除位在該等突出特徵部之該等側壁處的該SnO_2層，其中(b)包含下列至少一者：(i) 將該半導體基板曝露於在包含HBr之氣體中所形成的電漿以及(ii) 將該半導體基板曝露於在包含Cl_2之氣體中所形成的電漿。

【請求項27】一種處理半導體基板的方法，該方法包含：

(a) 提供一半導體基板，該半導體基板包含位在一蝕刻停止層材料上的複數突出特徵部、以及和該等突出特徵部與該蝕刻停止層材料兩者接觸的一曝露SnO_2層，其中該SnO_2層覆蓋該等突出特徵部的側壁與水平表面兩者；以及

(b) 從該半導體基板的水平表面完全移除該SnO_2層，而不完全移除位在該等突出特徵部之該等側壁處的該SnO_2層，其中(b)包含連續使用不同的蝕刻化學品蝕刻該SnO_2層，其中相較於一較先使用的蝕刻化學品，一較後使用的蝕刻化學品相對於下面之材料而對SnO_2具有較高之蝕刻選擇性。

【請求項28】一種部分製造的半導體裝置，該半導體裝置包含：

一曝露SnO_2層以及一含矽材料的層，

其中該含矽材料的該層包含一曝露部分、以及一非曝露部分，其中該曝露SnO_2層係位於該含矽材料的該層的該非曝露部分之上並且與該含矽材料的該層的該非曝露部分直接接觸，且

其中在該含矽材料的該層的該曝露部分中的該含矽材料係與在該含矽材料的該層的該非曝露部分中的該含矽材料相同。

【請求項29】一種處理半導體基板的方法，該方法包含：

(a) 提供一半導體基板，該半導體基板具有包含第一材料的一曝露層以及包含第二材料的至少一突出特徵部，該第二材料係不同於該第一材料；以及

(b) 在該第一材料與該第二材料兩者之上且包含在該至少一突出特徵部之側壁處沉積一錫氧化物層，其中該第一材料及該第二材料經選擇以使得對於第一蝕刻化學品，該第一材料的蝕刻速率對SnO_2的蝕刻速率之比例係大於1，並且對於第二蝕刻化學品，該第二材料的蝕刻速率對SnO_2的蝕刻速率之比例係大於1。

【請求項30】一種處理半導體基板的方法，包含：

(a) 在一處理腔室中，於一半導體基板上沉積一含錫材料，或從一半導體基板蝕刻一含錫材料；以及

(b) 在(a)之後，藉由使該處理腔室與一含氫氣體接觸而形成一揮發性含錫產物，以清潔該處理腔室，其中(b)包含將錫氟化物轉變成錫氫化物。

【請求項31】一種處理半導體基板的方法，該方法包含：

(a) 提供一半導體基板，該半導體基板具有包含第一材料的一曝露層以及包含第二材料的至少一突出特徵部，該第二材料係不同於該第一材料；以及

(b) 在該第一材料與該第二材料兩者之上且包含在該至少一突出特徵部之側壁處沉積一SnO_2層，其中該第一材料及該第二材料經選擇以使得對於第一蝕刻化學品，該第一材料的蝕刻速率對SnO_2的蝕刻速率之比例係大於1，並且對於第二蝕刻化學品，該第二材料的蝕刻速率對SnO_2的蝕刻速率之比例係大於1。

【請求項32】一種部分製造的半導體裝置，其中該半導體裝置包含第一材料的一曝露層以及位在該第一材料之該曝露層上的複數SnO_2間隔件。

【請求項33】一種在半導體基板上沉積SnO_2層的設備，該設備包含：

一處理腔室，具有一基板固持器，該基板固持器係配置成在SnO_2沉積期間固持一半導體基板；

一入口，用於引入反應物；以及

一控制器，包含程式指令，該等程式指令用於：

在具有第一材料的一曝露層以及由第二材料製成的複數突出部之一半導體基板上保形地沉積一SnO_2層，其中該第一材料係選自由矽氮化物以及矽氧化物所組成的群組，且該第二材料係選自由非晶矽以及碳所組成的群組。

【請求項34】一種處理半導體基板的系統，該系統包含：

一個以上沉積處理腔室；

一個以上蝕刻處理腔室；以及

一製程控制器，包含程式指令，該等程式指令用於：

(a) 提供一半導體基板，該半導體基板具有包含第一材料的一曝露層以及包含第二材料的至少一突出特徵部，該第二材料係不同於該第一材料；以及

(b) 在該第一材料與該第二材料兩者之上且包含在該至少一突出特徵部之側壁處沉積一SnO_2層，其中該第一材料及該第二材料經選擇以使得對於第一蝕刻化學品，該第一材料的蝕刻速率對SnO_2的蝕刻速率之比例係大於1，並且對於第二蝕刻化學品，該第二材料的蝕刻速率對SnO_2的蝕刻速率之比例係大於1。

【請求項35】一種非暫態電腦可讀媒體，包含程式碼，該程式碼用於：

(a) 提供一半導體基板，該半導體基板具有包含第一材料的一曝露層以及包含第二材料的至少一突出特徵部，該第二材料係不同於該第一材料；以及

(b) 在該第一材料與該第二材料兩者之上且包含在該至少一突出特徵部之側壁處沉積一SnO_2層，其中該第一材料及該第二材料經選擇以使得對於第一蝕刻化學品，該第一材料的蝕刻速率對SnO_2的蝕刻速率之比例係大於1，並且對於第二蝕刻化學品，該第二材料的蝕刻速率對SnO_2的蝕刻速率之比例係大於1。

【發明圖式】

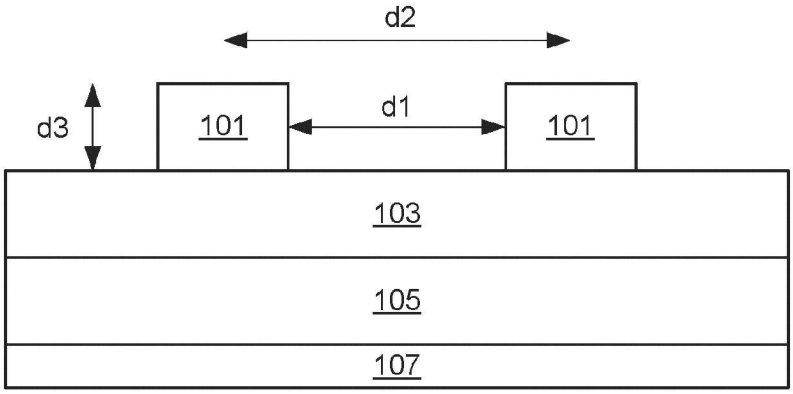

d2
d3
d1
101
101
103
105
107

圖 1

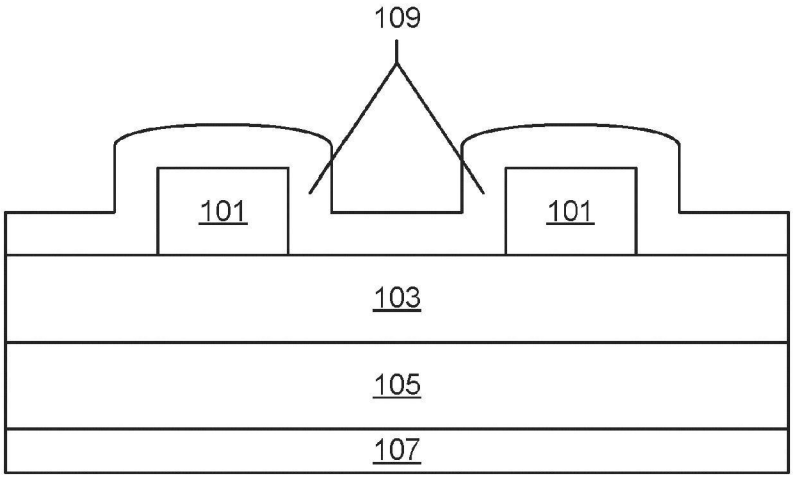

109
101
101
103
105
107

圖 2

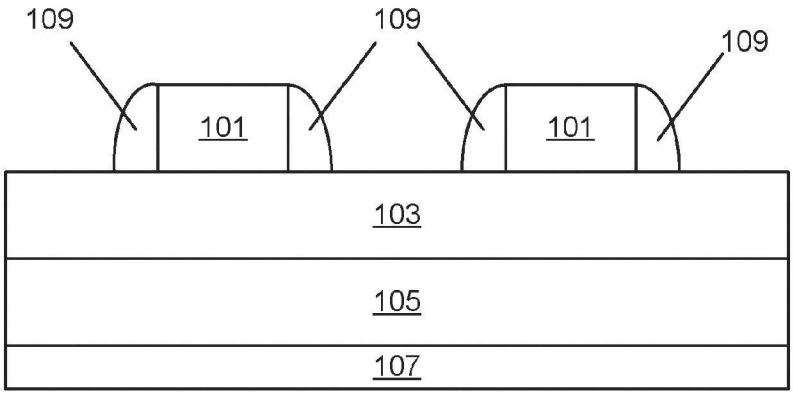

109
109
109
101
101
103
105
107

圖 3

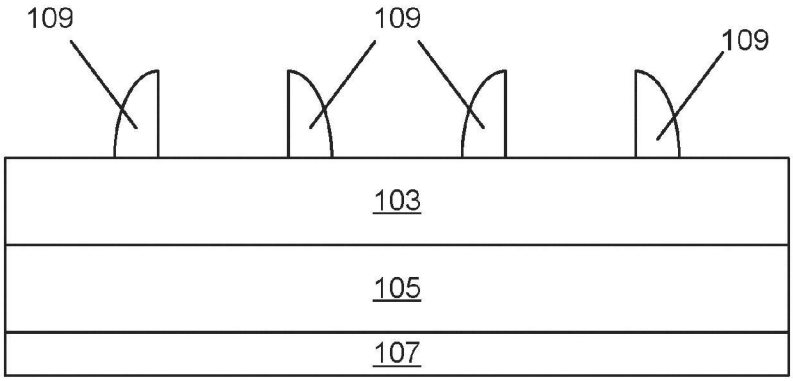


圖 4

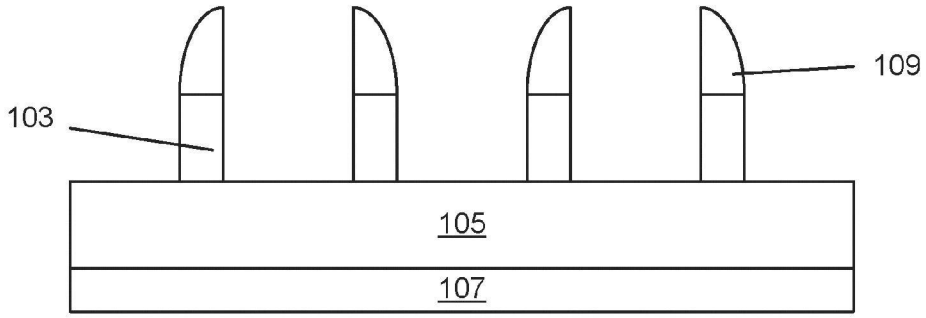


圖 5

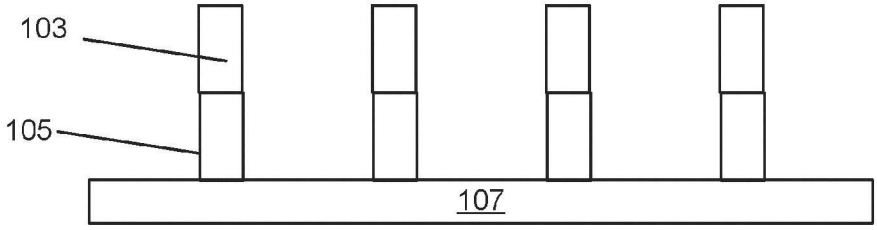


圖 6

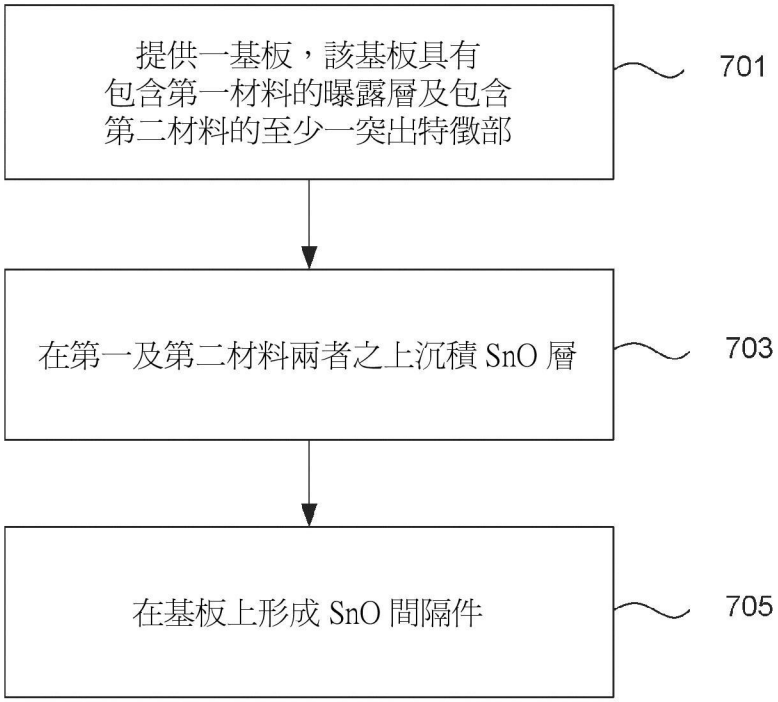

提供一基板，該基板具有
包含第一材料的曝露層及包含
第二材料的至少一突出特徵部
701
在第一及第二材料兩者之上沉積 SnO 層
703
在基板上形成 SnO 間隔件
705

圖 7

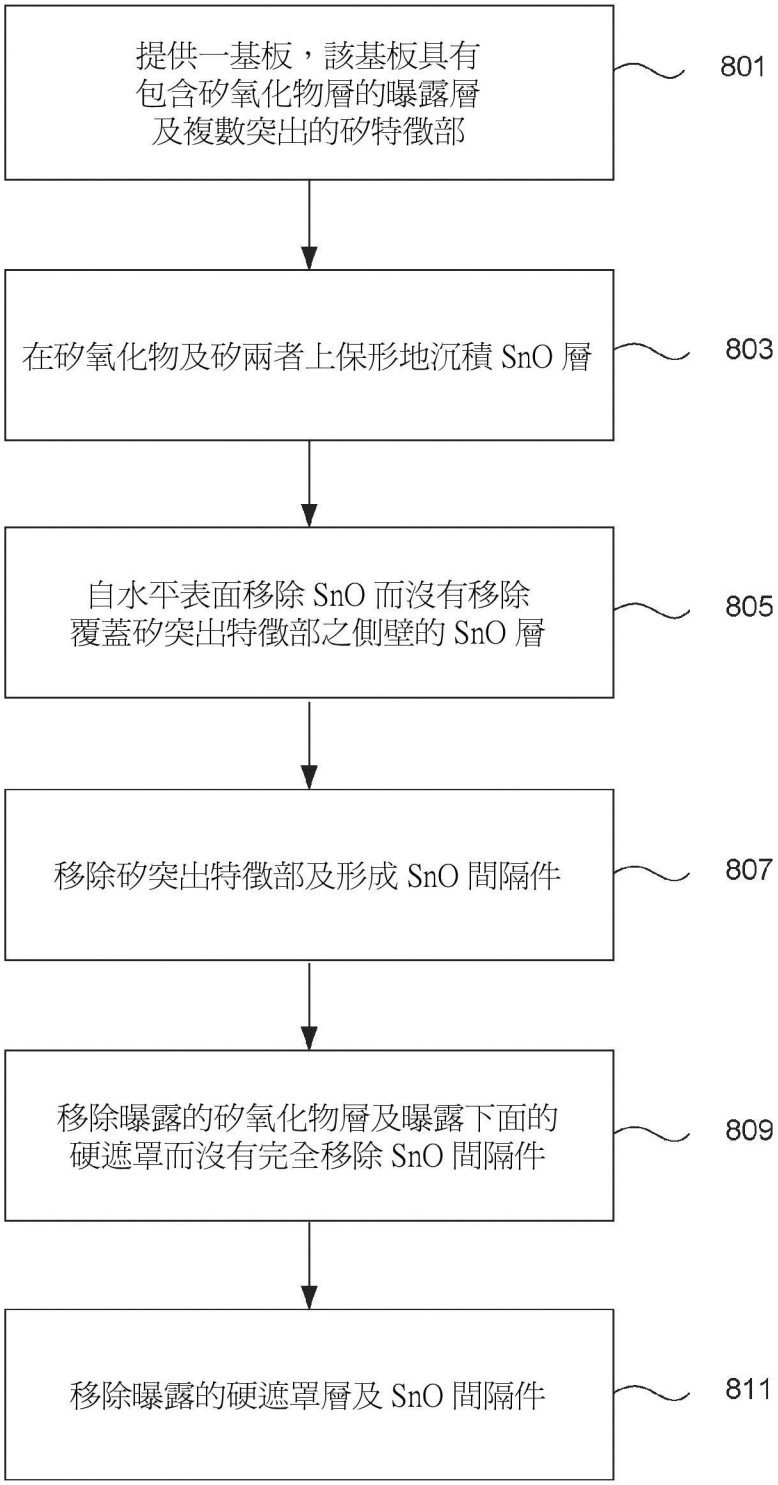

提供一基板，該基板具有
包含矽氧化物層的曝露層
及複數突出的矽特徵部
801
在矽氧化物及矽兩者上保形地沉積 SnO 層
803
自水平表面移除 SnO 而沒有移除
覆蓋矽突出特徵部之側壁的 SnO 層
805
移除矽突出特徵部及形成 SnO 間隔件
807
移除曝露的矽氧化物層及曝露下面的
硬遮罩而沒有完全移除 SnO 間隔件
809
移除曝露的硬遮罩層及 SnO 間隔件
811

圖 8

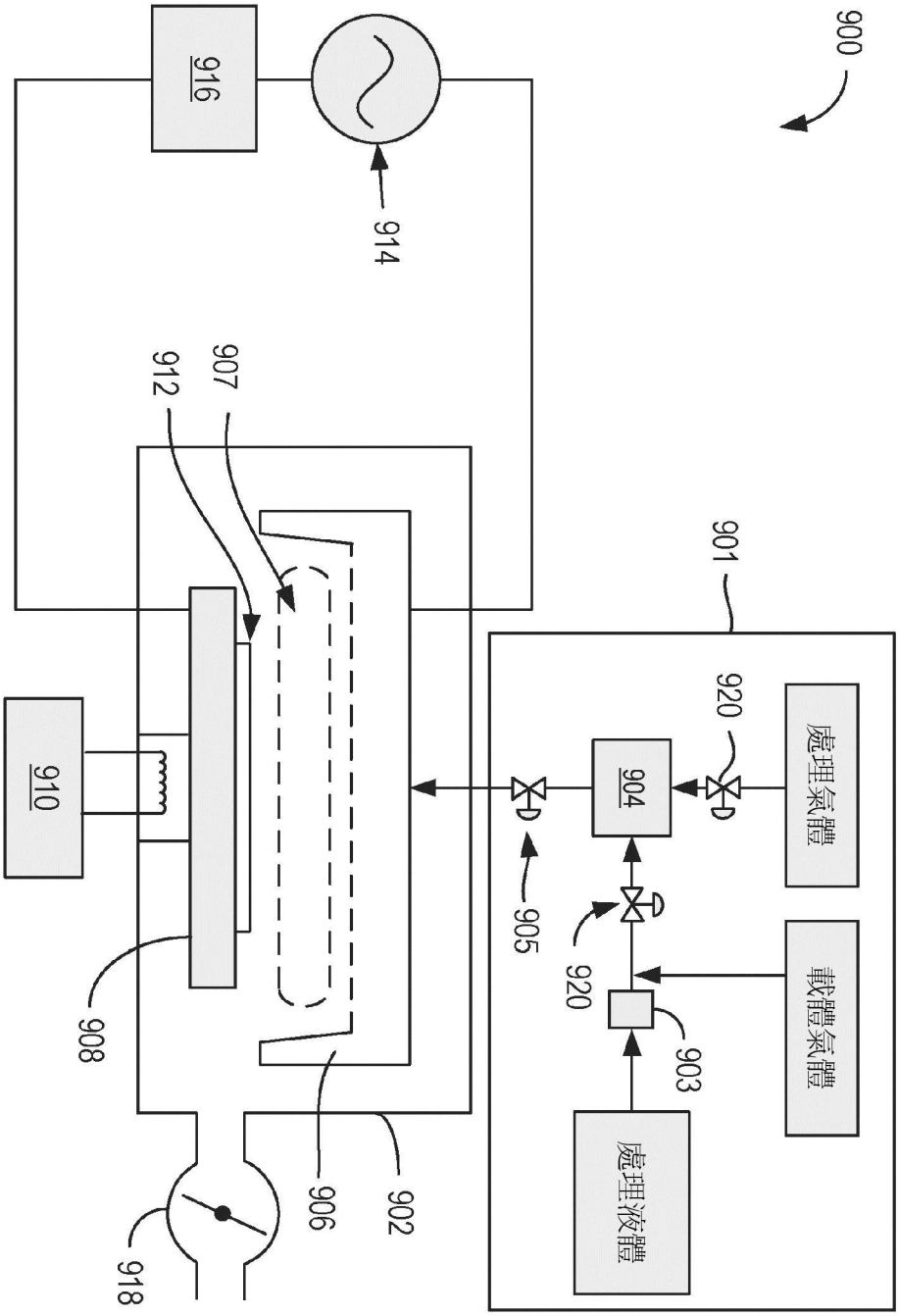

900
916
914
912
907
901
910
908
920
處理氣體
904
905
920
載體氣體
903
處理液體
906
902
918

圖 9

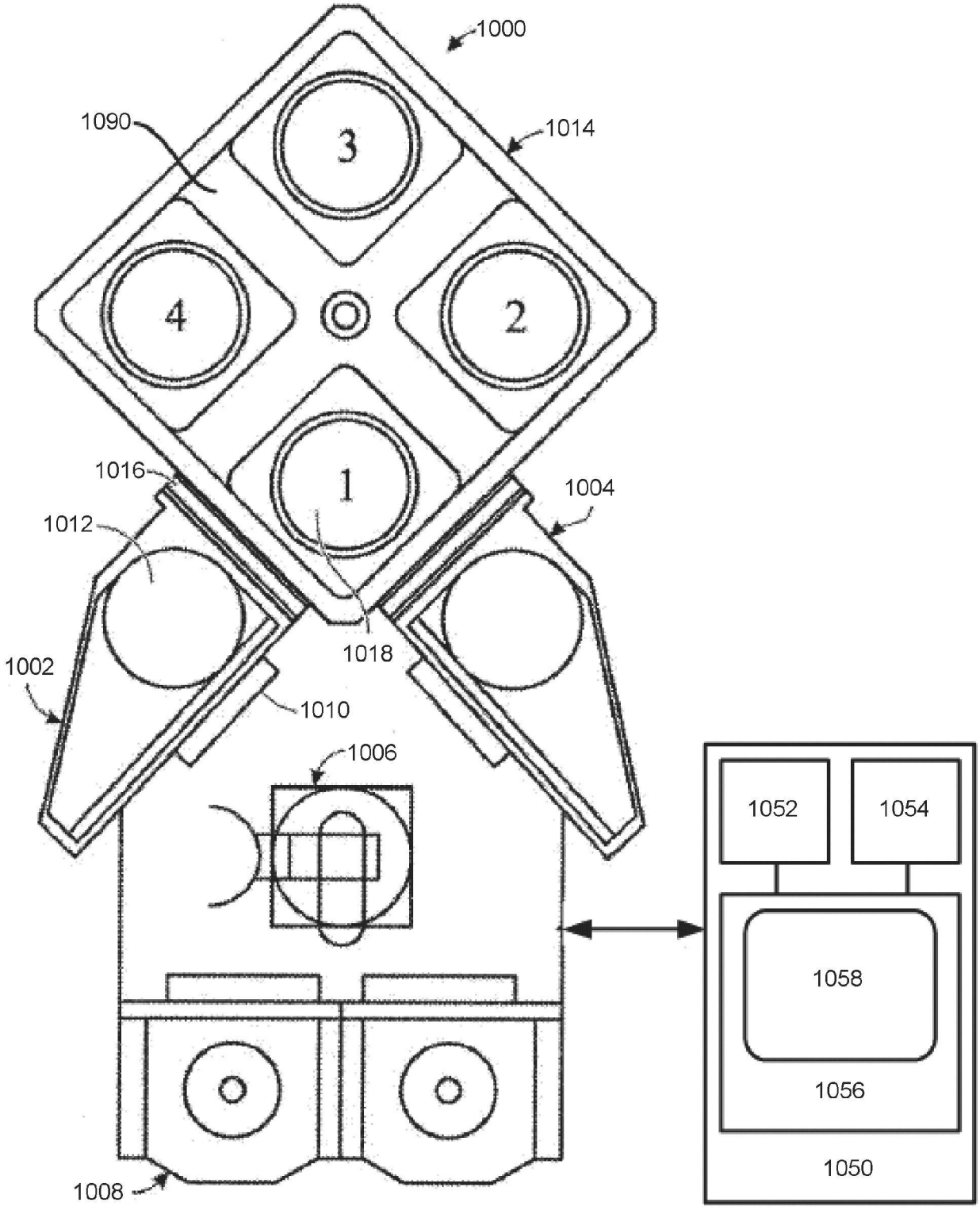

1000
1090
1014
3
4
2
1
1016
1004
1012
1018
1002
1010
1006
1052
1054
1058
1056
1050
1008

圖 10

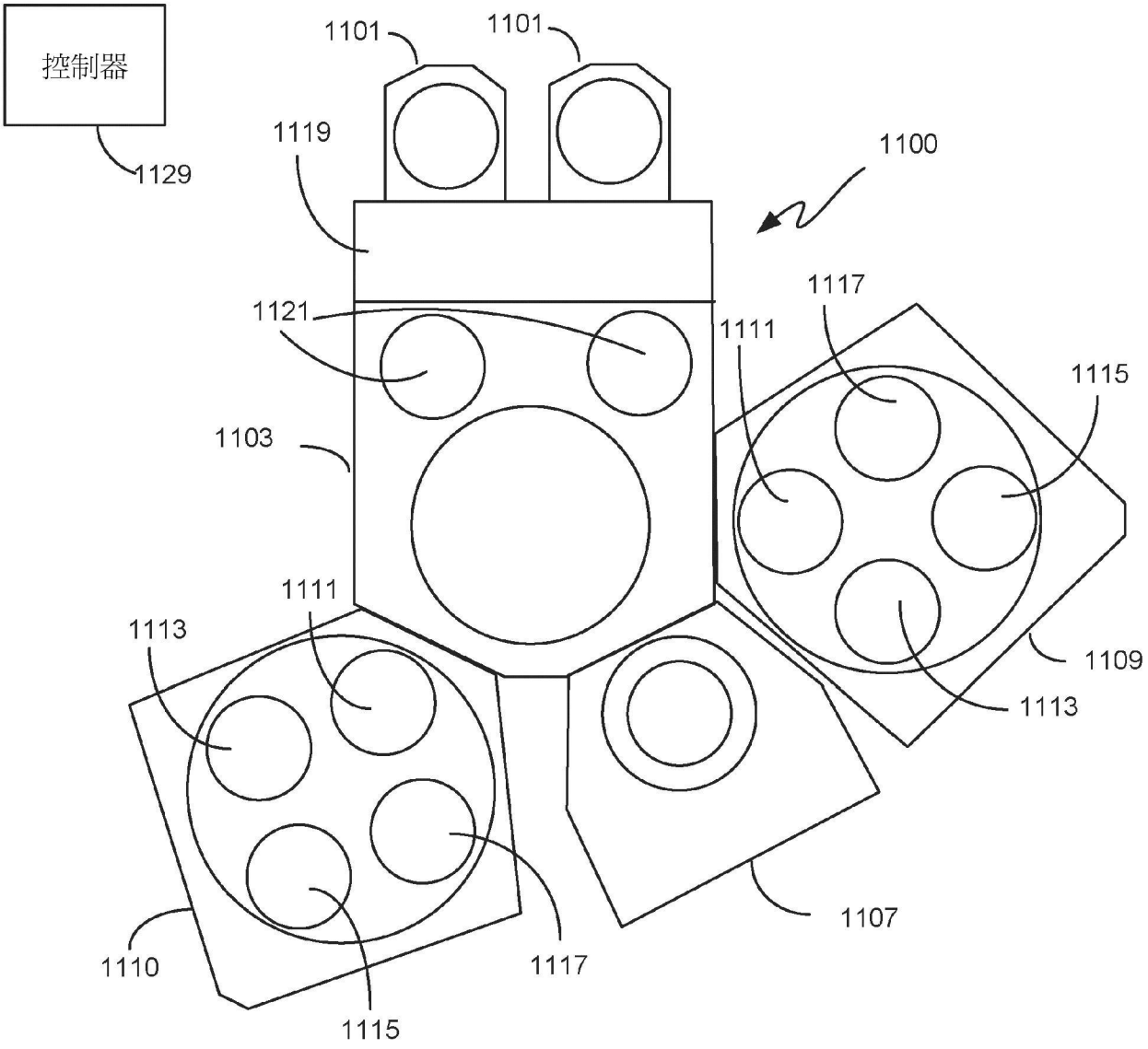

控制器
1129
1101
1101
1119
1100
1121
1111
1117
1115
1103
1111
1113
1109
1113
1107
1110
1117
1115

圖 11