

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成25年1月17日(2013.1.17)

【公開番号】特開2011-139246(P2011-139246A)

【公開日】平成23年7月14日(2011.7.14)

【年通号数】公開・登録公報2011-028

【出願番号】特願2009-297376(P2009-297376)

【国際特許分類】

H 03M 9/00 (2006.01)

H 03L 7/00 (2006.01)

H 03K 5/00 (2006.01)

【F I】

H 03M 9/00 B

H 03L 7/00 A

H 03K 5/00 X

H 03K 5/00 M

【手続補正書】

【提出日】平成24年11月27日(2012.11.27)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

入力された基準クロックをN(Nは自然数)遅倍した第1変換クロックと前記基準クロックをN×K(Kは自然数)遅倍した第2変換クロックとを生成するクロック生成部と、入力されたNビットの第1のパラレルデータ信号を、前記第1変換クロックに同期して第1のシリアルデータ信号に変換して出力する第1のパラレル/シリアル変換部と、

入力されたN×Kビットの第2のパラレルデータ信号を、前記第2変換クロックに同期して第2のシリアルデータ信号に変換して出力する第2のパラレル/シリアル変換部と、を有し、

前記第2のシリアルデータ信号は、前記第1のシリアルデータ信号をパラレルデータ信号に変換するためのクロック信号であること

を特徴とする送信装置。

【請求項2】

入力された基準クロックをN×K(N、Kは自然数)遅倍した第1変換クロックと前記基準クロックをN遅倍した第2変換クロックとを生成するクロック生成部と、

入力されたN×Kビットの第1のパラレルデータ信号を、前記第1変換クロックに同期して第1のシリアルデータ信号に変換して出力する第1のパラレル/シリアル変換部と、入力されたNビットの第2のパラレルデータ信号を、前記第2変換クロックに同期して第2のシリアルデータ信号に変換して出力する第2のパラレル/シリアル変換部と、を有し、

前記第2のシリアルデータ信号は、前記第1のシリアルデータ信号をパラレルデータ信号に変換するためのクロック信号であること

を特徴とする送信装置。

【請求項3】

前記第2のパラレルデータ信号を可変に設定するパラレルデータ設定部をさらに有する

ことを特徴とする請求項 1 または 2 に記載の送信装置。

【請求項 4】

前記クロック生成部は、前記基準クロックに基づいて発振し、第 1 中間クロックを出力する第 1 の発振部と、

前記第 1 中間クロックを分周して分周クロックを生成する分周部と、を含み、

前記第 1 中間クロックまたは前記分周クロックを、前記第 1 または第 2 変換クロックとすることを特徴とする請求項 1 ないし 3 のいずれかに記載の送信装置。

【請求項 5】

前記第 1 中間クロックを遅延させる遅延部をさらに有し、

前記遅延部で遅延された遅延クロックを前記第 2 変換クロックとすることを特徴とする請求項 4 に記載の送信装置。

【請求項 6】

前記第 1 変換クロックと前記第 2 変換クロックの位相差を設定する位相調整部をさらに有することを特徴とする請求項 1 ないし 5 のいずれかに記載の送信装置。

【請求項 7】

第 1 および第 2 変換クロックは位相と周波数とが一致することを特徴とする請求項 1 ないし 6 のいずれかに記載の送信装置。

【請求項 8】

前記第 1 および第 2 変換クロックは、前記クロック生成部で生成される同一の信号であることを特徴とする請求項 7 に記載の送信装置。

【請求項 9】

前記第 1 および第 2 のシリアルデータ信号を出力する出力部をさらに備え、

前記出力部はバッファもしくは差動信号を出力する差動出力回路であることを特徴とする請求項 1 ないし 8 のいずれかに記載の送信装置。

【請求項 10】

前記差動出力回路は、小振幅差動信号を出力する L V D S ドライバであることを特徴とする請求項 9 に記載の送信装置。

【請求項 11】

請求項 1 ないし 10 のいずれかに記載の送信装置と、

前記送信装置から出力された前記第 1 のシリアルデータ信号を、前記第 2 のシリアルデータ信号に基づいて第 3 のパラレルデータ信号に変換する受信装置と、

を有することを特徴とする通信システム。

【請求項 12】

前記受信装置は、前記第 1 のシリアルデータ信号を、前記第 2 のシリアルデータ信号に同期して前記第 3 のパラレルデータ信号に変換するシリアル／パラレル変換部を有することを特徴とする請求項 11 に記載の通信システム。

【請求項 13】

前記受信装置は、前記第 2 のシリアルデータ信号に基づいて発振し、第 2 中間クロックを出力する第 2 の発振部と、

前記第 1 のシリアルデータ信号を、前記第 2 中間クロックに同期して前記第 3 のパラレルデータ信号に変換するシリアル／パラレル変換部を有することを特徴とする請求項 11 に記載の通信システム。