(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0051702
(43) 공개일자 2016년05월11일

(51) 국제특허분류(Int. Cl.)
H01L 27/15 (2006.01) *H01L 23/00* (2006.01)
H01L 23/60 (2006.01) *H01L 25/075* (2006.01)
H01L 27/02 (2006.01) *H01L 33/62* (2010.01)
(52) CPC특허분류
H01L 27/156 (2013.01)
H01L 23/60 (2013.01)
(21) 출원번호 10-2016-0048086(분할)
(22) 출원일자 2016년04월20일
심사청구일자 없음
(62) 원출원 특허 10-2011-0085726
원출원일자 2011년08월26일
심사청구일자 2014년08월18일
(30) 우선권주장
61/378,191 2010년08월30일 미국(US)

(71) 출원인
에피스타 코포레이션
대만 300 신츄 사이언스-베이스드 인더스트리얼 파크, 리-신 피프쓰 로드 5
(72) 발명자
첸 차오 싱
대만 300 신츄 사이언스-베이스드 인더스트리얼 파크 리-신 피프쓰 로드 5
센 치엔-후
대만 300 신츄 사이언스-베이스드 인더스트리얼 파크 리-신 피프쓰 로드 5
(뒷면에 계속)
(74) 대리인
유미특허법인

전체 청구항 수 : 총 10 항

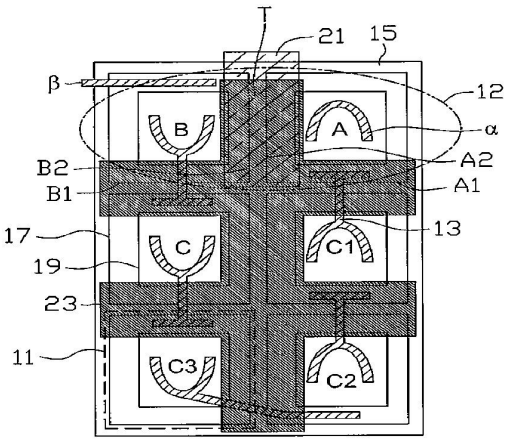
(54) 발명의 명칭 **발광 장치**

(57) 요 약

본 발명은 하나의 기판 상에 형성된 복수의 LED 셀들을 포함하는 직렬 연결된 LED 어레이를 포함하는 발광 장치를 제공한다. 상기 LED 어레이는 제1 LED 셀, 제2 LED 셀 및 상기 제1 및 제2 LED 셀들 사이에 위치하는 적어도 3개의 LED 셀들을 포함하는 직렬 연결된 LED 서브 어레이를 포함한다. 상기 제1 및 제2 LED 셀은 각각 제1 측 및 제2 측을 포함하며, 상기 제1 및/또는 제2 LED 셀들의 제1 측은 상기 LED 서브 어레이에 인접하고, 상기 제1 LED 셀의 상기 제2 측은 상기 제2 LED 셀의 상기 제2 측에 인접한다. 상기 LED 어레이는 상기 제1 LED 셀의 상기 제2 측과 상기 제2 LED 셀의 상기 제2 측 사이에 위치하는 트렌치 및 상기 트렌치에 인접하게 형성되어 상기 발광 장치가 상기 트렌치 근처에서 상기 발광 장치의 일반적인 작동 전압보다 높은 서지 전압(surge voltage)에 의해 손상되는 것을 방지하는 보호 구조를 포함한다.

대 표 도 - 도3

20



(52) CPC특허분류
H01L 24/07 (2013.01)
H01L 25/0753 (2013.01)
H01L 27/0248 (2013.01)
H01L 33/62 (2013.01)
H01L 2924/12041 (2013.01)
(72) 발명자
고 춘 카이
대만 300 신츄 사이언스-베이스드 인더스트리얼 파크 리-신 피프쓰 로드 5
혼 샹 징
대만 300 신츄 사이언스-베이스드 인더스트리얼 파크 리-신 피프쓰 로드 5
리우 신-마오
대만 300 신츄 사이언스-베이스드 인더스트리얼 파크 리-신 피프쓰 로드 5

명 세 서

청구범위

청구항 1

직렬 연결된 LED 소자 어레이, 트렌치 및 복수의 도전성 금속을 포함하는 LED 소자로써,

상기 직렬 연결된 LED 소자 어레이는 단일 기판 상에 위치하는 복수의 LED 셀을 포함하고,

상기 복수의 LED 셀은,

제1 LED 셀;

제2 LED 셀; 및

상기 제1 LED 셀과 상기 제2 LED 셀 사이에 위치하는 적어도 3개의 서브 LED 셀을 포함하는 서브 LED 셀 어레이를 포함하며;

상기 제1 LED 셀, 상기 서브 LED 셀 어레이, 상기 제2 LED 셀의 서로 간에 전기적으로 직렬 연결되고;

각 상기 LED 셀은 제1 반도체층과 제2 반도체층 사이에 위치하는 활성층을 포함하고;

상기 제1 LED 셀 및 상기 제2 LED 셀은 각각 제1 측 및 제2 측을 구비하고, 상기 제1 LED 셀 및/또는 상기 제2 LED 셀의 상기 제1 측은 상기 서브 LED 셀 어레이에 인접하고, 상기 제1 LED 셀의 상기 제2 측은 상기 제2 LED 셀의 상기 제2 측에 인접하고, 상기 제1 LED 셀의 상기 제1 반도체층 및 상기 제2 LED 셀의 상기 제1 반도체층은 두 개의 서로 인접한 제2 측 사이의 거리는 15~50㎛이고;

상기 트렌치는 상기 제1 LED 셀의 상기 제2 측 및 상기 제2 LED 셀의 상기 제2 측 사이에 위치하고;

상기 복수의 도전성 금속은, 각각 서로 인접한 상기 제1 LED 셀 및 상기 서브 LED 셀 어레이 사이, 서로 인접한 상기 제2 LED 셀 및 상기 서브 LED 셀 어레이 사이, 및 서로 인접된 상기 서브 LED 셀 사이에 위치하여 서로 직렬 연결되고, 또한 각각 연신부를 포함하고, 상기 연신부는 말단을 포함하고, 상기 말단은 상기 도전성 금속의 선폭보다 큰 곡률 반경을 구비하는,

LED 소자.

청구항 2

제1항에 있어서,

상기 제1 LED 셀 상의 상기 도전성 금속과 상기 제2 LED 셀 상의 상기 도전성 금속의 최소 간격은 8um보다 큰, LED 소자.

청구항 3

제1항에 있어서,

상기 LED 셀의 상기 제1 반도체층은 둥근 코너부를 포함하는, LED 소자.

청구항 4

제3항에 있어서,

상기 둥근 코너부는 곡률 반경이 15㎛ 이상이며, 및/또는 상기 둥근 코너부는 상기 제2 측에 위치하는, LED 소자.

청구항 5

제1항에 있어서,

3개의 상기 서브 LED 셀 중 하나의 형상과 상기 제2 LED 셀의 형상은 동일하며, 또한 상기 제1 LED 셀의 형상과

다르고; 상기 서브 LED 셀은 제1 측 및 제2 측을 포함하고, 상기 제2 LED 셀의 상기 제1 측은 상기 서브 LED 셀의 상기 제1 측에 인접하고, 상기 제1 LED 셀의 상기 제2 측은 상기 제2 LED 셀의 상기 제2 측 및 상기 서브 LED 셀의 상기 제2 측 부분에 인접하는, LED 소자.

청구항 6

제1항에 있어서,

상기 직렬 연결된 LED 소자 어레이는 적어도 8개의 LED 셀을 포함하고, 상기 LED 소자 어레이는 2개의 분기(分支)를 더 포함하고, 및/또는 상기 LED 소자 어레이에서 임의의 2개의 연속 연결된 상기 LED 셀은 그 배열된 방향을 변경하는, LED 소자.

청구항 7

제1항에 있어서,

적어도 상기 트렌치 국부(局部)를 피복하여 일반적인 작동 전압보다 높은 서지 전압에 의해 상기 LED 소자가 손상되는 것을 방지하는 보호 구조를 더 포함하는 LED 소자.

청구항 8

제7항에 있어서,

상기 보호 구조는, 상기 트렌치를 채우는 제1 절연층; 및 상기 제1 절연층 상에 위치하는 제2 절연층을 포함하는, LED 소자.

청구항 9

제1항에 있어서,

2개의 서로 인접한 상기 제2 측의 상기 트렌치 내에 위치하고, 상기 도전성 금속에 연결되는 금속 구조를 더 포함하는 LED 소자.

청구항 10

제9항에 있어서,

상기 금속 구조는 상기 제1 LED 셀 상에 연결된 상기 도전성 금속의 제1 금속층, 및 상기 제2 LED 셀 상에 연결된 상기 도전성 금속의 제2 금속층을 포함하는, LED 소자.

발명의 설명

기 술 분 야

[0001] 본 발명은 발광 장치에 관한 것으로, 보다 상세하게는 정전기 방전(electrostatic discharge; ESD) 방지가 가능한 발광 장치에 관한 것이다.

[0002] 관련 출원에 대한 교차 참조본 출원은 2010년 8월 30일에 출원된 미국 가출원 제61/378,191호에 대해 우선권을 주장하며, 그 내용은 그 전체로서 원용에 의해 본 명세서에 포함된다.

배 경 기 술

[0003] 도 1은 발광 장치(10)를 도시한다. 상기 발광 장치(10)는 하나의 기판(15) 상에서 도전성 금속들(13)에 의해 직렬로 연결된 복수의 발광 다이오드(Light emitting diode; LED) 셀들(11, (A, B, C, C1, C2, C3))을 포함한다. 각각의 LED 셀(11)은 상기 기판(15) 상에 배치된 제1 반도체층(17), 상기 제1 반도체층(17) 상에 배치된 제2 반도체층(19), 상기 제1 반도체층(17)과 상기 제2 반도체층(19) 사이에 배치된 활성층(47, 도 1에는 도시되지 않음) 및 상기 제2 반도체층(19) 상에 배치된 도전성 금속(13)을 포함한다. 입력된 교류(AC)의 일 극성이 도전 영역 α로부터 도전 영역 β까지 통과할 때, 전류는 다음과 같은 순서로 상기 LED 셀들(11)을 통해 흐른다: A → C1 →C2 →C3 →C →B. 상기 LED 셀들(11)의 최대 전위차는 상기 LED 셀 A와 상기 LED 셀 B 사이에서 발생한다. 도 1에 도시된 바와 같이, 상기 직렬 연결된 LED 어레이는 상기 직렬 연결된 단자 LED 셀들인 A 와 B 사이에 위

치하는 4 개의 LED 셀들(11, (C1, C2, C3, C))이 직렬 연결된 서브-어레이를 더 포함한다.

[0004] 도 1에 도시된 바와 같이, LED 셀 A 및 LED 셀 B는 각각 제1 측(A1, B1) 및 제2 측(A2, B2)을 더 포함한다. LED 셀 A 및 LED 셀 B의 상기 제1 측들(A1, B1)은 상기 서브-어레이와 이웃하고, LED 셀 A 및 LED 셀 B의 상기 제2 측들(A2, B2)은 서로 이웃한다. 한편, 트렌치(trench, T)는 LED 셀 A와 LED 셀 B 사이에 형성된다. 즉, 상기 트렌치(T)는 LED 셀 A와 LED 셀 B의 상기 제2 측들(A2, B2) 사이에 형성된다.

[0005] 일반적으로, 하나의 LED 셀(11)의 순방향 전압은 약 3.5 V이므로, LED 셀들 A와 B 사이의 전압차는 일반적인 구동 조건하에서 약 3.5*6=21V 이어야 한다. LED 셀들 A와 B 사이의 거리는 매우 짧으므로(약 10㎛ 내지 100㎛), LED 셀들 A와 B 사이의 전기장의 세기(E=V/D, V=전위차, D=거리)는 크다.

[0006] 한편, 외부 환경(인체 또는 작동하는 기계 등과 같은)으로부터 갑자기 강한 정전기장이 상기 도전 영역 α로 유입되면, 초고전압이 LED 셀 A로 더 입력되어, LED 셀들 A와 B 사이에 최대 전위차를 유발한다. 상기 외부 환경으로부터 유입된 강한 정전기장에 의해 상기 전기장의 세기가 특정 값에 도달하게 되면, 그 사이에 위치하는 매질들(공기, 접착제, 또는 다른 유전 물질들)은 이온화될 수 있으며, 상기 전기장의 세기 내에 있는 LED 셀들 A 및 B의 일부는 방전에 의해 손상될 수 있다(손상 영역 12). 이와 같은 손상을 정전기 방전(electrostatic discharge; ESD) 손상이라 한다. 상기 ESD 손상 상황에 대한 SEM 사진이 도 2에 도시되어 있는데, 이 사진에서 통상적인 전류(14)는 도면에 도시된 화살표 방향으로 흐른다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 정전기 방전 손상을 방지할 수 있는 발광 장치를 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0008] 본 발명의 일 측면에 따른 발광 장치는 하나의 기판 상에 형성된 복수의 LED 셀들을 포함하는 직렬 연결된 LED 어레이를 포함한다. 상기 LED 어레이는 제1 LED 셀, 제2 LED 셀 및 상기 제1 및 제2 LED 셀들 사이에 위치하는 적어도 3개의 LED 셀들을 포함하는 직렬 연결된 LED 서브 어레이를 포함한다. 상기 제1 및 제2 LED 셀은 각각 제1 측 및 제2 측을 포함하며, 상기 제1 LED 셀 및/또는 상기 제2 LED 셀의 제1 측은 상기 LED 서브 어레이에 인접하고, 상기 제1 LED 셀의 제2 측은 상기 제2 LED 셀의 제2 측에 인접한다. 상기 LED 어레이는 상기 제1 및 제2 LED 셀들의 상기 제2 측들 사이에 위치하는 트렌치 및 상기 트렌치에 인접하게 형성되어 상기 발광 장치가 상기 트렌치 근처에서 상기 발광 장치의 일반적인 작동 전압보다 높은 서지 전압(surge voltage)에 의해 손상되는 것을 방지하는 보호 구조를 포함한다.

[0009] 본 발명의 다른 측면에 따른 발광 장치는 상기 보호 구조가 상기 LED 셀들의 상기 측벽들 및 최상부 표면의 일부를 커버하고, 공기 중에 노출되는 제1 절연층 및 상기 제1 LED 셀과 상기 제2 LED 셀 사이의 상기 제1 절연층의 노출된 부분을 커버하는 제2 절연층을 포함한다.

[0010] 본 발명의 또 다른 측면에 따른 발광 장치는 상기 제2 절연층이 상기 제1 LED 셀 및 상기 제2 LED 셀의 상부 표면의 대부분을 더 커버한다.

[0011] 본 발명의 또 다른 측면에 따른 발광 장치는 각 LED 셀이 제1 반도체층과 제2 반도체층 사이에 배치되는 활성층 및 각 LED 셀의 상기 제2 반도체층 상에 배치되는 도전성 금속을 포함한다.

[0012] 본 발명의 또 다른 측면에 따른 발광장치는 상기 제1 LED 셀과 상기 제2 LED 셀 사이에 위치하는 상기 보호 구조의 두께가 상기 제1 반도체층, 상기 활성층, 상기 제2 반도체층 및 상기 도전성 금속의 두께의 합보다 큰 것을 특징으로 한다.

발명의 효과

[0013] 본 발명에 의하면, LED 셀들 사이에 위치하는 보호 구조에 의하여 정전기 방전 손상을 방지할 수 있다.

도면의 간단한 설명

[0014] 도 1은 종래의 발광 장치의 구조를 나타낸다.

도 2는 본 발명의 일 실시예에 따른 발광 장치의 SEM 사진을 나타낸다.

도 3은 본 발명의 일 실시예에 따른 발광 장치를 나타낸다.

도 4는 본 발명의 다른 실시예에 따른 발광 장치를 나타낸다.

도 5는 본 발명의 또 다른 실시예에 따른 발광 장치를 나타낸다.

도 6은 본 발명의 또 다른 실시예에 따른 도 5의 VI-VI`선을 따른 발광 장치의 단면도이다.

도 7은 본 발명의 또 다른 실시예에 따른 발광 장치의 전기 회로를 나타낸다.

도 8은 본 발명의 또 다른 실시예에 따른 발광 장치의 전기 회로를 나타낸다.

도 9는 본 발명의 또 다른 실시예에 따른 발광 장치의 단면도이다.

도 10a는 본 발명의 또 다른 실시예에 따른 발광 장치를 나타낸다.

도 10b는 본 발명의 또 다른 실시예에 따른 발광 장치의 단면도이다.

도 11은 본 발명의 또 다른 실시예에 따른 발광 장치를 나타낸다.

도 12는 본 발명의 또 다른 실시예에 따른 발광 장치를 나타낸다.

도 13은 본 발명의 또 다른 실시예에 따른 발광 장치를 나타낸다.

도 14는 본 발명의 또 다른 실시예에 따른 발광 장치를 나타낸다.

도 15는 본 발명의 또 다른 실시예에 따른 발광 장치를 나타낸다.

도 16은 본 발명의 또 다른 실시예에 따른 발광 장치의 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0015] 이하에서, 실시예들은 도면과 함께 기술된다. 상기 개시내용을 간결하게 설명하기 위하여, 상세한 설명에서 상이한 문단들 또는 도면들에 동일한 명칭 또는 동일한 도면 부호가 부여된 경우, 상기 상세한 설명에서 한번 정의되면 동일하거나 동등한 의미로 해석한다.

[0016] 상기 정전기 방전(electrostatic discharge; ESD) 손상 문제를 해결하기 위해, 도 3은 본 발명의 일 실시예에 따른 발광 장치(20)를 나타낸다. 상기 발광 장치(20)는 하나의 기판(15) 상에서 도전성 금속들(13)에 의해 직렬로 연결된 복수의 발광 다이오드(light emitting diode; LED) 셀들(11, (A, B, C, C1, C2, C3))을 포함한다. 각각의 LED 셀(11)은 상기 기판(15) 상에 배치된 제1 반도체층(17), 상기 제1 반도체층(17) 상에 배치된 제2 반도체층(19), 상기 제1 반도체층(17)과 상기 제2 반도체층(19) 사이에 배치된 활성층(47, 도 3에는 도시되지 않음) 및 상기 제2 반도체층(19) 상에 배치된 도전성 금속(13)을 포함한다. 도 3에서 볼 수 있듯이, 각 도전성 금속(13)은 적어도 2개로 분할된 금속 라인들을 가진 연장부를 더 포함한다. 각 연장부로부터 연장된 상기 분할된 금속 라인들의 수는 여기에 도시된 것으로 제한되지 않는다. 상기 LED 어레이를 직렬로 연결하기 위해, LED 셀 A의 상기 제1 반도체층(17)은 예를 들어, LED 셀 C1과 같이 인접한 LED 셀의 제2 반도체층(19)에 전기적으로 연결된다. 교류(AC) 입력의 일 극성이 도전 영역 α로부터 도전 영역 β까지 통과할 때, 전류는 상기 LED 셀들(11)을 통해 다음과 같은 순서로 흐른다: A →C1 →C2 →C3 →C →B. 상기 LED 셀들(11)의 최대 전위차는 상기 LED 셀 A와 상기 LED 셀 B 사이에서 발생한다. 도 3에 도시된 바와 같이, 상기 직렬 연결된 LED 어레이는 상기 직렬 연결된 단자 LED 셀들인 A 와 B 사이에 위치하는 4 개의 LED 셀들(11(C1, C2, C3, C))이 직렬 연결된 서브-어레이를 더 포함한다.

[0017] 도 3에 도시된 바와 같이, 상기 LED 셀 A 및 상기 LED 셀 B는 각각 제1 측(A1, B1) 및 제2 측(A2, B2)을 더 포함한다. LED 셀 A 및 LED 셀 B의 상기 제1 측들(A1, B1)은 상기 서브-어레이와 이웃하고, LED 셀 A 및 LED 셀 B의 상기 제2 측들(A2, B2)은 서로 이웃한다. 한편, 트렌치(trench, T)는 LED 셀 A와 LED 셀 B 사이에 형성된다. 즉, 상기 트렌치(T)는 LED 셀 A 및 LED 셀 B의 상기 제2 측들(A2, B2) 사이에 형성된다.

[0018] 상기 ESD 손상을 방지하기 위해, 보호 구조가 상기 트렌치(T) 근처에 형성되어, 일반적인 작동 전압보다 높은 서지 전압(surge voltage)에 의해 상기 발광 장치가 상기 트렌치(T) 근처의 영역에서 손상되는 것을 방지한다. 본 실시예에서, 제1 절연층(23)은 상기 LED 셀들 사이에 형성되고, 예를 들어, 상기 트렌치(T)와 같이 높은 전기장 세기를 가진 두 개의 LED 셀들(11) 사이 영역에서 상기 제1 절연층(23) 상부에 제2 절연층(21)이 더 형성될 수 있다. 상기 제2 절연층(21)은 선택적으로 상기 제1 절연층(23) 보다 두꺼울 수 있다. 도 3에 도시된 상기

발광 장치(20)를 예로 들면, LED 셀 A 및 LED 셀 B는 그 사이에 4 개(3개 이상)의 서로 연결된 LED 셀들(11)과 전기적으로 직렬로 연결되어, 특정 값을 초과하는 높은 전기장 세기로 인한 문제를 가지게 되며, 그러므로, 상기 제2 절연층(21)이 형성되어 상기 제1 절연층(23)의 상부 표면의 일부 및 LED 셀 A 및 LED 셀 B의 상부 표면의 일부를 커버하여 상기 LED 셀들(11)을 상기 ESD 손상으로부터 보호한다. 한편, 상기 제1 절연층(23) 없이, 상기 제2 절연층(21) 만으로도 전기장 세기가 큰 상기 두 개의 LED 셀들(11) 사이의 영역, 예를 들어, 상기 기판(15)의 노출된 표면, 상기 제1 반도체층(17)의 측면, 및 LED 셀들 A와 B 사이의 상기 제2 반도체층(19)의 측면 등을 커버하여 보호 구조로 작용할 수 있다. 한편, 상기 절연층(21 및/또는 23)을 형성하는 물질은 AlO_{x1}, SiO_{x2}, SiN_{x3} 등과 같은 절연 물질일 수 있으며, 상기 절연층(21 및/또는 23) 서로 다른 물질로 형성된 다중층을 포함하는 복합 구조일 수 있다. 예를 들어, 상기 제2 절연층(21)은 2100Å 두께를 가진 SiO_{x4} 층과 2000Å 두께를 가진 AlO_{x5} 층의 결합으로 형성될 수 있으며, 상기 제1 절연층(23)은 2100Å 두께를 가진 SiO_{x4}의 단일층으로 형성될 수 있다. (여기서, X1 내지 X5는 숫자로서 정수이거나 소수이며, 동일하거나 서로 다를 수 있다.)

[0019] 도 4는 본 발명의 다른 실시예에 따른 발광 장치(30)를 나타낸다. 도시된 바와 같이, 상기 제2 절연층(21)은 LED 셀 A 및 LED 셀 B의 상부 표면들의 대부분을 커버한다. 전술한 이유와 동일한 이유로, 상기 절연층들(21, 23)은 서로 다른 물질들로 형성된 다중층 복합 구조이거나 또는 단일층일 수 있으며, 상기 제2 절연층(21)의 두께 및 수는 다른 영역들보다 LED 셀 A 및 LED 셀 B의 커버된 상부 표면 상에서 더 클 수 있다.

[0020] 도 5는 본 발명의 또 다른 실시예에 따른 발광 장치(40)를 나타낸다. 본 실시예에서는, 전기장의 세기를 줄이는 것이 상기 ESD 손상을 방지할 수 있는 또 다른 방법이 된다. 도 5에 도시된 바와 같이, 절연벽(41)은 LED 셀 A와 LED 셀 B 사이에 형성된다(전기장 세기가 큰 영역 또는 전기적으로 직렬 연결되고 그 사이에 3개 이상의 LED 셀들(11)이 연결된 인접한 두 개의 LED 셀들(11) 사이의 영역). 상기 절연벽(41)은 절연 물질로 형성되므로, LED 셀 A에서 나오는 전선들이 상기 절연벽(41)을 직접 관통하여 LED 셀 B로 향하지 않으며, 대신 상기 절연벽(41)의 둘레를 따라 연장되어야 한다. 상기 전선의 길이는 연장되며, 따라서 LED 셀 A와 LED 셀 B 사이의 전기장의 세기(E=V/D, V=전위차, D=거리)는 감소된다. LED 셀 A와 LED 셀 B 사이의 전선들의 길이를 연장시키기 위해서는, LED 셀 A 또는 LED 셀 B에서 나오는 전선들을 차폐하도록, LED 셀 A와 LED 셀 B 사이에 위치하는 상기 절연벽(41)은 LED 셀 A에서 LED 셀 B까지 가장 짧은 경로로 형성되어야 한다. 다시 말해, 도 5에 도시된 바와 같이, 상기 트렌치 내의 상기 절연벽(41)의 두께는 상기 제1 반도체층(17), 상기 활성층(47), 상기 제2 반도체층(19) 및 상기 도전성 금속(13)의 두께의 합보다 실질적으로 커야 한다. 바람직하게는, 상기 트렌치 내의 상기 절연벽(41)의 두께는 상기 제1 반도체층(17), 상기 활성층(47), 상기 제2 반도체층(19) 및 상기 도전성 금속(13)의 두께의 합의 1.5배 이상이 되어야 한다.

[0021] 도 6은 도 5의 VI-VI`선을 따라 절단한 단면도이다. 도 6을 참조하면, 상기 제1 절연층(23)은 LED 셀 A 및 LED 셀 B의 측벽들(상기 제1 반도체층(17), 상기 제2 반도체층(19) 및 상기 활성층(47)을 포함), LED 셀 A 및 LED 셀 B의 상부 표면들의 일부 및 상기 트렌치(T) 내의 상기 기판의 상부 표면의 일부를 따라 직접 커버한다. 한편, 상기 절연벽(41)은 상기 제1 절연층(23) 상에 형성될 수 있으며, LED 셀 A 및 LED 셀 B 보다 높게 형성될 수 있다. 따라서, 상기 LED 셀 A에서 상기 LED 셀 B로 가는 전선들은 상기 절연벽(41)에 의해 차폐될 수 있다. 그러나, 상기 절연벽(41)의 정확한 위치는 변형가능하며, 이에 한정되지 않는다. 예를 들어, 상기 절연벽(41)은 상기 기판(15)의 상부 표면에 직접 형성되거나, 또는 상기 절연벽(41)은 종래의 CVD 공법 또는 사진식각 공정을 통해 특정 패턴으로 형성될 수 있다.

[0022] 도 7은 본 발명의 또 다른 실시예에 따른 발광 장치(50)의 전기 회로를 나타낸다. 실험 결과가 나타내는 바와 같이, 최고 전위와 최저 전위 사이의 전위 레벨을 갖는 상기 LED 셀(11)에 전기적으로 연결되고, 최고 전위를 갖는 상기 LED 셀(11)과 최저 전위를 갖는 상기 LED 셀(11) 사이에 위치하는 플로팅(floating) 도전선(55)은 ESD 손상을 줄일 수 있다. 도 7에 도시된 바와 같이, 플로팅 도전선(55)은 LED 셀 C2와 상기 LED 셀 C3사이의 상기 도전성 금속(13)에 연결될 수 있다.

[0023] 도 7과 유사하게, 도 8은 본 발명의 또 다른 실시예에 따른 발광 장치의 회로도(60)이다. 상기 도전성 금속(13)에 연결되는 상기 플로팅 도전선(55)를 형성하는 대신, 최고 전위를 갖는 상기 LED 셀(11)과 최저 전위를 갖는 상기 LED 셀(11) 사이에 하나의 접지선(65)을 형성하고, 상기 접지선(65)은 외부에 연결됨으로써 접지된다.

[0024] 도 9는 도 7 및 도 8에 도시된 실시예의 단면도를 나타낸다. 상기 플로팅(접지) 도전선(55(65))는 상기 절연층(23)의 상부 또는 상기 2개의 LED 셀들(11) 사이의 상부 기판(15)에 직접 형성될 수 있다.

[0025] 도 10a는 본 발명의 또 다른 실시예에 다른 발광 장치(70)을 나타낸다. 상기 ESD 손상은 일반적으로 LED의 고장

을 유발하고, 방지하기 쉽지 않으므로, 추가 ESD 손상 영역들(75)을 형성하여 발생하는 상기 ESD 손상을 특정 영역으로 제한한다. 도 10a에 도시된 바와 같이, 상기 도전성 금속들(13)로부터 연장되는 2개의 추가 ESD 손상 영역들(75)이 있다. 상기 2 개의 추가 ESD 손상 영역들(75)이 서로 인접하여 마주하고 있으므로, 상기 추가 ESD 손상 영역들(75) 사이에 더 높은 세기의 전기장이 발생하고, 상기 추가 ESD 손상 영역들(75) 사이에서 더 쉽게 상기 ESD 손상이 발생할 수 있다. 상기 추가 ESD 손상 영역들(75)은 상기 LED 셀들(11)과 함께 작용하지 않는 추가 금속판들이므로, 상기 LED 셀들(11)의 동작 기능을 유지하는 것을 도울 수 있다. 한편, 다른 하나의 ESD 손상 영역을 마주하는 상기 추가 ESD 손상 영역(75)의 에지(edge)는 조화(roughened) 처리되어 팁(tip, 또는 핑거부(finger))을 형성할 수 있으며, 상기 팁은 상기 미리 정해진 영역들 내에서 발생하는 상기 ESD 현상들의 확률을 높인다.

[0026] 도 10b는 도 10a의 단면도이다. 상기 2 개의 추가 ESD 손상 영역들(75)은 상기 절연층(23) 또는 상기 2개의 LED 셀들(11) 사이의 상기 기판(15) 상에 직접 형성될 수 있다.

[0027] 도 11은 본 발명의 또 다른 실시예에 따른 발광 장치(80)을 나타낸다. 상기 ESD 손상은 높은 전기장 세기에 의해 발생하며, 두 물체 사이의 전기장의 세기는 두 물체 사이의 전위차 및 거리에 의존한다. 도 11에 도시된 바와 같이, 실험 결과로 나타난 바와 같이, 3개 이상의 LED 셀들(11)이 그 사이에 연결된 두 개의 인접한 LED 셀들(11) 사이의 거리(D)는 15㎛ 보다 커야 한다. 바람직하게는, 3개 이상의 LED 셀들(11)이 그 사이에 연결된 두 개의 인접한 LED 셀들(11) 사이의 상기 거리(D)는 15㎛ 보다 커야 한다. 여기서, 상기 거리(D)는 두 개의 인접한 LED 셀들(11)의 두 개의 제1 반도체층(17) 사이의 가장 짧은 거리로 정의한다. 또한, 상기 "인접한 LED 셀들"은 여기서 상기 LED 셀의 상기 제1 반도체층(17)으부터 상기 다른 LED 셀의 상기 제1 반도체층까지 가장 짧은 거리를 갖는 어떤 두 개의 LED 셀들(11)을 의미한다. 여기서, 상기 거리(D)는 50㎛보다 작은 것이 바람직하다.

[0028] 도 12는 본 발명의 또 다른 실시예에 따른 발광 장치(90)를 나타낸다. 도 11의 실시예와 유사하게, 상기 두 개의 인접한 LED 셀들(11)의 상기 도전성 금속들(13) 사이에서 발생하는 상기 ESD 손상을 방지하기 위해, 상기 두 개의 인접한 LED 셀들(11)의 도전성 금속들(13) 사이의 거리(d)는 100㎛ 이상이어야 한다. 이러한 설계(design)는 그 사이에서 큰 전위차를 갖거나 또는 그 사이에 3개 이상의 LED 셀들(11)이 연결되어 있는 인접한 두 개의 LED 셀들(11)에 적합하다. 바람직하게는, 상기 두 개의 인접한 LED 셀들(11)의 도전성 금속들(13) 간의 거리(d)는 80㎛ 이상이어야 한다. 여기서, 상기 "도전성 금속들 간의 거리"는 상기 LED 셀(11)의 도전성 금속(13)으로부터 상기 인접한 LED 셀(11)의 도전성 금속(13)까지 최단 거리로 정의한다. 또한, 여기서 상기 "인접한 발광 다이오드 셀들"은 상기 LED 셀(11)의 제1 반도체층(17)으로부터 상기 다른 LED 셀(11)의 제1 반도체층(17)까지 최단 거리를 의미한다. 여기서, 상기 거리(D)는 50㎛보다 작은 것이 바람직하다.

[0029] 도 13에 도시된 바와 같이, 상기 높은 세기의 전기장은 도 12에 도시된 LED 셀들 A 및 B와 같이 그 사이에 3 개 이상의 LED 셀들(11)이 연결된 인접한 두 개의 LED 셀들(11)(커다란 전위차를 갖는) 사이에서 자주 발생한다. 커다란 전위차를 갖는 상기 LED 셀들(11)이 매우 인접하게 배치되는 것을 방지하기 위해, 기판(15) 상에 연속된 LED 셀들(11)이 형성될 때, 예를 들어, 3개 이상의 LED 셀들(11)이 한 방향으로 배열되는 것과 같이 특정 수의 LED 셀들(11)이 한 방향으로 배열되는 경우, 상기 연속된 LED 셀들(11)은 그 배열 방향을 반드시 바꾸어야 한다. 다시 말해, 상기 연속된 LED 셀들(11)의 배열 방향을 반드시 바꾸어, 커다란 전위차를 갖거나 그 사이에 3 개 이상의 LED 셀들(11)이 연결되는 두 개의 LED 셀들(11)이 서로 인접하게 배열되는 것을 피해야 한다. 도 13은 본 발명의 실시예에 따른, 하나의 기판(15) 상에 일련의 LED 셀들(11)이 서로 다르게 배열된 나타내는 3개의 도면을 나타낸다. 각 도면에서 기판(15) 상에 배치된 상기 연속된 LED 셀들의 2 개의 단부에 본딩 패드들(105)이 형성된다(에픽택시(epitaxy) 방법 또는 금속 본딩 또는 접착 본딩에 의해 기판에 부착하는 방법에 의해 형성). 여기서, 화살표는 상기 LED 셀들(11)의 연장 방향(103)(연결 순서)을 나타낸다. 각 배열에서, 어떠한 두 개의 인접한 LED 셀들도 그 사이에 커다란 전위차를 갖지 않는다. 구체적으로, 도 13에 도시된 바와 같이, 각각 직렬 연결된 LED 어레이는 적어도 8개의 LED 셀들 및 적어도 2개의 브랜치(branch)를 가진다. 상기 인접한 임의의 두 개의 LED 셀들 사이에 너무 큰 전위차가 발생하지 않도록 하기 위해, 도면에 도시된 각 LED 어레이는 두 개의 연속된 LED 셀 단위로 배열 방향을 바꾼다.

[0030] 도 14는 본 발명의 또 다른 실시예에 따른 발광 장치(110)를 나타낸다. 물체의 표면 전하 분포에 따르면, 상기 물체가 작은 곡률 반경을 가질 때 상기 물체의 단위 면적당 표면 전하 밀도는 크다. "포인트 방전"이라 불리는 상기 LED 셀들(11) 손상의 또 다른 원인은 단위 면적당 높은 표면 전하 밀도를 갖는 위치에서 자주 발생한다. 따라서, 상기 "포인트 방전" 현상을 방지하기 위해, 상기 LED 셀들(11)의 외곽선(contour)은 본 실시예에서 수정된다. 도 14에 도시된 바와 같이, LED 셀들 A와 B 사이의 상기 제1 반도체층(17)의 상부 코너들을 예를 들어,

둥글게 패터닝한다. 상기 변형은 특정 위치에 한정되지 않으며, 상기 LED 셀들(11)의 모든 코너 부분이 둥글게 패터닝될 수 있다. 나아가, 상기 제1 반도체층(17) 뿐만 아니라 상기 제2 반도체층(19)도 둥글게 패터닝될 수 있으며, 특히, 상기 인접한 LED 셀로부터의 거리가 짧은 상기 제2 측에 인접한, 상기 LED 셀의 모서리들이 둥글게 패터닝 될 수 있다. 상기 패터닝 된 모서리의 곡률 반경은 15㎛ 이상인 것이 바람직하다.

[0031] 도 14에 도시된 실시예와 유사한 개념으로, 상기 "포인트 방전"을 방지하기 위해, 도 15는 상기 LED 셀들(11)의 각각 분할된 금속선의 단자(123)는 상기 원형 금속 판들(123)을 형성하는 것에 의해 패터닝될 수 있다. 상기 단자 금속(123)의 형상은 원형으로 한정되지 않는다. 실험 결과에 나타나듯이, 확장된 부분 또는 상기 도전성 금속(13)의 배선 폭보다 큰 반경으로 단자에 형성된 상기 단자 금속(123)이 어떠한 모양을 가지고 있어도 상기 "포인트 방전" 손상을 감소시킬 수 있다.

[0032] 도 16은 본 발명의 또 다른 실시예에 따른 발광 장치(130)의 단면도를 나타낸다. 바람직하지 않은 방전을 감소시키기 위해, 전류가 용이하게 흐르도록 하는 보다 평탄한 경로를 이용할 수 있다. 도 16에 도시된 바와 같이, 전류가 상기 도전성 금속으로부터 넓게 퍼지게 하기 위해, 상기 도전성 금속(13) 아래에 전류 차단층(133)을 형성한다. 상기 전류 차단층(133)은 SiO_{y1} 또는 SiN_{y2}와 같은 절연체인 유전 물질로 만들어진다. 그러나, 상기 전류 차단층(133)은 또한, 전류가 흐르는 대부분의 경로를 차단하게 된다. 만약 상기 전류가 정규 경로를 따라 분산될 수 없다면, ESD 또는 포인트 방전과 같이 다른 형태로 누설된다. 따라서, 본 실시예에서는, 상기 전류 차단층(133)은 상기 도전성 금속(13)의 단자의 아래가 아니라, 상기 도전성 금속(13)의 아래에 형성된다. 이러한 디자인은 방전이 가장 쉽게 일어나는 상기 도전성 금속(133)의 단자에서 전류가 보다 원활하게 흐르게 하고 상기 방전 경로를 따라 전류가 누설될 확률을 감소시킨다. 한편, ITO, IZO, ZnO, AZO, 얇은 금속층 또는 그들의 조합과 같은 투명 도전층(135)는 상기 제2 반도체층 상에 선택적으로 형성되어 전류 분산을 도울 수 있다.

[0033] 전술한 실시예들은 기술적 사고 및 발명의 특징을 설명하고 임의의 당업자가 본 발명의 내용을 이해하고 실시할 수 있도록 하며, 이는 발명의 청구 범위를 제한하지 않는다. 즉, 본 발명의 사고에 따라 어떠한 변형도 본 발명의 청구 범위 내에 포함될 수 있다. 예를 들어, 전기적 연결 방법은 상기 직렬 연결에 한정되지 않는다. 상기 실시예에서 도시된 상기 ESD 방지 방법들은 특정 값을 초과하는 높은 전자장 세기를 갖거나 그 사이에 병렬 또는 병렬과 직렬이 혼합되어 연결된 3개 이상의 LED 셀들을 갖는 인접한 2 개의 LED 셀들에도 적용될 수 있다.

부호의 설명

[0034] 11: LED 셀 13: 도전성 금속

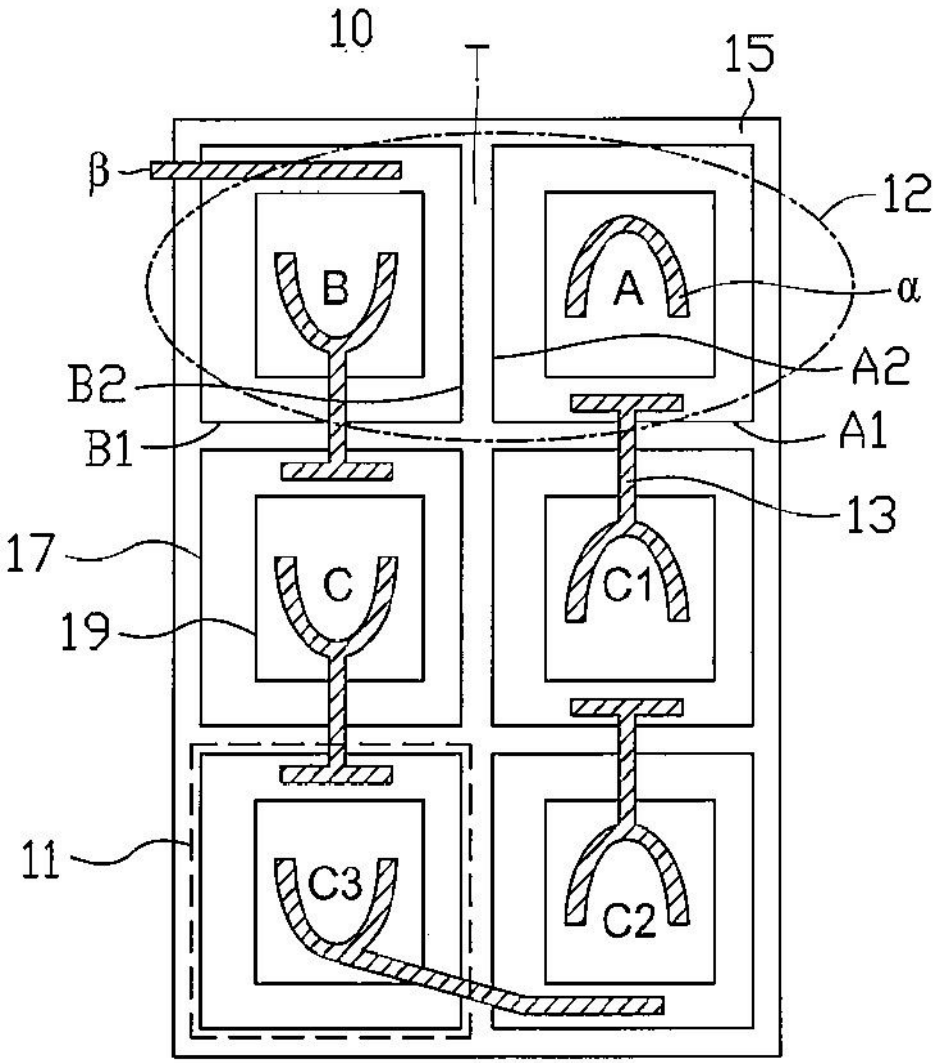
15: 기판 17: 제1 반도체층

19: 제2 반도체층 47: 활성층

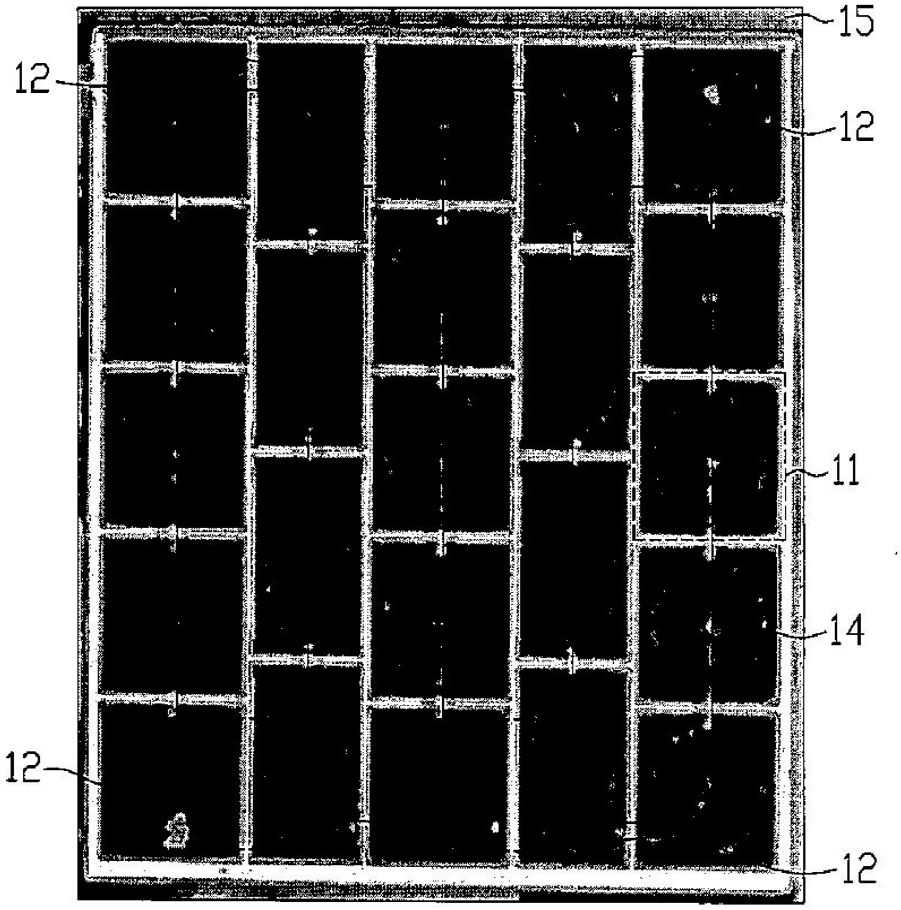
21: 제2 절연층 23: 제1 절연층

도면

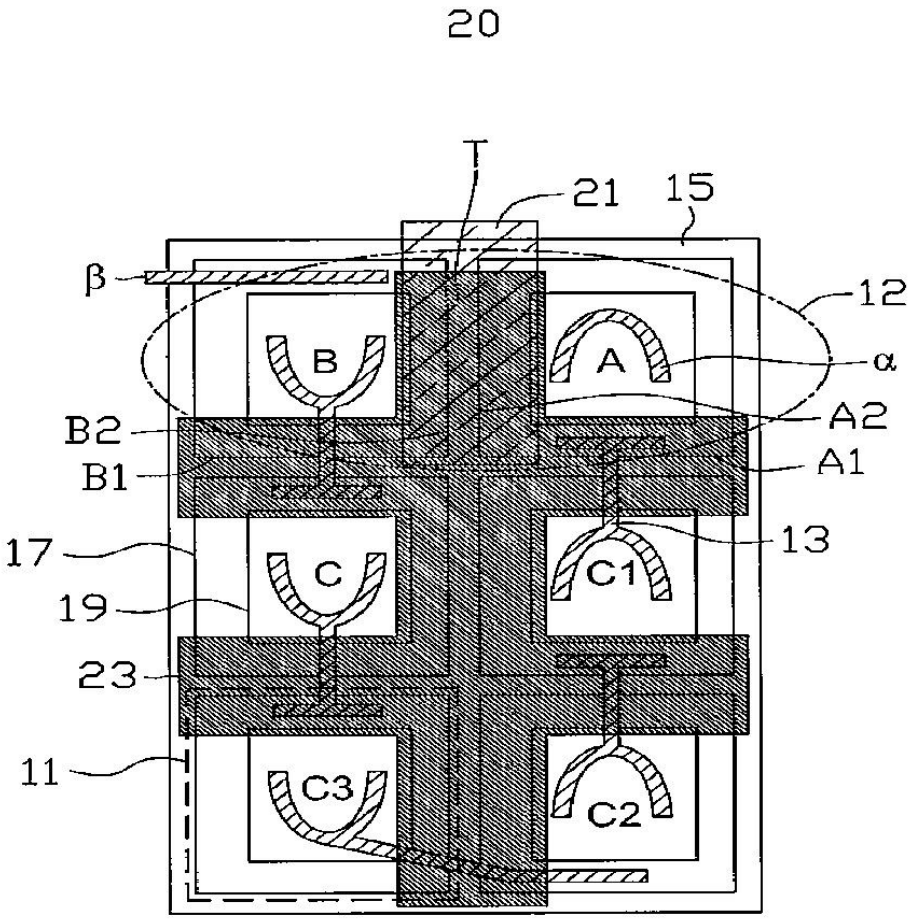
도면1



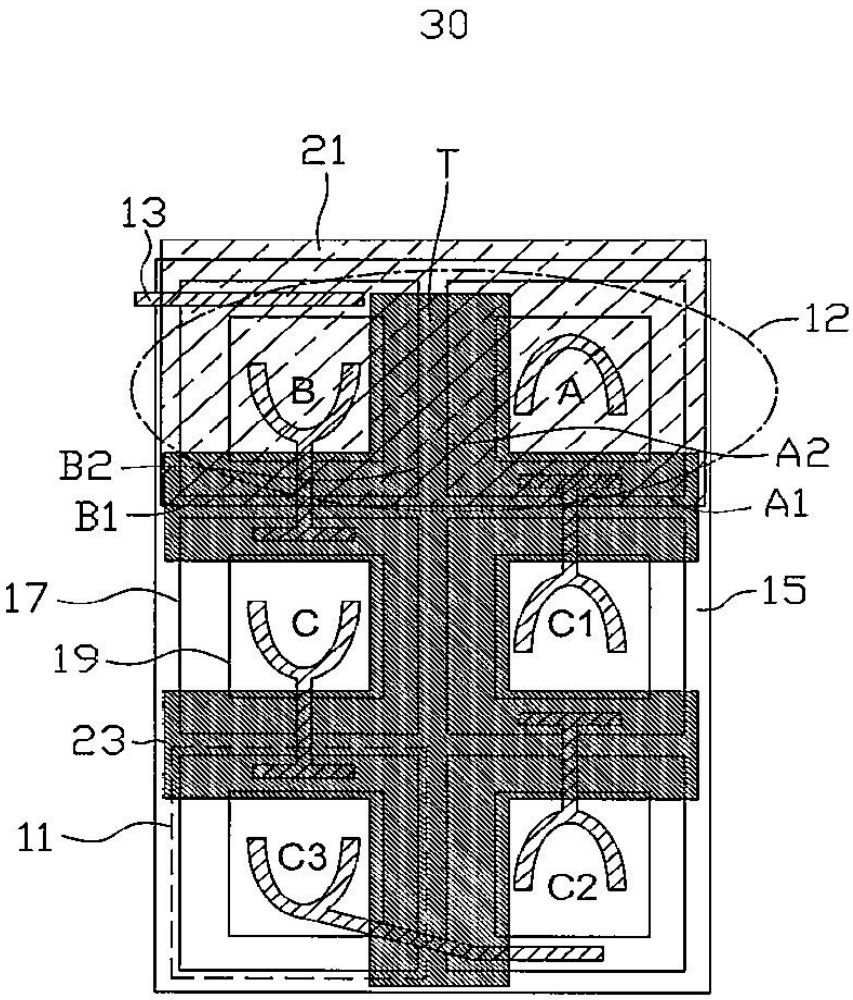
도면2



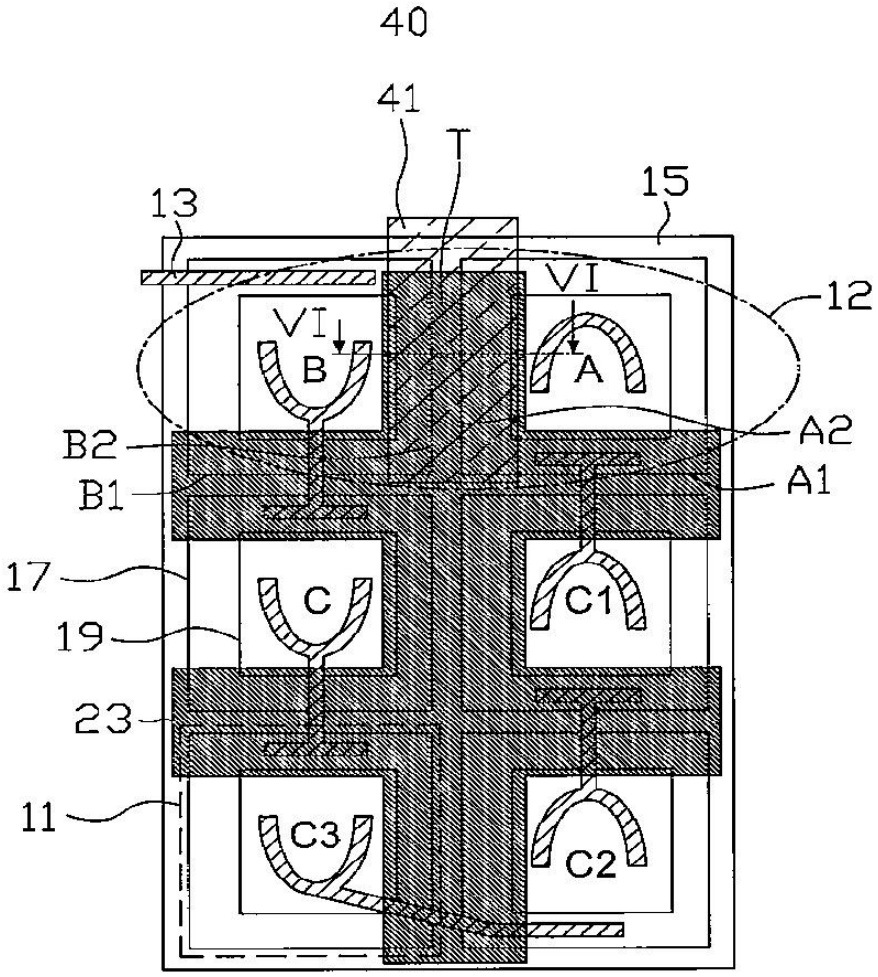
도면3



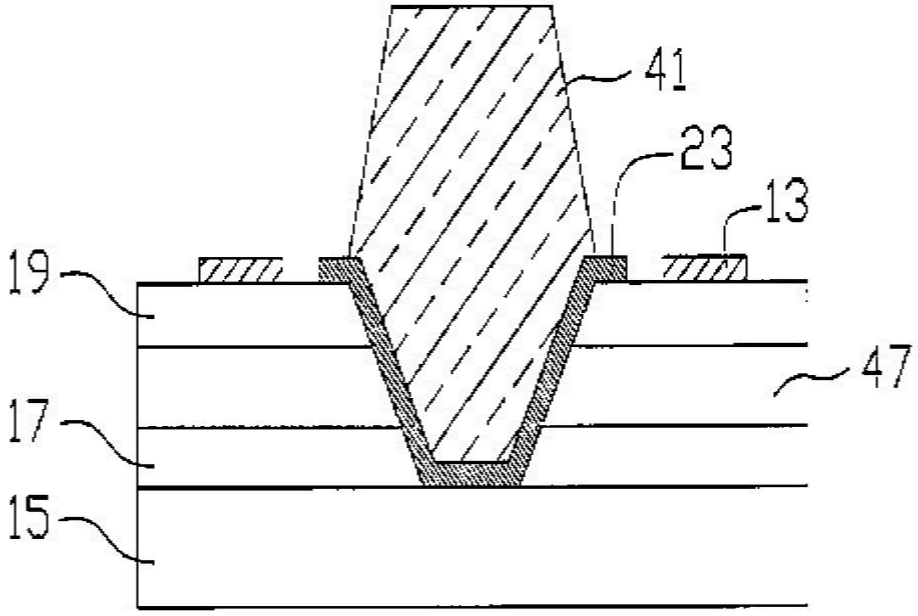
도면4



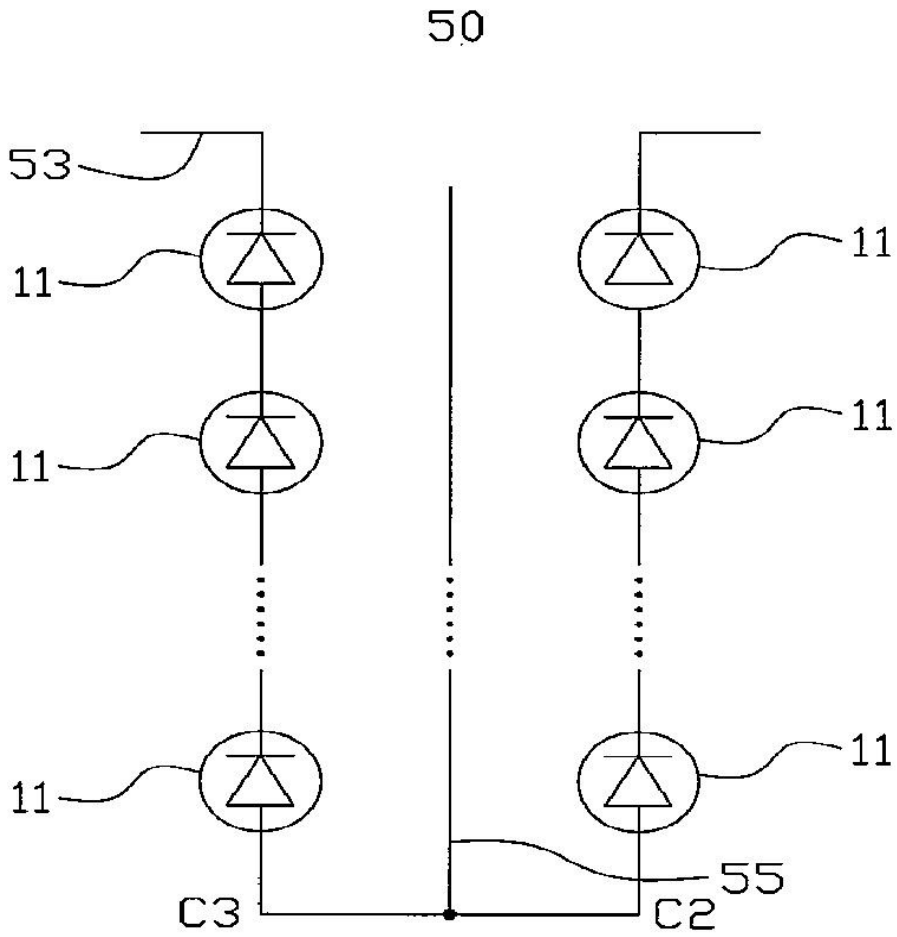
도면5



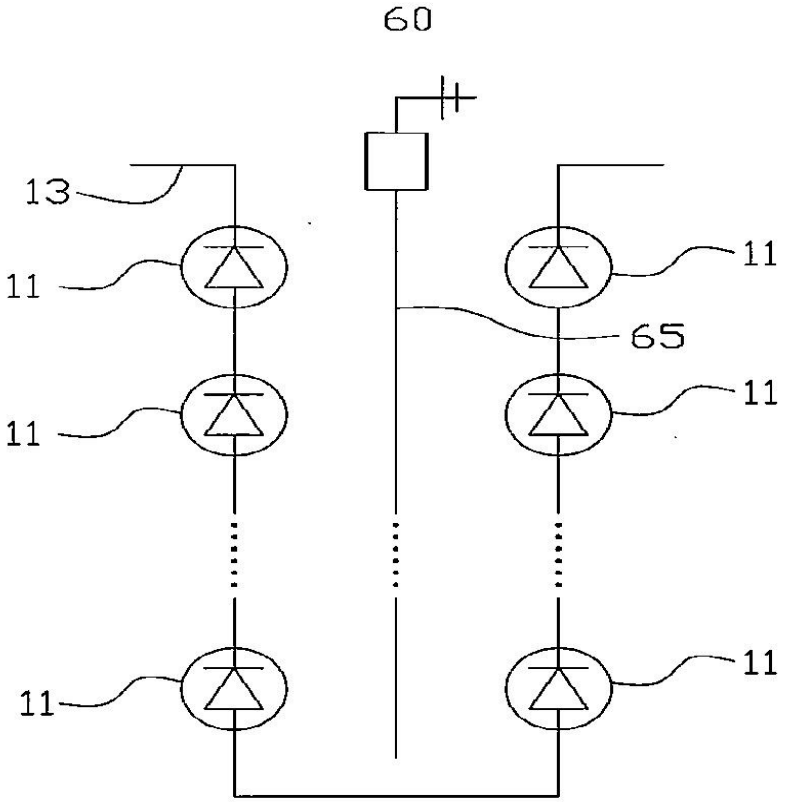
도면6



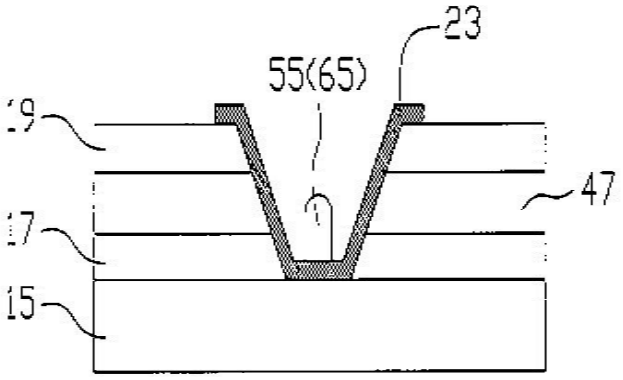
도면7



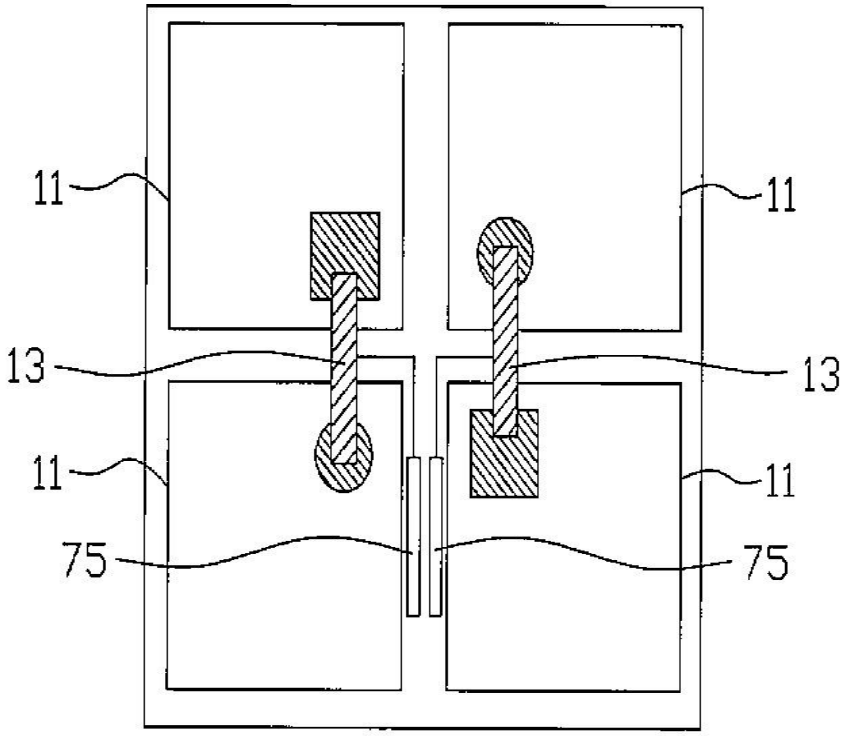
도면8



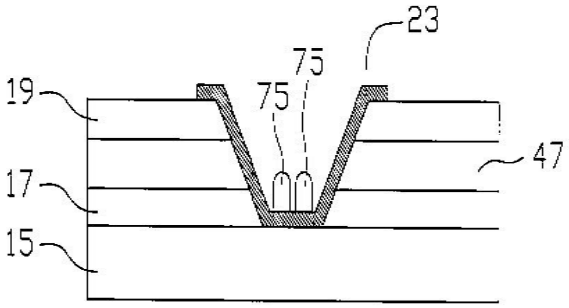
도면9



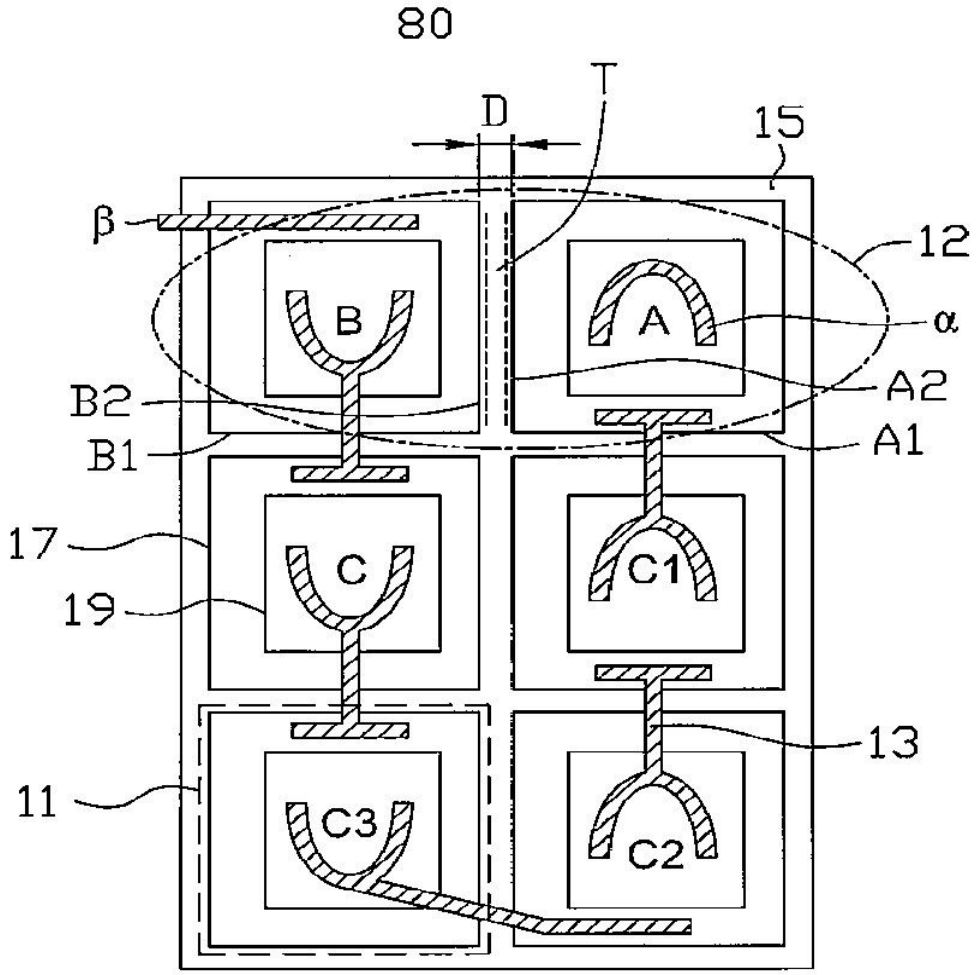
도면10a



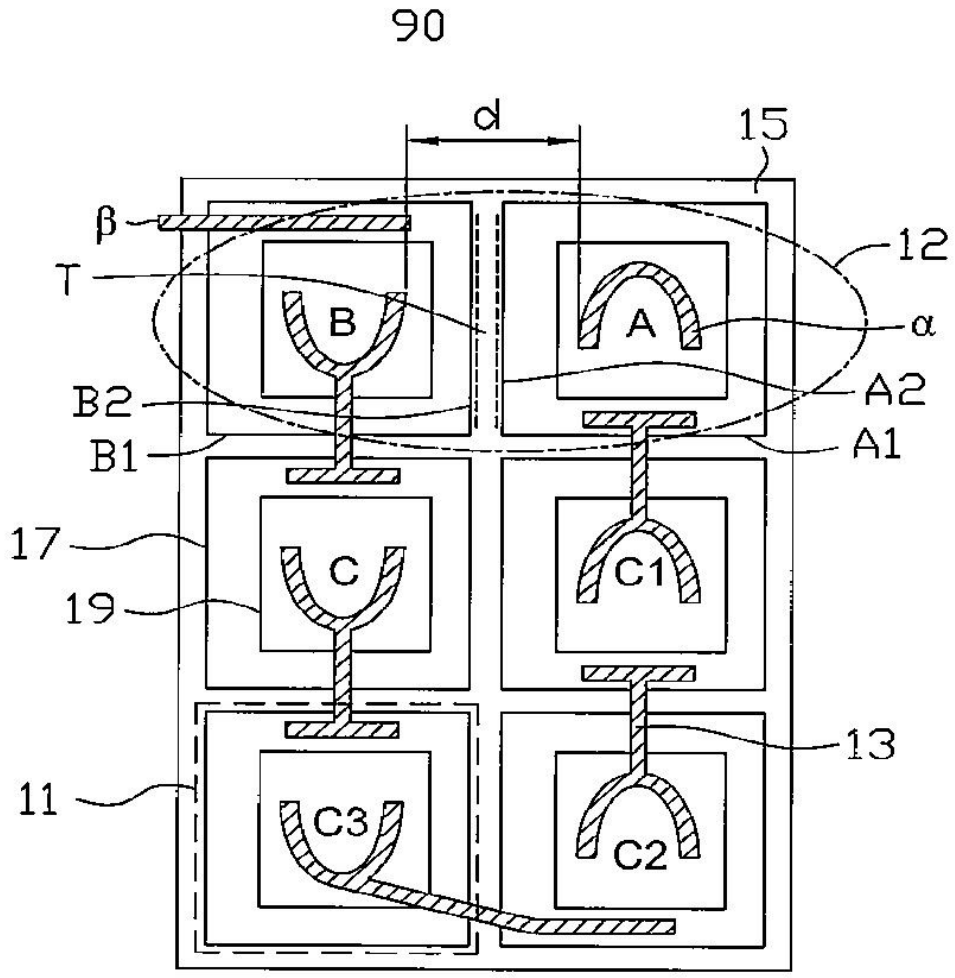
도면10b



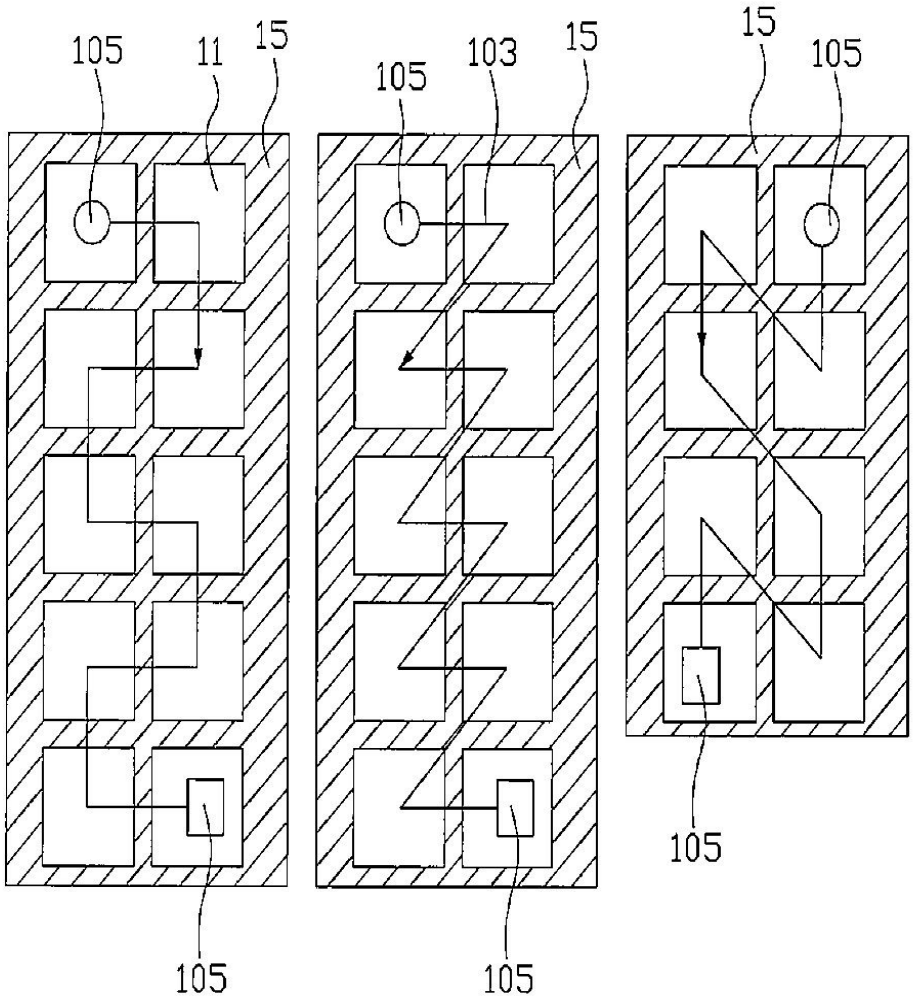
도면11



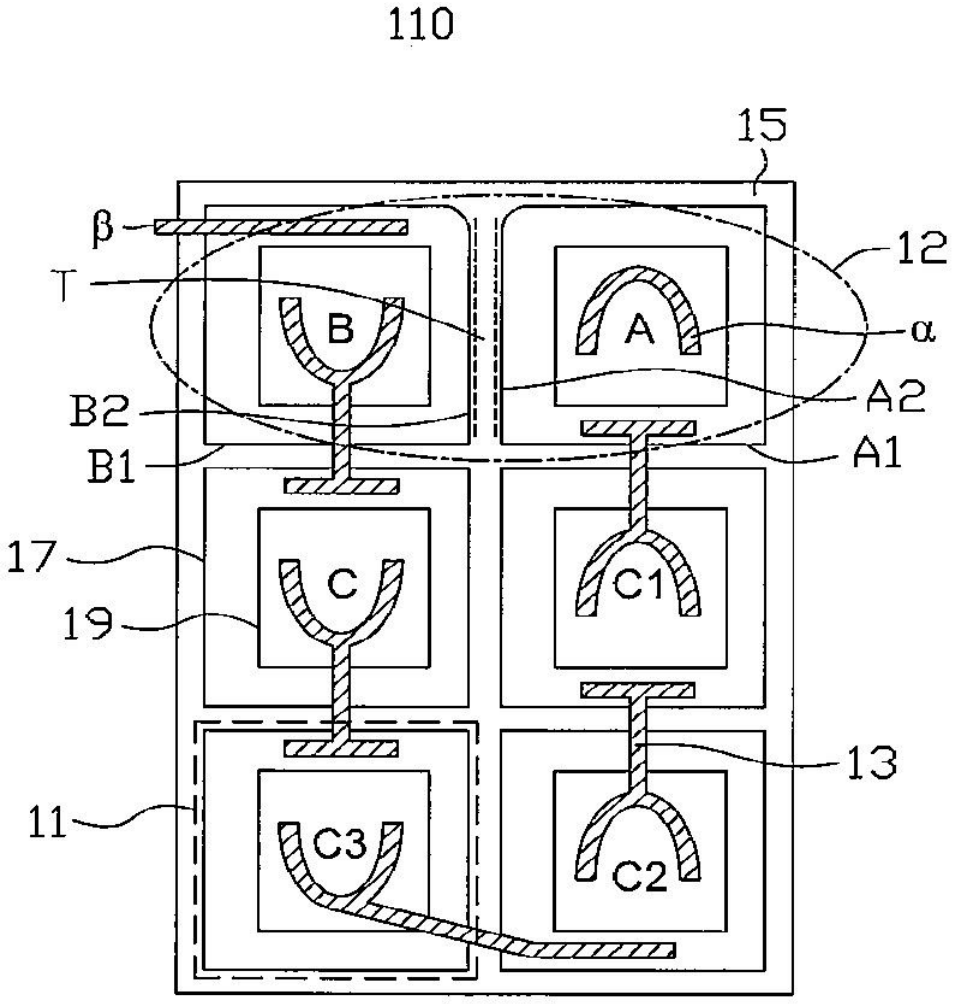
도면12



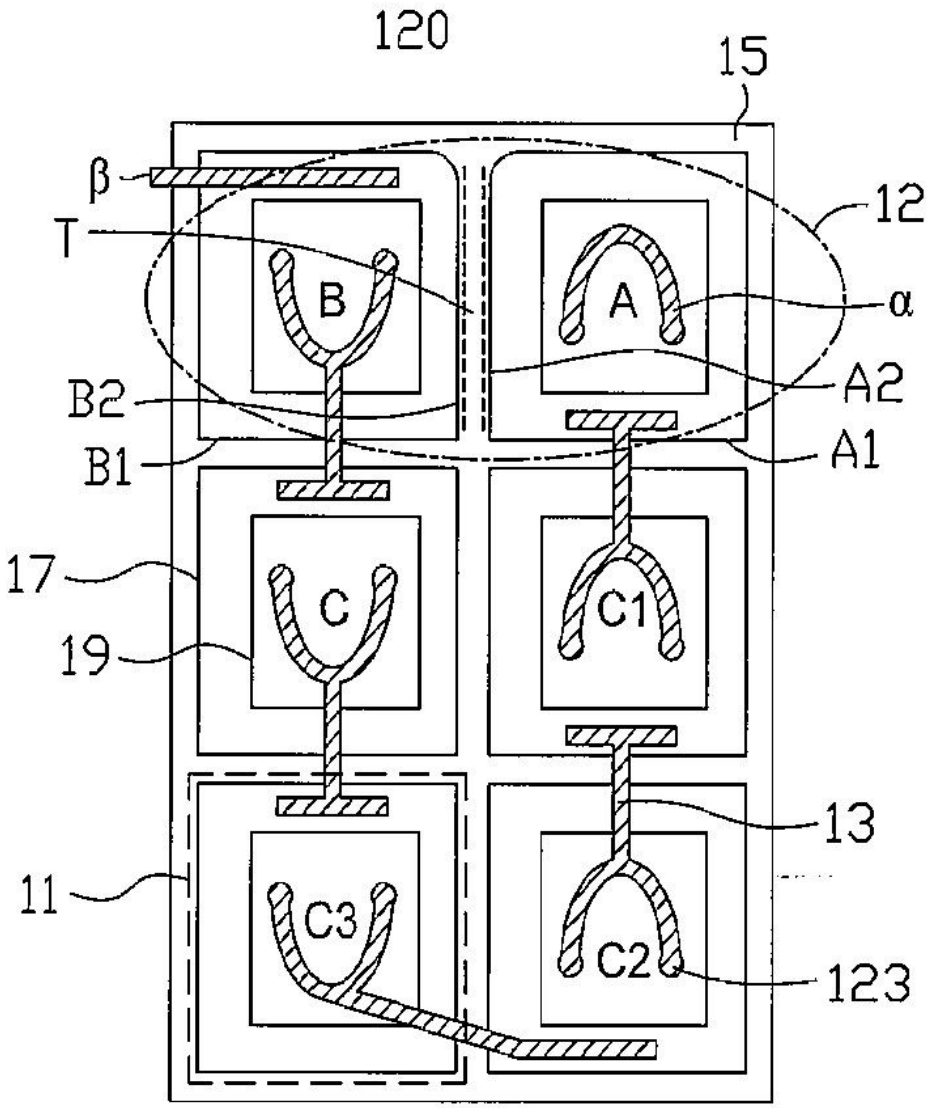
도면13



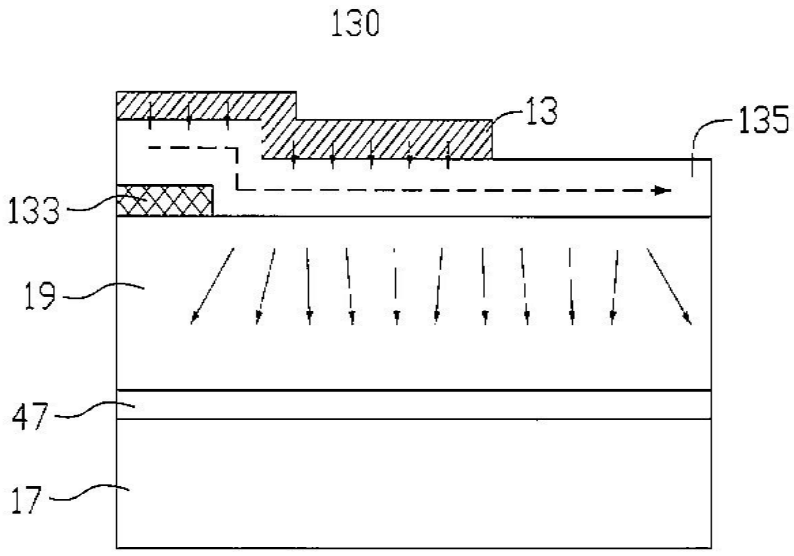
도면14



도면15


120
15
β
T
12
B
A
α
B2
A2
B1
A1
17
C
C1
19
13
11
C3
C2
123

도면16


130
13
135
133
19
47
17