

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la
Propriété Intellectuelle
Bureau international



(43) Date de la publication internationale
2 octobre 2014 (02.10.2014)

WIPO | PCT

(10) Numéro de publication internationale
WO 2014/155166 A1

(51) Classification internationale des brevets :
H01L 21/67 (2006.01) H01L 21/762 (2006.01)
H01L 21/673 (2006.01)

(21) Numéro de la demande internationale :
PCT/IB2014/000250

(22) Date de dépôt international :
3 mars 2014 (03.03.2014)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
1300706 25 mars 2013 (25.03.2013) FR

(71) Déposant : SOITEC [FR/FR]; Industrial Property Service,
Chemin des Franques, Parc Technologique des Frontaines,
Bernin, F-38926 Crolles Cedex (FR).

(72) Inventeurs : LANDRU, Didier; Rue des Armariniers, F-
38190 Le CHAMP-PRES-FROGES (FR). KONON-
CHUK, Oleg; Oleg KONONCHUK, MONTGOYE, F-
38570 THEYS (FR).

(74) Mandataire : BREESE, Pierre; Fidal Innovation, Tour
Prisma, 4-6, avenue d'Alsace, F-92400 Courbevoie La Dé-
fense Cedex (FR).

(81) États désignés (sauf indication contraire, pour tout titre
de protection nationale disponible) : AE, AG, AL, AM,
AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY,
BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM,
DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR,
KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME,
MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ,
OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA,
SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM,
TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM,
ZW.

(84) États désignés (sauf indication contraire, pour tout titre
de protection régionale disponible) : ARIPO (BW, GH,
GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ,
UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, RU, TJ,
TM), européen (AL, AT, BE, BG, CH, CY, CZ, DE, DK,
EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV,
MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM,
TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW,
KM, ML, MR, NE, SN, TD, TG).

Publiée :

— avec rapport de recherche internationale (Art. 21(3))

(54) Title : METHOD FOR DISSOLVING A SILICON DIOXIDE LAYER

(54) Titre : PROCEDE DE DISSOLUTION D'UNE COUCHE DE DIOXYDE DE SILICIUM

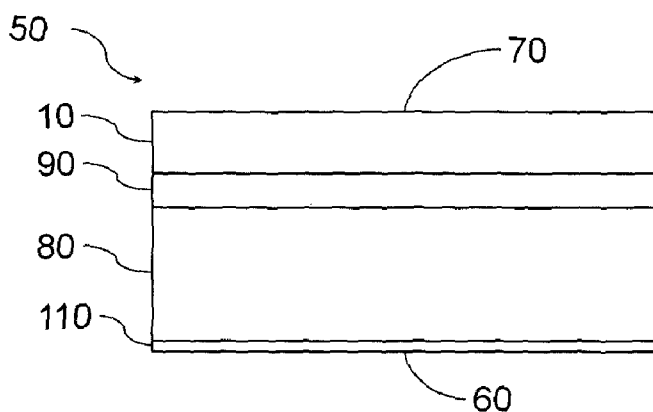


Fig 5

(57) Abstract : The present invention relates to a method for dissolving a silicon dioxide layer (90) in a structure (50), including, from the back surface (60) thereof to the front surface (70) thereof, a supporting substrate, the silicon dioxide layer (90) and a semi-conductor layer (100), the dissolution method being implemented in a furnace in which structures (50) are supported on a support, the dissolution method resulting in the diffusion of oxygen atoms included in the silicon dioxide layer (90) through the semi-conductor layer (100) and generating volatile products, and the furnace including traps (110) suitable for reacting with the volatile products, so as to reduce the concentration gradient of the volatile products parallel to the front surface (70) of at least one structure (50).

(57) Abrégé :

[Suite sur la page suivante]

WO 2014/155166 A1



Procédé de dissolution d'une couche de dioxyde de silicium La présente invention concerne un procédé de dissolution d'une couche de dioxyde de silicium (90) dans une structure (50), comprenant de sa face arrière (60) vers sa face avant (70) un substrat support, la couche de dioxyde de silicium (90) et une couche de semi-conducteur (100), le procédé de dissolution étant mis en œuvre dans un four dans lequel des structures (50) sont maintenues sur un support, le procédé de dissolution entraînant la diffusion d'atomes d'oxygène compris dans la couche de dioxyde de silicium (90) au travers de la couche de semi-conducteur (100) et générant des produits volatiles, le four comprenant des pièges (110) adaptés pour réagir avec les produits volatiles, de sorte à réduire le gradient de concentration des produits volatiles parallèle à la face avant (70) d'au moins une structure (50).

Procédé de dissolution d'une couche de dioxyde de silicium

DOMAINE DE L'INVENTION

La présente invention concerne un procédé de dissolution d'une couche de dioxyde de silicium dans une structure du type semi-conducteur sur isolant.

5 ARRIERE PLAN DE L'INVENTION

Un procédé de dissolution connu de l'état de la technique, et illustré aux figures 1A et 1B, est un procédé de dissolution d'une couche de dioxyde de silicium 9 dans une structure 5 du type semi-conducteur sur isolant, comprenant de sa face arrière 6 vers sa face avant 7 un substrat support 8,
10 la couche de dioxyde de silicium 9 et une couche de semi-conducteur 10.

La face avant 7 correspond à la surface libre de la couche de semi-conducteur 10.

L'homme du métier trouvera une description technique d'un tel procédé dans les articles de Kononchuk (Kononchuk *et al.*, Novel trends in SOI technology for CMOS applications, Solid state Phenomena, Vols. 156-158
15 (2010) pp69-76, ainsi que Kononchuk *et al.*, Internal Dissolution of Buried Oxide in SOI Wafers, Solid State Phenomena, Vols. 131-133 (2008) pp113-118)

Ce procédé de dissolution peut être mis en œuvre dans un four 1,
20 illustré à la figure 2, dans lequel une pluralité de structures 5 sont maintenues sur un support 4 de sorte que le support 4 est adapté pour maintenir les structures 5 avec une distance prédéterminée – typiquement de quelques millimètres – entre chaque structure 5, la face avant 7 d'une structure 5 étant en regard de la face arrière 6 de la structure 5 adjacente à
25 ladite face avant 7.

Les structures 5 sont soumises à une atmosphère non oxydante.

L'atmosphère non oxydante est assurée par un flux continu de gaz inerte ou réducteur.

Le flux de gaz inerte entre dans le four 1 par une entrée 2, et en ressort
30 par une sortie 3.

La mise en œuvre d'un tel traitement thermique entraîne la diffusion d'atomes d'oxygène compris dans la couche de dioxyde de silicium 9 au travers de la couche de semi-conducteur 10.

La réaction desdits atomes d'oxygènes avec la couche de semi-conducteur 10 génère des produits volatiles comprenant du monoxyde de semi-conducteur (ScO).

Cependant, les gaz présents à la surface des structures 5, notamment les produits volatiles générés, influent sur la dissolution.

Ainsi, le monoxyde de semi-conducteur ralentit la réaction de dissolution lorsque sa concentration en surface des structures 5 augmente.

Or, la composition de l'atmosphère du four 1 n'est pas homogène.

En effet, du fait du faible espacement entre les structures 5, l'évacuation des produits volatiles s'effectue uniquement par diffusion au niveau du bord des structures 5.

Il en résulte une accumulation des produits volatiles plus importante au centre de la surface des structures 5 qu'en leur bord.

Ceci implique que la réaction de dissolution est plus rapide à la périphérie qu'au centre des structures 5.

Par ailleurs, l'atmosphère du four 1 est obtenue par un flux constant d'un gaz inerte ou réducteur.

Le flux de gaz entraîne de son entrée 2 dans le four 1 vers sa sortie 3 au moins une partie des produits volatiles.

Par conséquent, au cours de son trajet dans le four 1, le flux de gaz se charge en produits volatiles.

Selon leur emplacement dans le four, les structures sont donc soumises à une concentration variable de produits volatiles.

Enfin, le flux de gaz peut contenir de faibles quantités d'oxygène.

En effet, dans la mesure où une absence totale d'oxygène dans le flux de gaz nécessiterait de mettre en œuvre des moyens très complexes, on tolère un faible pourcentage d'oxygène dans le flux gazeux entrant dans le four,

L'oxygène compris dans l'atmosphère du four 1 limite la dissolution de la couche de dioxyde de silicium 9, et dégrade la rugosité de la surface libre de la couche de semi-conducteur 10.

5 L'oxygène contenu dans le flux de gaz réagit préférentiellement avec les structures 5 proches de l'entrée 2 de gaz.

Le flux de gaz s'appauvrit donc en oxygène de l'entrée 2 du four 1 vers la sortie 3.

Il résulte de cette inhomogénéité de l'atmosphère du four 1 des variabilités importantes sur les caractéristiques des structures 5.

10 Le principal inconvénient de ce procédé de dissolution est que la non homogénéité de l'atmosphère du four 1 conduit à une dégradation de l'uniformité en épaisseur de la couche de dioxyde de silicium 9 et de la couche de semi-conducteur 10, comme illustré à la figure 1A.

15 En effet, à l'issue du traitement thermique, l'épaisseur de la couche de dioxyde de silicium 9 et l'épaisseur de la couche de semi-conducteur 10 sont plus importantes au centre qu'au bord de la structure.

Un autre inconvénient de ce procédé de dissolution est qu'il n'est pas uniforme pour toutes les structures 5 de type semi-conducteur sur isolant contenues dans le four 1.

20 En effet, la couche de dioxyde de silicium 9 n'est pas dissoute dans les mêmes proportions d'une structure 5 à l'autre.

25 Les inconvénients précités ne sont pas observés dans un four 1 contenant une seule structure 5. Cependant, étant donné des temps de traitement thermique relativement longs et pour des raisons économiques, il n'est pas envisageable d'un point de vue industriel d'exécuter un tel procédé dans un four 1 ne contenant qu'une seule structure 5.

30 Cependant, certaines applications nécessitent d'avoir recours à une couche de dioxyde de silicium 9 d'une épaisseur inférieure à 50 nm, de sorte à pouvoir appliquer, par exemple, une tension électrique s'exerçant sur des dispositifs réalisés dans ou sur la couche de semi-conducteur 10. Un

contrôle très précis de l'épaisseur de ladite couche dioxyde de silicium est alors nécessaire.

Par ailleurs, les structures 5 désignées par le terme FDSOI, pour « Fully Depleted Silicon On Insulator », c'est-à-dire SOI totalement déserté, sont particulièrement avantageuses pour la réalisation de composants électroniques tels que des transistors FDMOS (acronyme de « Fully Depleted Metal Oxide Semiconductor »), dont le canal est formé dans ou sur la couche de semi-conducteur 10.

Du fait de l'extrême finesse de l'épaisseur de la couche de semi-conducteur 10 (i.e. de l'ordre de 12 nm), la tension de seuil du transistor (usuellement notée V_t), qui dépend de cette épaisseur, est très sensible aux variations d'épaisseur de la couche de semi-conducteur 10.

Un but de l'invention est donc de proposer un procédé de dissolution d'une couche de dioxyde de silicium permettant un contrôle précis des épaisseurs des couches de semi-conducteur et de dioxyde de silicium.

BREVE DESCRIPTION DE L'INVENTION

La présente invention vise à remédier en tout ou partie aux inconvénients précités, et concerne un procédé de dissolution d'une couche de dioxyde de silicium dans une structure du type semi-conducteur sur isolant, comprenant de sa face arrière vers sa face avant un substrat support, la couche de dioxyde de silicium et une couche de semi-conducteur, le procédé de dissolution étant mis en œuvre dans un four dans lequel une pluralité de structures sont maintenues sur un support, le support étant adapté pour maintenir avec une distance prédéterminée entre chaque structure, la face avant d'une structure étant en regard de la face arrière de la structure adjacente à ladite face avant, l'atmosphère du four étant une atmosphère non oxydante, le procédé de dissolution entraînant la diffusion d'atomes d'oxygène compris dans la couche de dioxyde de silicium au travers de la couche de semi-conducteur et générant des produits volatiles résultant de la réaction desdits atomes d'oxygène avec la couche de semi-

conducteur, ledit procédé remarquable en ce que le four comprend des pièges adaptés pour réagir avec les produits volatiles de sorte à réduire le gradient de concentration des produits volatiles parallèle à la face avant d'au moins une structure.

- 5 Dans le présent texte, la direction verticale est définie comme étant perpendiculaire au sol sur lequel est installé le four. Les termes « supérieur » et « inférieur » sont définis par rapport à cette direction verticale.

10 Par Gradient de concentration des produits volatiles parallèle à la face avant d'une structure, on entend la variation de la concentration des produits volatiles dans l'espace compris entre la face avant de la structure et la face arrière de la structure adjacente à ladite face avant, et selon des directions comprises dans un plan parallèle à la face avant de la structure.

15 Par opposition, on définit un gradient de concentration des produits volatiles perpendiculaire à la face avant d'une structure comme étant la non uniformité de la concentration des produits volatiles dans l'espace compris entre la face avant de la structure et la face arrière de la structure adjacente à ladite face avant, et selon une direction perpendiculaire à la face avant de la structure.

20 Ainsi, la disposition, dans le four, de pièges adaptés pour réagir avec les produits volatiles permet d'absorber lesdits produits.

Il en résulte une diminution du gradient de concentration des produits volatiles parallèle à la face avant de chaque structure.

25 Par conséquent, la cinétique de dissolution de la couche de dioxyde de silicium est sensiblement égale en tout point de la structure.

Par ailleurs, l'absorption des produits volatiles permet d'avoir sensiblement la même concentration de produits volatiles au voisinage de la face avant de chaque structure.

30 Ainsi, le procédé de dissolution est sensiblement uniforme d'une structure à l'autre.

Selon un mode de mise en œuvre, les pièges disposées sur la face arrière des structures du type semi-conducteur sur isolant.

Ainsi les pièges sont au plus proche de la face avant de chaque structure.

- 5 Une telle proximité des pièges et de la surface avant des structures permet une meilleure efficacité du piégeage des produits volatiles.

Par ailleurs, la face avant de chaque structure est exposée de manière uniforme à la couche comprenant les pièges.

- 10 La concentration des produits volatiles à la surface de chaque structure est ainsi plus uniforme, donc le gradient parallèle réduit.

En outre, la disposition des pièges au voisinage immédiat de la face avant de chaque structure limite la quantité de produits volatiles entraînés par le flux de gaz.

- 15 Par conséquent, la cinétique du procédé de dissolution est sensiblement équivalente pour chacune des structures.

Ainsi, la réaction de dissolution n'étant plus limitée par la distance séparant deux structures successives, il est possible d'augmenter la capacité de chargement du four pour exécuter le procédé de dissolution.

- 20 Par ailleurs, ce mode de mise en œuvre ne nécessite pas de modification du four.

Selon un mode de mise en œuvre, les pièges disposés sur la face arrière sont compris dans une couche d'une épaisseur supérieure à 30 nm, de préférence supérieure à 50 nm.

- 25 Selon un mode de mise en œuvre, les pièges sont compris dans un revêtement recouvrant en tout ou partie le support.

Ainsi, il n'est pas nécessaire d'ajouter des étapes de fabrication aux structures pour exécuter le procédé de dissolution.

- 30 Par ailleurs, le support étant sorti du four après chaque procédé de dissolution, il peut facilement être revêtu d'un matériau de piégeage adéquat.

Selon un mode de mise en œuvre, les pièges sont compris dans des couches de piégeage recouvrant au moins partiellement la face avant de substrats dits « substrats pièges ».

5 Les substrats pièges sont disposés sur le support, chaque substrat piège étant positionné à la place d'une structure du type semi-conducteur, et inséré entre deux structures du type semi-conducteur sur isolant, la face avant du substrat piège étant en regard de la face arrière de la structure du type semi-conducteur sur isolant.

10 Ainsi, il n'est pas nécessaire d'ajouter des étapes de fabrication aux structures pour exécuter le procédé de dissolution.

Par ailleurs, les substrats pièges étant sortis du four après chaque procédé de dissolution, il est possible de former de nouveaux pièges sur le support lorsque ces derniers sont saturés en produits volatiles

15 Selon un mode de mise en œuvre, les pièges sont compris dans un revêtement recouvrant en tout ou partie la paroi intérieure du four.

Par intérieur du four, on entend l'espace dans lequel le support maintenant les structures est introduit pendant l'exécution du procédé de dissolution.

20 Selon un mode de mise en œuvre, la réaction entre les produits volatiles et les pièges est une réaction d'absorption des produits volatiles par les pièges.

Ainsi l'absorption des produits volatiles par les pièges prévient la contamination du four, du support ou des structures.

25 Selon un mode de mise en œuvre, les pièges comprennent du dioxyde de silicium.

Une couche mince comprenant du dioxyde de silicium disposé sur la face arrière d'une structure, et d'une épaisseur supérieure à 30 nm, voir supérieure à 50 nm, résistera à un procédé de dissolution à une température comprise entre 900°C et 1300°C.

30 En revanche, l'oxyde natif, naturellement présent sur la face arrière d'une structure du silicium sur isolant, de par sa faible épaisseur et sa

composition chimique s'évapore lors d'un tel traitement et ne peut jouer le rôle de piège.

A cet égard, l'homme du métier trouvera une description technique de l'évaporation de l'oxyde sous atmosphère non oxydante dans E.Bussmann et al., Thermal instability of silicon-on-insulator thin films measured by low-energy electron microscopy, Innovation in Thin Film Processing and Characterisation, vol. 12, 012016, 2010.

En outre le dioxyde de silicium est compatible avec les procédés de fabrication des structures semi-conductrices.

10 Selon un mode de mise en œuvre, les pièges comprennent au moins un des matériaux suivants : Tungstène, Nitrure d'aluminium, Alumine.

Ainsi, ces matériaux présentent l'intérêt d'être très stables en température.

15 Selon un mode de mise en œuvre, la couche de semi-conducteur comprend du silicium.

Selon un mode de mise en œuvre, la couche de semi-conducteur a une épaisseur supérieure à 100 nm, préférentiellement supérieure à 200 nm, encore plus préférentiellement supérieure à 300 nm.

20 Ainsi, de telles épaisseurs de la couche de semi-conducteur ralentissent la réaction de dissolution.

Par conséquent, les pièges ont le temps de réagir de manière efficace avec les produits volatiles.

25 Selon un mode de mise en œuvre, la couche de dioxyde de silicium a une épaisseur inférieure à 50 nm, préférentiellement inférieure à 25 nm, encore plus préférentiellement inférieure à 15 nm.

Selon un mode de mise en œuvre, l'atmosphère du four comprend au moins une espèce choisie parmi : argon, dihydrogène.

Selon un mode de mise en œuvre, la température du four est maintenue entre 900°C et 1300°C.

Selon un mode de mise en œuvre, des pièges adaptés pour réagir avec le dioxygène compris dans l'atmosphère du four sont disposés dans le four.

5 Selon un mode de mise en œuvre, les pièges destinés à réagir avec le dioxygène sont des substrats de silicium.

BREVE DESCRIPTION DES DESSINS

10 D'autres caractéristiques et avantages apparaîtront dans la description qui va suivre des modes de mise en œuvre d'un procédé de dissolution selon l'invention, donnés à titre d'exemples non limitatifs, en référence aux dessins annexés dans lesquels :

- Les figures 1A – 1B sont des représentations schématiques d'une structure traitée par un procédé de dissolution d'une structure de type semi-conducteur sur isolant selon les techniques connues de l'art antérieur ;
- 15 - La figure 2 est une représentation schématique d'un four destiné à l'exécution d'un traitement thermique de dissolution d'une couche de dioxyde de silicium selon les techniques connues de l'art antérieur ;
- Les figures 3A – 3B sont des représentations schématiques d'une structure traitée selon l'invention ;
- 20 - La figure 4 est une représentation schématique d'un four destiné à l'exécution d'un traitement thermique de dissolution d'une couche de dioxyde de silicium selon l'invention ;
- La figure 5 est une représentation schématique d'une structure traitée selon un mode de réalisation de l'invention ;
- 25 - La figure 6 est une représentation schématique d'un substrat piège selon l'invention.

DESCRIPTION DETAILLEE DE MODES DE REALISATION DE L'INVENTION

30 Pour les différents modes de mise en œuvre, les mêmes références seront utilisées pour des éléments identiques ou assurant la même fonction, par souci de simplification de la description.

Le procédé de dissolution, illustré aux figures 3A et 3B, est un procédé de dissolution d'une couche de dioxyde de silicium 90 dans une structure 50 du type semi-conducteur sur isolant.

La structure 50 du type semi-conducteur sur isolant comprend de sa face arrière 60 vers sa face avant 70 un substrat support 80, la couche de dioxyde de silicium 90 et une couche de semi-conducteur 100.

Le procédé de dissolution est mis en œuvre dans un four 10, illustré à la figure 4, dans lequel une pluralité de structures 50 sont maintenues sur un support 40, lesdites structures étant parallèles les unes aux autres.

La face avant 70 d'une structure 50 est en regard de la face arrière 60 de la structure 50 adjacente à ladite face avant 70.

Le support 40 est adapté pour maintenir les structures 50 avec une distance prédéterminée entre chaque structure 50.

La distance prédéterminée entre chaque structure 50 peut être inférieure à 15 mm, de préférence inférieure à 10 mm.

L'atmosphère du four 10 est une atmosphère non oxydante.

Le procédé de dissolution entraîne la diffusion d'atomes d'oxygène compris dans la couche de dioxyde de silicium 90 au travers de la couche de semi-conducteur 100.

Des produits volatiles résultant de la réaction desdits atomes d'oxygène avec la couche de semi-conducteur 100 sont générés.

Les produits volatiles comprennent du monoxyde de semi-conducteur (ScO)

Des pièges 110 adaptés pour réagir avec les produits volatiles sont disposés dans le four 10 de sorte à réduire le gradient de concentration des produits volatiles parallèle à la face avant 70 d'au moins une structure 50.

La teneur en oxygène de l'atmosphère non oxydante est préférentiellement inférieure à 10 ppm (ppm : partie par millions).

L'atmosphère non oxydante du four 10 est assurée par un flux de gaz inerte ou réducteur.

Le flux de gaz inerte ou réducteur peut entrer dans le four 10 par une entrée 20, et en ressort par une sortie 30.

L'atmosphère du four 10 peut comprendre au moins une espèce choisie parmi une des espèces suivante : argon, dihydrogène.

5 Pendant le procédé de dissolution, la température du four 10 peut être maintenue à une température comprise entre 900°C et 1300°C, par exemple 1150°C.

Les conditions de mise en œuvre de ce procédé de dissolution, notamment sa durée, peuvent être adaptées pour dissoudre partiellement la
10 couche de dioxyde de silicium 90.

Le substrat support 80 peut comprendre au moins un des matériaux suivants : Silicium, Germanium, Alumine, quartz.

La couche de semi-conducteur 100 peut comprendre au moins un des matériaux suivants : Silicium, Germanium, Alliage de silicium Germanium.

15 Selon un mode de réalisation particulièrement avantageux, et tel qu'illustré à la figure 5, les pièges 110 sont disposés sur la face arrière 60 de structures 50.

De manière avantageuse, un revêtement comprenant les pièges 110 peut être formé sur la face arrière 60 des structures 50.

20 Ainsi les pièges 110 sont au plus proche de la face avant 70 de chaque structure 50.

Une telle proximité des pièges 110 et de la face avant 70 des structures 50 permet une meilleure efficacité du piégeage des produits volatiles.

25 Par ailleurs, la face avant 70 de chaque structure est exposée de manière uniforme à la couche comprenant les pièges 110.

La concentration des produits volatiles sur la face avant 70 de chaque structure 50 est ainsi plus uniforme, donc le gradient parallèle réduit.

30 En outre, la disposition des pièges 110 au voisinage immédiat de la face avant 70 de chaque structure 50 limite la quantité de produits volatiles entraînés par le flux de gaz.

Par conséquent, les variations de concentration en produits volatiles dans le four 10 sont réduites.

Ainsi, les variabilités de dissolution d'une structure 50 à l'autre sont réduites.

5 Par conséquent, la couche de dioxyde de silicium 90 est dissoute sensiblement dans les mêmes proportions d'une structure 50 à l'autre.

De manière alternative ou complémentaire, et tel qu'illustré à la figure 6 les pièges 110 peuvent être compris dans des couches de piégeage sur la face avant 70 de substrats dits substrats pièges 120.

10 Les substrats pièges 120 sont disposés sur le support 40 à la place de certaines structures 50.

Par conséquent, les variations de concentration en produits volatiles dans le four 10 sont réduites.

15 Ainsi, les variabilités de dissolution d'une structure 50 à l'autre sont réduites.

De manière particulièrement avantageuse, les pièges 110 disposés sur la face arrière 60 des structures 50 ou sur la face avant des couches de piégeage des substrats pièges 120 peuvent comprendre du dioxyde de silicium.

20 En revanche, l'oxyde natif, naturellement présent sur la face arrière d'une structure du silicium sur isolant, de part sa faible épaisseur et sa composition chimique s'évapore lors d'un tel traitement et ne peut jouer le rôle de piège.

25 Les pièges 110 comprenant du dioxyde de silicium sont avantageusement formés par des techniques de déposition de films minces.

Parmi les techniques de déposition de films, on citera les techniques de déposition en phase vapeur à faible pression, et de déposition en phase vapeur activée par plasma connues de l'homme du métier.

30 De manière alternative, la formation d'un film de dioxyde de silicium en face arrière 60 d'un substrat support 80 en silicium ou en face avant d'un

substrat piège 120 peut avantageusement être exécutée par oxydation thermique.

Le film formé en face arrière 60 d'une structure 50 ou en face avant d'un substrat piège 120 peut avoir une épaisseur supérieure à 30 nm, 5 préférentiellement supérieure à 50 nm.

De manière alternative, les pièges 110 peuvent comprendre au moins un des matériaux suivant : Titane, Tungstène, Nitrure d'aluminium, Alumine.

Ces matériaux peuvent absorber le monoxyde de semi-conducteur formé lors du procédé de dissolution de la couche de dioxyde de silicium 90.

10 Ces matériaux peuvent être formés sous forme de films par des techniques de déposition de films connues de l'homme du métier. Par exemple les techniques d'évaporation sont particulièrement bien adaptées pour la formation de films de Titane, Tungstène. Le nitrure d'aluminium et l'alumine sont avantageusement formés par des techniques de déposition 15 chimique en phase vapeur, ou de dépôt en couche atomique.

De manière alternative ou complémentaire, des pièges 110 peuvent être compris dans un revêtement recouvrant tout ou partie le support 40.

Ainsi les pièges 110 sont à proximité de la face avant 70 des structures 50.

20 Par conséquent, les produits volatiles sont efficacement piégés.

De manière particulièrement avantageuse, les pièges 110 comprennent du dioxyde de silicium.

Les pièges 110 comprenant du dioxyde de silicium sont avantageusement formés par des techniques de dépositions en phase 25 vapeur, ou par oxydation thermique. Le revêtement formé sur le support 40 peut avoir une épaisseur supérieure à 50 nm, voir supérieure à 500 nm.

De manière alternative, les pièges 110 peuvent comprendre au moins un des matériaux suivant : Titane, Tungstène, Nitrure d'aluminium, Alumine.

Ces matériaux peuvent être formés sous forme de film par des 30 techniques de déposition de film connues de l'homme du métier. Par

exemple des techniques des techniques de déposition chimique en phase vapeur, ou de dépôt de en couche atomique.

De manière complémentaire, les pièges 110 sont compris dans un revêtement recouvrant en tout ou partie la paroi intérieure du four 10.

- 5 De manière particulièrement avantageuse, les pièges 110 comprennent du dioxyde de silicium.

De manière alternative, les pièges 110 peuvent comprendre au moins un des matériaux suivant : Titane, Tungstène, Nitrure d'aluminium, Alumine.

- 10 De manière particulièrement avantageuse, la couche de semi-conducteur 100 a une épaisseur supérieure à 100 nm, préférentiellement supérieure à 200 nm, encore plus préférentiellement supérieure à 300 nm.

Pour de telles épaisseurs de couche de semi-conducteur 100, la vitesse de dissolution est inférieure à 0.5 Å/minute.

- 15 Ainsi, les produits volatiles formés lors du procédé de dissolution ont le temps de diffuser vers les pièges.

Par conséquent, les variations de concentration en produits volatiles sont réduites.

- 20 De manière avantageuse, la couche de dioxyde de silicium 90 a une épaisseur inférieure à 50 nm, préférentiellement inférieure à 25 nm, encore plus préférentiellement inférieure à 15 nm.

De manière avantageuse, des pièges 120 adaptés pour réagir avec le dioxygène compris dans l'atmosphère du four 10 peuvent également être disposés dans le four 10.

- 25 Les pièges 120 destinés à réagir avec le dioxygène peuvent être des substrats de silicium disposés sur le support 40 à la place de certaines structures 50.

- 30 De préférence, les substrats de silicium destinés à réagir avec le dioxygène compris dans l'atmosphère du four sont disposés à proximité de l'entrée de gaz inerte ou réducteur.

Encore plus préférentiellement, les substrats de silicium sont disposés en amont du flux de gaz inerte ou réducteur par rapport aux structures 50.

Ainsi, l'oxygène compris dans le flux de gaz inerte ou réducteur réagit avec les pièges 120 avant d'atteindre une structure 50.

- 5 Le procédé de dissolution d'une couche de dioxyde de silicium 90 selon l'invention permet de rendre homogène la composition de l'atmosphère du four 10.

L'accumulation des produits volatiles est réduite.

- 10 Par conséquent, il est possible de limiter la dégradation de l'uniformité en épaisseur de la couche de dioxyde de silicium 90 et de la couche de semi-conducteur 90 constatée dans l'art antérieur.

Par ailleurs, le procédé selon l'invention permet la dissolution plus uniforme d'une structure 50 à l'autre, par rapport au procédé de l'art antérieur.

15

REVENDICATIONS

1. Procédé de dissolution d'une couche de dioxyde de silicium (90) dans une structure (50) du type semi-conducteur sur isolant, comprenant de sa face arrière (60) vers sa face avant (70) un substrat support (80), la
5 couche de dioxyde de silicium (90) et une couche de semi-conducteur (100), le procédé de dissolution étant mis en œuvre dans un four (10) dans lequel une pluralité de structures (50) sont maintenues sur un support (40), le support (40) étant adapté pour maintenir les structures (50) avec une distance prédéterminée entre chaque structure (50), la
10 face avant (70) d'une structure (50) étant en regard de la face arrière (60) de la structure (50) adjacente à ladite face avant (70), l'atmosphère du four (10) étant une atmosphère non oxydante, le procédé de dissolution entraînant la diffusion d'atomes d'oxygène compris dans la couche de dioxyde de silicium (90) au travers de la couche de semi-
15 conducteur (100) et générant des produits volatiles résultant de la réaction desdits atomes d'oxygène avec la couche de semi-conducteur (100), ledit procédé **étant caractérisé en ce que** le four (10) comprend des pièges (110) adaptés pour réagir avec les produits volatiles, de sorte à réduire le gradient de concentration des produits volatiles parallèle à la
20 face avant (70) d'au moins une structure (50).
2. Procédé de dissolution selon la revendication 1, dans lequel les pièges (110) sont disposés sur la face arrière (60) des structures (50) du type semi-conducteur sur isolant.
25
3. Procédé de dissolution selon la revendication 1 ou 2, dans lequel les pièges (110) sont compris dans un revêtement recouvrant en tout ou partie le support (40).
- 30 4. Procédé de dissolution selon l'une des revendications 1 à 3, dans lequel les pièges (110) sont compris dans des couches de piégeage sur la face

avant (70) de substrats dits substrats pièges (120), les substrats pièges (120) étant disposés sur le support (40), chaque substrat piège étant inséré entre deux structures (50) du type semi-conducteur sur isolant, la face avant (70) du substrat piège étant en regard de la face arrière (60)
5 de la structure (50) du type semi-conducteur sur isolant.

5. Procédé de dissolution selon l'une des revendications 1 à 4, dans lequel les pièges (110) sont compris dans un revêtement recouvrant en tout ou partie la paroi intérieure du four (10).
10

6. Procédé de dissolution selon l'une des revendications 1 à 5, dans lequel la réaction entre les produits volatiles et les pièges (110) est une réaction d'absorption des produits volatiles par les pièges (110).

15 7. Procédé de dissolution selon l'une des revendications 1 à 6, dans lequel les pièges (110) comprennent du dioxyde de silicium.

8. Procédé de dissolution selon l'une des revendications 1 à 6, dans lequel les pièges (110) comprennent au moins un des matériaux suivants :
20 Titane, Tungstène, Nitrure d'aluminium, Alumine.

9. Procédé de dissolution selon l'une des revendications 1 à 8, dans lequel la couche de semi-conducteur (100) comprend du silicium.

25 10. Procédé de dissolution selon l'une des revendications 1 à 9, dans lequel la couche de semi-conducteur (100) a une épaisseur supérieure à 100 nm, préférentiellement supérieure à 200 nm, encore plus préférentiellement supérieure à 300 nm.

30 11. Procédé de dissolution selon l'une des revendications 1 à 10, dans lequel la couche de dioxyde de silicium (90) a une épaisseur inférieure à

50 nm, préférentiellement inférieure à 25 nm, encore plus préférentiellement inférieure à 15 nm.

- 5 12. Procédé de dissolution selon l'une des revendications 1 à 11, dans lequel l'atmosphère du four (10) comprend au moins une espèce choisie parmi : argon, dihydrogène.
13. Procédé de dissolution selon l'une des revendications 1 à 12, dans lequel la température du four (10) est maintenue entre 900°C et 1300°C.
- 10 14. Procédé de dissolution selon l'une des revendications 1 à 13, dans lequel des pièges (120) adaptés pour réagir avec le dioxygène compris dans l'atmosphère du four (10) sont disposés dans le four (10).
- 15 15. Procédé de dissolution selon la revendication 14, dans lequel les pièges (12) destinés à réagir avec le dioxygène sont des substrats de silicium disposés sur le support (40).

1/4

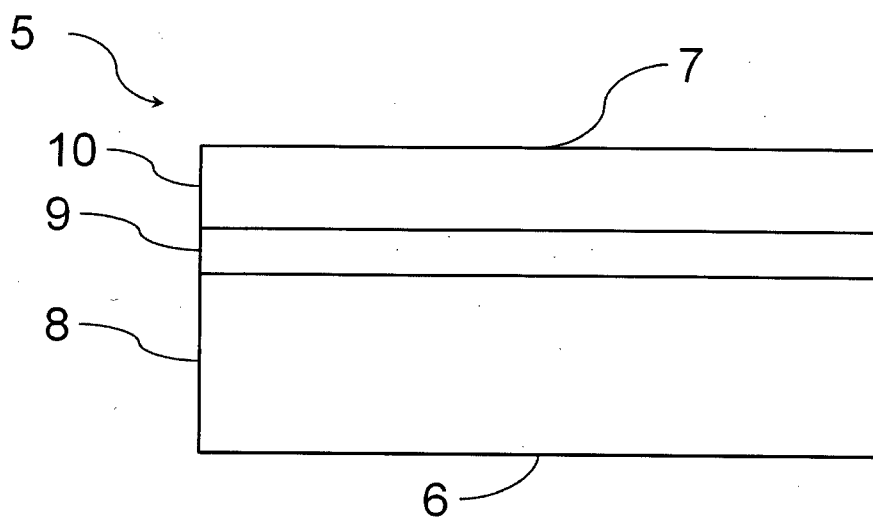


Fig 1A
Art Antérieur

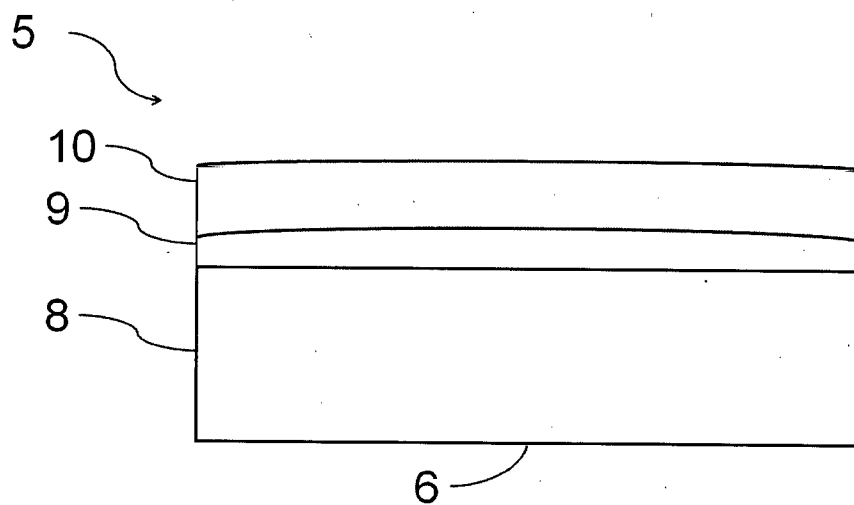


Fig 1B
Art Antérieur

2/4

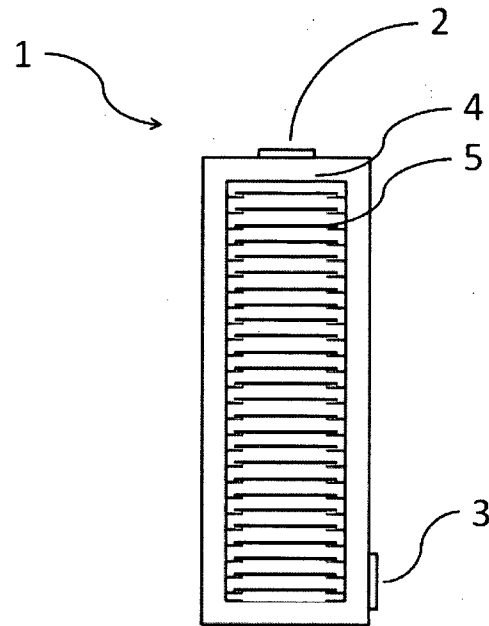


Fig 2
Art Antérieur

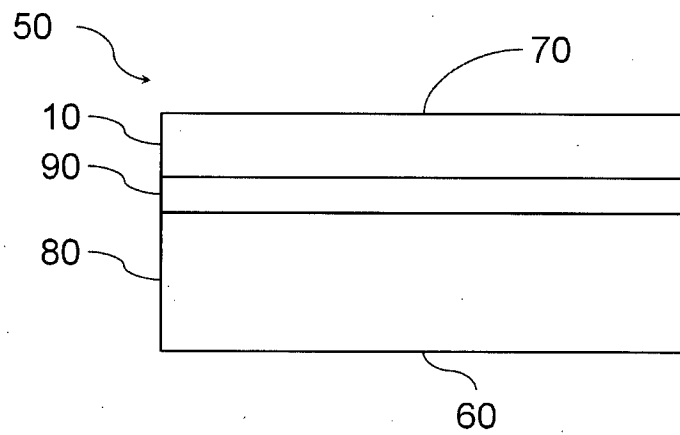


Fig 3A

3/4

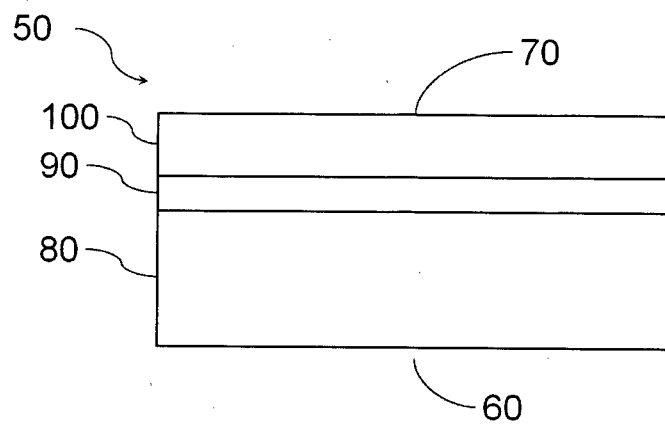


Fig 3B

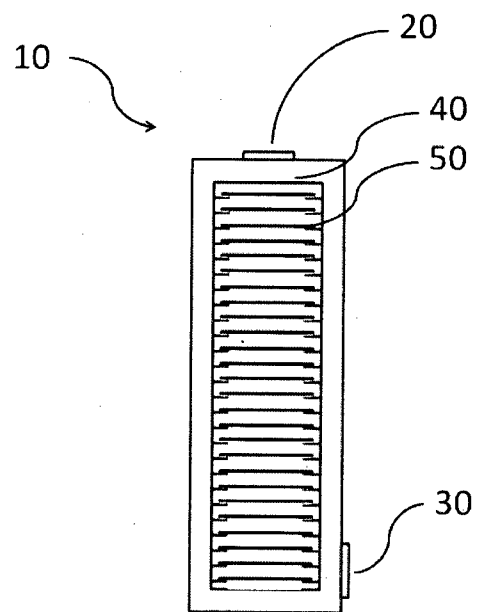


Fig 4

4/4

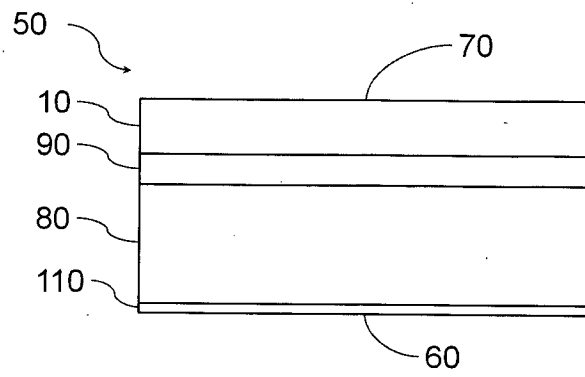


Fig 5

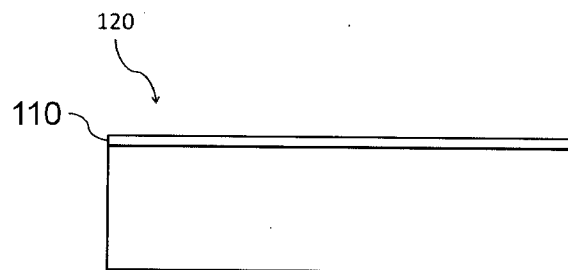


Fig 6

INTERNATIONAL SEARCH REPORT

International application No
PCT/IB2014/000250

A. CLASSIFICATION OF SUBJECT MATTER

INV. H01L21/67 H01L21/673 H01L21/762
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, INSPEC, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2009/066135 A1 (SOITEC SILICON ON INSULATOR [FR]; KONONCHUK OLEG [FR]) 28 May 2009 (2009-05-28) page 3, lines 7-9 page 5, line 19 - page 7, line 27 -----	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

3 June 2014

Date of mailing of the international search report

12/06/2014

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Szarowski, Anne

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/IB2014/000250

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 2009066135	A1	28-05-2009	
		DE 112007003685 T5	23-12-2010
		JP 2011504655 A	10-02-2011
		TW 200943479 A	16-10-2009
		US 2010193899 A1	05-08-2010
		US 2012190170 A1	26-07-2012
		WO 2009066135 A1	28-05-2009

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale n°

PCT/IB2014/000250

A. CLASSEMENT DE L'OBJET DE LA DEMANDE INV. H01L21/67 H01L21/673 H01L21/762 ADD.		
Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB		
B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE Documentation minimale consultée (système de classification suivi des symboles de classement) H01L		
Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche		
Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si cela est réalisable, termes de recherche utilisés) EPO-Internal, INSPEC, WPI Data		
C. DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	WO 2009/066135 A1 (SOITEC SILICON ON INSULATOR [FR]; KONONCHUK OLEG [FR]) 28 mai 2009 (2009-05-28) page 3, ligne 7-9 page 5, ligne 19 - page 7, ligne 27 -----	1-15
☐ Voir la suite du cadre C pour la fin de la liste des documents ☒ Les documents de familles de brevets sont indiqués en annexe		
* Catégories spéciales de documents cités:		
"A" document définissant l'état général de la technique, non considéré comme particulièrement pertinent "E" document antérieur, mais publié à la date de dépôt international ou après cette date "L" document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée) "O" document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens "P" document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée "T" document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention "X" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément "Y" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier "&" document qui fait partie de la même famille de brevets		
Date à laquelle la recherche internationale a été effectivement achevée	Date d'expédition du présent rapport de recherche internationale	
3 juin 2014	12/06/2014	
Nom et adresse postale de l'administration chargée de la recherche internationale		Fonctionnaire autorisé
Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Szarowski, Anne

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande internationale n°

PCT/IB2014/000250

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
WO 2009066135 A1	28-05-2009	DE 112007003685 T5	23-12-2010
		JP 2011504655 A	10-02-2011
		TW 200943479 A	16-10-2009
		US 2010193899 A1	05-08-2010
		US 2012190170 A1	26-07-2012
		WO 2009066135 A1	28-05-2009
