

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成27年4月2日(2015.4.2)

【公開番号】特開2012-256314(P2012-256314A)

【公開日】平成24年12月27日(2012.12.27)

【年通号数】公開・登録公報2012-055

【出願番号】特願2012-39769(P2012-39769)

【国際特許分類】

G 0 6 K	19/07	(2006.01)
H 0 1 L	29/786	(2006.01)
H 0 1 L	27/10	(2006.01)
H 0 1 L	21/8242	(2006.01)
H 0 1 L	27/108	(2006.01)
G 0 6 K	19/077	(2006.01)

【F I】

G 0 6 K	19/00	H
H 0 1 L	29/78	6 1 3 Z
H 0 1 L	29/78	6 1 8 B
H 0 1 L	27/10	4 8 1
H 0 1 L	27/10	3 2 1
H 0 1 L	27/10	4 9 1
H 0 1 L	27/10	4 6 1
G 0 6 K	19/00	K

【手続補正書】

【提出日】平成27年2月12日(2015.2.12)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

コイルと、第1及び第2の容量素子と、第1乃至第3のトランジスタと、受動素子と、負荷と、を有し、

前記第1の容量素子の第1の端子は、前記コイルの第1の端子と電気的に接続され、

前記第1の容量素子の第2の端子は、前記コイルの第2の端子と電気的に接続され、

前記受動素子の第1の端子は、前記コイルの第1の端子と電気的に接続され、

前記第1のトランジスタの第1の端子は、前記受動素子の第2の端子と電気的に接続され、

前記第1のトランジスタの第2の端子は、前記コイルの第2の端子と電気的に接続され、

前記第2のトランジスタの第1の端子は、前記第1のトランジスタのゲートと電気的に接続され、

前記容量素子の第1の端子は、前記第1のトランジスタのゲートと電気的に接続され、

前記容量素子の第2の端子は、前記負荷と電気的に接続され、

前記第3のトランジスタの第1の端子は、前記コイルの第1の端子と電気的に接続され、

前記第3のトランジスタの第2の端子は、前記容量素子の第2の端子と電気的に接続さ

れ、

前記第2のトランジスタのチャネル形成領域は、酸化物半導体を有することを特徴とする半導体装置。

【請求項2】

コイルと、第1及び第2の容量素子と、第1乃至第4のトランジスタと、受動素子と、負荷と、を有し、

前記第1の容量素子の第1の端子は、前記コイルの第1の端子と電気的に接続され、

前記第1の容量素子の第2の端子は、前記コイルの第2の端子と電気的に接続され、

前記受動素子の第1の端子は、前記コイルの第1の端子と電気的に接続され、

前記第1のトランジスタの第1の端子は、前記受動素子の第2の端子と電気的に接続され、

前記第1のトランジスタの第2の端子は、前記コイルの第2の端子と電気的に接続され、

前記第2のトランジスタの第1の端子は、前記第1のトランジスタのゲートと電気的に接続され、

前記容量素子の第1の端子は、前記第1のトランジスタのゲートと電気的に接続され、

前記容量素子の第2の端子は、前記負荷と電気的に接続され、

前記第3のトランジスタの第1の端子は、前記コイルの第1の端子と電気的に接続され、

前記第3のトランジスタの第2の端子は、前記容量素子の第2の端子と電気的に接続され、

前記第4のトランジスタの第1の端子は、前記第3のトランジスタのゲートと電気的に接続され、

前記第4のトランジスタのゲートは、前記第2のトランジスタのゲートと電気的に接続され、

前記第2のトランジスタのチャネル形成領域は、酸化物半導体を有することを特徴とする半導体装置。

【請求項3】

コイルと、第1及び第2の容量素子と、第1乃至第3のトランジスタと、受動素子と、負荷と、整流回路と、を有し、

前記第1の容量素子の第1の端子は、前記コイルの第1の端子と電気的に接続され、

前記第1の容量素子の第2の端子は、前記コイルの第2の端子と電気的に接続され、

前記受動素子の第1の端子は、前記コイルの第1の端子と電気的に接続され、

前記第1のトランジスタの第1の端子は、前記受動素子の第2の端子と電気的に接続され、

前記第1のトランジスタの第2の端子は、前記コイルの第2の端子と電気的に接続され、

前記第2のトランジスタの第1の端子は、前記第1のトランジスタのゲートと電気的に接続され、

前記容量素子の第1の端子は、前記第1のトランジスタのゲートと電気的に接続され、

前記容量素子の第2の端子は、前記負荷と電気的に接続され、

前記第3のトランジスタの第1の端子は、前記整流回路を介して前記コイルの第1の端子と電気的に接続され、

前記第3のトランジスタの第2の端子は、前記容量素子の第2の端子と電気的に接続され、

前記第2のトランジスタのチャネル形成領域は、酸化物半導体を有することを特徴とする半導体装置。