

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年11月14日(14.11.2024)



(10) 国際公開番号

WO 2024/232121 A1

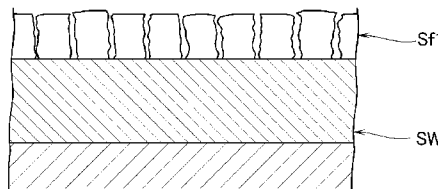
- (51) 国際特許分類:
C23C 14/14 (2006.01) H01L 21/203 (2006.01)
C23C 14/34 (2006.01) H01M 4/38 (2006.01)
- (21) 国際出願番号: PCT/JP2023/046570
- (22) 国際出願日: 2023年12月26日(26.12.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2023-076552 2023年5月8日(08.05.2023) JP
- (71) 出願人: 株式会社アルバック (ULVAC, INC.)
[JP/JP]; 〒2538543 神奈川県茅ヶ崎市萩園
2 5 0 0 番地 Kanagawa (JP).
- (72) 発明者: 森 本 直 樹 (MORIMOTO Naoki);
〒2538543 神奈川県茅ヶ崎市萩園 2 5 0 0
株式会社アルバック内 Kanagawa (JP). 高
木 瞭 (TAKAGI Ryo); 〒2538543 神奈川県茅
ヶ崎市萩園 2 5 0 0 株式会社アルバック
内 Kanagawa (JP). 真仁田 峻 (MANITA Shun);
〒2538543 神奈川県茅ヶ崎市萩園 2 5 0 0 株
式会社アルバック内 Kanagawa (JP).
- (74) 代理人: 弁 理 士 法 人 青 裁 (SEIGA IP
CORPORATION); 〒1410031 東京都品川区西
五反田 8-1-14 最勝ビル 9階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,

(54) Title: METHOD FOR DEPOSITING FILM

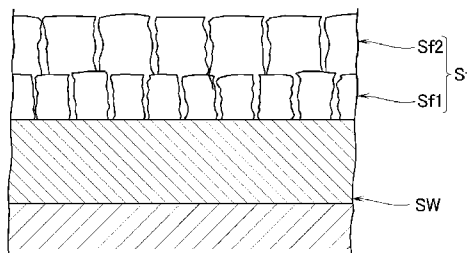
(54) 発明の名称: 成膜方法

[図2]

(a)



(b)



(57) Abstract: Provided is a method for depositing a silicon film, the method capable of adjusting film stress while maintaining optical characteristics. A silicon target 3 and a film deposition object Sw are disposed inside a vacuum chamber 1. A sputtering gas is introduced to a vacuum chamber having a vacuum atmosphere, electricity is supplied to the target, and a silicon film Sf is deposited on the surface of the film deposition object by sputtering. During this time, a silicon film is deposited in two separate steps: a first step for forming a first silicon film Sf1 having a columnar structure; and

CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

a second step for forming a second silicon film Sf2 having a columnar structure and a film density greater than that of the first silicon film.

(57) 要約: 光学特性を維持したまま膜ストレスの調整が可能なシリコン膜の成膜方法を提供する。真空チャンバ1内にシリコン製のターゲット3と成膜対象物Swとを配置する。真空雰囲気中の真空チャンバ内にスパッタガスを導入し、ターゲットに電力投入してスパッタリング法により成膜対象物の表面にシリコン膜Sfを成膜する。このとき、シリコン膜の成膜が、柱状構造を持つ第1シリコン膜Sf1を成膜する第1工程と、柱状構造で第1シリコン膜より膜密度の高い第2シリコン膜Sf2を成膜する第2工程とに分けて実施する。

明 細 書

発明の名称：成膜方法

技術分野

[0001] 本発明は、成膜方法に関し、より詳しくは、ハードマスク等に利用可能なシリコン膜の成膜方法に関する。

背景技術

[0002] 半導体デバイスの製造工程の中には、シリコンウエハからなる基板表面に形成された絶縁膜（例えば、酸化シリコン膜）をドライエッチングする際に、そのエッチング範囲を制限するためにハードマスクを形成する工程があり、このときのハードマスクとしてシリコン膜を用いることがある（例えば、特許文献1 参照）。このようなシリコン膜には、強いエッチング耐性を発揮する膜密度を持つことを前提として、ドライエッチング時のエッチング形状の変形を防止するために所定範囲の膜ストレスを持つことが要求される。

[0003] 他方で、露光装置によりシリコン膜上に塗布したレジスト層のパターニングを行う際には、下地として既に形成されている配線パターンとの位置合わせが必要になる場合がある。このような位置合わせ（アライメント）は、通常、レーザ光を用い、基板の所定位置に形成されたアライメントマークを検出することにより行われる。そして、近年の配線パターンの微細化に伴い、高精度の位置合わせを可能とするために、レーザ光としてスポット径の小さいものが利用されるようになっている。そのため、上記シリコン膜には、所定膜厚における屈折率（ n 値）と消衰係数（ k 値）とが夫々所定範囲内にあるという光学特性を持つことも要求されるようになっている。

[0004] ここで、上記シリコン膜を成膜には、例えば生産性を考慮して、スパッタリング装置を用いることが考えられる。この場合、シリコン製のターゲットと成膜対象物とを対向配置した真空雰囲気中の真空チャンバ内に希ガスを導入し、ターゲットに負の電位を持つ直流電力や交流電力を投入してターゲットをスパッタリングすることで、シリコン膜が所定膜厚で成膜される。このと

き、成膜時のスパッタガスの分圧、ターゲットへの投入電力や基板へのバイアス電力といったスパッタ条件を調整すれば、膜ストレスまたは光学特性を個々に所定範囲に調整できることが一般に知られているが、例えば、光学特性を維持したまま膜ストレスを調整することはできなかった。

先行技術文献

特許文献

[0005] 特許文献1：特許6952866号公報

発明の概要

発明が解決しようとする課題

[0006] 本発明は、以上の点に鑑み、光学特性を維持したまま膜ストレスの調整が可能なシリコン膜の成膜方法を提供することをその課題とするものである。

課題を解決するための手段

[0007] 本願発明者らは、鋭意検討を重ね、次のことを知見するのに至った。即ち、シリコン製のターゲットをスパッタリングして所定の膜厚で（単一の）シリコン膜を成膜する際に、膜ストレスが所定範囲に維持されるように、成膜時のスパッタガスの分圧、ターゲットへの投入電力や基板へのバイアス電力といったスパッタ条件を調整しても、所望の光学特性（具体的には、屈折率及び消衰係数）を維持することはできない。ここで、例えば、上述の位置合わせのために光学特性としての屈折率（ n 値）が4～5の範囲の値及び消衰係数（ k 値）が0.3～0.6の範囲の値が求められるような場合、シリコン膜を柱状構造で成長した膜とし、スパッタ条件の変更によりそのときの膜密度を調整すると、求められる光学特性を得やすいことが判った。そこで、膜ストレスを考慮せずに、先ずは、光学特性が所定範囲に維持されるスパッタ条件を見出し、このときのスパッタ条件で成膜されるシリコン膜を主シリコン膜とする。そして、主シリコン膜の下地層として、膜密度に疎密差が付くようなスパッタ条件で、具体的に、柱状構造で成長した膜でそのときの膜密度を主シリコン膜より低い密度とすれば、膜密度の疎密差に応じて光学特

性を維持したまま膜ストレスの調整できることを知見するのに至った。

[0008] 上記課題を解決するために、本発明は、真空チャンバ内にシリコン製のターゲットと成膜対象物とを配置し、真空雰囲気中の真空チャンバ内にスパッタガスを導入し、ターゲットに電力投入してスパッタリング法により成膜対象物の表面にシリコン膜を成膜する成膜方法において、シリコン膜の成膜が、柱状構造を持つ第1シリコン膜を成膜する第1工程と、柱状構造で第1シリコン膜より膜密度の高い第2シリコン膜を成膜する第2工程とに分けて実施されることを特徴とする。

[0009] 以上によれば、光学特性を維持したまま、第1シリコン膜と第2シリコン膜との膜密度に疎密差に応じて膜ストレスを調整できることが確認された。なお、成膜中には、防着板等の真空チャンバ内に存する部品にもシリコン膜が形成されるが、このとき、表層部分には膜密度の高い第2シリコン膜が形成されることになる。そのため、シリコン膜の成膜を繰り返したときに上記部品の表層部分から剥離して、真空チャンバ内に浮遊するパーティクルの数が少なくなること、成膜後に成膜対象物に付着するパーティクルの数を可及的に少なくできる。しかも、基板面内の膜厚分布よく成膜できると共に、複数枚の成膜対象物に繰り返し成膜したときの成膜対象物相互の間での膜厚分布の差も殆どなく成膜できることが確認できた。

[0010] 本発明においては、前記第1工程におけるスパッタガスの真空チャンバ内での分圧を基準分圧とし、前記第2工程におけるスパッタガスの分圧を基準分圧より低くすればよい。これにより、第1工程及び第2工程におけるスパッタガスの分圧を変化させれば、第1シリコン膜及び第2シリコン膜の膜密度が変化させることができ、そのとき、単一の真空チャンバ内にて疎密差を付けて第1シリコン膜と第2シリコン膜とを連続して成膜することができ、有利である。この場合、第1工程に対する第2工程の分圧の比を0.1～0.7の範囲に設定すればよい。分圧の比が0.1より小さいと、高密度の薄膜となって屈折率（ n 値）及び消衰係数（ k 値）が高くなり過ぎてしまう一方で、0.7より大きくなると、逆に、低密度の薄膜となって屈折率（ n 値）

）及び消衰係数（ k 値）が低くなり過ぎてしまう。

[0011] また、本発明においては、前記シリコン膜に対する前記第 1 シリコン膜の膜厚の比を 0.3～0.8 の範囲に設定すればよい。これにより、所定膜厚における光学特性を変化させることなく、膜ストレスを簡単に調整することができ、有利である。

[0012] スパッタリング法により前記成膜対象物の表面に前記シリコン膜を成膜する間、当該成膜対象物にバイアス電力を印加するような場合には、第 1 工程及び第 2 工程におけるバイアス電力を 20W～100W の範囲に設定すればよい。これにより、第 1 シリコン膜と第 2 シリコン膜の夫々の膜密度も調整することができ、膜ストレスをより広範囲に調整することができる。なお、バイアス電力が 20W より低いと、電源の制御性（追従性）が悪く、成膜条件が不安定になる虞がある。他方で 100W より高くなると、高密度の薄膜となって屈折率（ n 値）及び消衰係数（ k 値）が高くなり過ぎてしまう。

図面の簡単な説明

[0013] [図1]本実施形態のシリコン膜の成膜装置としてのスパッタリング装置の構成を示す模式図。

[図2]（a）及び（b）は、シリコン膜の成膜工程を説明する図。

[図3]所定条件でシリコン膜を成膜したときのSEM画像。

[図4]本実施形態の成膜方法でシリコン膜を成膜したときの実験結果のグラフ。

[図5]本実施形態の成膜方法でシリコン膜を成膜したときの実験結果のグラフ。

発明を実施するための形態

[0014] 以下、図面を参照して、成膜対象物をシリコンウエハの一方の面にシリコン酸化物膜が所定膜厚で形成されたもの（以下「基板Sw」という）とし、また、ターゲットを所定純度のシリコン製とし、スパッタガスとしてアルゴンガスを用いてスパッタリング法により基板Sw表面にシリコン膜を成膜する場合を例に、本発明のシリコン膜の成膜方法の実施形態を説明する。以下

において、上、下といった方向を示す用語は、図 1 を基準とする。

[0015] 図 1 を参照して、S M は、本実施形態の成膜方法の実施が可能なマグネトロン方式のスパッタリング装置を示す。スパッタリング装置 S M は、アース接地の真空チャンバ 1 を備える。真空チャンバ 1 には、排気管 1 1 を介して真空ポンプ 1 2 が接続され、真空チャンバ 1 内を所定圧力（真空度）に真空排気することができる。真空チャンバ 1 の側壁にはガス管 1 3 が接続され、ガス管 1 3 にはマスフローコントローラ 1 4 が介設され、アルゴンガスのガス源（図示せず）に連通している。そして、マスフローコントローラ 1 4 で流量制御されたアルゴンガスが真空チャンバ 1 内に導入できる。

[0016] 真空チャンバ 1 内にはステージ 2 が設けられている。ステージ 2 は、真空チャンバ 1 の底面内側に絶縁体 2 1 a を介して配置される基台 2 1 と、基台 2 1 上に設けられる、例えば窒化アルミニウム製または窒化ボロン製のチャックプレート 2 2 とを有する。チャックプレート 2 2 には静電チャック用の電極 2 2 a が組み込まれ、図外のチャック用電源から電極 2 2 a に通電することで、その成膜面を上に向けて載置された基板 S w を静電吸着（保持）できる。このとき、基板 S w は電氣的にフローティング状態となる。チャックプレート 2 2 には、特に図示して説明しないが、基板 S w の加熱冷却機構が設けられ、成膜中に基板 S w を所定温度に調整することもできる。

[0017] また、真空チャンバ 1 にはカソードユニット U c が設けられている。カソードユニット U c は、ターゲット 3 と、ターゲット 3 の上方に配置されてターゲット 3 と基板 S w との間の空間に漏洩磁場を作用させる磁石ユニット 4 とを備える。ターゲット 3 のスパッタ面 3 a と背向する側にはバックングプレート 3 1 が接合され、バックングプレート 3 1 の周縁部を、絶縁部材 3 2 を介して真空チャンバ 1 の上壁に取り付けると、真空雰囲気中の真空チャンバ 1 内でターゲット 3 と基板 S w とが同心状に対向配置されるようになっている。ターゲット 3 には、スパッタ電源 P s からの出力が接続され、例えば、負の電位を持つ直流電力をパルス状に投入できるようになっている。真空チャンバ 1 内にはまた、基板 S w とターゲット 3 との間の空間を囲繞して真空

チャンバ1の内壁へのスパッタ粒子の付着を防止するステンレスやアルミニウム製の防着板5が設けられている。防着板5は、真空チャンバ1の上壁に吊設される上部防着板51と、シリンダやモータを備える昇降機構Duによって上下方向に移動自在な下部防着板52とで構成される。

[0018] 真空チャンバ1内には、ステージ2の周囲に位置させて切頭円錐状の輪郭を持つ筒状のブロック体6が設けられている。ブロック体6は、アルミニウムや銅といった金属製であり、真空チャンバ1の底面内側に設置した絶縁体61を介して設置される。ブロック体6の設置状態では、ブロック体6の頂部がステージ2で保持される基板Swの上面（成膜面）と面一かまたはこれより下方に位置し、その外筒面の少なくとも一部が真空チャンバ1内に形成されるプラズマ雰囲気と直接臨むようになっている。なお、ブロック体6の形態は、これに限定されるものではなく、また、ステージ2の周囲を完全に囲っている必要もなく、例えば、円弧状の輪郭を持つ複数の板材を同一円周上に配置して構成することができる。ブロック体6にはまた、直流電源7からの出力71が接続され、成膜時には、直流電源7により正電位が適宜印加されてアノードとして機能するようにしている。また、ステージ2には、交流電源8からの出力81が接続され、成膜時には、基板Swに所定範囲のバイアス電力を投入できるようにしている。以下に、上記スパッタリング装置SMを用いて基板Swにシリコン膜を所定膜厚で成膜する本実施形態の成膜方法を説明する。

[0019] ステージ2に基板Swをその成膜面を上にして載置し、静電吸着させた後、真空チャンバ1内を真空排気する。真空チャンバ1内が所定圧力に達すると、一定の実効排気速度を維持したままの真空チャンバ1内に、マスフローコントローラ14の制御によってアルゴンガスが所定流量で導入され、スパッタ電源Psによりターゲット3に負の電位を持つ直流電力がパルス状に投入される。このときのアルゴンガスの流量は、 $100\text{ sccm} \sim 1000\text{ sccm}$ の範囲（真空チャンバ1内のアルゴンガスの分圧が、 $0.3\text{ Pa} \sim 8.0\text{ Pa}$ となる）に設定され、また、投入電力は、 $1.0\text{ kW} \sim 5.0\text{ kW}$

の範囲に設定される。アルゴンガスの流量が、 100 sccm より少ないと、高密度の薄膜となって屈折率（ n 値）及び消衰係数（ k 値）が高くなり過ぎてしまう一方で、 1000 sccm より多くなると、スパッタリングレートが遅くなり過ぎて生産性が悪くなる。また、投入電力が、 1.0 kW より少ないと、スパッタリングレートが遅くなり過ぎて生産性が悪くなる一方で、 5.0 kW より多くなると、高密度の薄膜となって屈折率（ n 値）及び消衰係数（ k 値）が高くなり過ぎてしまう。

[0020] ターゲット3のスパッタリングによる成膜中には、直流電源7によりブロック体6に正電位（例えば、 $0\text{ V}\sim 100\text{ V}$ の範囲、好ましくは、 30 V ）を印加し、また、交流電源8により基板Swにバイアス電力（ $20\text{ W}\sim 100\text{ W}$ の範囲）を投入するようにしてもよい。バイアス電力が 20 W より低いと、電源の制御性（追従性）が悪く、成膜条件が不安定になる虞がある。他方で 100 W より高くなると、高密度の薄膜となって屈折率（ n 値）及び消衰係数（ k 値）が高くなり過ぎてしまう。これにより、基板Swとターゲット3との間の空間にプラズマ雰囲気形成され、プラズマ中のアルゴンガスのイオンによりターゲット3がスパッタリングされ、ターゲット3から所定の余弦則に従いスパッタ粒子が飛散し、図2（a）に示すように、柱状構造で比較的膜密度の低いシリコン膜（以下、「第1シリコン膜Sf1」という）が成膜される（第1工程）。この場合、成膜しようとするシリコン膜Sfの膜厚を基準に、第1シリコン膜Sf1の膜厚が決定され、その膜厚とターゲット3への投入電力に応じたスパッタリングレートとから、第1シリコン膜Sf1を成膜するときのスパッタ時間が設定される。

[0021] 次に、予め設定されたスパッタ時間に到達すると、ターゲット3への電力投入をそのまま維持した状態でマスフローコントローラ14が制御されてアルゴンガスの流量を変化させる。このときのアルゴンガスの流量は、 $20\text{ sccm}\sim 80\text{ sccm}$ の範囲（真空チャンバ1内のアルゴンガスの分圧が、 $0.08\text{ Pa}\sim 0.2\text{ Pa}$ となる）に設定される。言い換えると、第1工程に対する第2工程の分圧の比が、 $0.1\sim 0.7$ の範囲に設定される。この

場合、分圧の比が0.1より小さいと、高密度の薄膜となって屈折率（ n 値）及び消衰係数（ k 値）が高くなり過ぎてしまう一方で、0.7より大きくなると、逆に、低密度の薄膜となって屈折率（ n 値）及び消衰係数（ k 値）が低くなり過ぎてしまう。これにより、図2（b）に示すように、同様に柱状構造で第1シリコン膜S f 1より膜密度の高い緻密なシリコン膜（以下、「第2シリコン膜S f 2」という）が成膜（積層）される（第2工程）。スパッタ時間は、シリコン膜S fの膜厚に達するように設定される。なお、シリコン膜S fに対する第1シリコン膜S f 1の膜厚の比を0.3～0.8の範囲に設定すれば、所定膜厚における光学特性を変化させることなく、膜ストレスを変化できることが確認された。このとき、シリコン膜S fに対する第1シリコン膜S f 1の膜厚の比を0.3～0.7の範囲に設定すれば、所定膜厚における光学特性をより好適に設定できることが確認された。

[0022] 以上の実施形態によれば、光学特性を維持したまま、柱状構造で成長した第1シリコン膜S f 1と第2シリコン膜S f 2との膜密度の疎密差に応じて膜ストレスを調整できることが確認された。また、シリコン膜S fの成膜中には、防着板5の内表面にもシリコン膜が形成されるが、このとき、表層部分には膜密度の高い第2シリコン膜S f 2が成膜されている。そのため、シリコン膜S fの成膜を繰り返したときに防着板5の表層部分から剥離して、真空チャンバ1内に浮遊するパーティクルの数が少なくなることで、成膜後に基板S w表面に付着するパーティクルの数を可及的に少なくできる。しかも、基板S w面内の膜厚分布よく成膜できると共に、複数枚の基板S wに繰り返し成膜したときの基板S w相互の間での膜厚分布の差も殆どなく成膜できることが確認できた。

[0023] 上記効果を確認するため、上記スパッタリング装置S Mを用いて以下の実験を行った。本実験では、基板S wとしてシリコンウエハの一方の面にシリコン酸化物膜が100nmの膜厚で形成されたものとし、シリコン酸化物膜の表面にシリコン膜を50nmの膜厚で成膜することとした。まずは、事前実験として、ターゲット3にパルス状に投入する電力を周波数150kHz

且つ1 kW～10 kWの範囲、また、アルゴンガスの流量を20 sccm～1000 sccmの範囲（このときの真空チャンバ1内のアルゴン分圧は0.08～8 Paの範囲）に適宜設定して、複数枚の基板Swにシリコン膜を25 nmの膜厚で成膜し、このとき、屈折率（n値）が4～5の範囲及び消衰係数（k値）が0.3～0.6の範囲となるスパッタ条件を確認した。なお、特に図示して説明しないが、成膜後のシリコン膜のSEM画像からは、屈折率及び消衰係数のいずれもが上記範囲内にあるシリコン膜は柱状構造で成長し、また、アルゴンガスの流量で膜密度が変化することが確認された。

[0024] 次に、ターゲット3にパルス状に投入する電力を周波数150 kHz且つ4 kWに設定し、アルゴンガスの流量を30 sccm～300 sccmの範囲で適宜変化させて、複数枚の基板Swに対して、下地層としての第1シリコン膜Sf1を25 nmの膜厚で成膜し、その後に、第1シリコン膜Sf1の表面に25 nmの膜厚で第2シリコン膜Sf2を成膜した。第2シリコン膜Sf2を成膜するときのスパッタ条件は、上記事前実験で確認されたスパッタ条件の中から、ターゲット3に投入する電力を周波数150 kHz且つ4 kW、アルゴンガスの流量を70 sccmに設定した（以下、これを「スパッタ条件1」とする）。これによれば、アルゴンガスの流量が100 sccmより少なくなると、膜ストレスが小さくなり、アルゴンガスの流量に応じて膜ストレス（MPa）が変化することが確認され、このとき、屈折率及び消衰係数も上記範囲に維持されることが確認された。

[0025] ここで、図3は、第1シリコン膜Sf1を成膜するときのスパッタ条件を、ターゲット3にパルス状に投入する電力を周波数150 kHz且つ4 kWに設定し、アルゴンガスの流量を240 sccmに設定したものとし（以下、これを「スパッタ条件2」とする）、スパッタ条件1、2により夫々25 nmの膜厚で第1シリコン膜Sf1及び第2シリコン膜Sf2を連続して成膜したときのSEM画像である。これによれば、第1シリコン膜Sf1及び第2シリコン膜Sf2が柱状構造で夫々成長し、このときの第1シリコン膜Sf1の膜密度は、第2シリコン膜Sf2より低い密度となることが判る。

なお、アルゴンガスの流量を一定にした上でターゲット3への投入電力を変化させた場合にも同様の傾向がみられることが確認された。

[0026] 次に、スパッタ条件1, 2で第1シリコン膜S f 1及び第2シリコン膜S f 2を成膜するときのスパッタ時間を変化させて、シリコン膜S f 全体の膜厚(50nm)に対する第1シリコン膜S f 1の膜厚の比を変化させる実験を行った。これによれば、図4(a)及び(b)に示すように、膜厚比が10%~80%の範囲内では、屈折率(n値)が4~5の範囲及び消衰係数(k値)が0.3~0.6の範囲に、即ち、所定の光学特性が維持されることが確認できる。また、図4(c)に示すように、膜厚比を変えると、膜ストレスを変化させることができ、特に、膜厚比が30%~80%の範囲内では、±200MPaの範囲内の小さな膜ストレスにできることが確認された。次に、スパッタ条件1, 2により夫々25nmの膜厚で第1シリコン膜S f 1及び第2シリコン膜S f 2を連続して成膜する際に、交流電源8から基板Swにバイアス電力を40W~100Wの範囲で変化させて投入した。これによれば、図5に示すように、所定の光学特性を維持したまま、バイアス電力に応じて膜ストレスが変化することが判る。

[0027] 以上、本発明の実施形態について説明したが、本発明の技術思想の範囲を逸脱しない限り、種々の変形が可能である。上記実施形態では、シリコン膜を例に説明したが、柱状構造を有して疎密差をつけることで光学特性を維持したまま膜ストレスの調整ができるような積層膜(例えば、シリコンを主成分とし、窒素や酸素を含む膜)にも本発明は適用することができる。また、上記実施形態では、第1工程と第2工程とを同一の真空チャンバ1内で連続して実施するものを例に説明したが、これに限定されるものではなく、別々の真空チャンバ内で実施することもできる。

符号の説明

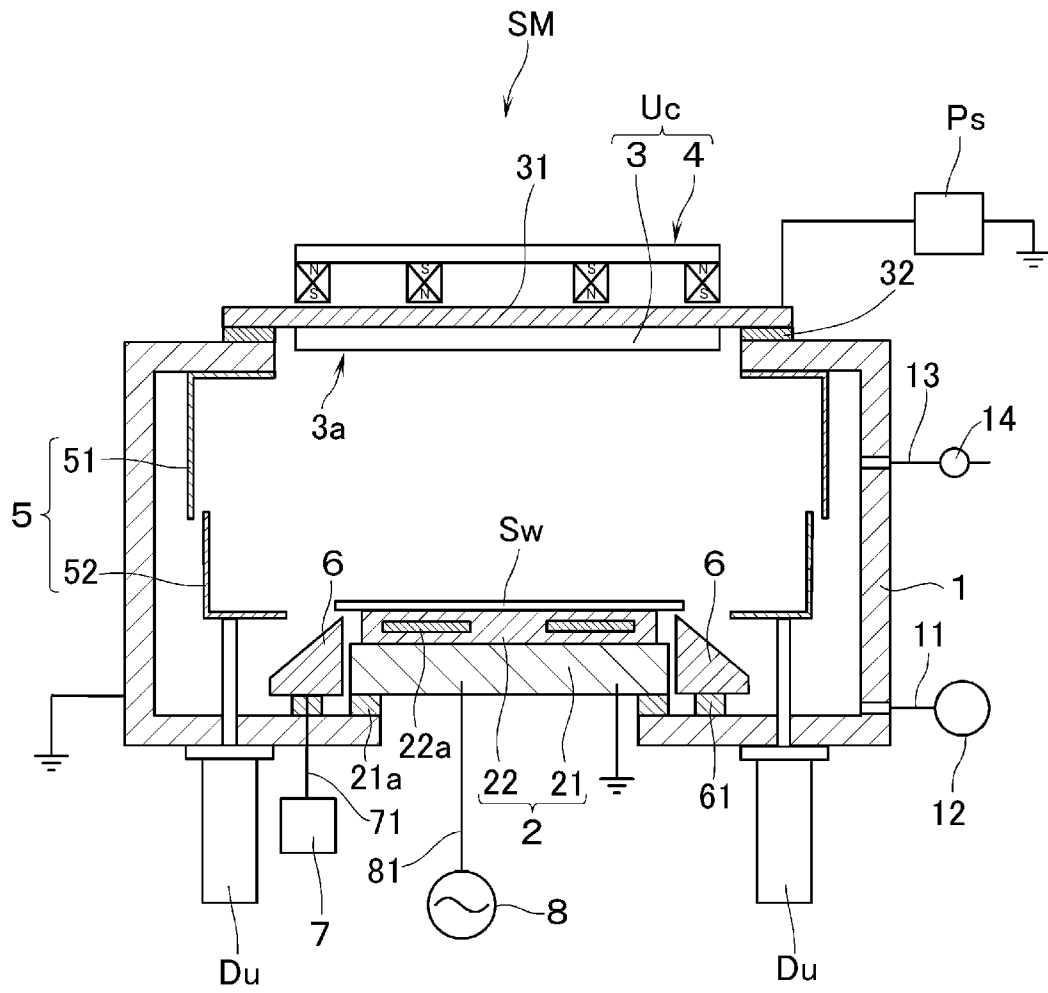
[0028] SM…スパッタリング装置、Sw…基板(成膜対象物)、S f…シリコン膜、S f 1…第1シリコン膜、S f 2…第2シリコン膜、1…真空チャンバ、14…マスフローコントローラ(スパッタガスの分圧を調整するもの)、

3…シリコン製のターゲット、P s…スパッタ電源。

請求の範囲

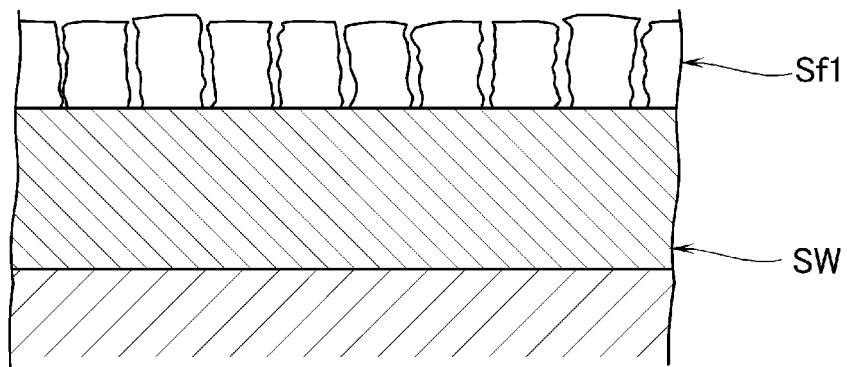
- [請求項1] 真空チャンバ内にシリコン製のターゲットと成膜対象物とを配置し、真空雰囲気の真空チャンバ内にスパッタガスを導入し、ターゲットに電力投入してスパッタリング法により成膜対象物の表面にシリコン膜を成膜する成膜方法において、
- シリコン膜の成膜が、柱状構造を持つ第1シリコン膜を成膜する第1工程と、柱状構造で第1シリコン膜より膜密度の高い第2シリコン膜を成膜する第2工程とに分けて実施されることを特徴とする成膜方法。
- [請求項2] 前記第1工程におけるスパッタガスの真空チャンバ内での分圧を基準分圧とし、前記第2工程におけるスパッタガスの分圧を基準分圧より低くすることを特徴とする請求項1記載の成膜方法。
- [請求項3] 前記シリコン膜に対する前記第1シリコン膜の膜厚の比を0.3～0.8の範囲に設定することを特徴とする請求項1記載の成膜方法。
- [請求項4] 請求項1～請求項3のいずれか1項に記載の成膜方法であって、スパッタリング法により前記成膜対象物の表面に前記シリコン膜を成膜する間、当該成膜対象物にバイアス電力を印加するものにおいて、
- 第1工程及び第2工程におけるバイアス電力を20W～100Wの範囲に設定することを特徴とする成膜方法。

[図1]

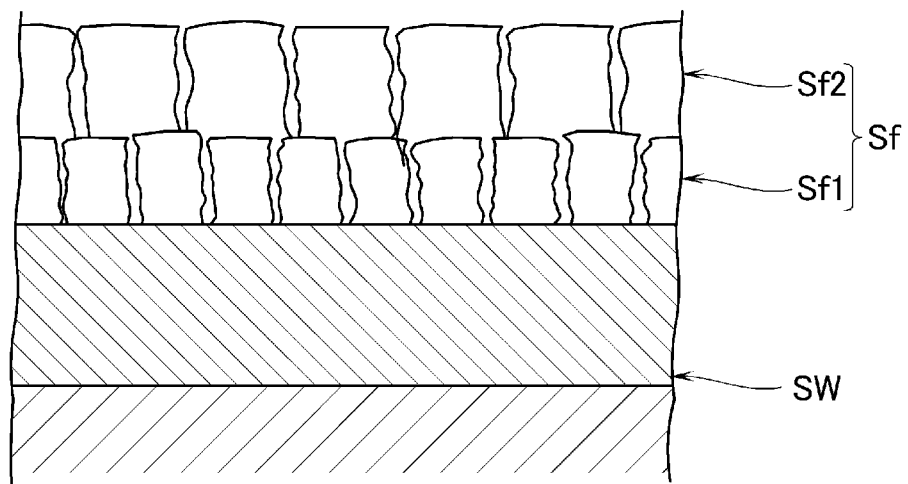


[図2]

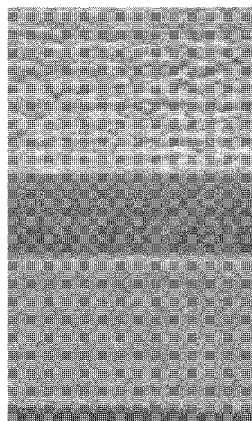
(a)



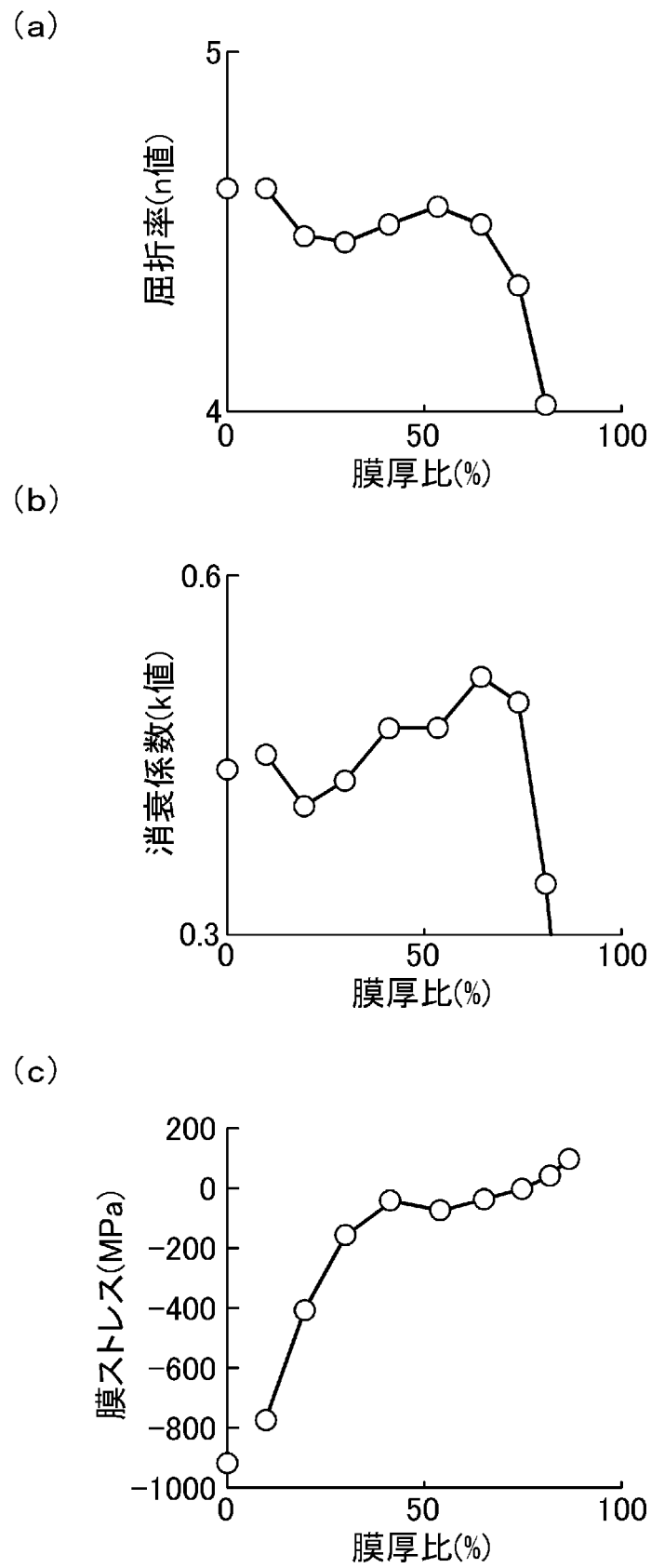
(b)



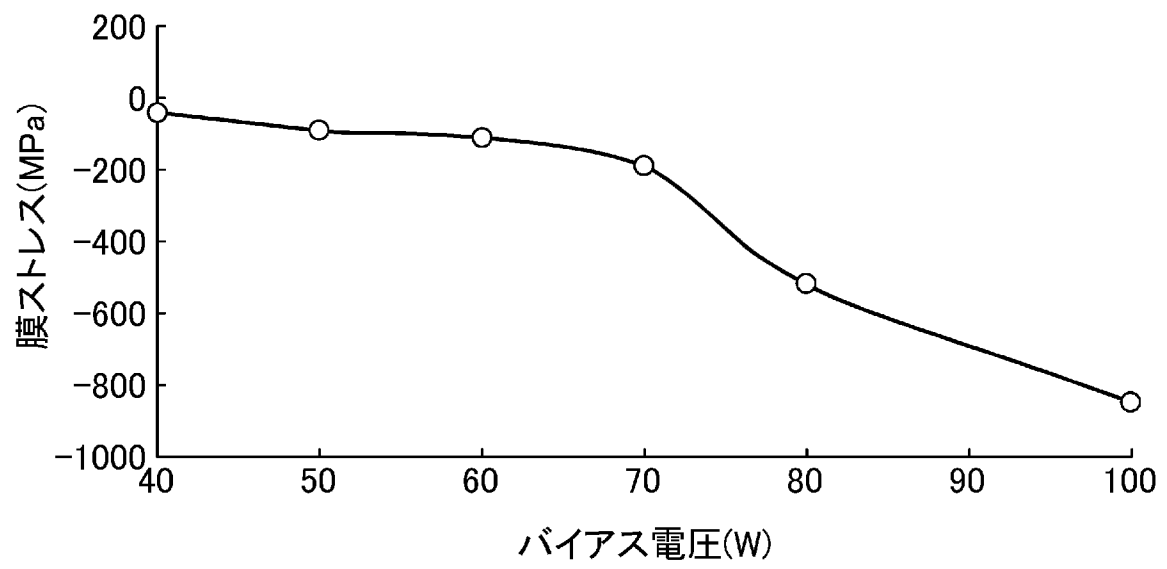
[図3]



[図4]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/046570

A. CLASSIFICATION OF SUBJECT MATTER**C23C 14/14**(2006.01)i; **C23C 14/34**(2006.01)i; **H01L 21/203**(2006.01)i; **H01M 4/38**(2006.01)i

FI: C23C14/14 A; C23C14/34 R; H01L21/203 S; H01M4/38 Z

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

C23C14/14; C23C14/34; H01L21/203; H01M4/38

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2024
 Registered utility model specifications of Japan 1996-2024
 Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2016/0226065 A1 (BOARD OF TRUSTEES OF THE UNIVERSITY OF ARKANSAS) 04 August 2016 (2016-08-04) paragraphs [0087]-[0196], fig. 1, 2, 3	1-4
Y	JP 2005-183364 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 07 July 2005 (2005-07-07) paragraphs [0012]-[0015], fig. 1, 2	1-4
Y	US 6465045 B1 (CASE WESTERN RESERVE UNIVERSITY) 15 October 2002 (2002-10-15) specification, column 2, lines 7-24, fig. 3	1-4

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

14 March 2024

Date of mailing of the international search report

26 March 2024

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/046570

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
US	2016/0226065	A1	04 August 2016	(Family: none)	
JP	2005-183364	A	07 July 2005	US 2005/0118503 A1	
				paragraphs [0027]-[0032], fig. 1, 2	
				CN 1622380 A	
				JP 2007-299764 A	
US	6465045	B1	15 October 2002	US 6268068 B1	
				US 6479166 B1	
				US 6610361 B1	
				WO 2000/021139 A1	
				AU 6505399 A	

A. 発明の属する分野の分類（国際特許分類（IPC））

C23C 14/14(2006.01)i; C23C 14/34(2006.01)i; H01L 21/203(2006.01)i; H01M 4/38(2006.01)i
FI: C23C14/14 A; C23C14/34 R; H01L21/203 S; H01M4/38 Z

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

C23C14/14; C23C14/34; H01L21/203; H01M4/38

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922 - 1996年
日本国公開実用新案公報 1971 - 2024年
日本国実用新案登録公報 1996 - 2024年
日本国登録実用新案公報 1994 - 2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	US 2016/0226065 A1 (BOARD OF TRUSTEES OF THE UNIVERSITY OF ARKANSAS) 04.08.2016 (2016 - 08 - 04) [0087]-[0196], 図1, 図2, 図3	1-4
Y	JP 2005-183364 A (松下電器産業株式会社) 07.07.2005 (2005 - 07 - 07) [0012]-[0015], 図1, 図2	1-4
Y	US 6465045 B1 (CASE WESTERN RESERVE UNIVERSITY) 15.10.2002 (2002 - 10 - 15) 明細書第2欄第7-24行, 図3	1-4

☐ C欄の続きにも文献が列挙されている。☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技术水準を示すもの
“D” 国際出願で出願人が先行技術文献として記載した文献
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日 14. 03. 2024

国際調査報告の発送日 26. 03. 2024

名称及びあて先

日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

▲高▼橋 真由 4G 4490

電話番号 03-3581-1101 内線 3416

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/046570

引用文献			公表日	パテントファミリー文献	公表日
US	2016/0226065	A1	04.08.2016	(ファミリーなし)	
JP	2005-183364	A	07.07.2005	US	2005/0118503 A1
				[0027]-[0032], 図1, 図2	
				CN	1622380 A
				JP	2007-299764 A
US	6465045	B1	15.10.2002	US	6268068 B1
				US	6479166 B1
				US	6610361 B1
				WO	2000/021139 A1
				AU	6505399 A