

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5360774号
(P5360774)

(45) 発行日 平成25年12月4日(2013.12.4)

(24) 登録日 平成25年9月13日(2013.9.13)

(51) Int.Cl.	F I
HO 1 L 21/8246 (2006.01)	HO 1 L 27/10 4 4 7
HO 1 L 27/105 (2006.01)	HO 1 L 29/82 Z
HO 1 L 29/82 (2006.01)	HO 1 L 43/08 U
HO 1 L 43/08 (2006.01)	HO 1 L 29/66 Z
HO 1 L 29/66 (2006.01)	

請求項の数 17 (全 22 頁)

(21) 出願番号	特願2010-510002 (P2010-510002)	(73) 特許権者	504176911 国立大学法人大阪大学 大阪府吹田市山田丘1番1号
(86) (22) 出願日	平成21年2月27日(2009.2.27)	(74) 代理人	100109210 弁理士 新居 広守
(86) 国際出願番号	PCT/JP2009/000899	(72) 発明者	鈴木 義茂 日本国大阪府吹田市山田丘1番1号 国立 大学法人大阪大学内
(87) 国際公開番号	W02009/133650	(72) 発明者	野崎 隆行 日本国大阪府吹田市山田丘1番1号 国立 大学法人大阪大学内
(87) 国際公開日	平成21年11月5日(2009.11.5)	(72) 発明者	丸山 拓人 日本国大阪府吹田市山田丘1番1号 国立 大学法人大阪大学内
審査請求日	平成22年11月2日(2010.11.2)		
(31) 優先権主張番号	特願2008-120614 (P2008-120614)		
(32) 優先日	平成20年5月2日(2008.5.2)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 磁化制御方法、情報記憶方法、情報記憶素子及び磁気機能素子

(57) 【特許請求の範囲】

【請求項1】

磁性層の磁化方向を制御する磁化制御方法であって、
 1 原子層以上で、かつ、2 nm以下の膜厚の超薄膜強磁性層と前記超薄膜強磁性層に直接接して積層された、単位面積当たりの抵抗値が $10 \mu m^2$ 以上である、ポテンシャル障壁となる絶縁層とからなる構造体を形成する形成ステップと、
 前記構造体を挟む対向電極に電圧を印加する、又は、前記構造体に対して電界を印加することによって前記超薄膜強磁性層の磁気異方性を変調し、当該変調によって前記超薄膜強磁性層の磁化方向を制御する制御ステップとを含み、
 前記形成ステップでは、前記超薄膜強磁性層と前記絶縁層との界面における電界によって前記超薄膜強磁性層において面内磁気異方性と垂直磁気異方性との間での遷移が起こるように、前記超薄膜強磁性層の膜厚を決定するステップを含む
 ことを特徴とする磁化制御方法。

【請求項2】

前記制御ステップでは、前記超薄膜強磁性層で発生する垂直磁気異方性エネルギーが、磁化が面に垂直に向いた時の形状磁気異方性エネルギーの50~99%となるように、前記電圧を印加する
 ことを特徴とする請求項1に記載の磁化制御方法。

【請求項3】

前記制御ステップでは、前記電圧として、ステップ状に変化する電圧を印加する

ことを特徴とする請求項 1 または 2 に記載の磁化制御方法。

【請求項 4】

磁性層の磁化方向を制御する磁化制御方法であって、

1 原子層以上で、かつ、2 nm 以下の膜厚の超薄膜強磁性層と前記超薄膜強磁性層に直接接して積層されたポテンシャル障壁となる絶縁層とからなる構造体を形成する形成ステップと、

前記構造体を挟む対向電極に電圧を印加する、又は、前記構造体に対して電界を印加することによって前記超薄膜強磁性層の磁気異方性を変調し、当該変調によって前記超薄膜強磁性層の磁化方向を制御する制御ステップとを含み、

前記制御ステップでは、前記電圧として、立ち上がり時間が前記超薄膜強磁性層の磁気緩和時間以下であり、かつ、立下り時間が前記超薄膜強磁性層の磁気緩和時間以上であるパルス電圧を印加する

ことを特徴とする磁化制御方法。

【請求項 5】

磁性層の磁化方向を制御する磁化制御方法であって、

1 原子層以上で、かつ、2 nm 以下の膜厚の超薄膜強磁性層と前記超薄膜強磁性層に直接接して積層されたポテンシャル障壁となる絶縁層とからなる構造体を形成する形成ステップと、

前記構造体を挟む対向電極に電圧を印加する、又は、前記構造体に対して電界を印加することによって前記超薄膜強磁性層の磁気異方性を変調し、当該変調によって前記超薄膜強磁性層の磁化方向を制御する制御ステップとを含み、

前記制御ステップでは、極性が異なる電圧を掃印して印加することで、前記超薄膜強磁性層の磁化方向を制御する

ことを特徴とする磁化制御方法。

【請求項 6】

前記形成ステップでは、Co 組成が 30% 未満の鉄コバルト合金からなる前記超薄膜強磁性層を形成する

ことを特徴とする請求項 1 に記載の磁化制御方法。

【請求項 7】

前記形成ステップでは、磁性遷移金属としての Fe、Co 及び Ni のいずれかと Pt、Pd、Ru 及び Re のいずれかとの合金、規則合金又は多層積層構造からなる前記超薄膜強磁性層を形成する

ことを特徴とする請求項 1 に記載の磁化制御方法。

【請求項 8】

前記形成ステップでは、室温において高い比誘電率を有する常誘電体からなる前記絶縁層を形成する

ことを特徴とする請求項 1 に記載の磁化制御方法。

【請求項 9】

磁性層の磁化方向を制御する磁化制御方法であって、

1 原子層以上で、かつ、2 nm 以下の膜厚の超薄膜強磁性層と前記超薄膜強磁性層に直接接して積層されたポテンシャル障壁となる絶縁層とからなる構造体を形成する形成ステップと、

前記構造体を挟む対向電極に電圧を印加する、又は、前記構造体に対して電界を印加することによって前記超薄膜強磁性層の磁気異方性を変調し、当該変調によって前記超薄膜強磁性層の磁化方向を制御する制御ステップとを含み、

前記制御ステップでは、外部から磁場を印加した状態で前記構造体を挟む対向電極に電圧を印加する、又は前記構造体に対して電界を印加することによって前記超薄膜強磁性層の保磁力を変化させ、当該変化によって前記超薄膜強磁性層の磁化方向を制御する

ことを特徴とする磁化制御方法。

【請求項 10】

10

20

30

40

50

3つの端子を有し、メモリ及びスイッチの少なくとも1つとして機能する磁気機能素子であって、半導体層上面に形成された、1原子層以上で、かつ、2nm以下の膜厚の超薄膜強磁性層からなる第1の磁性層と、前記第1の磁性層の上に形成された第1の電極と、前記半導体層上面に形成された第2の磁性層と、前記第2の磁性層の上に形成された第2の電極と、前記半導体層上面に形成されたゲート絶縁膜と、前記ゲート絶縁膜の上に形成された第3の電極とを備える磁気機能素子の磁化制御方法であって、

前記第1の電極及び第2の電極の間に電圧を印加する、又は前記第1の磁性層に電界を印加することによって前記第1の磁性層の磁気異方性を変化させ、当該変調によって前記第1の磁性層の磁化方向を制御する制御ステップを含む

ことを特徴とする磁化制御方法。

10

【請求項11】

情報を記憶する方法であって、

請求項1～10のいずれか1項に記載された磁化制御方法によって磁化方向を制御することによって情報を記憶する

ことを特徴とする情報記憶方法。

【請求項12】

情報を記憶する素子であって、

1原子層以上で、かつ、2nm以下の膜厚の超薄膜強磁性層と、

前記超薄膜強磁性層に直接接して積層された、単位面積当たりの抵抗値が $10 \mu\text{m}^2$ 以上である、ポテンシャル障壁となる絶縁層と、

20

前記超薄膜強磁性層及び前記絶縁層を挟む1対の対向電極とを備え、

前記超薄膜強磁性層は、前記超薄膜強磁性層と絶縁層とからなる構造体を挟む対向電極に電圧が印加される、又は、前記構造体に対して電界が印加されることにより、磁気異方性が変調し、当該変調により磁化方向が制御され、

前記超薄膜強磁性層の前記膜厚は、前記超薄膜強磁性層と前記絶縁層との界面における電界によって前記超薄膜強磁性層において面内磁気異方性と垂直磁気異方性との間での遷移が起こるような膜厚である

ことを特徴とする情報記憶素子。

【請求項13】

さらに、前記対向電極に挟まれ、かつ、前記超薄膜強磁性層から見て前記絶縁層の反対側に積層された強磁性金属を含む層である参照層を備える

30

ことを特徴とする請求項12記載の情報記憶素子。

【請求項14】

さらに、基板を備え、

前記対向電極の一方は、前記基板の上に積層され、前記超薄膜強磁性層又は前記参照層を成長させるための下地となる下地層である

ことを特徴とする請求項13記載の情報記憶素子。

【請求項15】

3つの端子を有し、メモリ及びスイッチの少なくとも1つとして機能する磁気機能素子であって、

40

第1の端子と接続される第1の電極層と、

前記第1の電極層の上に積層され、1原子層以上で、かつ、2nm以下の膜厚の超薄膜強磁性層である第1の磁性層と、

前記第1の磁性層の上面の一部の領域に直接接して積層された、単位面積当たりの抵抗値が $10 \mu\text{m}^2$ 以上である、ポテンシャル障壁となる絶縁層と、

前記絶縁層の上に形成され、第2の端子と接続される第2の電極層と、

前記第1の磁性層の上面の他の一部の領域に積層された非磁性層と、

前記非磁性層の上に積層された第2の磁性層と、

前記第2の磁性層の上に積層され、第3の端子と接続される第3の電極層とを備え、

前記超薄膜強磁性層は、前記超薄膜強磁性層と絶縁層とからなる構造体を挟む前記第1

50

の電極層及び前記第2の電極層に電圧が印加される、又は、前記構造体に対して電界が印加されることにより、磁気異方性が変調し、当該変調により磁化方向が制御され、

前記超薄膜強磁性層の前記膜厚は、前記超薄膜強磁性層と前記絶縁層との界面における電界によって前記超薄膜強磁性層において面内磁気異方性と垂直磁気異方性との間での遷移が起こる膜厚である

ことを特徴とする磁気機能素子。

【請求項16】

3つの端子を有し、メモリ及びスイッチの少なくとも1つとして機能する磁気機能素子であって、

1原子層以上で、かつ、2nm以下の膜厚の超薄膜強磁性層である第1の磁性層と、
前記第1の磁性層の下面に直接接して積層されたポテンシャル障壁となる絶縁層と、
前記絶縁層の下に形成され、第1の端子と接続される第1の電極層と、
前記第1の磁性層の上に積層された非磁性層と、
前記非磁性層の上に積層された第2の磁性層と、
前記第2の磁性層の上面の一部の領域に積層され、第2の端子と接続される第2の電極層と、

前記第2の磁性層の上面の他の一部の領域に積層され、第3の端子と接続される第3の電極層とを備える

ことを特徴とする磁気機能素子。

【請求項17】

3つの端子を有し、メモリ及びスイッチの少なくとも1つとして機能する磁気機能素子であって、

第1の磁性層と、
前記第1の磁性層の上に積層された非磁性層と、
前記非磁性層の上に積層され、1原子層以上で、かつ、2nm以下の膜厚の超薄膜強磁性層である第2の磁性層と、

前記第2の磁性層の上面の一部の領域に直接接して積層された、単位面積当たりの抵抗値が $10 \mu\text{m}^2$ 以上である、ポテンシャル障壁となる絶縁層と、

前記絶縁層の上に形成され、第1の端子と接続される第1の電極層と、
前記第2の磁性層の上面の他の一部の領域に積層され、第2及び第3の端子のそれぞれと接続される第2及び第3の電極層とを備え、

前記第2の磁性層は、前記第2の磁性層と絶縁層とからなる構造体を挟む前記第1の電極層と前記第2又は第3の電極層との間に電圧が印加される、又は、前記構造体に対して電界が印加されることにより、磁気異方性が変調し、当該変調により磁化方向が制御され、

前記第2の磁性層の前記膜厚は、前記第2の磁性層と前記絶縁層との界面における電界によって前記第2の磁性層において面内磁気異方性と垂直磁気異方性との間での遷移が起こる膜厚である

ことを特徴とする磁気機能素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電界による磁化制御方法、及びそれを用いた情報記憶方法、ならびに磁気機能素子の提供に関するものであり、特に不揮発性固体磁気メモリや不揮発性ロジックを構成可能なスピントランジスタに関する。

【背景技術】

【0002】

1990年代以降、パーソナルコンピューター、携帯電話といったIT機器が一般家庭、さらには個人レベルで急速な普及を見せ、もはや日常生活に無くてはならない存在にま

10

20

30

40

50

で押し上げられてきた。これらの普及を支えてきた代表的なメモリLSI (Large Scale Integration) がDRAM (Dynamic Random Access Memory) とフラッシュメモリである。この成長は今後も続き、メモリLSI市場を牽引する商品は、これまでのパーソナルコンピューター、携帯電話などを中心とした市場から、モバイル端末、情報家電などの第3の市場へと拡大することは確実と見られている。これらのデバイスに使用されるメモリやロジック回路には大容量及び高速応答に加え、低消費電力駆動が要求される。特にメモリに関しては、低消費電力の観点から不揮発性を有することが必須となり、上記特性をすべて満たしうるユニバーサルメモリの開発が活発に行われている。現在すでに普及している不揮発性メモリとしてはフラッシュメモリが挙げられるが、電荷注入を原理としているため、書込み速度が μ sオーダーと遅く、かつ書き換え回数も 10^6 台と低いなどの面でユニバーサルメモリとしては克服すべき問題を多く抱えているのが現状である。

10

【0003】

これに対し、最近注目を集めている不揮発性メモリが磁気抵抗効果型固体磁気メモリ (MRAM: Magnetic Random Access Memory) である (例えば非特許文献1を参照)。MRAMでは、磁性素子を含む積層構造体がマトリクス状に配置され、個々の素子記録情報が磁性素子の有する磁気抵抗効果を利用して読み出される。情報の書込みは磁性素子の磁化方向を制御することにより行われる。磁化状態を記録状態に置き換えるため原理的に不揮発性であるため、低消費電力性、高速性、大容量性、書込み耐性、及び半導体との整合性などすべての条件を満たしうる不揮発性メモリとして期待されている。ただし、書込み方法に関してはGbit級を超える大容量を考えた際に消費電力が大きくなる可能性が高いため、問題視されている。

20

【0004】

MRAMで利用され得る磁化方向の制御方法としてこれまで大まかに2種類の方法が提案されている。1つは古典的な電流磁場を用いる方法であり、目的の磁性素子の極近接に配置された配線を利用する。しかしこの方法は(1)磁性素子のサイズが小さくなるほど、必要な電流が大きくなる、(2)配線からの漏れ磁場により目的の磁性素子に近接する磁性素子に書込みエラーが発生するといった点が問題となるため、Gbit級の大容量化には適応できないと考えられている。この問題を解決可能と期待されている方法がもう一つの方法であるスピン注入磁化反転を用いる方法である (非特許文献2を参照)。スピン注入磁化反転は、伝導電子のスピン角運動量を反転させる磁性素子の局在スピンの直接的に移行することにより生じる現象であり、反転に必要な電流密度は素子サイズに依存しないため、原理的には素子サイズが小さくなるほど必要な書込み電流が小さくなるという特徴を有する。そのため、次世代MRAMの有力な書込み方法として注目されているが、現状では書込みに必要な臨界電流密度を十分に下げることによって成功しておらず、競合メモリを凌駕するだけの低消費電力化には成功していない。

30

【0005】

これに対し素子に対する電界効果によって磁気的な応答を誘起する手法もこれまでにいくつか提案されている。例えば非特許文献3には、非常に薄い半導体層を強磁性層2層で挟んだサンドイッチ構造において、半導体層を介して生じる磁気的な層間交換結合を、半導体層中のキャリア濃度を印加電界によって制御することによって変化させることが提案されている。また、特許文献1では、強磁性層/非磁性層/強磁性層からなるサンドイッチ構造を半導体 (もしくは絶縁体) 上に成長させ、電圧の印加によって生じる半導体 (もしくは絶縁体) /強磁性層界面での表面障壁高さの変調を利用して、非磁性層を介した強磁性層間の層間交換結合を制御する方法が提案されている。このような電界刺激による磁化反転制御は電流磁場 (外部磁場) やスピントランスファー効果を利用する方法よりも低消費電力での情報書込みを実現できる可能性が高く、不揮発性の小型固体磁気メモリへの適用が期待される。

40

【0006】

また、本発明に関連する特許として特許文献2記載の磁化反転制御法がある。この磁化

50

反転制御法では、磁性薄膜に対して針状のメタルチップから高電界を印加することで局所的に磁性薄膜の磁気異方性を制御し、そこに外部より磁場を印加することによって局所磁化反転が行われる。つまり、磁性媒体に対して外部駆動型のメタルチップを位置制御して、任意の位置に磁気記録情報を書き込む手法を提案するものである。これは、ハードディスクなどの大容量記憶媒体への適用を対象としており、ランダムアクセス可能な固体磁気メモリ等への適用は難しい。一方、非特許文献4では、電解質を介して強磁性FePtおよびFePd薄膜に高電界を印加することにより、磁性薄膜の磁気異方性制御が可能であることが開示されている。これは電解質/強磁性層界面に形成される電気二重層を利用して効果的に高電界を印加することにより実現される現象である。しかし、電解質を用いるため、固体磁気メモリ等の構成が難しい。また、特許文献3では、電氣的刺激を誘起可能なPZTなどの圧電・電歪材料と磁性体を接するように構成することで、磁歪誘起によって磁化状態を制御する方法が提案されているが、現状では圧電・電歪材料の疲労耐性が十分では無い点が問題となっている。さらに、非特許文献5では、強磁性半導体InMnAsに電界を印加することによってキャリア密度を変化させることで強磁性を制御する方法が提案されているが、キュリー温度が室温を超える強磁性半導体の実現されていないため、応用に至っていないのが現状である。

10

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開2001-196661号公報

20

【特許文献2】欧州特許第1099217号明細書

【特許文献3】特開2001-93273号公報

【非特許文献】

【0008】

【非特許文献1】C. Chappert et al. Nature materials, 6, 813 (2007).

【非特許文献2】J. C. Slonczewski, J. Magn. Magn. Mater. 159, L1 (1996).

【非特許文献3】J. E. Mattson et al. Phys. Rev. Lett. 71, 185 (1993).

【非特許文献4】M. Weisheit et al. Science 315, 349 (2007).

【非特許文献5】H. Ohno et al. Nature 408, 944 (2007).

【発明の概要】

30

【発明が解決しようとする課題】

【0009】

非特許文献3や特許文献1等の電界効果によって磁氣的な応答を誘起する手法については、応用はもちろん基礎研究レベルにおいてもこれらの手法が実現された報告例はない。さらに、電界を利用した磁化反転制御として、上述のように半導体、もしくは絶縁体による表面障壁高さを制御することにより強磁性層/非磁性層/強磁性層の層間交換結合力を変調させることを考える場合、層間交換結合の起源となる量子干渉効果が多層に渡って生じる必要があるため、非常に高品質な積層構造が求められる。例えば、これまで強磁性層を含めた層間交換結合の振動現象が観測された例は、エピタキシャル成長させたFe/AuおよびFe/Cr系のみであり、応用を考えた場合に非常に厳しい制限を与える。また、上述の特許文献1~3や非特許文献1~5の手法では、既に述べた理由により室温においてランダムアクセス可能な固体磁気メモリを実現することが不可能である。

40

【0010】

そこで、本発明は、これらの従来技術における諸問題を鑑みて提案されるものであり、電流磁場やスピントランスファトルクを用いることなく低消費電力で磁化方向を制御する磁化制御方法、情報記憶方法、情報記憶素子および磁気機能素子を提供することを目的とする。

【課題を解決するための手段】

【0011】

上記課題を解決するための本発明の磁化制御方法は、磁性層の磁化方向を制御する磁化

50

制御方法であって、1原子層以上で、かつ、2nm以下の膜厚の超薄膜強磁性層と前記超薄膜強磁性層に直接接して積層されたポテンシャル障壁となる絶縁層とからなる構造体を形成する形成ステップと、前記構造体を挟む対向電極に電圧を印加する、又は、前記構造体に対して電界を印加することによって前記超薄膜強磁性層の磁気異方性を変調し、当該変調によって前記超薄膜強磁性層の磁化方向を制御する制御ステップとを含むことを特徴とする。

【0012】

これにより、電流磁場やスピントランスファートルクを用いることなく低消費電力で磁化方向を制御することができる。その結果、非常に低消費電力な不揮発性固体磁気メモリや不揮発性ロジックを構成可能なスピントランジスタを実現することができる。

10

【0013】

このとき、前記形成ステップでは、前記絶縁層として、単位面積当たりの抵抗値が $10\mu\text{m}^2$ 以上となる絶縁層を形成するステップを含むことが好ましい。

【0014】

また、前記形成ステップでは、前記超薄膜強磁性層と前記絶縁層との界面における電界によって前記超薄膜強磁性層において面内磁気異方性と垂直磁気異方性との間での遷移が起こるように、前記超薄膜強磁性層の膜厚を決定するステップを含むことが好ましい。

【0015】

また、前記制御ステップでは、前記超薄膜強磁性層で発生する垂直磁気異方性エネルギーが、磁化が面に垂直に向いた時の形状磁気異方性エネルギーの50~99%となるように、前記電圧を印加することが好ましい。

20

【0016】

また、前記制御ステップでは、前記電圧として、ステップ状に変化する電圧を印加することが好ましい。

【0017】

また、前記制御ステップでは、前記電圧として、立ち上がり時間が前記超薄膜強磁性層の磁気緩和時間以下であり、かつ、立下り時間が前記超薄膜強磁性層の磁気緩和時間以上であるパルス電圧を印加することが好ましい。

【0018】

また、前記制御ステップでは、極性が異なる電圧を掃印して印加することで、前記超薄膜強磁性層の磁化方向を制御することが好ましい。

30

【0019】

また、本発明は、情報を記憶する方法であって、前記磁化制御方法によって磁化方向を制御することによって情報を記憶することを特徴とする情報記憶方法とすることもできる。

【0020】

また、本発明は、情報を記憶する素子であって、1原子層以上で、かつ、2nm以下の膜厚の超薄膜強磁性層と、前記超薄膜強磁性層に直接接して積層されたポテンシャル障壁となる絶縁層と、前記超薄膜強磁性層及び前記絶縁層を挟む1対の対向電極とを備えることを特徴とする情報記憶素子とすることもできる。

40

【0021】

このとき、さらに、前記対向電極に挟まれ、かつ、前記超薄膜強磁性層から見て前記絶縁層の反対側に積層された強磁性金属を含む層である参照層を備えることが好ましい。

【0022】

また、さらに、基板を備え、前記対向電極の一方は、前記基板の上に積層され、前記超薄膜強磁性層又は前記参照層を成長させるための下地となる下地層であることが好ましい。

【0023】

また、本発明は、3つの端子を有し、メモリ及びスイッチの少なくとも1つとして機能する磁気機能素子であって、第1の端子と接続される第1の電極層と、前記第1の電極層

50

の上に積層され、1原子層以上で、かつ、2nm以下の膜厚の超薄膜強磁性層である第1の磁性層と、前記第1の磁性層の上面の一部の領域に直接接して積層されたポテンシャル障壁となる絶縁層と、前記絶縁層の上に形成され、第2の端子と接続される第2の電極層と、前記第1の磁性層の上面の他の一部の領域に積層された非磁性層と、前記非磁性層の上に積層された第2の磁性層と、前記第2の磁性層の上に積層され、第3の端子と接続される第3の電極層とを備えることを特徴とする磁気機能素子とすることもできる。

【0024】

また、本発明は、3つの端子を有し、メモリ及びスイッチの少なくとも1つとして機能する磁気機能素子であって、1原子層以上で、かつ、2nm以下の膜厚の超薄膜強磁性層である第1の磁性層と、前記第1の磁性層の下面に直接接して積層されたポテンシャル障壁となる絶縁層と、前記絶縁層の下に形成され、第1の端子と接続される第1の電極層と、前記第1の磁性層の上に積層された非磁性層と、前記非磁性層の上に積層された第2の磁性層と、前記第2の磁性層の上面の一部の領域に積層され、第2の端子と接続される第2の電極層と、前記第2の磁性層の上面の他の一部の領域に積層され、第3の端子と接続される第3の電極層とを備えることを特徴とする磁気機能素子とすることもできる。

10

【0025】

また、本発明は、3つの端子を有し、メモリ及びスイッチの少なくとも1つとして機能する磁気機能素子であって、第1の磁性層と、前記第1の磁性層の上に積層された非磁性層と、前記非磁性層の上に積層され、1原子層以上で、かつ、2nm以下の膜厚の超薄膜強磁性層である第2の磁性層と、前記第2の磁性層の上面の一部の領域に直接接して積層されたポテンシャル障壁となる絶縁層と、前記絶縁層の上に形成され、第1の端子と接続される第1の電極層と、前記第2の磁性層の上面の他の一部の領域に積層され、第2及び第3の端子のそれぞれと接続される第2及び第3の電極層とを備えることを特徴とする磁気機能素子とすることもできる。

20

【0026】

これらにより、従来よりも低消費電力で磁化方向を制御することが可能な情報記憶方法、情報記憶素子及び磁気機能素子を実現することができる。その結果、従来技術であるMRAMなどの磁気記憶技術を電流磁場印加用電極やスピントランスファー効果を誘起するための高い書込み電流密度を必要とすること無く実現することが可能となる。

【発明の効果】

30

【0027】

本発明は、電流磁場やスピントランスファートルクを利用することなく磁化方向を制御することができる。また、独立した個々の素子が電界印加用絶縁層と異方性制御を行う磁性層とを有するランダムアクセス可能な全固体磁気メモリを実現することが可能である。また、磁化方向制御用の電圧印加端子と超薄膜強磁性層との間の抵抗値（ゲート抵抗）を非常に高くできるため、出力回路との干渉の無い多端子磁気機能素子（スピントランジスタ）を提供することが可能である。これにより、従来の技術において問題となる書込み電流の増大、漏れ磁場などの懸念事項を解決し、不揮発性でかつ書き換え可能回数が多く、低消費電力な固体磁気メモリ、及び不揮発性ロジックが構成可能なスピントランジスタなどの磁気機能素子を実現することができる。

40

【図面の簡単な説明】

【0028】

【図1】図1は、本発明の第1の実施形態による磁気機能素子の断面図である。

【図2】図2は、同実施形態の磁気機能素子の実験結果を示す図である。

【図3】図3は、電圧及びそれによって生じる電界による垂直磁気異方性変化を用いて磁化反転制御が可能であることを説明するための図である。

【図4】図4は、同実施形態の磁気機能素子の実験結果を示す図である。

【図5】図5は、同実施形態の磁気機能素子の実験結果を示す図である。

【図6】図6は、同実施形態の磁気機能素子の実験結果を示す図である。

【図7】図7は、同実施形態の磁気機能素子の実験結果を示す図である。

50

【図 8】図 8 は、同実施形態の磁気機能素子の実験結果を示す図である。

【図 9】図 9 は、同実施形態の磁気機能素子の性能指数の絶縁材料依存性を示す図である。

【図 10】図 10 は、本発明の第 2 の実施形態による磁気機能素子の断面図である。

【図 11】図 11 は、本発明の第 3 の実施形態による磁気記録素子の断面図である。

【図 12】図 12 は、本発明の第 4 の実施形態による磁気記録素子の断面図である。

【図 13】図 13 は、本発明の第 5 の実施形態によるスピントランジスタの構造を示す図である。

【図 14】図 14 は、本発明の第 6 の実施形態による磁気機能素子の断面図である。

【図 15】図 15 は、本発明の第 7 の実施形態による磁気機能素子の断面図である。

【図 16】図 16 は、本発明の第 8 の実施形態による磁気機能素子の断面図である。

【発明を実施するための形態】

【0029】

以下、本発明の実施形態について、図面を用いて詳細に説明する。

【0030】

(第 1 の実施形態)

図 1 は本発明の第 1 の実施形態による磁気機能素子の断面図を示している。

【0031】

この磁気機能素子において、電圧印加による磁化制御の対象となる磁性層 10 は基板 13 上に下地層 14 を介して積層され、ポテンシャル障壁となる絶縁層 11 が磁性層 10 に直接的に接するように配置される。絶縁層 11 上には磁性層 10 に電圧を印加するための電極 12 が配置される。

【0032】

基板 13 には、例えばシリコン基板、プラスチック基板、ガラス基板、サファイア基板、及び酸化マグネシウム基板などの半導体基板、並びに絶縁体基板を用いることができる。

【0033】

下地層 14 には、例えば金 (Au)、銀 (Ag)、銅 (Cu)、アルミニウム (Al)、クロム (Cr)、及びルテニウム (Ru) などの貴金属や遷移金属元素からなる層、並びにそれらの積層構造体を用いることができる。下地層 14 は下部電極層としても用いることができる。

【0034】

磁性層 10 は、磁性層 10 と絶縁層 11 との界面における電界によって磁性層 10 において面内磁気異方性と垂直磁気異方性との間での遷移が起こる膜厚を有する。磁性層 10 には、例えば鉄 (Fe)、コバルト (Co) 及びニッケル (Ni) 等の磁性元素、磁性元素の合金、磁性を含む合金、酸化物(フェライト)、並びに希土類元素ネオジウム (Nd)、サマリウム (Sm) 及びテルビウム (Tb) などと磁性元素を含む化合物及び合金等からなる層を用いることができる。また、磁性層 10 には、磁性遷移金属としての Fe、Co 及び Ni のいずれかと Pt、Pd、Ru 及び Re のいずれかとの合金、規則合金又は多層積層構造からなる層を用いることもできる。磁性層 10 に鉄コバルト合金からなる層を用いた場合、電極 12 及び下地層 14 への電圧の印加、又は磁性層 10 及び絶縁層 11 に対する電界の印加による、磁性層 10 と絶縁層 11 との界面の界面磁気異方性エネルギーの変化が $5 \mu\text{J}/\text{m}^2$ 以上となるように、Co 組成を 30% 未満に制御することが好ましい。

【0035】

絶縁層 11 は、単位面積当たりの抵抗値が $10 \mu\text{m}^2$ 以上となる層である。絶縁層 11 としては、アルミニウム、マグネシウム、ハフニウム、セリウム、ストロンチウム、タンタル及びチタンなどの酸化物、窒化物、並びにフッ化物などからなる層を用いることができるが、電極 12 及び下地層 14 への電圧の印加、又は磁性層 10 及び絶縁層 11 に対する電界の印加による、磁性層 10 の磁気異方性エネルギーの変化は磁性層 10 と絶縁層

10

20

30

40

50

11との界面の蓄積電荷量に依存するため、絶縁層11の材料としては、酸化マグネシウム（比誘電率9.8）よりも高い比誘電率を室温において有する常誘電体を用いることが好ましい。

【0036】

上記構造を有する磁気機能素子においては、磁性層10で発生する垂直磁気異方性エネルギーが、磁化が面に垂直に向いた時の形状磁気異方性エネルギーの50～99%となるように、電極12及び下地層14に電圧が印加される。または、立ち上がり時間が磁性層10の磁気緩和時間以下であり、かつ、立下り時間が磁性層10の磁気緩和時間以上であるステップ状に変化するパルス電圧が電極12及び下地層14に印加される。または、極性が異なる電圧を電極12及び下地層14に掃印して印加することで、磁性層10の磁化方向が制御される。

10

【0037】

図2に実験による実証例を示す。図2は、基板13/下地層14/磁性層10/絶縁層11/電極12の積層構造を有する磁気機能素子に対して外部より電圧を印加し、磁気機能素子の磁気異方性の変化を磁気ヒステリシス曲線の変化として、磁気光学効果（極カー効果）を用いて検出した実験結果を示す図である。基板13には単結晶酸化マグネシウム（001）、下地層14にはクロム/金のエピタキシャル（001）積層膜、磁性層10にはFe（001）膜（膜厚4.5）、絶縁層11にはMgO（001）層（10nm）/ポリイミド（1.5μm）積層膜、上部電極12にはITOが用いられている。

【0038】

20

エピタキシャルAu（001）上の超薄膜Feは数の領域において、垂直磁気異方性を示すことがよく知られている。図2に示すように、この磁気機能素子に直流電圧200Vを印加した場合に、平衡状態と比較して約40%の垂直磁気異方性変化が観測されている。この磁気機能素子においてはポリイミド（1.5μm）積層膜があるために大きな電圧を必要としているが、MgO（001）層（1nm以上）の上に直接上部電極を形成することにより1V以下の電圧で同様な効果を得ることが出来る。また、ここで重要な点は、対称性の問題から、面内磁化膜に対しては膜面垂直方向の電界による異方性変化は誘起されず、また垂直磁気異方性が非常に強い場合に関しても電界の影響が小さくなってしまいうため、制御が困難となる。本実施形態の磁気機能素子では、超薄膜Fe、つまり磁性層10の膜厚を適切に設計することにより、面内磁気異方性から垂直磁気異方性へ遷移する領域を選択し、電界の影響を最大限に磁気異方性変化へと変換することが実現される。この現象は磁性層10と絶縁層11の界面に電界が加わることによって生じる。このときの磁気異方性エネルギーは以下の様に表現される。

30

【0039】

【数1】

$$E_{ani} = \left(\frac{1}{2} \mu_0 M^2 - K_u - \frac{K_s}{d} - \frac{K_E}{d} V \right) \cos^2 \theta - \mu_0 M H_{ext} \cos \theta$$

ここで、 θ は磁化と膜法線のなす角、Mは磁化、 μ_0 は真空の透磁率、 K_u は一軸異方性エネルギー、 K_s は表面異方性エネルギー、 K_E は電圧印加による磁気異方性の変化率、 H_{ext} は膜面に垂直な方向に加えられた外部磁界の大きさ、dは磁性層10の膜厚、Vは印加電圧である。このとき磁化の膜面直方向の成分 M_y の電圧による変化率は、

40

【0040】

【数2】

$$\frac{dM_y}{dV} = \frac{M}{\frac{1}{2}\mu_0 M^2 - K_u - \frac{K_s}{d}} \frac{K_E}{d}$$

となる。式から明らかなように、磁性層10に発生する垂直磁気異方性エネルギー（ $K_u + K_s/d$ ）を磁化が面に垂直に向いた時の形状磁気異方性エネルギー（ $\mu_0 M^2/2$ ）の50～99%とすることにより、電圧による磁化の面直方向成分の変化率を大きくすることが出来る。垂直磁気異方性エネルギーをさらに大きくすると電圧に対する磁化の面直方向成分の変化率はさらに大きくなるが、同時に磁化の熱揺らぎが増大してしまうので実用上望ましくない。また、磁性層10の膜厚dは小さければ小さいほど電圧に対する磁化の面直方向成分の変化率が大きくなる。しかし、膜厚が一原子層を下回ると強磁性状態が維持できなくなるので望ましくない。また、膜厚が小さ過ぎるとトンネル磁気抵抗効果などが小さくなるという問題もある。そこで、磁性層10の膜厚dは一原子層以上で、且つ、2nm以下であることが望ましい。

10

【0041】

次に、電圧、およびそれによって生じる電界による垂直磁気異方性変化を用いて磁化反転制御が可能であることを、マクロスピンモデルに基づくシミュレーションを用いて説明する。図3に電界印加によるマクロスピンの軌道プロファイルを示す。設定パラメータは、ダンピング定数0.01、ジャイロ磁気定数 2.34×10^5 (m/A·sec)、X及びZ軸方向（面内）の異方性磁場をそれぞれ4000e及び2000e（保磁力）とし、Y軸方向（面直）の反磁場+1軸異方性磁場を5000eとする。今、外部磁場29000eをY軸方向に印加することにより、初期磁化状態を図中のoff点に設定する。この初期状態に対して、磁気機能素子に電圧を印加することによりY軸方向の異方性が20%（-1000e）変化する場合を考える。電圧印加の立ち上がり速度が1ns以下と十分短い場合、異方性磁場変化によるトルクを受けたスピンはZ軸方向のもう一方の安定点（図中on点）に収束する様子が分かる。立ち上がりが1nsよりも長い場合は再び初期状態の安定点に再び収束するため、パルス電圧印加の立ち上がり速度制御が磁化状態書込みにおける重要な制御項目である。この書込み速度は従来技術であるMRAMにおいて現在提案されている電流磁場やスピン注入磁化反転による書込みと比べて数倍から数十倍高速であり、高速処理が求められるメモリ応用などに適していることを示している。さて、この後、パルス電圧を磁化の緩和時間に比べてゆっくりと減少させると電圧を取り去った後も磁化方向は保持される。磁化の緩和時間は

20

30

【0042】

【数3】

$$\tau = \frac{\gamma H_{eff}}{\alpha}$$

40

と表される。は磁気ジャイロ定数、 H_{eff} は有効磁界、はGilbertのダンピング定数である。そこで、パルス電圧の立ち上がり時間は磁化の緩和時間より短くかつ、パルス電圧の立ち下がり時間は磁化の緩和時間より長く設定する必要がある。

【0043】

また、上記の場合とは異なり、垂直磁気異方性エネルギーを形状磁気異方性エネルギーの101%から150%に設定しておき、膜（磁性層10）面内方向に外部磁界を印加すると、磁化は膜法線と適度な角度をなす。この状態において電圧を印加することにより磁化の膜面直方向の成分をスイッチすることも可能である。

50

【 0 0 4 4 】

図4は、磁性層10（膜厚が0.38nm、0.48nm及び0.58nm）に $Fe_{80}Co_{20}$ を適用した磁気機能素子に対して外部より電圧を印加し、磁気機能素子の磁気異方性の変化を磁気ヒステリシス曲線の変化として、磁気光学効果（極カー効果）を用いて検出した実験結果を示す図である。ここで、基板13には単結晶酸化マグネシウム（001）、下地層14にはクロム/金のエピタキシャル（001）積層膜、磁性層10には $CoFe$ （001）膜（膜厚2nm以下）、絶縁層11には MgO （001）層（10nm）/ポリイミド（1.5 μm ）積層膜、上部電極12にはITOが用いられている。

【 0 0 4 5 】

図4に示されているように、磁性層10を Fe に Co を20%添加したもので構成した場合、 Fe で構成した場合と同様に、2nm以下の膜厚において垂直磁気異方性が現れるが、さらに、0.5nm以下の膜厚とすることで、磁性層10を垂直磁化膜とすることが可能である。

10

【 0 0 4 6 】

図5は、磁性層10に膜厚が0.63nmの $Fe_{80}Co_{20}$ を適用した磁気機能素子に対して外部より電圧を $\pm 200V$ 印加し、磁気機能素子の磁気異方性の変化を磁気ヒステリシス曲線の変化として示す図である。

【 0 0 4 7 】

図5に示されるように、電圧印加によって界面磁気異方性エネルギーが $21\mu J/m^2$ 変化している。これは、磁性層10を Fe で構成した場合と比較して、2.5倍の変化量であり、 Co 組成の制御が電圧による磁気異方性変化において重要であることを意味している。

20

【 0 0 4 8 】

図6は、磁性層10に膜厚が約0.5nmの鉄コバルト合金を適用した磁気機能素子に対して外部より $\pm 200V$ の電圧を印加した場合の界面磁気異方性エネルギーの変化量の Co 組成依存性を示す図である。

【 0 0 4 9 】

図6に示されるように、 Fe に対して、 Co を30%未満の範囲で添加することが電圧効果の増大に効果的である。

【 0 0 5 0 】

次に、電極12及び下地層14への電圧の印加、又は磁性層10及び絶縁層11に対する電界の印加による磁性層10の保磁力変化を用いて磁化反転制御が可能であることを示す。

30

【 0 0 5 1 】

図7は、磁性層10に膜厚が0.48nmの $Fe_{80}Co_{20}$ を適用した磁気機能素子に対して外部より電圧を $\pm 200V$ 印加し、磁気機能素子の磁気異方性の変化を磁気ヒステリシス曲線の変化として示す図である。

【 0 0 5 2 】

図7に示されるように、0.48nmの膜厚においては、 $Fe_{80}Co_{20}$ 膜は垂直磁化膜となるために角型性の良いヒステリシスとなり、保磁力を有する。そして、その保磁力が電圧の印加によって変化していることが分かる。この保磁力変化を利用した磁化反転制御方法を以下に説明する。

40

【 0 0 5 3 】

まず初期状態として、磁気機能素子に対して外部磁場を印加することによって、図7のAの磁化状態に保持する。その状態でITO電極等の電極12側が正となるように電圧を印加すると、磁性層10の保磁力が小さくなるため、図7のBの磁化状態へ遷移する。この遷移過程の一例を図8に示す。図8に示されるように、電圧を印加していない状態で外部磁場を370e印加することで図8のAの磁化状態となり、電極12に正の電圧を印加した場合、30V以下の電圧印加によって、図8のBの磁化状態に遷移する。同様に、外部磁場を-350e印加することで図8のCの磁化状態とし、電極12に逆方向の電圧を

50

印加した場合、同じく30V以下の電圧印加によって、図8のDの磁化状態に遷移する。この現象を利用することで、ある一定の外部アシスト磁場下のもとで、電圧による保磁力変化を用いた磁化反転制御が可能である。

【0054】

従って、本実施形態の磁気機能素子において、外部から磁場を印加した状態で磁性層10及び絶縁層11からなる構造体を挟む対向電極（電極12及び下地層14）に電圧を印加する、又は構造体に対して電界を印加することによって磁性層10の保磁力を変化させ、当該変化によって磁性層10の磁化方向を制御してもよい。

【0055】

上記の通り、電圧もしくはそれによって発生する電界を利用した界面磁気異方性エネルギーを変化させる技術にはコバルト鉄合金を利用することが非常に有効であるが、さらにその効果を増大させるには、ポテンシャル障壁材料である絶縁層の材料に室温で高い比誘電率を有することが重要である。それは、界面磁気異方性エネルギーの変化量は電圧の印加によって接合界面に蓄積される電荷量に依存するためである。これは、同じだけの界面磁気異方性エネルギー変化を誘起させる場合においても、比誘電率の高い材料を用いることで磁性層の膜厚を厚くすることができることを意味しており、情報記憶方法や磁気機能素子として利用する際に熱安定性を高く維持することが可能という点で重要である。例えば、図7の実施例で示した垂直磁化 $\text{Fe}_{80}\text{Co}_{20}$ (0.48nm) / MgO 接合における熱安定性定数は、素子サイズ100nm×100nmを考えた場合、約5となり、実用において必要とされる60よりも小さい。しかし、例えば MgO の約30倍の比誘電率を室温

【0056】

図9は、絶縁層11が MgO （比誘電率9.8）から構成される場合に得られる磁性層10の磁気異方性エネルギー変化を1とし、該磁気異方性エネルギーの変化が磁性層10と絶縁層11との界面の蓄積電荷量に比例して変化すると仮定した場合に予測される性能指数の、絶縁層11の材料依存性を示すグラフである。

【0057】

図9に示されるように、強誘電体材料である BaTiO_3 に Sr 、 Sn 、 La 、 Zr 、 Ca 、 Y 、 Nd 、 Sm 及び Dy 等を添加してキュリー温度及び誘電率を制御した材料、 bcc-Fe (001)合金及び bcc-CoFe (001)合金と格子ミスマッチが1~2%と小さく、エピタキシャル成長が可能な SrTiO_3 、IIIB元素の酸化物（ Y_2O_3 及び La_2O_3 等）、IVB元素の酸化物（ ZrO_2 及び HfO_2 等）、並びにVB元素の酸化物（ Ta_2O_5 等）や TiO_2 などが絶縁層11の材料として有効である。

【0058】

以上のように本実施形態の磁気機能素子によれば、1原子層以上で、かつ、2nm以下の膜厚の超薄膜強磁性層としての磁性層10と、磁性層10に直接接して積層されたポテンシャル障壁となる絶縁層11とからなる構造体を形成し、この構造体を挟む対向電極である電極12及び下地層14に電圧を印加する、又は、構造体に対して電界を印加することによって磁性層10の磁気異方性が変調され、当該変調によって磁性層10の磁化方向が制御される。従って、電流磁界やスピントランスファートルクを用いることなく低消費電力で磁化方向を制御することができる。

【0059】

（第2の実施形態）

図10は本発明の第2の実施形態による磁気機能素子の断面図を示している。

【0060】

この磁気機能素子は第1の実施形態における磁性層10と絶縁層11の配置関係を上下逆としたものである。基板13及び下地層14上にポテンシャル障壁となる絶縁層11が

配置される。ここで下地層 1 4 は下部電極としても利用可能である。絶縁層 1 1 の上に、電界誘起磁化反転の対象となる磁性層 1 0 が配置される。電圧は磁性層 1 0 上に配置された電極 1 2 と下地層 1 4 の間に印加される。

【 0 0 6 1 】

以上のように本実施形態の磁気機能素子によれば、1 原子層以上で、かつ、2 nm 以下の膜厚の超薄膜強磁性層としての磁性層 1 0 と、磁性層 1 0 に直接接して積層されたポテンシャル障壁となる絶縁層 1 1 とからなる構造体を形成し、この構造体を挟む対向電極である電極 1 2 及び下地層 1 4 に電圧を印加する、又は、構造体に対して電界を印加することによって磁性層 1 0 の磁気異方性が変調され、当該変調によって磁性層 1 0 の磁化方向が制御される。従って、電流磁界やスピントランスファートルクを用いることなく低消費電力で磁化方向を制御することができる。

10

【 0 0 6 2 】

(第 3 の実施形態)

図 1 1 は本発明の第 3 の実施形態による磁気記録素子 (情報記憶素子) の断面図を示している。

【 0 0 6 3 】

この磁気記録素子は、1 個のメモリセルとして機能する。同磁気記録素子は、第 1 の実施形態の磁気機能素子における絶縁層 1 1 上にさらにもう 1 層の磁性層 (参照層) 2 0 が配置された構造を有し、記録層 2 1 は第 1 の実施形態の磁気機能素子における磁性層 1 0 に対応し、磁性層 1 0 と同一の形態 (材料及び膜厚) を有する。

20

【 0 0 6 4 】

参照層 2 0 は、電極 1 2 及び下地層 1 4 に挟まれ、かつ、記録層 2 1 から見て絶縁層 1 1 の反対側に積層された強磁性金属を含む層である。参照層 2 0 は磁性層 1 0 と同一の材料より構成される。参照層 2 0 の磁化状態は常に固定状態とされ、電圧印加により記録層 2 1 の磁化状態のみを制御することで情報の書込みが行われる。情報の読出しは、記録層 2 1 と参照層 2 0 の磁化の相対角度に依存する磁気抵抗効果を用いて行われる。

【 0 0 6 5 】

下地層 1 4 は、磁気記録素子の対向電極の一方を構成し、基板 1 3 の上に積層され、記録層 2 1 又は参照層 2 0 を成長させるための下地となる層である。

【 0 0 6 6 】

以上のように本実施形態の磁気機能素子は、情報を記憶する素子であって、1 原子層以上で、かつ、2 nm 以下の膜厚の超薄膜強磁性層としての記録層 2 1 と、記録層 2 1 に直接接して積層されたポテンシャル障壁となる絶縁層 1 1 と、記録層 2 1 及び絶縁層 1 1 を挟む 1 対の対向電極としての電極 1 2 及び下地層 1 4 を備える。そして、第 1 の実施形態の磁気機能素子に係る磁化方向の制御方法と同様の方法により記録層 2 1 の磁化方向を制御することによって情報の記憶が行われる。従って、電流磁界やスピントランスファートルクを用いることなく低消費電力で磁化方向を制御することができる。その結果、この磁気記録素子をマトリックス状に配置することで、低消費電力の固体磁気メモリを実現することができる。

30

【 0 0 6 7 】

(第 4 の実施形態)

図 1 2 は本発明の第 4 の実施形態による磁気記録素子 (情報記憶素子) の断面図を示している。

【 0 0 6 8 】

この磁気記録素子は、1 個のメモリセルとして機能する。同磁気記録素子は、第 2 の実施形態の磁気機能素子における下地層 1 4 上にもう 1 層の磁性層 (参照層) 2 0 が配置された構造を有し、記録層 2 1 は第 2 の実施形態の磁気機能素子における磁性層 1 0 に対応し、磁性層 1 0 と同一の形態 (材料及び膜厚) を有する。

【 0 0 6 9 】

参照層 2 0 は、電極 1 2 及び下地層 1 4 に挟まれ、かつ、記録層 2 1 から見て絶縁層 1

40

50

1の反対側に積層された強磁性金属を含む層である。参照層20は磁性層10と同一の材料より構成される。第3の実施形態の磁気記録素子と同様に、参照層20の磁化状態は常に固定状態とされ、電圧印加により記録層21の磁化状態のみを制御することで情報の書込みが行われる。情報の読出しは、記録層21と参照層20の磁化の相対角度に依存する磁気抵抗効果を用いて行われる。

【0070】

以上のように本実施形態の磁気機能素子は、情報を記憶する素子であって、1原子層以上で、かつ、2nm以下の膜厚の超薄膜強磁性層としての記録層21と、記録層21に直接接して積層されたポテンシャル障壁となる絶縁層11と、記録層21及び絶縁層11を挟む1対の対向電極としての電極12及び下地層14を備える。そして、第1の実施形態の磁気機能素子に係る磁化方向の制御方法と同様の方法により記録層21の磁化方向を制御することによって情報の記憶が行われる。従って、電流磁界やスピントランスファートルクを用いることなく低消費電力で磁化方向を制御することができる。その結果、この磁気記録素子をマトリックス状に配置することで、低消費電力の固体磁気メモリを実現することができる。

10

【0071】

(第5の実施形態)

図13は本発明の第5の実施形態によるスピントランジスタの構造を示している。なお、図13(a)は同スピントランジスタの上面図であり、図13(b)は同スピントランジスタの断面図である。

20

【0072】

このスピントランジスタは、電圧印加によって磁気抵抗が変化することを利用する磁気機能素子である。このスピントランジスタは、基板13、下地層14、磁性層10、絶縁層11、電極30、非磁性層33、磁性層31及び電極32から構成される。磁性層31は磁性層10と同一の材料より構成される。

【0073】

同スピントランジスタの特徴は、電圧印加によって磁性層10の磁化方向を制御するゲート部と、磁性層10の磁化状態を読み出すための読出し部とを空間的に分離して形成することにある。

【0074】

ゲート部は、磁性層10上に配置された絶縁層11と電極30からなる。電圧印加は電極30と下地層14の間で行う。

30

【0075】

読出し部は磁性層10上に配置された非磁性層33と、磁性層31と、電極32とから構成される。非磁性層33としては例えば金(Au)、銀(Ag)、銅(Cu)、アルミニウム(Al)、クロム(Cr)及びルテニウム(Ru)などの貴金属や遷移金属元素、並びにアルミニウム、マグネシウム、ハフニウム、セリウム、ストロンチウム、タンタル及びチタンなどの酸化物、窒化物及びフッ化物などを用いることができる。

【0076】

磁化状態の読出しは、電極32と下地層14の間における磁性層10と磁性層31の相対角度に依存する磁気抵抗効果を利用して行われる。非磁性層33の材料及び膜厚並びにゲート部及び読出し部の素子サイズについて最適化を行うことにより、ゲート電圧印加による情報書込みと磁気抵抗効果による情報読出しそれぞれに適した、独立なデバイス設計が可能となる。これにより、ゲート電圧の印加によって読出し部に流れる電流値を制御することが可能となる。これは、従来技術における電界効果トランジスタと同様の機能といえるが、記録層としての磁性層10を有するため不揮発性を有するトランジスタを実現可能である。このようなスイッチ機能だけでなく、電流、電圧及び電力増幅機能をも有するトランジスタを実現可能である。

40

【0077】

以上のように本実施形態のスピントランジスタは、3つの端子を有し、メモリ及びスイ

50

ツチの少なくとも1つとして機能する磁気機能素子であって、第1の端子と接続される第1の電極層としての下地層14と、下地層14の上に積層され、1原子層以上で、かつ、2nm以下の膜厚の超薄膜強磁性層である磁性層10と、磁性層10の上面の一部の領域に直接接して積層されたポテンシャル障壁となる絶縁層11と、絶縁層11の上に形成され、第2の端子と接続される第2の電極層としての電極30と、磁性層10の上面の他の一部の領域に積層された非磁性層33と、非磁性層33の上に積層された磁性層31と、磁性層31の上に積層され、第3の端子と接続される第3の電極層としての電極32とを備える。そして、第1の端子と第2の端子の間を流れる電流は、磁性層10と磁性層31の相対角度に依存して変化する。これは、磁性層10と磁性層31の相対角度の制御によって、第1の端子と第2の端子の間の電流を増幅することができることを意味する。また、第1の端子と第2の端子の間の電流を計測することにより、磁性層10と磁性層31の相対角度を特定することができる。これは、スピントランジスタにメモリ機能が備わっていることを意味する。このとき、第1の実施形態の磁気機能素子に係る磁化方向の制御方法と同様の方法により磁性層10の磁化方向が制御される。従って、低消費電力の増幅機能及びメモリ機能を有するスピントランジスタを実現することができる。

10

【0078】

(第6の実施形態)

図14は本発明の第6の実施形態による磁気機能素子の断面図を示している。

【0079】

この磁気機能素子は、磁気記録素子およびスピントランジスタとして機能する。この磁気機能素子は、基板13、下地層14、絶縁層11、磁性層10、非磁性層41、磁性層42、電極43及び電極44から構成される。磁性層42は磁性層10と同一の材料より構成される。

20

【0080】

非磁性層41には、例えば金(Au)、銀(Ag)、銅(Cu)、アルミニウム(Al)、クロム(Cr)、ルテニウム(Ru)などの貴金属や遷移金属元素、もしくはアルミニウム、マグネシウム、ハフニウム、セリウム、ストロンチウム、タンタル、チタンなどの酸化物、窒化物、フッ化物を用いることができる。

【0081】

同磁気機能素子では、基板13上に下地層14を介して絶縁層11が配置され、その絶縁層11上に直接的に接するように電圧もしくはそれによって生じる電界によって磁化方向が制御される磁性層10が配置される。下地層14は下部電極としても利用可能である。

30

【0082】

同磁気機能素子では、更に、磁性層10の上に金属もしくは絶縁体からなる非磁性層41及び磁性層42を配置し、磁性層10を含めた3層構造の両端に電極43及び44が配置される。

【0083】

ここで、非磁性層41を介した磁性層10と磁性層42の間で磁気抵抗効果が生じるように設計される。電極43もしくは電極44と下部電極としての下地層14の間に電圧を印加することにより、磁性層10の磁化方向が制御される。磁性層10と磁性層42の相対的な磁化方向の変化によって非磁性層41を介して生じる磁気抵抗効果は電極43と電極44間で検出される。また、下地層14と電極44もしくは電極43の間に印加する電圧をゲート電圧と考え、ゲート電圧によって磁性層10の磁化方向を制御することにより、電極43と電極44の間に流れる電流を制御することが可能であることから、電界効果トランジスタと同様の機能を持ち、かつ制御層が磁性層10であることから、不揮発性の機能も持つスピントランジスタを実現することが可能である。

40

【0084】

以上のように本実施形態の磁気機能素子は、3つの端子を有し、メモリ及びスイッチの少なくとも1つとして機能する磁気機能素子であって、1原子層以上で、かつ、2nm以

50

下の膜厚の超薄膜強磁性層である磁性層10と、磁性層10の下面に直接接して積層されたポテンシャル障壁となる絶縁層11と、絶縁層11の下に形成され、第1の端子と接続される下地層14と、磁性層10の上に積層された非磁性層41と、非磁性層41の上に積層された磁性層42と、磁性層42の上面の一部の領域に積層され、第2の端子と接続される電極43と、磁性層42の上面の他の一部の領域に積層され、第3の端子と接続される電極44とを備える。そして、第1の端子と第2の端子の間を流れる電流は、磁性層10と磁性層42の相対角度に依存して変化する。これは、磁性層10と磁性層42の相対角度の制御によって、第1の端子と第2の端子の間の電流を増幅することができることを意味する。また、第1の端子と第2の端子の間の電流を計測することにより、磁性層10と磁性層42の相対角度を特定することができる。これは、スピントランジスタにメモリ機能が備わっていることを意味する。このとき、第1の実施形態の磁気機能素子に係る磁化方向の制御方法と同様の方法により磁性層10の磁化方向が制御される。従って、低消費電力の増幅機能及びメモリ機能を有するスピントランジスタと、低消費電力の磁気記録素子を実現することができる。

10

【0085】

(第7の実施形態)

図15は本発明の第7の実施形態による磁気機能素子の断面図を示している。

【0086】

この磁気機能素子は、磁気記録素子およびスピントランジスタとして機能する。この磁気機能素子は、基板13、下地層14、磁性層42、非磁性層41、磁性層10、絶縁層11、電極43、電極44及び電極50から構成される。

20

【0087】

同磁気機能素子は、第7の実施形態の磁気機能素子を基本とした構造を有するものであり、基板13の上に、磁性層42、非磁性層41及び磁性層10からなるサンドイッチ構造が配置され、さらにその上にポテンシャル障壁となる絶縁層11及び電極50が配置される。ここで、磁性層10が電圧印加による磁化制御層となり、磁性層10の磁化方向の制御は電極50と下部電極としての下地層14の間に電圧を印加することによって行われる。第6の実施形態の磁気抵抗素子と同様に、磁性層10、非磁性層41及び磁性層42は磁性層10と磁性層42の磁化方向の相対角度に依存して磁気抵抗効果を示す。磁気抵抗効果はこの3層構造の両端に配置された電極43と電極44の間で検出される。

30

【0088】

この磁気機能素子を磁気記録素子として考える場合、書込み動作は下地層14と電極50の間に電圧を印加することによって磁性層10の磁化方向を制御することによって行われ、読出し動作は電極43と電極44の間の磁気抵抗効果を用いて行われる。一方、磁気機能素子をスピントランジスタとして考える場合、電極50と下地層14の間に印加する電圧をゲート電圧とし、ゲート電圧によって磁性層10の磁化方向を制御することにより、電極43と電極44間に流れる電流を制御することが可能である。従って、電界効果トランジスタと同様の機能を持ち、かつ制御層が磁性層10であることから、不揮発性の機能も持つスピントランジスタを実現することが可能である。

【0089】

以上のように本実施形態の磁気機能素子は、3つの端子を有し、メモリ及びスイッチの少なくとも1つとして機能する磁気機能素子であって、磁性層42と、磁性層42の上に積層された非磁性層41と、非磁性層41の上に積層され、1原子層以上で、かつ、2nm以下の膜厚の超薄膜強磁性層である磁性層10と、磁性層10の上面の一部の領域に直接接して積層されたポテンシャル障壁となる絶縁層11と、絶縁層11の上に形成され、第1の端子と接続される電極50と、磁性層10の上面の他の一部の領域に積層され、第2及び第3の端子のそれぞれと接続される電極43及び44とを備える。そして、第1の端子と第2の端子の間を流れる電流は、磁性層10と磁性層42の相対角度に依存して変化する。これは、磁性層10と磁性層42の相対角度の制御によって、第1の端子と第2の端子の間の電流を増幅することができることを意味する。また、第1の端子と第2の端

40

50

子の間の電流を計測することにより、磁性層 10 と磁性層 42 の相対角度を特定することができる。これは、スピントランジスタにメモリ機能が備わっていることを意味する。このとき、第 1 の実施形態の磁気機能素子に係る磁化方向の制御方法と同様の方法により磁性層 10 の磁化方向が制御される。従って、低消費電力の増幅機能及びメモリ機能を有するスピントランジスタと、低消費電力の磁気記録素子を実現することができる。

【0090】

(第 8 の実施形態)

図 16 は本発明の第 8 の実施形態による磁気機能素子の断面図を示している。

【0091】

この磁気機能素子は、3つの端子を有し、磁気記録素子およびスピントランジスタとして機能する。この磁気機能素子は、半導体層 100 上面の一部の領域に形成された、1原子層以上で、かつ、2nm以下の膜厚の超薄膜強磁性層からなる第 1 の磁性層 101 と、第 1 の磁性層 101 の上に形成された第 1 の電極 102 と、半導体層 100 上面の一部の領域に形成された第 2 の磁性層 103 と、第 2 の磁性層 103 の上に形成された第 2 の電極 104 と、半導体層 100 上面の一部の領域に直接接して形成されたゲート絶縁膜 105 と、ゲート絶縁膜 105 の上に形成され、ゲート絶縁膜 105 と接続される第 3 の電極 106 とを備える。

10

【0092】

この磁気機能素子では、第 1 の電極 102 及び第 2 の電極 104 の間に電圧を印加する、又は第 1 の磁性層 101 に電界を印加することによって第 1 の磁性層 101 の磁気異方性を変化させ、当該変調によって第 1 の磁性層 101 の磁化方向が制御される。

20

【0093】

以上、本発明の磁化制御方法、情報記憶方法、情報記憶素子及び磁気機能素子について、実施の形態に基づいて説明したが、本発明は、この実施の形態に限定されるものではない。本発明の要旨を逸脱しない範囲内で当業者が思いつく各種変形を施したものも本発明の範囲内に含まれる。

【0094】

例えば、上記実施形態では、磁気機能素子として磁気記録素子およびスピントランジスタを例示したが、例えば電界印加によって磁気抵抗効果に変調されることを利用したスイッチング素子、あるいはスイッチング素子及びスピントランジスタ等を用いた不揮発性論理回路であってもよい。

30

【産業上の利用可能性】

【0095】

本発明は、磁化制御方法、情報記憶方法、情報記憶素子及び磁気機能素子に利用でき、特に固体磁気メモリ及びスピントランジスタ等に利用することができる。

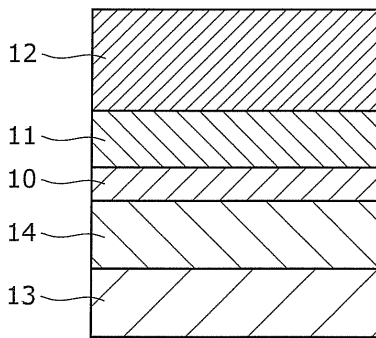
【符号の説明】

【0096】

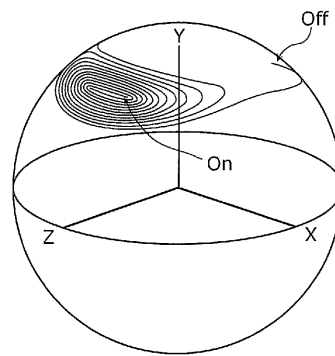
10、31、42	磁性層	
11	絶縁層	
12、30、32、43、44、50	電極	40
13	基板	
14	下地層	
20	参照層	
21	記録層	
33、41	非磁性層	
100	半導体層	
101	第 1 の磁性層	
102	第 1 の電極	
103	第 2 の磁性層	
104	第 2 の電極	50

- 105 ゲート絶縁膜
- 106 第3の電極

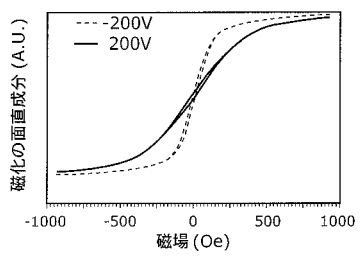
【図1】



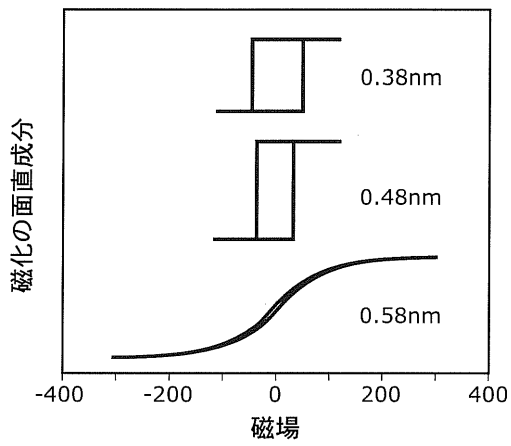
【図3】



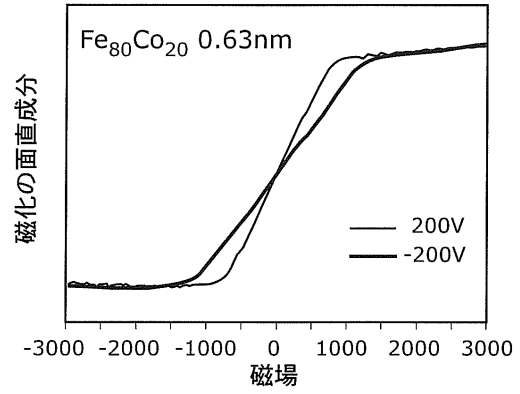
【図2】



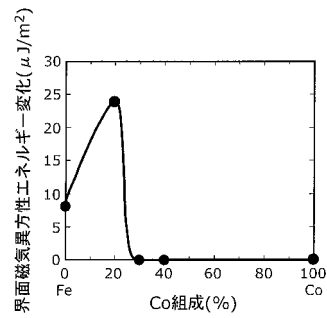
【 図 4 】



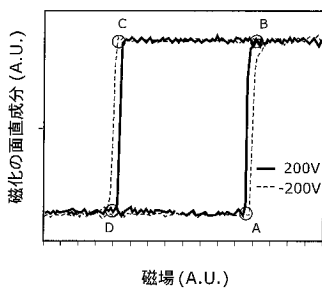
【 図 5 】



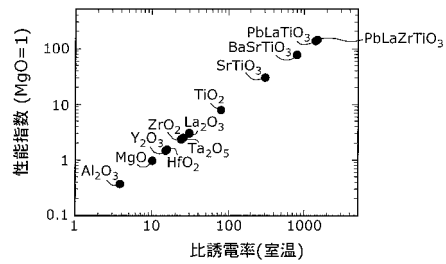
【 図 6 】



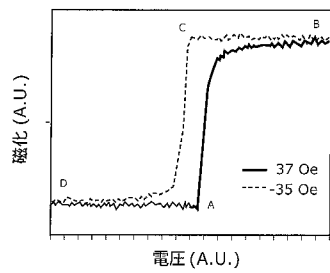
【 図 7 】



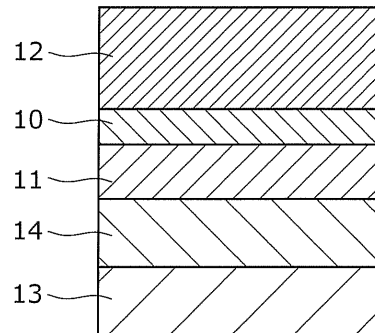
【 図 9 】



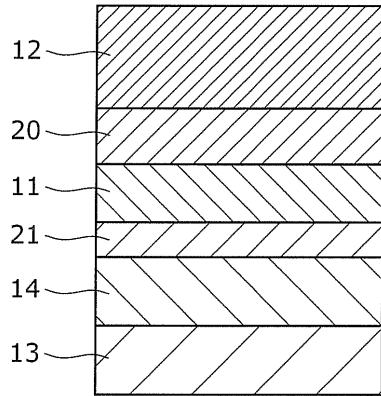
【 図 8 】



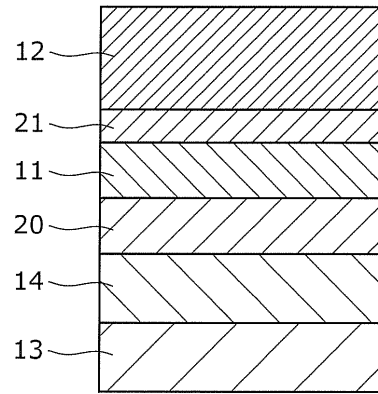
【 図 10 】



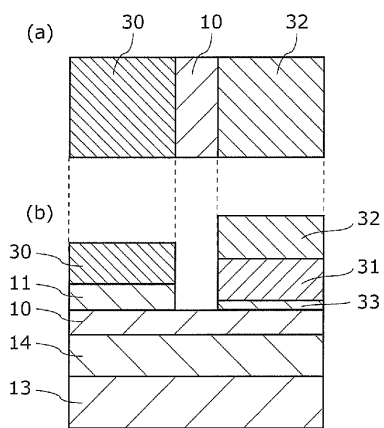
【図 1 1】



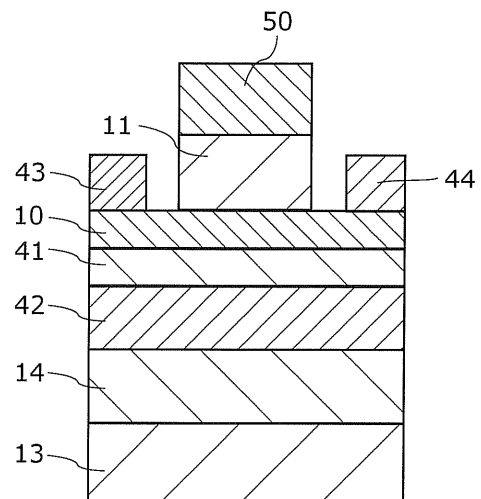
【図 1 2】



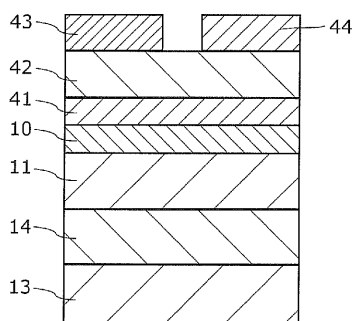
【図 1 3】



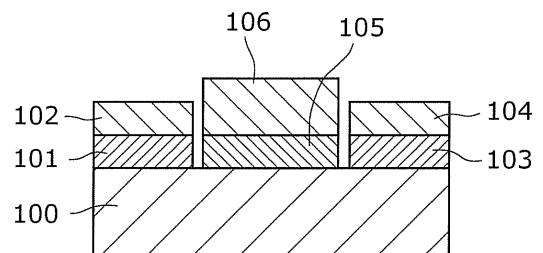
【図 1 5】



【図 1 4】



【図 1 6】



フロントページの続き

(72)発明者 塩田 陽一

日本国大阪府吹田市山田丘1番1号 国立大学法人大阪大学内

審査官 石坂 博明

(56)参考文献 特開2001-196661(JP,A)

特開平11-204854(JP,A)

特開2000-187814(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/8246、27/105、27/22

29/82、43/00-43/14