



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I418142 B

(45) 公告日：中華民國 102 (2013) 年 12 月 01 日

(21) 申請案號：099112175

(22) 申請日：中華民國 99 (2010) 年 04 月 19 日

(51) Int. Cl. : **H03F3/45 (2006.01)**

(30) 優先權：2010/02/19	美國	12/708,880
2010/02/19	美國	12/708,897
2010/02/19	美國	12/708,918

(71) 申請人：茂力科技股份有限公司 (美國) MONOLITHIC POWER SYSTEMS, INC. (US)  
美國

(72) 發明人：莫拉維基 法爾胡德 MORAVEJI, FARHOOD (US)

(74) 代理人：林志剛

(56) 參考文獻：

TW	200627792A	US	5789949
US	7307477B2	US	7557659B2

Shouli Yan; Jingyu Hu; Tongyu Song; Sanchez-Sinencio, E.,  
 "Constant-gm techniques for rail-to-rail CMOS amplifier input  
 stages: a comparative study," Circuits and Systems, 2005. ISCAS  
 2005. IEEE International Symposium on , vol., no., pp.2571,2574  
 Vol. 3, 23-26 May 2005.

審查人員：陳明德

申請專利範圍項數：19 項 圖式數：3 共 0 頁

(54) 名稱

運算放大器

(57) 摘要

本發明提出了一種誤差放大器。該誤差放大器能進行軌對軌工作且具有較大的帶寬和較高的轉換速率。該誤差放大器包括用於接收輸入差分電壓並提供跨導增益的輸入級、用於提供電流增益的中間級以及用於驅動負載的輸出級。

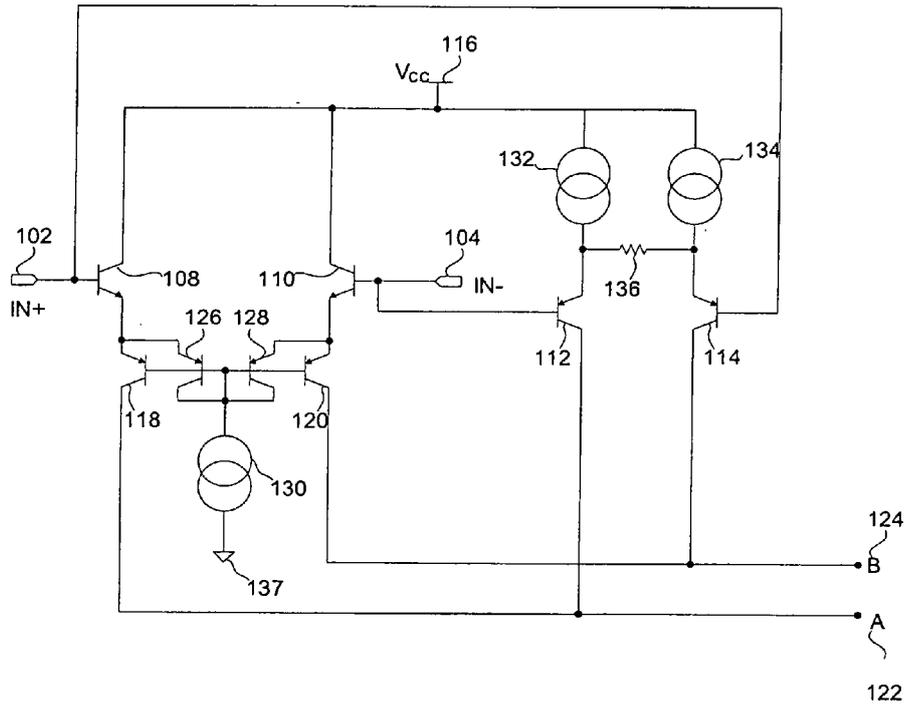


圖 1

- 102 . . . 輸入埠
- 104 . . . 輸入埠
- 108 . . . NPN 電晶體
- 110 . . . NPN 電晶體
- 112 . . . PNP 電晶體
- 114 . . . PNP 電晶體
- 116 . . . 電源端
- 118 . . . PNP 電晶體
- 120 . . . PNP 電晶體
- 122 . . . 節點
- 124 . . . 節點
- 126 . . . PNP 電晶體
- 128 . . . PNP 電晶體
- 130 . . . 電流源
- 132 . . . 電流源
- 134 . . . 電流源
- 137 . . . 接地端

# 發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：99112175

※申請日：99年04月19日

※IPC分類：H03F 3/45(2006.01)

一、發明名稱：(中文/英文)

運算放大器

二、中文發明摘要：

本發明提出了一種誤差放大器。該誤差放大器能進行軌對軌工作且具有較大的帶寬和較高的轉換速率。該誤差放大器包括用於接收輸入差分電壓並提供跨導增益的輸入級、用於提供電流增益的中間級以及用於驅動負載的輸出級。

三、英文發明摘要：

四、指定代表圖：

(一) 本案指定代表圖為：第(1)圖。

(二) 本代表圖之元件符號簡單說明：

102：輸入埠

104：輸入埠

108：NPN 電晶體

110：NPN 電晶體

112：PNP 電晶體

114：PNP 電晶體

116：電源端

118：PNP 電晶體

120：PNP 電晶體

122：節點

124：節點

126：PNP 電晶體

128：PNP 電晶體

130：電流源

132：電流源

134：電流源

137：接地端

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

## 六、發明說明：

### 【發明所屬之技術領域】

本發明涉及類比電路，更具體地，本發明涉及運算放大器。

### 【先前技術】

運算放大器在許多類比電路中均獲得了廣泛的應用。在許多應用場合，要求運算放大器具有較寬的帶寬，較高的轉換速率，並能在約 1.8 伏特至 8 伏特的工作電壓範圍內進行軌對軌工作。軌對軌運算放大器相比於一般運算放大器來說，擴大了動態範圍，最大限度地提高了放大器的整體性能。在低電源電壓和單電源電壓下，軌對軌運算放大器可以有寬的輸入共模電壓範圍和輸出擺幅。軌對軌輸入，可以獲得零交越失真，適合驅動 ADC，而不會造成差動線性衰減，實現高精密度應用。

### 【發明內容】

本發明的目的是提供一種軌對軌運算放大器，可以具有更寬的帶寬，更高的轉換速率。

本發明的目的通過下述技術方案來實現：

一種運算放大器，所述運算放大器包括：

電源端；

接地端；

輸入級，所述輸入級使所述運算放大器進行軌對軌工

作；

中間級，所述中間級連接至所述輸入級；以及  
輸出級，所述輸出級連接至所述中間級。

其中，所述輸入級包括：

第一輸入埠以及第二輸入埠；

第一輸出埠以及第二輸出埠；

第一輸入 NPN 電晶體，所述第一輸入 NPN 電晶體包括基極、集極以及射極且所述基極連接至所述第一輸入埠，所述集極連接至所述電源端；

第一輸入 PNP 電晶體，所述第一輸入 PNP 電晶體包括基極、集極以及射極且所述基極連接至所述第一輸入埠，所述集極連接至所述第二輸出埠；

第二輸入 NPN 電晶體，所述第二輸入 NPN 電晶體包括基極、集極以及射極且所述基極連接至所述第二輸入埠，所述集極連接至所述電源端；以及

第二輸入 PNP 電晶體，所述第二輸入 PNP 電晶體包括基極、集極以及射極且所述基極連接至所述第二輸入埠，所述集極連接至所述第一輸出埠。

其中，所述中間級包括：

第一中間級輸入 NPN 電晶體，所述第一中間級輸入 NPN 電晶體包括基極、集極以及射極且所述射極連接至所述第一輸出埠；

第二中間級輸入 NPN 電晶體，所述第二中間級輸入 NPN 電晶體包括基極、集極以及射極且所述基極連接至所

述第一中間級輸入 NPN 電晶體的基極，所述射極連接至所述第二輸出埠；

第一節點，第二節點以及第三節點；

第一 AB 類緩衝器，所述第一 AB 類緩衝器將所述第一中間級輸入 NPN 電晶體的集極連接至所述第一節點；

第二 AB 類緩衝器，所述第二 AB 類緩衝器將所述第二中間級輸入 NPN 電晶體的集極連接至所述第二節點；

第一電阻器，所述第一電阻器具有第一埠和第二埠且所述第一埠連接至所述第一節點，所述第二埠連接至所述第三節點；以及

第二電阻器，所述第二電阻器具有第一埠和第二埠且所述第一埠連接至所述第二節點，所述第二埠連接至所述第三節點。

其中，所述輸出級包括：

輸出埠；

輸出級 PNP 驅動電晶體，所述輸出級 PNP 驅動電晶體包括基極、集極以及射極且所述射極連接至所述電源端，所述基極連接至所述第一 AB 類緩衝器的第一 NPN 電晶體的集極，所述集極連接至所述輸出埠；

輸出級 NPN 驅動電晶體，所述輸出級 NPN 驅動電晶體包括基極、集極以及射極且所述射極連接至所述接地端，所述基極連接至所述第一 AB 類緩衝器的第二 PNP 電晶體的集極，所述集極連接至所述輸出埠；

第一輸出級 PNP 電晶體，所述第一輸出級 PNP 電晶

體包括基極、集極以及射極且所述射極連接至所述電源端，所述集極連接至所述第一 AB 類緩衝器的第一 NPN 電晶體的集極；

第二輸出級 PNP 電晶體，所述第二輸出級 PNP 電晶體包括基極、集極以及射極且所述射極連接至所述第一 AB 類緩衝器的第一 NPN 電晶體的集極，所述集極連接至所述第一 AB 類緩衝器的第二 PNP 電晶體的集極；

第一輸出級 NPN 電晶體，所述第一輸出級 NPN 電晶體包括基極、集極以及射極且所述射極連接至所述接地端，所述集極連接至所述第一 AB 類緩衝器的第二 PNP 電晶體的集極；以及

第二輸出級 NPN 電晶體，所述第二輸出級 NPN 電晶體包括基極、集極以及射極且所述射極連接至所述第一 AB 類緩衝器的第二 PNP 電晶體的集極，所述集極連接至所述第一 AB 類緩衝器的第一 NPN 電晶體的集極。

本發明採用上述結構，提高了運算放大器的動態工作範圍和帶寬，以及轉換速率，使之應用範圍更廣泛。

### 【實施方式】

這裏將參考本發明較佳實施例的具體細節，結合附圖對其實例進行描述。當本發明使用較佳實施例進行描述時，應該理解本發明不僅局限於實施例描述的內容。相反，本發明旨在覆蓋申請專利範圍所定義的屬於本發明精神和範圍內的替換、改型和等同物。此外，在下述的本發明的

詳細說明書中描述了大量的具體細節，旨在促進對本發明的深入而全面的理解。當然，本領域的普通技術人員應能很清楚，本發明可以脫離其中某些具體細節而實施。另外，爲了使本發明的主題清晰，並未對所涉及到的本領域公知的方法、流程、元件和電路進行具體描述。

圖 1、圖 2 和圖 3 示出了根據本發明一個實施例的軌對軌運算放大器電路圖。其中，圖 1 中的埠 102 和 104 爲運算放大器的輸入埠，圖 3 中的埠 106 爲運算放大器的輸出埠。埠 102 和 104 中的一個被指定爲同相輸入埠，另一個則被指定爲反相輸入埠。在圖 1、圖 2 和圖 3 所示的具體實施例中，輸入埠 102 爲同相輸入埠，而輸入埠 104 爲反相輸入埠。

圖 1、圖 2 和圖 3 分別示出了一個具體實施例的一部分，它們共同組成一個實施例。圖 1、圖 2 和圖 3 之間通過字母“A”、“B”、“C”和“D”表示電氣連接關係。如圖 1 中的節點“A”和圖 2 中的“A”點連接，圖 1 中的“B”和圖 2 中的“B”點連接，依此類推。

圖 1 所示電路可被視爲運算放大器的輸入級或者輸入級的一部分。該電路作爲軌對軌跨導放大器，將輸入埠 102 和 104 間的差分電壓轉換爲節點 A 和節點 B 間的差分電流。

圖 1 中的電路包含差分對電晶體 108 和 110 以及差分對電晶體 112 和 114。輸入埠 102 連接至 NPN 電晶體 108 和 PNP 電晶體 114 的基極，而輸入埠 104 則連接至 NPN

電晶體 110 和 PNP 電晶體 112 的基極。NPN 電晶體 108 和 110 的集極均連接至電源端 116 ( $V_{CC}$ )，它們形成電壓跟隨器，分別使得電晶體 108 和 110 的射極電壓跟隨輸入埠 102 和 104 處的電壓。

電晶體 118 和 120 用於阻抗變換，以分別使得從 PNP 電晶體 118 的集極看進去的阻抗比從 NPN 電晶體 108 的射極看進去的阻抗大，而從 PNP 電晶體 120 的集極看進去的阻抗比從 NPN 電晶體 110 的射極看進去的阻抗大。這樣，差分對電晶體 108 和 110 以及電晶體 118 和 120 不會在節點 122 和 124 處引入電阻，可以起到隔離前後級電路的作用。

電晶體 118 的基極由 PNP 電晶體 126 和電流源 130 一起進行偏壓，而電晶體 120 的基極由 PNP 電晶體 128 和電流源 130 一起進行偏壓。在圖 1 所示實施例中，電流源 130 為電流槽，從電晶體 126 和 128 的基極吸收電流。電晶體 126 和 128 像二極體那樣連接，其基極彼此互連，其集極也彼此互連，並且其基極和集極均連接至電流源 130。電晶體 126 和 128 的射極分別連接至電晶體 118 和 120 的射極。這樣，電晶體 118 和 120 的基極被偏壓，電晶體 118 和 120 的大信號集極電流分別受電晶體 126、128 相對於電晶體 118 和 120 的裝置規格控制，同時也受電流源 130 的大小控制。

PNP 電晶體 112 和 114 的射極分別由電流源 132 和 134 進行偏壓。對於圖 1 所示實施例，電流源 132 和 134

提供等量電流。電晶體 112 和 114 的集極分別連接至節點 122 和 124。這樣，節點 122 處的電流為電晶體 112 和 118 的集極電流之和，節點 124 處的電流為電晶體 114 和 120 的集極電流之和。

圖 1 所示電路的輸入輸出跨導關係可以用多種形式表示。其中一種形式是考慮輸入信號和輸出信號關於各自共模信號的變化。一對信號的共模信號為該對信號的算術平均值，其差模信號為該對信號的差值。這樣，若分別用  $\Delta v_{in}$  和  $V_{in}$  表示輸入節點 102 和 104 間的差模輸入電壓和共模輸入電壓，則輸入節點 102 處的電壓為  $V_{in} + \frac{\Delta v_{in}}{2}$ ，輸入節點 104 處的電壓為  $V_{in} - \frac{\Delta v_{in}}{2}$ ；若分別用  $\Delta i$  和  $I$  表示節點 122 和 124 間的差模輸出電流和共模輸出電流，則流入節點 122 處的電流為  $I + \frac{\Delta i}{2}$ ，流入節點 124 的電流為  $I - \frac{\Delta i}{2}$ 。共模輸出電流  $I$  的大小由圖 1 中的電晶體、電流源和共模輸入電壓  $V_{in}$  共同決定。

差模輸出電流  $\Delta i$  和差模輸入電壓  $\Delta v_{in}$  之間的關係可以用線性關係式  $\Delta i = g_{m1} \Delta v_{in}$  表示，其中， $g_{m1}$  為跨導增益，其值取決於圖 1 所示電路中電晶體對的特徵參數。該運算式假定每對電晶體對中的電晶體完全匹配。亦即，電晶體 108 和 110 彼此匹配，它們具有相同的跨導。類似地，電晶體 112 和 114、電晶體 118 和 120 以及電晶體 126 和 128 也彼此匹配。應當理解，理論上，輸入輸出關係並非完全呈線性，但在實際應用中，上述線性關係式已經能很好地反應該實施例中的輸入輸出關係。

通過採用差分對電晶體 108 和 110 作為差分對電晶體 112 和 114 的互補電晶體，圖 1 所示電路能夠進行軌對軌工作。如果輸入埠 102 和 104 間的共模輸入電壓  $V_m$  接近接地端 137 處的地電壓，則對於差分對電晶體 108 和 110 來說，沒有足夠的餘量使其正常工作，而差分對電晶體 112 和 114 仍可正常工作；反之，如果輸入埠 102 和 104 間的共模輸入電壓  $V_m$  接近電源端 116 ( $V_{CC}$ ) 處的電壓，則對於差分對電晶體 112 和 114 來說，沒有足夠的餘量使其正常工作，而差分對電晶體 108 和 110 仍可正常工作。可見，本發明提出的軌對軌輸入級電路使得運算放大器能在接地端電壓和電源端電壓範圍內進行工作，提高了其動態工作範圍。

參看圖 2，圖 1 和圖 2 中的符號 “A” 和 “B” 表示電晶體 138 的射極和電阻器 139 均連接至節點 122，電晶體 140 的射極和電阻器 141 均連接至節點 124。

用  $I_0$  表示由電流源 142 提供的電流。對於圖 2 所示的具體實施例，電晶體 138 和 140 彼此匹配，電阻器 139 和 141 相同，負載電阻器 144 和 146 也相同。這樣，由於電路的對稱性，流經電阻器 139 和 141 的電流基本相等，均為  $I + \frac{I_0}{2}$ ；流經電阻器 144 的電流為  $\frac{I_0}{2} - \Delta i$ ，其方向為流向節點 148 的方向；流經電阻器 146 的電流為  $\frac{I_0}{2} + \Delta i$ ，其方向為流向節點 150 的方向。亦即，小信號電流  $-\Delta i$  向節點 148 方向流經電阻器 144，小信號電流  $\Delta i$  向節點 150 方向流經電阻器 146。

用  $R_L$  表示負載電阻器 144 和 146 的電阻值， $\Delta v$  表示節點 148 和 150 間的差模電壓，則節點 148 和 150 處的小信號電壓分別為  $\frac{\Delta v}{2}$  和  $-\frac{\Delta v}{2}$ 。用上述小信號電流  $\Delta i$  表示差模電壓  $\Delta v$ ，有：

$$\Delta v = 2\Delta i R_L = 2g_{m1} R_L \Delta v_{in} \quad (1)$$

圖 2 所示電路可以看作運算放大器的中間級，其輸入埠為“ A ”和“ B ”，輸出埠為節點 204 和 206，分別標記為“ C ”和“ D ”。輸入埠“ A ”和“ B ”的輸入信號為前述差模輸出電流  $\Delta i$ ，輸出埠“ C ”和“ D ”的輸出信號為電流信號。圖 2 所示運算放大器中間級電路為一電流放大器，其電流增益表示為  $g_i$ 。該電流增益  $g_i$  的計算如下所述。

兩個 AB 類緩衝器  $B_1$  和  $B_2$  分別將節點 150 和 148 耦合到節點 156 和 172。AB 類緩衝器  $B_1$  包括電晶體 152、154、186、188、160 和 200 以及電流源 158 和 190。其中電流源 158 為電晶體 152 提供偏壓電流，電晶體 160 為電晶體 154 提供偏壓電流。電流源 190 為電晶體 186 提供偏壓電流，電晶體 200 為電晶體 188 提供偏壓電流。AB 類緩衝器  $B_2$  包括電晶體 164、168、192、194、162 和 202 以及電流源 170 和 202。其中電流源 170 為電晶體 164 提供偏壓電流，電晶體 162 為電晶體 168 提供偏壓電流。電流源 196 為電晶體 192 提供偏壓電流，電晶體 202 為電晶體 194 提供偏壓電流。另外，如圖所示，電晶體 160 和

162 組成上電流鏡，電晶體 200 和 202 組成下電流鏡。

上述兩個 AB 類緩衝器  $B_1$  和  $B_2$  使得運算放大器在軌對軌工作時，節點 172 和 156 處的電壓分別等於節點 148 和 150 處的電壓。這樣，節點 172 和 156 間的電壓差等於節點 148 和 150 間的電壓差。因為節點 150 和電晶體 152 的基極相連，電晶體 152 的射極和電晶體 154 的基極相連，而電晶體 154 的射極連接至節點 156，這樣，從節點 150 到電晶體 152 的射極間升高的電壓被從電晶體 154 的基極到節點 156 間的降低的電壓所抵消，使得節點 150 和節點 156 具有相同的電壓。同樣，節點 148 和 172 也具有相同的電壓。

在圖 2 所示中間級電路中，電阻器 182 和 184 相同，電流源 174 和 176 彼此匹配，從而使得流過電阻器 182 和 184 的電流相同，用  $\Delta i'$  表示。在穩定狀態下，即當節點 148 和 150 處的差模電壓為零時，節點 172 和 156 之間的差模電壓也為零，這樣，流過電阻器 182 和 184 的電流  $\Delta i'$  也為零。且由於這兩個 AB 類緩衝器  $B_1$  和  $B_2$  具有對稱性，它們的上部分電路和下部分電路提供等量的電流。當節點 148 和 150 間的差模電壓不為零時，節點 172 和 156 之間的差模電壓也不為零，AB 類緩衝器的上下部分電路提供的電流比穩態時提供的電流要大或者要小，這樣，流經電阻器 182 和 184 的電流為  $\Delta i'$  也不為零。由於節點 172 和 156 間的差模電壓等於節點 148 和 150 間的差模電壓，因此滿足：

$$\Delta v = 2\Delta i' R_E \quad (2)$$

其中， $R_E$ 為電阻器 182 和 184 的電阻值。

聯合關係式(1)和(2)，圖 2 所示中間級電路的電流增益可表示為：

$$\Delta i' = \Delta i \frac{R_L}{R_E} \quad (3)$$

或

$$g_i = \frac{R_L}{R_E} \quad (4)$$

由關係式(3)和(4)可見，通過選擇大的 $\frac{R_L}{R_E}$ 可提高電流增益。將圖 1 所示輸入級電路和圖 2 所示中間級電路連接起來，則輸入埠“A”和“B”與輸出埠“C”和“D”之間的輸入輸出關係可表示為：

$$\Delta i' = g_{m1} g_i \Delta v_{in} = g_m \Delta v_{in} \quad (5)$$

其中， $g_m = g_{m1} g_i = g_{m1} \frac{R_L}{R_E}$ 為圖 1 和圖 2 所示電路級聯的總增益。

兩個 AB 類緩衝器  $B_1$  和  $B_2$  有效地將節點 148 和 150 間的差模電壓  $\Delta v$  轉換成節點 172 和 156 間的差模電流  $\Delta i'$ ，該電流被由電晶體 160 和 162 組成的上電流鏡和由電晶體 200 和 202 組成的下電流鏡鏡像。因此，C 點和 D 點處的

電壓將根據  $\Delta v$  的正負而降低或升高。

當  $\Delta v$  為正，節點 172 處的電壓升高，節點 156 處的電壓降低，電流通過電阻器 182 和 184 從節點 172 流向節點 156，這樣，電晶體 200 提供的電流更大。該電流被由電晶體 200 和 202 組成的下電流鏡鏡像，因此，電晶體 202 提供的電流也更大，電流由輸出級流進輸出埠 D，206 處電壓降低。同樣，電流由輸出級流進輸出埠 C，204 電壓降低。

當  $\Delta v$  為負，節點 172 處的電壓降低，節點 156 處的電壓升高，電流通過電阻器 182 和 184 從節點 156 流向節點 172，這樣，電晶體 160 提供的電流更大。該電流被由電晶體 160 和 162 組成的上電流鏡鏡像，因此，電晶體 162 提供的電流也更大，電流由輸出埠 C 流向輸出級，204 處電壓升高。同樣，電流由輸出埠 D 流向輸出級，206 處電壓升高。

為確保運算放大器正常工作，例如，要使運算放大器的性能基本上和製程變化無關，則節點 148 和 150 間的共模電壓不能擺動較大，對於一恒定的共模輸出電流  $I$ ，節點 148 和 150 間的共模電壓應基本保持恒定。對電晶體 138 和 140 的基極進行偏壓，以使節點 148 和 150 處的共模電壓保持在一個有效範圍內，以確保運算式(1)對於運算放大器的軌對軌工作模式來說基本成立。該性能可以通過一負反饋環路實現。

接下來將介紹用於設定節點 148 和 150 間共模電壓的

負反饋環路。電流源 174 和 176 彼此匹配，為肖特基二極體 178 提供偏壓電流。由於電流源 174 饋入節點 180 的電流和從節點 180 流入電流源 176 的電流量相等，因而流經電阻器 182 和 184 的電流量也相等，其大小取決於節點 156 和 172 間的電壓差。因此，節點 180 處的電壓為節點 156 和 172 兩處電壓的算術平均值，亦即節點 150 和 148 的共模電壓，用  $V$  表示。設接地端 137 處的電勢為零，將電阻器 141 上的壓降，電晶體 140 的基極發射極電壓以及肖特基二極體 178 正偏時的壓降相加，得到如下關係式：

$$V = \left( I + \frac{I_0}{2} \right) R + V_{SE} + V_{SC} \quad (6)$$

其中， $R$  為電阻器 141 的電阻器值， $V_{SE}$  為電晶體 140 的基極發射極電壓且  $V_{SC}$  為肖特基二極體 178 上的正向壓降。

由關係式(5)可見，對於由圖 1 所示輸入級電路提供給圖 2 所示中間級電路的恒定共模電流  $I$ ，節點 148 和 150 間的共模電壓  $V$  為一恒定值。上述回饋環路可以認為是從節點 180 到節點 148 和 150 的路徑，該路徑經過肖特基二極體 178 到達電晶體 138 和 140 的基極。應當注意，電晶體 186 和 188 以及電流源 190 一起構成緩衝器，以使得節點 156 處的電壓跟隨節點 150 處的電壓。類似地，電晶體 192 和 194 以及電流源 196 一起構成緩衝器，以使得節點 172 處的電壓跟隨節點 148 處的電壓。這些緩衝器也是所

述回饋環路的一部分。

爲了判斷上述回饋環路爲一負反饋環路，在節點 148 和 150 處的電壓上分別加上一正的微擾，以使共模電壓  $V$  上也加上一正的微擾。這將使得節點 156 和 172 處的電壓增大，因而使得節點 180 處的電壓也增大。這樣，電晶體 138 和 140 的基極電壓將增大，從而使得節點 148 和 150 上的電壓降低，因而消弱了上述正微擾。上述分析表明所述回饋環路爲一負反饋環路。由以上分析可見，圖 2 所示中間級電路提高了運算放大器的電路增益，同時，還提高了其轉換速率。

在一些實施例中，由電晶體 160 和 162 構成電流鏡和由電晶體 200 和 202 構成的電流鏡相匹配。同樣，電流源 158、170、190 和 196 也兩兩匹配。

圖 3 爲根據本發明一個實施例的輸出驅動級。爲便於對圖 3 所示輸出驅動級電路進行描述，認爲運算放大器工作在靜態模式。在該模式下，輸入埠 102 處的電壓等於輸入埠 104 處的電壓，因而圖 2 所示中間級電路既不爲圖 3 所示驅動級電路提供電流，也不從驅動級電路吸收電流。

參看圖 3，電流源 302 對電晶體 304 進行偏壓，電晶體 304 和 306 的基極彼此互連形成電流鏡且電晶體 304 和 306 的基極電流流經電晶體 308。電晶體 310 和電流源 312 形成電壓跟隨器，使得節點 314 處的電壓跟隨節點 316 處的電壓。爲簡化對圖 3 所示輸出驅動級電路的描述，假定圖 3 中所有電晶體均具有相同的正向壓降  $V_f$ ，即所有 NPN

電晶體的基極發射極電壓  $V_{BE}$  等於  $V_F$ ，所有 PNP 電晶體的基極射極電壓  $V_{BE}$  等於  $-V_F$ 。應當注意，節點 314 處的電壓等於節點 316 處的電壓減去  $V_F$ ，同樣，由於電晶體 308 的基極連接至節點 314，節點 318 處的電壓等於節點 314 處的電壓加上  $V_F$ 。因此，節點 318 處的電壓等於節點 316 處的電壓。節點 314 處的電壓對電晶體 320 的基極進行偏壓，使得節點 322 處的電壓等於節點 316 和 318 處的電壓。

用  $V_{CC}$  表示電源端 324 處的電壓，在靜態工作模式下，節點 316、318 以及 322 處的電壓均等於  $V_{CC} - V_F$ ，電晶體 320 的基極電壓等於  $V_{CC} - 2V_F$ 。

圖 3 中的下面部分電路是上面部分電路的對偶電路，即，兩部分電路的結構相似，其包含的電晶體的類型相反。電流源 326 對電晶體 328 進行偏壓，電晶體 328 和 330 的基極彼此互連形成電流鏡。電流源 331 和電晶體 332 形成電壓跟隨器。電晶體 334 為電晶體 328 和 330 提供偏壓電流。節點 336 處的電壓對電晶體 338 的基極進行偏壓。設接地端 340 處的電壓為 0；仍然，為了簡化描述，認為圖 3 所示下面部分電路中的所有電晶體的正向壓降均為  $V_F$ ，這樣，節點 342、344 以及 346 處的電壓也均為  $V_F$ ，電晶體 338 的基極電壓等於  $2V_F$ 。

圖 3 中的電路具有對稱性，其上面部分電路和下面部分電路中的電晶體具有相同的規格參數。實際上，電晶體 306 的尺寸參數可能比電晶體 304 的尺寸參數大，以便為電晶體 304 提供更大的電流。同樣地，在實際應用中，電

晶體 330 的尺寸參數可能比電晶體 328 的尺寸參數大，以便為電晶體 328 提供更大的電流。

由電晶體 306 提供的電流流入電晶體 320、334 以及 338。類似地，由電晶體 330 提供的電流流入電晶體 338、308 以及 320。電晶體 308 和 334 僅提供基極電流，其值相對於由電晶體 320 和 338 提供的電流來說較小，因此，在接下來的討論中，由電晶體 308 和 334 提供的電流可以忽略不計。在某些具體實施例中，由於電路具有對稱性，電晶體 306 提供的電流一半流入電晶體 338，另一半流入電晶體 320。類似地，電晶體 330 提供的電流一半流入電晶體 338，另一半流入電晶體 320。這樣，流經電晶體 320 和 306 的電流分別和流經電晶體 338 和 330 的電流幅值相等。節點 322 和 346 處的電壓對電晶體 348 和 350 進行偏壓，因此，電晶體 348 和 350 均導通。

上述描述均基於圖 3 所示驅動級的靜態工作模式。現在，考慮輸入埠 102 處的電壓大於輸入埠 104 處的電壓的情形。此時，節點 148 處的電壓大於節點 150 處的電壓，使得圖 2 所示的中間級電路將從圖 3 所示電路的“C”點吸收電流  $\Delta i'$  至節點 204。這樣，節點 322 處的電壓將減小。由於節點 322 處的電壓等於電晶體 320 的射極電壓，節點 322 處的電壓減小將使得電晶體 320 關斷，從而不再為節點 346 提供電流。然而，電晶體 330 仍將繼續提供電流。結果，電晶體 330 將繼續從電晶體 350 的基極以及電晶體 338 吸收電流，而電晶體 338 從電晶體 348 的基極吸收

電流。類似地，圖 2 所示的中間級電路還將從圖 3 所示電路的“D”點吸收電流  $\Delta i'$  至節點 206。這樣，節點 206 處的電壓將減小。因此，電晶體 348 和 350 的基極電壓降迅速減小，這將使得電晶體 350 被關斷，而電晶體 348 被強行導通。結果，驅動級電路將輸出適當的電流至輸出埠 106。由上述分析可見，圖 3 所示電路為運算放大器提供軌對軌輸出，有效地控制了靜態電流，同時還提高了運算放大器的轉換速率。在某些應用場合，輸出埠 106 接電容性負載，由於驅動級電路驅動旁路電晶體以對負載進行調節，這樣，輸出埠 106 處的電容性負載將被快速充電。

對於輸入埠 102 處的電壓小於輸入埠 104 處的電壓的情形，關於圖 3 所示驅動級電路的討論和上述討論類似，但此時，圖 2 所示中間級電路提供電流  $\Delta i'$ ，電晶體 350 被強行導通，而電晶體 348 則被快速關斷。這樣，驅動級電路從輸出埠 106 吸收適當的電流至接地端。因此，輸出埠 106 處的電容性負載將被快速放電。

關於上述內容，顯然本發明的很多其他改型和更動也是可行的。這裏應該明白，在隨附的申請專利範圍所涵蓋的保護範圍內，本發明可以應用此處沒有具體描述的技術而實施。當然還應該明白，由於上述內容之涉及本發明的最佳具體實施例，所以還可以進行許多改型而不偏離隨附的申請專利範圍所涵蓋的本發明的精神和保護範圍。由於公開的僅是最佳實施例，本領域普通技術人員可推斷出不同的改型而不偏離由隨附的申請專利範圍所定義的本發明

的精神和保護範圍。例如，附圖 1、2 和 3 所示的輸入級、中間級和輸出級可以獨立於彼此進行工作。

應當理解，本發明所稱的“A 連接至 B”意指 A 和 B 彼此互連以使其電勢相等，其中 A 和 B 可以是節點或者裝置端子以及其他類似物。例如，A 和 B 可以通過互連線，如傳輸線相連接。在積體電路技術中，互連線可能非常短以致使其能夠和裝置本身的尺寸參數相比。例如，兩個電晶體的基極可以通過多晶矽或者銅互連線相連接，其中多晶矽或者銅互連線的長度可和基極的空間維度相比。又例如，A 和 B 可以通過開關如傳輸閘相連接，以使得當開關導通時，A 和 B 的電位相等。還應當理解，此處及下述描述中的 A 和 B 不同於本發明具體實施例中的埠“A”和“B”或者節點“A”和“B”。

應當理解，本發明所稱的“A 耦合至 B”可以意指 A 和 B 彼此互連以使其電位相等，還可以意指 A 和 B 雖然沒有彼此互連以使其電位相等，但 A 和 B 間通過器件或者電路而相連接。此處的裝置或電路可以包括主動電路元件或者被動電路元件，其中所述被動電路元件可以是分佈參數元件或者集總參數元件。例如，A 可以連接至一電路元件，該電路元件還連接至 B。

應當理解，本發明所稱“電流源”可以意指電流源或者電流槽。與此類似，本發明所稱“提供電流”可以意指電流流出或者電流流入。

還應當理解，本發明中的各個電路裝置或者模組，如

電流鏡，放大器等可能是一個更大電路中的一部分，所述各個電路器件或者模組可能包括開關以使得所述電路裝置或者模組在更大的電路中使能或者不使能。此時，所述電路裝置或者模組仍然被視為連接至所述的更大電路。

### 【圖式簡單說明】

圖 1 為根據本發明一個實施例的誤差放大器輸入級或者部分輸入級示意圖。

圖 2 為根據本發明一個實施例的誤差放大器中間級示意圖。

圖 3 為根據本發明一個實施例的誤差放大器驅動級示意圖。

### 【主要元件符號說明】

102：輸入埠

104：輸入埠

108：NPN 電晶體

110：NPN 電晶體

112：PNP 電晶體

114：PNP 電晶體

116：電源端

118：PNP 電晶體

120：PNP 電晶體

122：節點

- 124 : 節點
- 126 : PNP 電晶體
- 128 : PNP 電晶體
- 130 : 電流源
- 132 : 電流源
- 134 : 電流源
- 106 : 輸出埠
- 137 : 接地端
- 138 : 電晶體
- 139 : 電阻器
- 140 : 電晶體
- 141 : 電阻器
- 142 : 電流源
- 144 : 負載電阻器
- 146 : 負載電阻器
- 148 : 節點
- 150 : 節點
- 152 : 電晶體
- 154 : 電晶體
- 156 : 節點
- 158 : 電流源
- 160 : 電晶體
- 162 : 電晶體
- 164 : 電晶體

- 168 : 電 晶 體
- 170 : 電 流 源
- 172 : 節 點
- 174 : 電 流 源
- 176 : 電 流 源
- 178 : 肖 特 基 二 極 體
- 180 : 節 點
- 182 : 電 阻
- 184 : 電 阻
- 186 : 電 晶 體
- 188 : 電 晶 體
- 190 : 電 流 源
- 192 : 電 晶 體
- 194 : 電 晶 體
- 196 : 電 流 源
- 200 : 電 晶 體
- 202 : 電 晶 體
- 204 : 節 點
- 206 : 節 點
- 302 : 電 流 源
- 304 : 電 晶 體
- 306 : 電 晶 體
- 308 : 電 晶 體
- 310 : 電 晶 體

- 312 : 電流源
- 314 : 節點
- 316 : 節點
- 318 : 節點
- 320 : 電晶體
- 322 : 節點
- 324 : 電源端
- 326 : 電流源
- 328 : 電晶體
- 330 : 電晶體
- 332 : 電晶體
- 334 : 電晶體
- 336 : 節點
- 338 : 電晶體
- 340 : 接地端
- 342 : 節點
- 344 : 節點
- 346 : 節點
- 348 : 電晶體
- 350 : 電晶體
- 331 : 電流源

## 七、申請專利範圍：

102年7月30日修正本 P1-15

1. 一種運算放大器，包括：

電源端；

接地端；

輸入級，該輸入級使該運算放大器進行軌對軌工作；

中間級，該中間級連接至該輸入級；以及

輸出級，該輸出級連接至該中間級；

其中，該輸入級包括：

第一輸入埠以及第二輸入埠；

第一輸出埠以及第二輸出埠；

第一輸入 NPN 電晶體，該第一輸入 NPN 電晶體包括基極、集極以及射極且該基極連接至該第一輸入埠，該集極連接至該電源端；

第一輸入 PNP 電晶體，該第一輸入 PNP 電晶體包括基極、集極以及射極且該基極連接至該第一輸入埠，該集極連接至該第二輸出埠；

第二輸入 NPN 電晶體，該第二輸入 NPN 電晶體包括基極、集極以及射極且該基極連接至該第二輸入埠，該集極連接至該電源端；

第二輸入 PNP 電晶體，該第二輸入 PNP 電晶體包括基極、集極以及射極且該基極連接至該第二輸入埠，該集極連接至該第一輸出埠；

第一 PNP 電晶體，該第一 PNP 電晶體包括基極、集極以及射極且該射極連接至該第一輸入 NPN 電晶體的射極，

該集極連接至該第一輸出埠；

第二 PNP 電晶體，該第二 PNP 電晶體包括基極、集極以及射極且該射極連接至該第二輸入 NPN 電晶體的射極，該集極連接至該第二輸出埠，該基極連接至該第一 PNP 電晶體的基極；

第三 PNP 電晶體，該第三 PNP 電晶體包括基極、集極以及射極且該射極連接至該第一輸入 NPN 電晶體的射極，該集極連接至該第三 PNP 電晶體的基極，該基極連接至該第一 PNP 電晶體的基極；

第四 PNP 電晶體，該第四 PNP 電晶體包括基極、集極以及射極且該射極連接至該第二輸入 NPN 電晶體的射極，該集極連接至該第三 PNP 電晶體的集極，該基極連接至該第一 PNP 電晶體的基極；以及

第一電流源，該第一電流源連接至該第三 PNP 電晶體和該第四 PNP 電晶體的集極。

2.如申請專利範圍第 1 項所述的運算放大器，其中，該輸入級還包括：

第二電流源，該第二電流源連接至該第二輸入 PNP 電晶體的射極；以及

第三電流源，該第三電流源連接至該第一輸入 PNP 電晶體的射極。

3.如申請專利範圍第 1~2 項中之任一項所述的運算放大器，其中，該中間級包括：

第一中間級輸入 NPN 電晶體，該第一中間級輸入

NPN 電晶體包括基極、集極以及射極且該射極連接至該第一輸出埠；

第二中間級輸入 NPN 電晶體，該第二中間級輸入 NPN 電晶體包括基極、集極以及射極且該基極連接至該第一中間級輸入 NPN 電晶體的基極，該射極連接至該第二輸出埠；

第一節點，第二節點以及第三節點；

第一 AB 類緩衝器，該第一 AB 類緩衝器將該第一中間級輸入 NPN 電晶體的集極連接至該第一節點；

第二 AB 類緩衝器，該第二 AB 類緩衝器將該第二中間級輸入 NPN 電晶體的集極連接至該第二節點；

第一電阻器，該第一電阻器具有第一埠和第二埠且該第一埠連接至該第一節點，該第二埠連接至該第三節點；  
以及

第二電阻器，該第二電阻器具有第一埠和第二埠且該第一埠連接至該第二節點，該第二埠連接至該第三節點。

4.如申請專利範圍第 3 項所述的運算放大器，其中，該中間級還包括：

第一中間級電流源，該第一中間級電流源連接至該第三節點；

二極體，該二極體具有陽極和陰極且該陽極連接至該第三節點，該陰極連接至該第一中間級輸入 NPN 電晶體的基極；以及

第二中間級電流源，該第二中間級電流源連接至該二

極體的陰極。

5.如申請專利範圍第 4 項所述的運算放大器，其中，  
該第一 AB 類緩衝器包括：

第一 PNP 電晶體，該第一 PNP 電晶體包括基極、集極以及射極且該基極連接至該第一中間級輸入 NPN 電晶體的集極；

第一 NPN 電晶體，該第一 NPN 電晶體包括基極、集極以及射極且該基極連接至該第一 AB 類緩衝器的第一 PNP 電晶體，該射極連接至該第一節點；

第二 NPN 電晶體，該第二 NPN 電晶體包括基極、集極以及射極且該基極連接至該第一中間級輸入 NPN 電晶體的集極；以及

第二 PNP 電晶體，該第二 PNP 電晶體包括基極、集極以及射極且該基極連接至該第一 AB 類緩衝器的第二 NPN 電晶體的射極，該射極連接至該第一節點；以及

該第二 AB 類緩衝器包括：

第一 PNP 電晶體，該第一 PNP 電晶體包括基極、集極以及射極且該基極連接至該第二中間級輸入 NPN 電晶體的集極；

第一 NPN 電晶體，該第一 NPN 電晶體包括基極、集極以及射極且該基極連接至該第二 AB 類緩衝器的第一 PNP 電晶體，該射極連接至該第二節點；

第二 NPN 電晶體，該第二 NPN 電晶體包括基極、集極以及射極且該基極連接至該第二中間級輸入 NPN 電晶

體的集極；以及

第二 PNP 電晶體，該第二 PNP 電晶體包括基極、集極以及射極且該基極連接至該第二 AB 類緩衝器的第二 NPN 電晶體的射極，該射極連接至該第二節點。

6.如申請專利範圍第 3 項所述的運算放大器，其中，該輸出級包括：

輸出埠；

輸出級 PNP 驅動電晶體，該輸出級 PNP 驅動電晶體包括基極、集極以及射極且該射極連接至該電源端，該基極連接至該第一 AB 類緩衝器的第一 NPN 電晶體的集極，該集極連接至該輸出埠；

輸出級 NPN 驅動電晶體，該輸出級 NPN 驅動電晶體包括基極、集極以及射極且該射極連接至該接地端，該基極連接至該第一 AB 類緩衝器的第二 PNP 電晶體的集極，該集極連接至該輸出埠；

第一輸出級 PNP 電晶體，該第一輸出級 PNP 電晶體包括基極、集極以及射極且該射極連接至該電源端，該集極連接至該第一 AB 類緩衝器的第一 NPN 電晶體的集極；

第二輸出級 PNP 電晶體，該第二輸出級 PNP 電晶體包括基極、集極以及射極且該射極連接至該第一 AB 類緩衝器的第一 NPN 電晶體的集極，該集極連接至該第一 AB 類緩衝器的第二 PNP 電晶體的集極；

第一輸出級 NPN 電晶體，該第一輸出級 NPN 電晶體包括基極、集極以及射極且該射極連接至該接地端，該集

極連接至該第一 AB 類緩衝器的第二 PNP 電晶體的集極；  
以及

第二輸出級 NPN 電晶體，該第二輸出級 NPN 電晶體包括基極、集極以及射極且該射極連接至該第一 AB 類緩衝器的第二 PNP 電晶體的集極，該集極連接至該第一 AB 類緩衝器的第一 NPN 電晶體的集極。

7.如申請專利範圍第 6 項所述的運算放大器，其中，該輸出級包括：

第三輸出級 PNP 電晶體，該第三輸出級 PNP 電晶體包括基極、集極以及射極且該射極連接至該電源端，該基極連接至該第一輸出級 PNP 電晶體的基極；

第四輸出級 PNP 電晶體，該第四輸出級 PNP 電晶體包括基極、集極以及射極且該射極連接至該第一輸出級 PNP 電晶體的基極，該基極連接至該第二輸出級 PNP 電晶體的基極，該集極連接至該第一 AB 類緩衝器的第二 PNP 電晶體的集極；

第一電壓跟隨器，該第一電壓跟隨器連接至第三輸出級 PNP 電晶體和第四輸出級 PNP 電晶體，該第三輸出級 PNP 電晶體的集極具有集極電壓，該第四輸出級 PNP 電晶體的基極具有基極電壓，該第四輸出級 PNP 電晶體的基極電壓跟隨該第三輸出級 PNP 電晶體的集極電壓；

第三輸出級 NPN 電晶體，該第三輸出級 NPN 電晶體包括基極、集極以及射極且該射極連接至該接地端，該基極連接至該第一輸出級 NPN 電晶體的基極；

第四輸出級 NPN 電晶體，該第四輸出級 NPN 電晶體包括基極、集極以及射極且該射極連接至該第一輸出級 NPN 電晶體的基極，該基極連接至該第二輸出級 NPN 電晶體的基極，該集極連接至該第一 AB 類緩衝器的第一 NPN 電晶體的集極；以及

第二電壓跟隨器，該第二電壓跟隨器連接至第三輸出級 NPN 電晶體和第四輸出級 NPN 電晶體，該第三輸出級 NPN 電晶體的集極具有集極電壓，該第四輸出級 NPN 電晶體的基極具有基極電壓，該第四輸出級 NPN 電晶體的基極電壓跟隨該第三輸出級 NPN 電晶體的集極電壓。

8. 一種運算放大器輸入級電路，包括：

電源端；

第一輸入埠以及第二輸入埠；

第一輸出埠以及第二輸出埠；

第一輸入 NPN 電晶體，該第一輸入 NPN 電晶體包括基極、集極以及射極且該基極連接至該第一輸入埠，該集極連接至該電源端；

第一輸入 PNP 電晶體，該第一輸入 PNP 電晶體包括基極、集極以及射極且該基極連接至該第一輸入埠，該集極連接至該第二輸出埠；

第二輸入 NPN 電晶體，該第二輸入 NPN 電晶體包括基極、集極以及射極且該基極連接至該第二輸入埠，該集極連接至該電源端；

第二輸入 PNP 電晶體，該第二輸入 PNP 電晶體包括

基極、集極以及射極且該基極連接至該第二輸入埠，該集極連接至該第一輸出埠；

第一 PNP 電晶體，該第一 PNP 電晶體包括基極、集極以及射極且該射極連接至該第一輸入 NPN 電晶體的射極，該集極連接至該第一輸出埠；

第二 PNP 電晶體，該第二 PNP 電晶體包括基極、集極以及射極且該射極連接至該第二輸入 NPN 電晶體的射極，該集極連接至該第二輸出埠，該基極連接至該第一 PNP 電晶體的基極；

第三 PNP 電晶體，該第三 PNP 電晶體包括基極、集極以及射極且該射極連接至該第一輸入 NPN 電晶體的射極，該集極連接至該第三 PNP 電晶體的基極，該基極連接至該第一 PNP 電晶體的基極；

第四 PNP 電晶體，該第四 PNP 電晶體包括基極、集極以及射極且該射極連接至該第二輸入 NPN 電晶體的射極，該集極連接至該第三 PNP 電晶體的集極，該基極連接至該第一 PNP 電晶體的基極；以及

第一電流源，該第一電流源連接至該第三 PNP 電晶體和該第四 PNP 電晶體的集極。

9.如申請專利範圍第 8 項所述的運算放大器輸入級電路，其中，該運算放大器輸入級電路還包括：

第二電流源，該第二電流源連接至該第二輸入 PNP 電晶體的射極；以及

第三電流源，該第三電流源連接至該第一輸入 PNP 電

晶體的射極。

10. 一種運算放大器中間級電路，包括：

第一輸入埠和第二輸入埠；

第一輸入 NPN 電晶體，該第一輸入 NPN 電晶體包括基極、集極以及射極且該射極連接至該第一輸入埠；

第二輸入 NPN 電晶體，該第二輸入 NPN 電晶體包括基極、集極以及射極且該基極連接至該第一輸入 NPN 電晶體的基極，該射極連接至該第二輸入埠；

第一節點，第二節點以及第三節點；

第一 AB 類緩衝器，該第一 AB 類緩衝器將該第一輸入 NPN 電晶體的集極連接至該第一節點；

第二 AB 類緩衝器，該第二 AB 類緩衝器將該第二輸入 NPN 電晶體的集極連接至該第二節點；

第一電阻器，該第一電阻器包括第一埠和第二埠且該第一埠連接至該第一節點，該第二埠連接至該第三節點；  
以及

第二電阻器，該第二電阻器包括第一埠和第二埠且該第一埠連接至該第二節點，該第二埠連接至該第三節點。

11. 如申請專利範圍第 10 項所述的運算放大器中間級電路，其中，該運算放大器中間級電路還包括：

第一電流源，該第一電流源連接至該第三節點；

二極體，該二極體具有陽極和陰極且該陽極連接至該第三節點，該陰極連接至該第一輸入 NPN 電晶體的基極；以及

第二電流源，該第二電流源連接至該二極體的陰極。

12.如申請專利範圍第 10 項所述的運算放大器中間級電路，其中，

該第一 AB 類緩衝器包括：

第一 PNP 電晶體，該第一 PNP 電晶體包括基極、集極以及射極且該基極連接至該第一輸入 NPN 電晶體的集極；

第一 NPN 電晶體，該第一 NPN 電晶體包括基極、集極以及射極且該基極連接至該第一 AB 類緩衝器的第一 PNP 電晶體，該射極連接至該第一節點；

第二 NPN 電晶體，該第二 NPN 電晶體包括基極、集極以及射極且該基極連接至該第一輸入 NPN 電晶體的集極；以及

第二 PNP 電晶體，該第二 PNP 電晶體包括基極、集極以及射極且該基極連接至該第一 AB 類緩衝器的第二 NPN 電晶體的射極，該射極連接至該第一節點；以及

該第二 AB 類緩衝器包括：

第一 PNP 電晶體，該第一 PNP 電晶體包括基極、集極以及射極且該基極連接至該第二輸入 NPN 電晶體的集極；

第一 NPN 電晶體，該第一 NPN 電晶體包括基極、集極以及射極且該基極連接至該第二 AB 類緩衝器的第一 PNP 電晶體，該射極連接至該第二節點；

第二 NPN 電晶體，該第二 NPN 電晶體包括基極、集

極以及射極且該基極連接至該第二輸入 NPN 電晶體的集極；以及

第二 PNP 電晶體，該第二 PNP 電晶體包括基極、集極以及射極且該基極連接至該第二 AB 類緩衝器的第二 NPN 電晶體的射極，該射極連接至該第二節點。

13.如申請專利範圍第 12 項所述的運算放大器中間級電路，其中，該運算放大器中間級電路還包括：

第一電流源，該第一電流源連接至該第三節點；

二極體，該二極體具有陽極和陰極且該陽極連接至該第三節點，該陰極連接至該第一輸入 NPN 電晶體的基極；以及

第二電流源，該第二電流源連接至該二極體的陰極。

14.如申請專利範圍第 13 項所述的運算放大器中間級電路，其中，該運算放大器中間級電路還包括：

第三電流源；

第三電阻，該第三電阻將該第三電流源連接至該第一輸入 NPN 電晶體的集極；以及

第四電阻，該第四電阻將該第三電流源連接至該第二輸入 NPN 電晶體的集極。

15.如申請專利範圍第 14 項所述的運算放大器中間級電路，其中，該運算放大器中間級電路還包括：

第一電流鏡，該第一電流鏡包括第一 PNP 電晶體和第二 PNP 電晶體，其中，該第一 PNP 電晶體包括基極、集極以及射極且該集極連接至該第一 AB 類緩衝器的第一

NPN 電晶體的集極；該第二 PNP 電晶體包括基極、集極以及射極且該集極連接至該第二 AB 類緩衝器的第一 NPN 電晶體的集極，該基極連接至該第一電流鏡的第一 PNP 電晶體的基極以及該第一電流鏡的第二 PNP 電晶體的集極；以及

第二電流鏡，該第二電流鏡包括第一 NPN 電晶體和第二 NPN 電晶體，其中，該第一 NPN 電晶體包括基極、集極以及射極且該集極連接至該第一 AB 類緩衝器的第二 PNP 電晶體的集極；該第二 NPN 電晶體包括基極、集極以及射極且該集極連接至該第二 AB 類緩衝器的第二 PNP 電晶體的集極，該基極連接至該第二電流鏡的第一 NPN 電晶體的基極以及該第二電流鏡的第二 NPN 電晶體的集極。

16.如申請專利範圍第 12 項所述的運算放大器中間級電路，其中，該運算放大器中間級電路還包括：

第一電流鏡，該第一電流鏡包括第一 PNP 電晶體和第二 PNP 電晶體，其中，該第一 PNP 電晶體包括基極、集極以及射極且該集極連接至該第一 AB 類緩衝器的第一 NPN 電晶體的集極；該第二 PNP 電晶體包括基極、集極以及射極且該集極連接至該第二 AB 類緩衝器的第一 NPN 電晶體的集極，該基極連接至該第一電流鏡的第一 PNP 電晶體的基極以及該第一電流鏡的第二 PNP 電晶體的集極；以及

第二電流鏡，該第二電流鏡包括第一 NPN 電晶體和

第二 NPN 電晶體，其中，該第一 NPN 電晶體包括基極、集極以及射極且該集極連接至該第一 AB 類緩衝器的第二 PNP 電晶體的集極；該第二 NPN 電晶體包括基極、集極以及射極且該集極連接至該第二 AB 類緩衝器的第二 PNP 電晶體的集極，該基極連接至該第二電流鏡的第一 NPN 電晶體的基極以及該第二電流鏡的第二 NPN 電晶體的集極。

17. 一種運算放大器輸出級電路，包括：

第一輸入埠和第二輸入埠；

輸出埠；

電源端和接地端；

PNP 驅動電晶體，該 PNP 驅動電晶體包括基極、集極以及射極且該射極連接至該電源端，該基極連接至該第一輸入埠，該集極連接至該輸出埠；

NPN 驅動電晶體，該 NPN 驅動電晶體包括基極、集極以及射極且該射極連接至該接地端，該基極連接至該第二輸入埠，該集極連接至該輸出埠；

第一 PNP 電晶體，該第一 PNP 電晶體包括基極、集極以及射極且該射極連接至該電源端，該集極連接至該第一輸入埠；

第二 PNP 電晶體，該第二 PNP 電晶體包括基極、集極以及射極且該射極連接至該第一輸入埠，該集極連接至該第二輸入埠；

第一 NPN 電晶體，該第一 NPN 電晶體包括基極、集

極以及射極且該射極連接至該接地端，該集極連接至該第二輸入埠；

第二 NPN 電晶體，該第二 NPN 電晶體包括基極、集極以及射極且該射極連接至該第二輸入埠，該集極連接至該第一輸入埠；

第三 PNP 電晶體，該第三 PNP 電晶體包括基極、集極以及射極且該射極連接至該電源端，該基極連接至該第一 PNP 電晶體的基極；

第四 PNP 電晶體，該第四 PNP 電晶體包括基極、集極以及射極且該射極連接至第一 PNP 電晶體的基極，該基極連接至第二 PNP 電晶體的基極，該集極連接至該第二輸入埠；

第一電壓跟隨器，該第一電壓跟隨器連接至第三 PNP 電晶體和第四 PNP 電晶體，該第三 PNP 電晶體的集極具有集極電壓，該第四 PNP 電晶體的基極具有基極電壓，該第四 PNP 電晶體的基極電壓跟隨該第三 PNP 電晶體的集極電壓；

第三 NPN 電晶體，該第三 NPN 電晶體包括基極、集極以及射極且該射極連接至該接地端，該基極連接至該第一 NPN 電晶體的基極；

第四 NPN 電晶體，該第四 NPN 電晶體包括基極、集極以及射極且該射極連接至該第一 NPN 電晶體的基極，該基極連接至該第二 NPN 電晶體的基極，該集極連接至該第一輸入埠；以及

第二電壓跟隨器，該第二電壓跟隨器連接至第三 NPN 電晶體和第四 NPN 電晶體，該第三 NPN 電晶體的集極具有集極電壓，該第四 NPN 電晶體的基極具有基極電壓，該第四 NPN 電晶體的基極電壓跟隨該第三 NPN 電晶體的集極電壓。

18. 如申請專利範圍第 17 項所述的運算放大器輸出級電路，其中，

該第一電壓跟隨器包括一個 NPN 電晶體，其中，該 NPN 電晶體包括基極、集極以及射極且該射極連接至該第四 PNP 電晶體的基極，該基極連接至該第三 PNP 電晶體的集極，該集極連接至該電源端；以及

該第二電壓跟隨器包括一個 PNP 電晶體，其中，該 PNP 電晶體包括基極、集極以及射極且該射極連接至該第四 NPN 電晶體的基極，該基極連接至該第三 NPN 電晶體的集極，該集極連接至該接地端。

19. 如申請專利範圍第 18 項所述的運算放大器輸出級電路，其中，

該第一電壓跟隨器包括第一電流源和第二電流源，其中，該第一電流源連接至該第三 PNP 電晶體的集極，該第二電流源連接至該第四 PNP 電晶體的基極；以及

該第二電壓跟隨器包括第一電流源和第二電流源，其中，該第一電流源連接至該第三 NPN 電晶體的集極，該第二電流源連接至該第四 NPN 電晶體的基極。



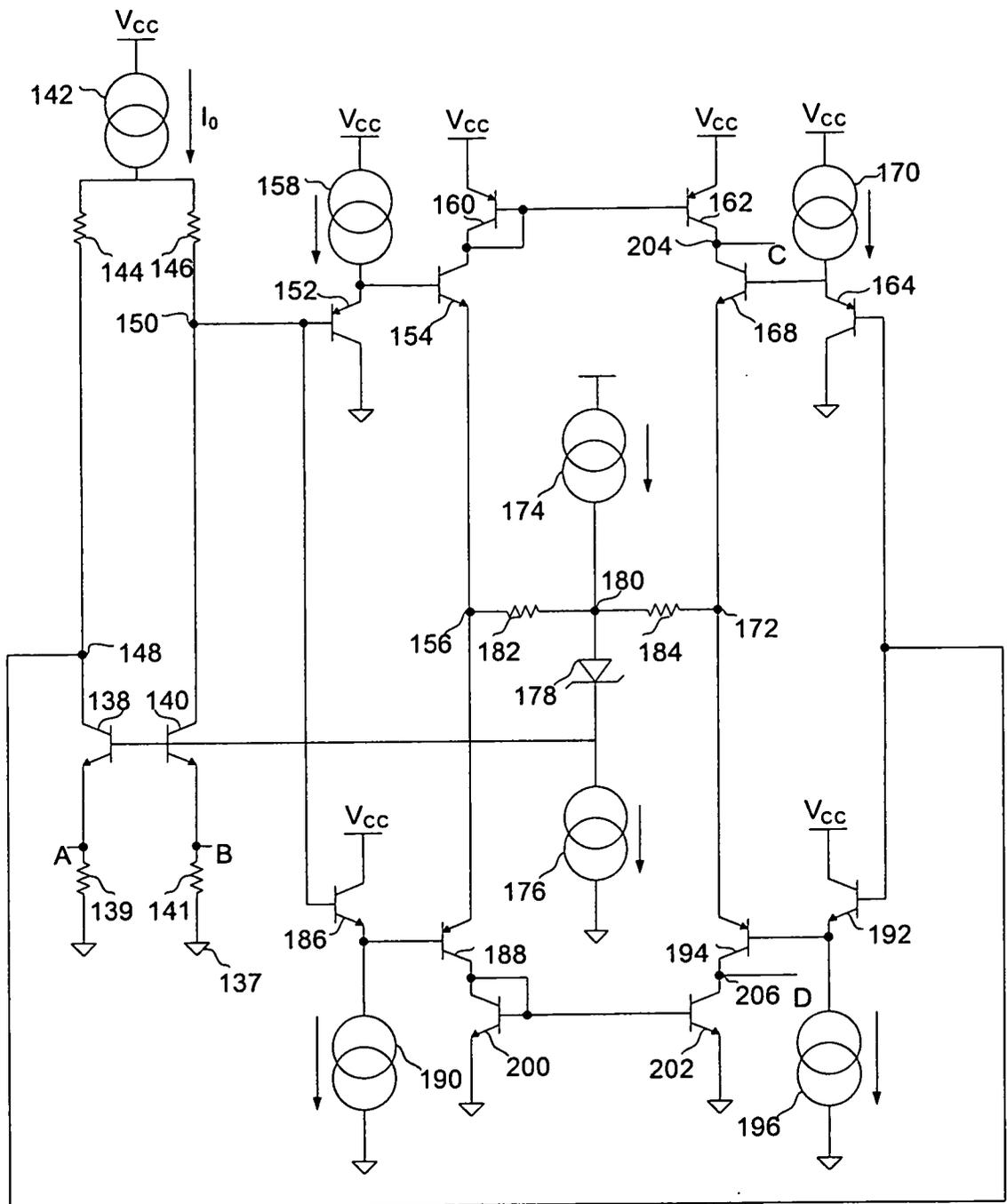


圖2

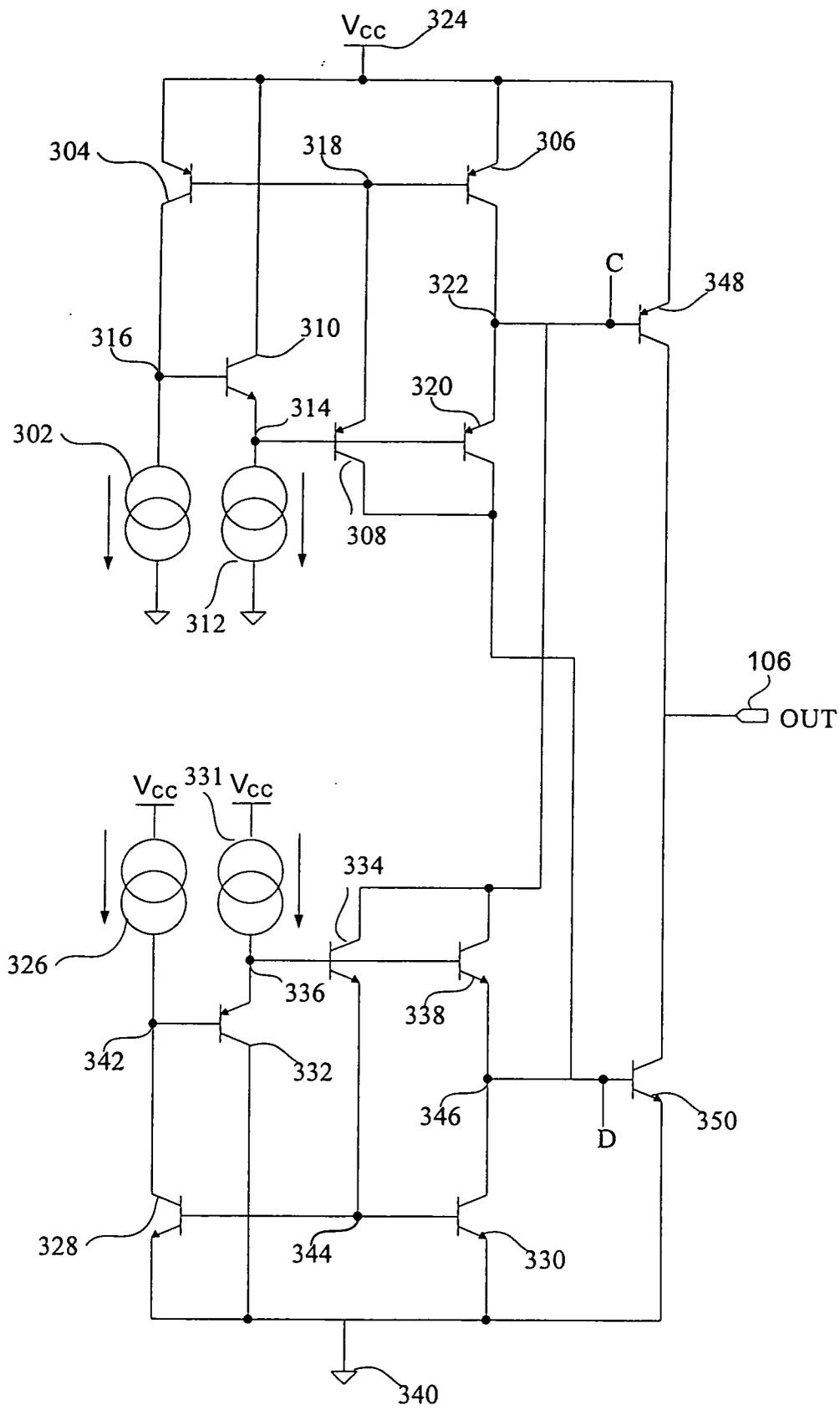


圖3