

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成24年12月6日(2012.12.6)

【公表番号】特表2010-503218(P2010-503218A)

【公表日】平成22年1月28日(2010.1.28)

【年通号数】公開・登録公報2010-004

【出願番号】特願2009-526863(P2009-526863)

【国際特許分類】

H 0 1 L 21/768 (2006.01)

H 0 1 L 21/28 (2006.01)

【F I】

H 0 1 L 21/90 C

H 0 1 L 21/28 L

【誤訳訂正書】

【提出日】平成24年10月3日(2012.10.3)

【誤訳訂正 1】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 0 9

【訂正方法】変更

【訂正の内容】

【0 0 0 9】

本発明の別の態様は、半導体デバイス構造のコンタクトを製造するための方法を含む。そのような方法は、半導体デバイス構造の二つ以上の異なる製造レベル（すなわち高さ位置）まで延びるトレンチおよび／またはアパーチャ（開口）が形成される、いわゆる“デュアルダマシン”法を利用し得る。トレンチおよび／またはアパーチャは、その後導電性材料で充填される。本発明の範囲内にある方法の一例においては、ビット線トレンチは、ビット線トレンチからその下の導電性プラグへと**のび且つ**ビット線トレンチと位置整合されたコンタクトホールが形成される際に、形成される。そのような技術を採用すると、リソグラフィ開口の位置整合の許容誤差が効果的に増加する。