



(12) 发明专利

(10) 授权公告号 CN 1802755 B

(45) 授权公告日 2012. 05. 16

(21) 申请号 200480012561. 8

(22) 申请日 2004. 05. 06

(30) 优先权数据

60/320, 182 2003. 05. 09 US

(85) PCT申请进入国家阶段日

2005. 11. 09

(86) PCT申请的申请数据

PCT/US2004/014023 2004. 05. 06

(87) PCT申请的公布数据

W02004/102686 EN 2004. 11. 25

(73) 专利权人 克里公司

地址 美国北卡罗莱纳

(72) 发明人 吴毅锋 杰拉尔德·H·尼格利

小戴维·B·斯赖特

瓦莱瑞·F·特斯维特科夫

亚历山大·苏沃拉夫

(74) 专利代理机构 中国国际贸易促进委员会专
利商标事务所 11038

代理人 岳耀锋

(51) Int. Cl.

H01L 33/00 (2006. 01)

H01L 21/265 (2006. 01)

审查员 刘振玲

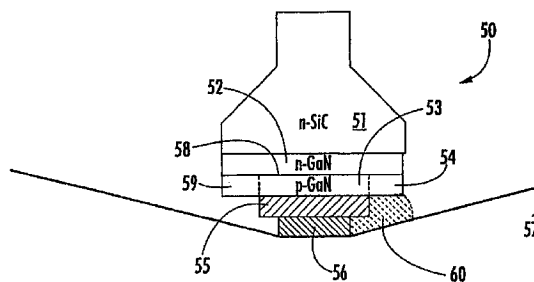
权利要求书 2 页 说明书 10 页 附图 5 页

(54) 发明名称

通过离子注入进行隔离的 LED 制造方法

(57) 摘要

提供一种通过离子注入进行隔离的 LED 制造方法。半导体发光二极管包括：半导体衬底、衬底上的 n 型 III 族氮化物的外延层、位于 n 型外延层上并与 n 型层形成 p-n 结的 III 族氮化物的 p 型外延层、和位于 n 型外延层上并与 p 型外延层相邻的用于在电气上隔离 p-n 结的部分的电阻性氮化镓区。在 p 型外延层上形成金属触点层。在公开的方法实施方式中，通过在 p 型外延区上形成注入掩模并将离子注入 p 型外延区的部分中以使 p 型外延区的部分具有半绝缘性，形成电阻性氮化镓边界。可以使用光刻胶掩模或足够厚的金属层作为注入掩模。



1. 一种发光二极管,包括:

在引线框架上的发光二极管;

上述二极管包含:

衬底;

所述衬底上的 III 族氮化物的第一外延区,所述第一外延区具有第一导电类型;

所述第一外延区上的 III 族氮化物的第二外延区,所述第二外延区具有与所述第一导电类型相反的第二导电类型并与所述第一外延区之间形成 p-n 结;

与所述 III 族氮化物的第二外延区接触的欧姆触点,位于所述 III 族氮化物的第二外延区和所述引线框架之间,用来提供从所述引线框架到所述 III 族氮化物的第二外延区的电接触;以及

在所述第一外延区上并围绕所述第二外延区的 III 族氮化物隔离区,与所述第二外延区相比,所述 III 族氮化物的隔离区具有更高的电阻率,以用于把所述 p-n 结与过量的不希望有的金属半导体连接隔离开来。

2. 根据权利要求 1 的发光二极管,其特征在于,所述隔离区具有大于 $2000\ \Omega\text{-cm}$ 的电阻率。

3. 根据权利要求 1 的发光二极管,其特征在于,所述隔离区具有半绝缘性,即在室温下具有超过 $1\times 10^5\ \Omega\text{-cm}$ 的电阻率。

4. 根据权利要求 1 的发光二极管,其特征在于,所述衬底包含选自包含碳化硅、蓝宝石、ZnO、MgO、尖晶石、硅、氮化镓和氮化铝的组的材料。

5. 根据权利要求 1 的发光二极管,其特征在于,所述衬底选自包含导电性衬底和半绝缘性衬底的组,其中所述半绝缘性衬底在室温下具有超过 $1\times 10^5\ \Omega\text{-cm}$ 的电阻率。

6. 根据权利要求 1 的发光二极管,还包括位于所述第一和第二外延区上并选自包含氮化硅、二氧化硅和绝缘性聚合物的组的钝化层。

7. 根据权利要求 1 的发光二极管,包括:

在所述衬底和所述第一外延区之间、位于所述衬底上的缓冲层;

所述第一外延区和所述第二外延区在所述缓冲层上形成用于当在其中施加电流时提供光发射的半导体活性结构的至少一部分;

所述隔离区包含位于所述活性结构上并包围所述第二外延区的高电阻性氮化镓边界,用于在电气上隔离所述活性结构的部分;和

与所述二极管接触的第二欧姆触点,用于向所述二极管和所述活性结构施加电流并从中产生所希望的光发射。

8. 根据权利要求 7 的发光二极管,其特征在于,所述高电阻性氮化镓边界具有足够大的电阻率,以防止在所述高电阻性氮化镓边界与金属接触时出现肖特基行为。

9. 根据权利要求 1 的发光二极管,其特征在于:

所述衬底是 n 型导电性碳化硅衬底;

所述 III 族氮化物的第一外延区是 n 型;

所述 III 族氮化物的第二外延区是 p 型。

10. 根据权利要求 7 的发光二极管,其特征在于,与所述第二外延区接触的所述欧姆触点选自包含铂、镍、金、钛、铝、银和其组合的组。

11. 一种发光二极管的制造方法,包括以下步骤:

在衬底上形成具有第一导电类型的第一外延区;

在所述第一外延区上形成具有第二导电类型的第二外延区,所述第一外延区和所述第二外延区形成 p-n 结;

在所述第二外延区的中心部分上淀积欧姆金属触点层,所述金属触点层使所述第二外延区的表面的周边部分露出;和

将离子注入所述第二外延区的所述周边部分中,以限定充分掺杂了被注入离子而具有高电阻的被注入的周边,从而把 p-n 结隔离在被注入的周边内;以及

把所述二极管放置在引线框架上,与引线框架欧姆接触,使得所述第二外延区的高电阻部分把 p-n 结与过量的不希望有的金属半导体连接隔离开来。

12. 根据权利要求 11 的方法,还包括以下步骤:

将光刻胶施加到所述欧姆金属触点层上;

对所述光刻胶进行构图;

选择性地蚀刻所述欧姆金属触点层的部分,以露出所述第二外延区的表面的部分。

13. 根据权利要求 12 的方法,还包括以下步骤:在将离子注入所述第二外延区中之前,去除光刻胶。

14. 根据权利要求 12 的方法,还包括以下步骤:在去除所述光刻胶之前,将离子注入所述第二外延区中。

15. 根据权利要求 12 的方法,还包括以下步骤:在所述第二外延区的露出的部分上,淀积选自包含二氧化硅、氮化硅、绝缘性聚合物和它们的组合的组的钝化层。

16. 根据权利要求 11 的方法,包括以下步骤:注入选自包含氮、磷、铝、氮和氢的组的离子。

17. 根据权利要求 11 的方法,其特征在于,所述将离子注入所述第二外延区的所述周边部分中以限定充分掺杂了被注入离子而具有高电阻的被注入的周边的步骤包含根据选自包含离子能量、离子剂量和它们的组合的组的因素相互不同的至少两个注入步骤。

18. 根据权利要求 11 的方法,包括以下步骤:将能量为 100 ~ 200keV、剂量为 $1 \sim 2 \times 10^{13} \text{cm}^{-2}$ 的离子注入 p 型载流子浓度为 $1 \times 10^{17} \text{cm}^{-3}$ 的第二外延区中。

19. 根据权利要求 11 的方法,其中所述发光二极管进一步包括:所述欧姆金属触点层上的键合焊盘,以及其中所述将离子注入所述第二外延区的所述周边部分中以限定充分掺杂了被注入离子而具有高电阻的被注入的周边的步骤包括: :

使用掩模掩蔽所述欧姆金属触点层的部分或整个所述键合焊盘;

从所述第二外延区去除剩余的暴露的欧姆金属触点层;

将足以使所述暴露的部分具有高电阻性的离子注入所述第二外延区的所述暴露的部分中;以及

从所述欧姆金属触点层和所述键合焊盘去除所述掩模,以由此制成所述第二外延区的钝化部分。

20. 根据权利要求 19 的方法,包括以下步骤:在所述掩蔽步骤之前,淀积所述欧姆金属触点层和所述键合焊盘。

21. 根据权利要求 19 的方法,包括以下步骤:用光刻胶作为掩模掩蔽所述欧姆金属触点层。

通过离子注入进行隔离的 LED 制造方法

技术领域

[0001] 本发明涉及半导体发光二极管（“LED”）的制造和组装（packaging）。

背景技术

[0002] LED 是当电流在其中通过时发光的半导体器件。形式最简单的发光二极管包括形成 p-n 结二极管的 p 型部分和 n 型部分。当被安装在引线框架上并被封入封装剂（一般是聚合物）中时，整个 LED 组件（package）也被称为“灯”。

[0003] 由于 LED 可靠性高、寿命长且一般成本较低，因此在许多应用领域中的各种发光应用中得到广泛认可。

[0004] LED 灯极其牢固。它们一般不包含玻璃并完全避免使用灯丝。结果，LED 灯可以承受程度远高于白炽灯的不当使用，且它们的较高的可靠性可以大大降低或消除许多维护因素和成本。

[0005] LED 灯可以具有极高的效率，例如，其在发光与白炽灯相同时仅消耗 10% 的电力。许多 LED 具有 100000 小时的使用寿命，即相当于连续使用超过 11 年。因此，从统计的观点，大多数 LED 只要通过了首次测试（一般作为生产过程的一部分）就不会失效。在用于诸如接近爆炸性气体或液体的异常或困难环境中时，LED 灯性能更显优异。虽然对于各特定的应用仍然必须对单个光源的选择（固态光源对白炽灯或荧光灯）进行设计和测试，但作为一般规则，LED 在许多应用中都是一种安全的选择。

[0006] LED 灯能效高、对环境友好。它们将电力和电池的使用减少到最低，并且相对较低的电流需求意味着它们可更容易实现由太阳能供电。

[0007] LED 的性质、结构和动作一般容易理解。例如在诸如 Sze 的“半导体器件物理（PHYSICS OF SEMICONDUCTOR DEVICES）”第二版（1981）和 Sze 的“现代半导体器件物理（MODERN SEMICONDUCTOR DEVICE PHYSICS）”（1998）的教课书中，可以找到发光二极管的性质和动作的理论上的讨论和认识以及它们的动作所基于的物理和化学原理。

[0008] 许多共同受让的专利和共同未决的专利申请，包含而不限于：美国专利 No. 6582986、No. 6459100、No. 6373077、No. 6201262、No. 6187606、No. 5912477、No. 5416342 和 No. 5838706 以及公开的美国申请 No. 20020093020 和 No. 20020123164，同样讨论了发光二极管的理论和性质。在此引入它们的全部内容作为参考。

[0009] 如所有这些资料证明的那样，由发光二极管发射的光的颜色取决于形成它的半导体材料的性质。如共同受让的专利和申请中特别阐明的那样，与红光或黄光相比，电磁光谱的绿、蓝、紫、紫外部分中的光具有更高的能量。一般只能通过使用具有宽带隙即足以产生具有所需能量的光子的带隙的材料，产生这种高能光。（“带隙”是半导体材料的固有性质，决定当材料中产生光子时所释放的能量。）碳化硅、氮化镓和其它 III 族氮化物以及诸如 ZnSe 和 ZnS 的某些 II-VI 化合物是可以产生蓝、绿和 / 或 UV 光的宽带隙半导体材料的例子。如引入的参考专利文献中进一步阐明的那样，在这些材料中，氮化镓和其它 III 族氮化物开始成为用于 LED 制造的优选材料。

[0010] 对于大量的组装和使用的应用情况,发光二极管的优选设计是“垂直”方向。术语“垂直”不是说明整个器件的最终位置,而是说明器件内的这样一种方向,即,在器件内,用于引导电流穿过器件及其 p-n 结的电触点位于相反面(轴向)上。因此,最基本的形式的垂直器件包括:导电衬底;衬底的一个面上的金属触点;位于衬底的相反的面上以形成 p-n 发光结的两个或更多个外延层;位于顶部外延层上以提供穿过各个层、它们的结和衬底到达衬底触点的电流通路的顶部触点。

[0011] 在由例如公开的美国申请 No. 20020123164 的本发明的受让人制造的最新一代 LED 中,基本的 LED 结构包括:碳化硅衬底;衬底上的 n 型氮化镓外延层、n 型层上的 p 型氮化镓层,这两个层由此形成 p-n 结;和 p 型层上的金属叠层,该 p 型层还形成与器件接触的顶部触点。已发现,通过基于发射光的期望波长和碳化硅衬底的折射率,并也可能基于组装材料的折射率,仔细选择衬底的透明度和几何尺寸以使光的发射最大化,可以改善来自这种器件的光的发射。因此,在最新的工业用实施方式中,发光二极管位于引线框架上面,使得二极管的各外延层邻近引线框架,碳化硅衬底在它们之上。这种方向有时被称为“倒装芯片”或“结朝下”,并将被参照附图详细讨论。引线框架是金属框架,其上固定和键合有裸片(die)。引线框架的部分可变成电路的外部接头(connection)。

[0012] 虽然“倒装芯片”的设计是有利的,但它可能导致引线框架、裸片固定金属、器件的金属触点层和外延层的端子边缘之间的非常小的容限或间隔。由于外延层包含和限定 p-n 结,金属和结之间的容限可小至 1 ~ 5 微米。因此,当在引线框架上以衬底朝上、结朝下的方向安装 LED、并使用金属(或其它功能性导电材料)以在引线框架和与二极管的 p 型部分接触的欧姆触点之间提供电接触时,用于将 LED 固定到引线框架上的金属可能会无意地与 n 型层接触并形成作为肖特基接触(Schottky contact)为本领域技术人员公知的寄生(即,不希望有的)金属半导体连接。

[0013] 另外,在受到热应力或机械应力后,常被添加以保护二极管的钝化层(一般是氮化硅)会出现裂纹,并因此还会产生出现与器件的外延层接触的不希望有的触点的可能性。

[0014] 通过比较和解释,当二极管位于引线框架上使得衬底而不是外延层邻近引线框架时,所述问题基本上是不存在的。在这种情况下,为了提供穿过衬底和结的电流,裸片固定金属和(一般情况下)n 型碳化硅衬底之间的直接电接触理所当然是优选的。

[0015] 在典型的 LED 制造方法中,在半导体衬底晶片上生长一种或更多种半导体材料的外延层。根据使用的半导体材料的不同,这些晶片的直径一般为 2 ~ 4 英寸。由于单个 LED 裸片一般十分小(例如,300 × 300 微米),因此可以以几何网格图案在衬底晶片及其外延层上形成大量的 LED 裸片。为了成功地制造单个器件,必须使网格中的 LED 裸片在物理上和电气上相互分离。一旦在晶片上形成了多个 LED,那么就可以通过使用诸如锯切、划断(scribe-and-break)等的公知的分离技术将它们分离为单个裸片或裸片的多个组。

[0016] 裸片分离的过程可能对暴露的 p-n 结区域有害。因此,在分离之前,众所周知要在单个裸片保持在晶片上的状态下隔离单个裸片。同样用于清楚地限定器件和它们的欧姆触点的位置的最典型的隔离方法是,实施一个或更多个光刻步骤并蚀刻外延层,以为各器件或器件前体(precursor)形成包含结的台面(mesa)。

[0017] 虽然光刻法在半导体设计和制造中是有用的技术,但它需要特定的设备和材料,

并且增加加工步骤。例如,典型的光刻法可包含以下步骤:将光刻胶(一般是光敏性聚合树脂)的层添加到半导体结构上;在光刻胶之上定位掩模;将光刻胶曝光到其响应(通过经历化学变化;一般情况下是其在特定溶剂中的溶度)的频率的光中;蚀刻光刻胶,以去除曝光或未曝光的图案(根据选择的光刻胶);然后在剩余的图案上实施下面的希望的步骤。特别是,当构图步骤的目的是为了在基于 GaN 的层中限定蚀刻图案时,如果蚀刻剂在完全去除材料的希望的图案之前去除光刻胶,那么 GaN 的化学、物理和热稳定性(在最终的器件中是有利的特性)会导致额外的困难。

[0018] 因此,形成包含顶部触点金属层的台面型 LED 将一般需要这些步骤中的至少两组:一组用于对台面进行构图和蚀刻,另一组用于对金属触点层进行构图和淀积。

[0019] 因此,在使各器件相互隔离这方面的改进可以在各 LED 和各 LED 层的结构和性能方面提供相应的改进。

附图说明

[0020] 图 1 是以倒装芯片的方向安装在引线框架上的现有 LED 的断面图。

[0021] 图 2 是在形成台面和添加金属触点前后的 LED 的基本元件的断面图。

[0022] 图 3 是 LED 的断面图,示意性地说明根据本发明的实施方式的注入。

[0023] 图 4 是以倒装芯片的方向安装在引线框架上的根据本发明的 LED 的断面图。

[0024] 图 5(A) ~ 5(D) 是本发明的实施方式的方法步骤的进展示意断面图。

[0025] 图 6(A) ~ 6(D) 是本发明的其它实施方式的方法步骤的进展示意断面图。

[0026] 图 7 是以灯的形式组装的本发明的实施方式的断面图。

具体实施方式

[0027] 以下参照示出本发明的优选实施方式的附图更全面地说明本发明。但是,可以以许多不同的形式体现本发明,且不应将其解释为限于这里阐明的实施方式,而是,提供这些实施方式使得本公开彻底完整并全面地将本发明的范围传达给本领域技术人员。在附图中,为了清楚起见,夸大各层和各区域的厚度。应当理解,当称诸如层、区域或衬底的元件在另一元件“上”时,它可以直接在其它元件上,或者也可以存在插入元件。相反,当称元件“直接在”其它元件“上”时,则不存在插入元件。并且,应当理解,当说明第一元件或层与第二元件或层“电接触”时,该第一和第二元件或层无须相互直接的物理接触,而可以通过允许电流在第一和第二元件或层之间流过的插入导电元件或层将它们连接。

[0028] 图 1 是总称为 20 并以说明当以一定的方向安装发光二极管可能出现的潜在问题的方式示出的发光二极管的断面示意图。虽然以相当简化的方式表示发光二极管 20,但本领域技术人员理解器件 20 可以比这里示出的更复杂(即,包含更多的元件)。但在这种情况下,可以用基本的说明清楚地理解本发明。在共同受让且共同未决的申请公开 No. 20020123164 中也说明了 20 表示的类型的示例性二极管及其一些变更方式,在此引入其全部内容作为参考。

[0029] 二极管 20 包含可以是 n 型碳化硅的衬底 21,该 n 型碳化硅具有选自包含碳化硅的 2H、4H、6H、8H、15R 和 3C 多型 (polytype) 的组的多型。由共同形成 p-n 结 24 的 n 型氮化镓区域 22 和 p 型氮化镓区域 23 表示器件 20 的二极管部分。区域 22 和区域 23 可以分别包含

单个层或具有不同的成分、厚度、掺杂剂浓度或其它品质的相关多个层的组。二极管 20 还可以包含与 p 型氮化镓外延区域 23 接触的欧姆触点 25 和与欧姆触点电接触的裸片固定金属 26。如在此引入作为参考的美国专利申请 No. 10/200244 说明的那样,裸片固定金属 26 可以与诸如金或银层的键合焊盘(未示出)物理接触。并且,可以在裸片固定金属 26 和欧姆触点 25 之间形成反射体(reflector)、阻挡层或其它金属层(未示出)。可以在衬底 21 上形成欧姆触点 15,以形成上述垂直器件,并且引线 29 可以与触点 15 连接,以将器件连接到外部电路。并且,在图 1 中所示的器件中,包含诸如氮化硅或二氧化硅的绝缘材料的钝化层 5 覆盖或诸如聚酰胺的绝缘聚合物并且保护外延区域 22、23 的暴露表面。

[0030] 一般在在二极管 20 和外部电路之间提供电接触的金属或金属化引线框架 27 上安装二极管 20。如背景技术中阐明的那样,在典型的情况下,由在相对较低的温度下熔化的金属形成裸片固定金属 26,该温度例如低于欧姆触点 25 且低至使得在裸片固定的过程中其它组装部件不会受损。因此,裸片固定金属 26 可以包含诸如锡的焊料或诸如金/锡的合金。裸片固定金属使得可以通过焊接或热声键合迅速方便地在引线框架上安装二极管 20。在这点上,图 1 还示出,如果不精确地形成裸片固定金属(如果如大多数器件那样具有非常小的规模和尺寸,则常存在这种可能性),那么裸片固定金属 26 的部分 30 会延伸出具有欧姆触点 25 的希望有的触点,并会与 p 型氮化镓区域 23 或 n 型氮化镓区域 22 接触。在这种情况下,裸片固定金属的不精确或不希望有的部分 30 会与 n 型氮化镓层 22 接触,并会与 n 型层 22,或者,如果它延伸得足够远,则会与 n 型碳化硅衬底 21,形成不希望有的和寄生的肖特基二极管。

[0031] 图 2 示出形成或隔离发光二极管中的结的常规方式。如图 1 的情况那样,示出二极管(总称为 32)的最基本的方面,并可以包含为了清楚起见没有在图 2 中示出的其它元件。如图 1 中的二极管 20 的情况那样,二极管 32 包含 n 型碳化硅衬底 33、和形成 p-n 结 36 的衬底 33 上的氮化镓的 n 型外延层 34 和 n 型层上的氮化镓的 p 型层 35。为了形成和隔离该结,外延层 34 和 35 一般被蚀刻为形成图 2 的右手边部分中示出的台面(mesa)结构,该右手边部分还示出了与 p 型外延层 35 接触的欧姆触点 37。在许多情况下,用二氧化硅或一些其它适当的绝缘或介电材料覆盖通过蚀刻层 34 和 35 形成的台面内的结 36,以在裸片分离、组装或其它加工步骤中或在操作过程中,帮助保护结 36 不受外部污染和/或损伤。

[0032] 本领域技术人员可以认识到,为了将层 35 和 36 形成到台面内,必须实施大量的附加步骤。这些步骤一般包含以下步骤:用来形成用于蚀刻的图案的掩蔽步骤,该步骤反过来又包含卸下掩模(一般是光刻胶)的步骤;在光刻胶之上放置光学图案;曝光;使光刻胶显影;去除掩模的被显影部分(或者,视情况而定,也可以是未被显影部分)并蚀刻下面的外延层;然后去除光刻胶。虽然现在在半导体工业中这些步骤是相同的,且可以以高精度实施它们,但这会为整个制造过程增加附加的工程和成本因素,并且,由于公知的原因,各附加的制造步骤会在最终的器件中产生较小的公差或精度损失。

[0033] 图 3 是本发明的实施方式的结形成方法的概略(broad)示意图。该方法包含将由箭头 40 示意性地表示的离子注入总称为 42 的二极管中的邻近 p-n 结 43 的外延层 41 中。外延层 41 具有第一导电类型(图 3 中示为 p 型)。注入的离子的类型和数量增加注入区域 44 的电阻率并可使注入区域 44 具有高电阻性和/或半绝缘性。在本文中,“高电阻性”的意思是材料的电阻足够高,使得当向晶片上的邻近裸片的阳极施加偏压时,产生可忽略

不计的电流。即,如果注入区域 44 中的材料基本上将邻近裸片在电气上隔离,则认为它具有用于本发明的高电阻性。在一些实施方式中,注入区域 44 的电阻率是至少 $2000\ \Omega\text{-cm}$ 。如果材料的电阻率足够高,可以认为材料是 p 型或 n 型半导体材料以外的半绝缘性(或“i 型”)材料。一般而言,可以认为室温下具有超过 $1\times 10^5\ \Omega\text{-cm}$ 的电阻率的材料具有用于本发明的半绝缘性。

[0034] 如图 3A 中更清楚地说明的那样,可以向限定注入周边 44 的图案注入离子 40。可以用注入的离子 40 对周边 44 充分掺杂,使其具有高电阻性,以由此用注入周边 44 隔离或限定结 43。图 3 还示出 n 型层 45、衬底 46 和金属触点 47。外延层 41 中的虚线也帮助说明图 3 的视图中的周边的位置。

[0035] 在一些实施方式中,衬底 46 可以包含 n 型碳化硅,该 n 型碳化硅具有选自包含碳化硅的 2H、4H、6H、8H、15R 和 3C 多型的组的多型。但本领域技术人员可以理解,衬底 46 可以包含诸如蓝宝石、氮化镓、氮化铝的其它材料或诸如 MgO、尖晶石、硅或 ZnO 的其它适当材料。并且,衬底 46 可以具有导电性,以使得形成垂直器件,或者,衬底 46 可以具有绝缘性或半绝缘性。

[0036] 在本发明的一些实施方式中,金属触点 47 可以用作将离子 40 注入器件的注入掩模。例如,如果金属触点 47 包含具有足够的厚度以防止离子 40 到达层 41 的金属叠层,那么可以避免淀积分离的注入掩模。

[0037] 如图 3 示意性示出的那样,在一个实施方式中,该方法包含将诸如氮或磷的离子注入氮化镓的 p 型层中。可以使用包含氢、氮、铝和 N_2 的其它离子,以通过注入增加区域的电阻率。将参照图 5 说明该方法的其它方面。

[0038] 可以以常规方式在室温下进行注入。如目前广泛了解的那样(不限于特定的理论),注入的离子在 GaN 内产生损伤,以在带隙内产生深能级(deep level)。它们反过来捕获 GaN 中的自由载流子,由此使得材料具有高电阻性。

[0039] 诸如 GaN 的 III 族氮化物的发光二极管不限于使用 n 型衬底和 p 型顶层。但是,关于为什么更常使用 n 型 SiC 衬底,有许多本领域技术人员公知的原因。因此,本发明还可以包含注入 n 型层,以增加其电阻率。但是,由于使用 n 型衬底更加常见,因此这里的说明主要指的是这种结构。

[0040] 虽然示出了包含两层氮化镓(n 型和 p 型)的发光二极管,但本领域技术人员可以认识到,二极管 42 可包含一个或更多个量子阱或超晶格结构或同时包含这两者,以及活性层或多个活性层可以包含更大范围的 III 族氮化物化合物,而不是固定地只包含氮化镓。但是,为了清楚地理解本发明,无须详细阐述这些变化,因此,这里不对它们进行详述。因此,在不背离本发明的范围的情况下,也可将更精细的器件的相关部分称为“活性层”、“二极管部分”、“二极管区”或“二极管结构”。

[0041] 图 4 是与图 1 类似的示意性断面图,它示出添加了本发明的注入周边区 54 的总称为 50 的二极管。二极管 50 包含衬底 51,该衬底 51 在一些实施方式中是 n 型碳化硅。

[0042] n 型氮化镓外延层在衬底 51 上,在图 4 中所示的“倒装芯片”的方向中,看起来在衬底 51 的下面。p 型层 53 邻近 n 型层 52,且该两个层限定其间的 p-n 结 58。二极管还包含欧姆触点 55 和裸片固定金属部分 56。

[0043] 由于已以图 3 说明的方式对二极管进行了注入,因此它包含以邻近图 4 中的虚线

示出的高电阻性周边部分 54。在引线框架 57 上,对位置不理想的裸片固定金属的局部 60 也示出 54。如由此说明的那样,本发明提供几个方面的进步。首先,由于二极管 50 的注入区域 54 不需要形成台面所需要的多个步骤,因此金属部分 60 可得到的几何空间区域现在更有限。因此,p 型层及其绝缘部分 54 提供对过量金属 60 的附加的几何、空间阻挡。另外,由于注入部分 54 具有高电阻性,因此在过量的金属 60 和注入周边部分 54 之间有极少或没有电交互作用。最后,达到 n 型外延层 52 需要的过量的不希望有的金属 60 的量更大。换句话说,当使用标准或规定量的裸片固定金属 56、60 时,本发明提供更大的误差裕量。如上面关于图 1 说明的那样,在操作和实践中,二极管 50 会同时具有连接到引线框架的阳极和阴极接头,但为了清楚地说明本发明,已略去了这些接头的细节。

[0044] 进一步说明本发明的一些其它细节,图 4 中示出的衬底 51 由导电性碳化硅形成,但也可以包含半绝缘性碳化硅或蓝宝石(具有绝缘性),这是因为本发明的优点基于外延层提供的优点。因此,虽然为了组装的需要,绝缘性或半绝缘性衬底需要与导电性 SiC 衬底稍微不同的几何尺寸,但关于本发明的原理和外延层保持相同。并且,对于发光二极管,衬底 51 优选是对当向器件施加电位差时由结 58 发射的光基本上透明。因为碳化硅在可见光谱的较高能量部分中发光,因此衬底优选是对波长为约 390 ~ 550 纳米的光基本上透明,且更优选是对 485 ~ 550 纳米的光基本上透明。美国专利 No. 5718760 及其同族专利 No. 6025289 和 No. 6200917 说明了用于制造无色 SiC 的技术。这些专利与本发明共同受让,并在此全部被引入作为参考。

[0045] 如上所述,半绝缘性边界部分 54 具有足够的电阻率,以防止边界 54 与金属 56、60 接触时出现的肖特基行为,否则如果边界 54 是 n 型,则产生肖特基行为。

[0046] 如图 7 所示,可以在包含端板 73、电引线 72 和可以以透镜 75 的形状成型的封装剂 74(诸如环氧树脂)的组件中安装本发明的和图 3 或图 4 中示出的类型的发光二极管 78。可以以常规的衬底朝下方向或外延层邻近端板 73 的“倒装芯片”方向安装 LED78。可以作为显示器的一部分加入得到的 LED 灯 79,或可以将其用作指示器光源、背光源或其它应用。

[0047] 与 p 型层连接的欧姆触点一般选自包含铂、镍、金、钛、铝、银和它们的组合的组,并且,当使得欧姆触点与碳化硅衬底接触时,它一般选自包含镍、铂、钯、铝、钛和它们的组合的组。由于与衬底(图 4 中未示出)连接的欧姆触点可见地位于以希望的方式发射的光的方向,并且由于较大的触点具有展宽电流的优点,因此优选是欧姆触点被选择和形成为尽可能接近透明,它一般具有为促进电流向适当的电路流动而添加的附加的较小的键合焊盘。

[0048] 以类似的方式,欧姆触点 55 和裸片固定金属 56 可被选择为用作镜面或反射体,以增强当组装时和使用时的最终的输出或二极管 50。作为替代方案,可以为此目的包含附加的金属层(或多个层)。并且,可以为其它目的在金属叠层中包含其它金属层,诸如用于防止污染物扩散的阻挡层和用于将外部触点键合到器件上的键合层。

[0049] 如上面关于器件的基本说明和关于本方法说明的那样,本发明的结构不限于图 4 的示意性说明。出于许多方面的原因,在碳化硅衬底和第一氮化镓(或其它 III 族氮化物)层之间,常包含缓冲层作为结构的一部分。在许多情况下,缓冲层可以包含氮化铝或从近碳化硅衬底的高铝浓度到其与氮化镓外延层的界面上的高氮化镓浓度渐变的氮化铝镓(AlGaIn)的梯度层。可被加入这种类型的二极管且特别适于本发明的其它结构部分包含:

用于增强整个器件的晶体稳定性的超晶格结构、用于增强光的输出或将其变成特定频率的量子阱、或用于通过提供更多的活性层和改善它们之间的关系来增强器件的亮度的多量子阱。另外,可能希望钝化器件 50 的外延层 52、53 的暴露表面,用于环境保护。如上所述,这种钝化可包含通过 PECVD、溅射或其它适当的钝化技术淀积的二氧化硅或氮化硅。

[0050] 图 5 示出本发明的方法的一些方面。广义上讲,本方法在二极管中,最优选在 III 族氮化物或氮化镓系二极管中,电气地形成或隔离 p-n 结,以当为使用安装二极管时最小化或避免不希望有的电触点和通路并 / 或防止在裸片分离的过程中对 p-n 结造成损伤。在这点上,本方法包含以下步骤:在作为 p-n 结的一部分的氮化镓的 p 型外延层的中心部分上,淀积欧姆金属触点层;通过在金属层上施加蚀刻掩模并去除部分蚀刻掩模和金属层,对金属层进行构图;然后将离子注入未被蚀刻掩模覆盖的 p 型外延层的周边部分中。

[0051] 在稍微更详细的方面中,本方法可以包含以下步骤:掩蔽欧姆金属层的一部分(并可能会掩蔽欧姆触点上的键合焊盘);从外延层去除保留的暴露的欧姆金属触点层;用足以增加暴露部分的电阻率(并可能会使暴露部分具有半绝缘性)的原子注入外延层的暴露部分中;并从欧姆触点(以及键合焊盘)去除掩模,由此制成 p 型层的高电阻率部分。在这一点上,本方法可以包含以下步骤:在掩蔽的步骤之前淀积欧姆触点和键合焊盘,并用光刻胶掩蔽欧姆触点金属。

[0052] 回到图 5,更详细地,该图还示出总称为 60 的器件前体(precursor)。二极管前体 60 包含衬底 61(在一些实施方式中包含 n 型 SiC)、衬底 61 上的 n 型氮化镓外延层 62、n 型层 62 上的 p 型氮化镓外延层 63、p 型层 63 上的欧姆触点层 65、欧姆触点层 65 上的金属键合焊盘 66。形成衬底和各外延层以及淀积欧姆触点和键合焊盘的各步骤一般在本领域中是公知的,这里不再详述。在包含但不限于共同受让的美国专利 No. 6297522、No. 6217662、No. 6063186、No. 5679153、No. 5393993 和 No. 5119540 的发布的授权的专利中包含了代表性的说明。

[0053] 图 5(B) 示出在光刻胶被淀积、掩蔽和构图以在图 5(B) 中所示的整个键合焊盘和欧姆触点 65 的一些但非全部区域上形成光刻胶部分 67 之后的二极管前体 60。然后,蚀刻图 5(B) 中的前体,以去除未被光刻胶 67 覆盖的欧姆触点层 65 的部分。可以以任意适当的方式进行这种蚀刻,使用氯系等离子体的反应离子蚀刻(RIE)是一种可能的方法。蚀刻得到图 5(C) 中所示的结构,其中,欧姆触点的尺寸已被减小到由 65(a) 表示的区域。图 5(C) 还示出,在去除欧姆触点层 65 的一部分后,露出 p 型外延氮化镓层的部分。

[0054] 由此图 5(D) 示出离子 70 的注入(示意性),以在限定和隔离结 64 的 p 型氮化镓层 63 中形成高电阻性区 71。在一些实施方式中,高电阻性注入区 71 具有半绝缘性。

[0055] 作为替代方案,如果欧姆触点层 65 足够薄,从而基本上不妨碍注入步骤,那么可以在蚀刻欧姆触点层 65 的步骤之前进行图 5(D) 中所示的注入步骤。

[0056] 在去除光刻胶 67 时,得到图 5(E) 中所示的前体结构。然后,可以将该前体结构分成单个的裸片。

[0057] 由于光刻胶 67 用作两个步骤的掩模(蚀刻欧姆触点层 65 和注入离子 70),因此本发明的方法减少了制造周期、晶片操作和化学消耗,同样减少了与掩蔽和蚀刻过程相关的生产率下降。

[0058] 图 6(A) ~ (D) 中示出本发明的另一实施方式。在该实施方式中,提供包含衬底 81

和外延区 82 和 83 的晶片 80。如图 6(A) 所示,在外延区 83 上形成金属叠层 86。如上所述,外延区 83 具有第一导电类型,外延区 82 具有与第一导电类型相反的第二导电类型。外延区 82 和 83 可分别包含一个或更多个具有相同的导电类型的层。金属叠层 86 可以包含多个金属层,这些金属层的每一个具有特定的功能。例如,金属叠层 86 可以包含用于与外延区 83 形成欧姆触点的金属层。金属叠层 86 还可以包含反射体、阻挡层、粘接层、键合层和/或其它层。

[0059] 如图 6(B) 所示,在金属叠层 86 上淀积蚀刻掩模 85,并通过光刻法对其进行构图,以形成选择性地露出金属叠层 86 的表面部分 86A 的开口。作为替代方案,可以通过本领域公知的光刻、淀积和提离 (liftoff) 技术形成金属叠层 86。即,可以通过以下步骤形成金属叠层 86:将表层 (blanket) 光刻胶施加到外延区 83 的表面上;通过使光刻胶曝光和显影,对其进行构图;淀积金属作为表层并提离不希望有的金属。

[0060] 现在参照图 6(C),选择性地蚀刻金属叠层 86,以露出外延区 83 的表面部分 83A。然后通过常规方法去除蚀刻掩模 85。然后将离子 87 注入外延区 83 的暴露部分中,以上述方式使注入区 84 具有高电阻性,并在该结构内形成 p-n 结区域 88。在该实施方式中,构图的金属层 86 用作注入掩模。

[0061] 最后,如图 6(D) 所示,通过使用常规技术,去除蚀刻/注入掩模 85 并使单个的裸片 89 分离,使得被限定的 p-n 结区域 88 被裸片的侧壁 90 隔离,并由此在物理上和电气上被隔离。

[0062] 实验:

[0063] 在评估本发明时,进行以下注入工序:

[0064] 在以下评估的每一个中,提供包含 n 型碳化硅衬底、n 型外延区和 p 型外延区的 LED 前体。p 型外延区包含掺杂载流子浓度为约 $1 \sim 5 \times 10^{17} \text{cm}^{-3}$ 的 Mg 的 GaN/AlGaN 层且总厚度为约 210nm。在第一评估中,实施以下连续剂量:20keV 的剂量为 10^{13} 每平方厘米 (cm^{-2}) 的一价氮 (N^+)、125keV 的剂量为 $1.4 \times 10^{13} \text{cm}^{-2}$ 的 N^+ 和 125keV 的剂量为 $2 \times 10^{13} \text{cm}^{-2}$ 的二价氮 (N^{++})。

[0065] 在第二评估中,以 10^{13}cm^{-2} 的剂量在 20keV 下注入 N^+ 氮,然后是 125keV 的剂量为 $1.4 \times 10^{13} \text{cm}^{-2}$ 的一价氮。

[0066] 在第三评估中,通过使用剂量为 10^{13}cm^{-2} 的 N^+ ,在 20keV 下实施第一剂量,然后是 125keV 的 $1.4 \times 10^{13} \text{cm}^{-2}$ 的剂量,然后是 190keV 的剂量为 $1.7 \times 10^{13} \text{cm}^{-2}$ 的 N^+ 。

[0067] 在这三种条件下,都进行结隔离和形成。通过探测邻近的金属叠层并执行连续测量,对结隔离进行验证。在 p-n 结的击穿之前,没有观察到可测的电流。注入的氮和氢也产生得到在室温下将几乎任何离子注入 p 型氮化镓中将导致材料电阻大大增加的可能结论的电阻率条件。

[0068] 但本发明人不希望受任何特定理论的束缚。因此,为了说明而非限定,提供这里讨论的可能的结论。

[0069] 这些注入步骤使得结的边缘具有绝缘性和不活泼性(是所希望的)。由于 p 型氮化镓表现出的低空穴浓度(约 $1 \times 10^{17} \text{cm}^{-3}$),因此注入步骤对于 p 型氮化镓也是有利的。由本发明的注入产生的不活泼特性在直到接近 900°C 的温度是稳定的。因此,由本技术得到的结隔离可用于包含 p 型层的任何氮化物器件中。从而,蓝宝石上以及碳化硅和其它衬底上

的基于氮化物的发光二极管同样可从用于结隔离的注入的使用中受益。

[0070] 在从 Cree 公司得到的商业裸片上,进行以下评估。

[0071] 标准注入条件 (1) 如下。还检测了其它条件 (2) ~ (5)。条件 (2) 目的在于评估每个注入离子消除的载流子的数量。条件 (3) 和条件 (5) 目的在于评估仅在器件的 p 侧上的注入效果。条件 (4) 评估与 (1) 和 (2) 比较类似的捕获载流子的效率。在进行注入的过程中,已确定,与 Cree 的蓝色 LED 相比,Cree 的绿色 LED 需要更高的能量注入。

[0072] 对蓝色采取的注入条件 (表示连续剂量) :

[0073] (1) 20keV 时为 1×10^{13} 、125keV 时为 1.4×10^{13} 、190keV 时为 1.7×10^{13} (标准三剂量条件)

[0074] (2) 20keV 时为 1×10^{12} 、125keV 时为 1×10^{12} 、190keV 时为 1.7×10^{12} (1/10 剂量上的标准条件)

[0075] (3) 125keV 时为 1.4×10^{13} (来自 #1 的标准条件的单剂量)

[0076] (4) 125keV 时为 1.4×10^{12} (#4 的 1/10 剂量)

[0077] (5) 30keV 时为 1×10^{13} 、100keV 时为 1.4×10^{13}

[0078] 对于 Cree 的蓝色发光二极管,并基于 TRIM 模拟,(1) 和 (2) 的 190keV 注入比在 n 侧放置 190keV 注入氮的大多数的 p-n 结深得多。对 (3) 和 (4) 的 125keV 时为单剂量和 (5) 的双剂量进行考虑。100 和 125keV 能量使氮浓度的峰值位于或大致位于表面之下 1500 ~ 1800Å 的 p-n 结上。100 和 125keV 注入的模拟峰值分别为约 1600Å 和 2000Å。GaN 材料被从低电阻率转变成高电阻率。

[0079] P 型 GaN 的厚度为约 1200 ~ 1500Å,自由空穴浓度为约 $2 \sim 5 \times 10^{17}/\text{cm}^3$ 。

[0080] P 型 AlGaN 的厚度为约 300Å,空穴浓度为约 $5 \sim 20 \times 10^{16}/\text{cm}^3$ 。

[0081] 条件 (1) 对于蓝色 LED 总是有效 (即,希望的隔离和静电放电 (ESD) 产量)。

[0082] 条件 (2) 成功地隔离器件,但 ESD 产量较差。

[0083] 条件 (3) 隔离器件,ESD 产量良好。

[0084] 条件 (4) 没有很好地隔离器件且没有提供良好的 ESD 产量。

[0085] 条件 (5) 隔离器件,ESD 产量良好。

[0086] 对于 Cree 的绿色发光二极管,条件 (1) ~ (5) 的每一个都产生高电阻率 p 型材料并隔离相邻的器件,但没有一个条件能产生良好的 ESD 产量。但是,添加 $2 \times 10^{13}/\text{cm}^2$ 的剂量的 230keV 氮注入对于隔离和 ESD 产量都十分有效。

[0087] 生产恢复过程:用后期制作对其它器件进行钝化,在这些情况下,器件具有约 1600Å 厚的氮化硅覆盖层。对于蓝色的最佳条件仍然是条件 (1),但是需要额外的 30keV 的能量,以渗透钝化层。通过将额外的 30keV 添加到以 $2 \times 10^{13}/\text{cm}^2$ 添加的 230keV 注入上,对于绿色 LED 得到类似的结果。剂量不变。

[0088] 电阻率的估计:电阻率被估计为大于 2×10^3 欧姆-cm。通过评估具有 2 伏特的施加电压的两个相邻焊盘之间的电流流动,完成上述估计。得到的电流是测量不到的 ($< 50\text{nA}$)。这对应于大于 40×10^6 欧姆的电阻。焊盘之间的距离是 70 微米,宽度是 230 微米。从而在它们之间平方数是约 0.3。忽略边缘效应 (fringing),以给出电阻率的最差情况下限,作为估计。这给出表面电阻的下限: 133×10^6 欧姆/□。如果取厚度为 $0.15 \times 10^{-4}\text{cm}$,则产生大于 2000 欧姆-cm 的电阻率。

[0089] 已在附图和说明书中阐明了本发明的实施方式,并且,虽然使用了特定的术语,但对于它们的使用仅是一般性和说明性的,其目的不在于限定,本发明的范围是在权利要求书中被限定的。

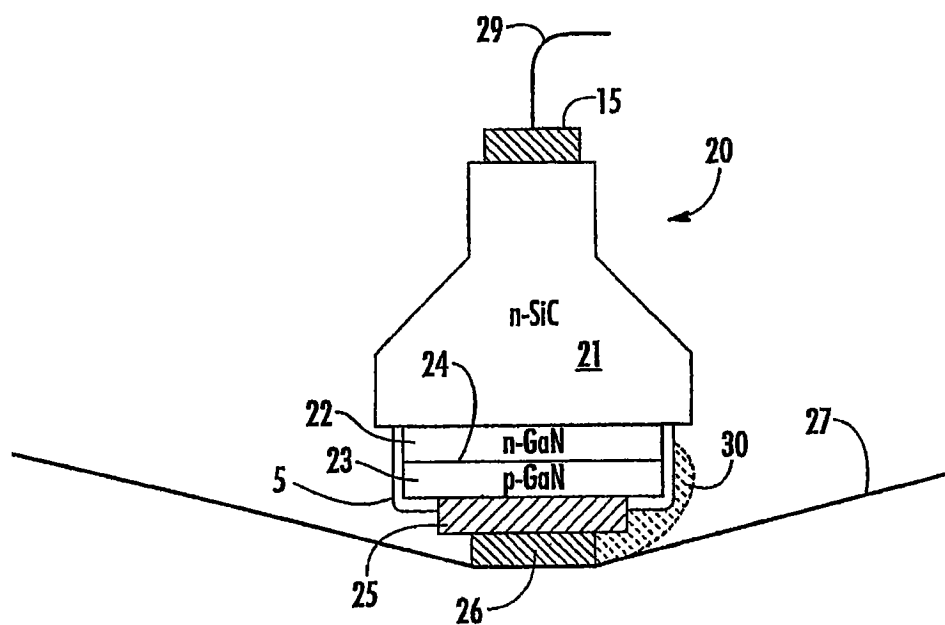


图 1

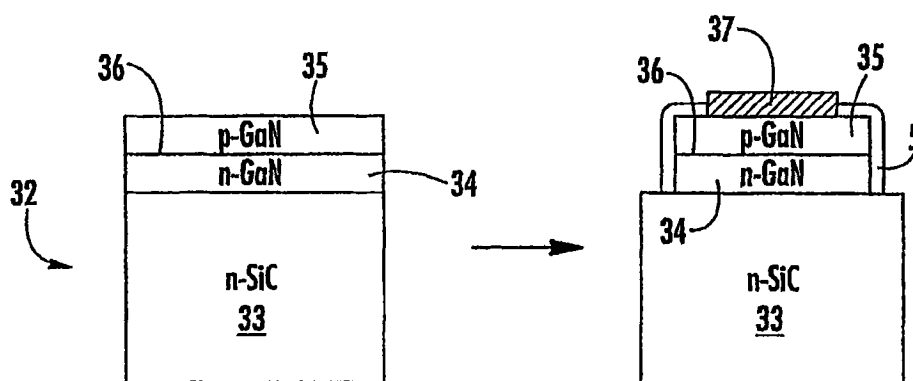


图 2

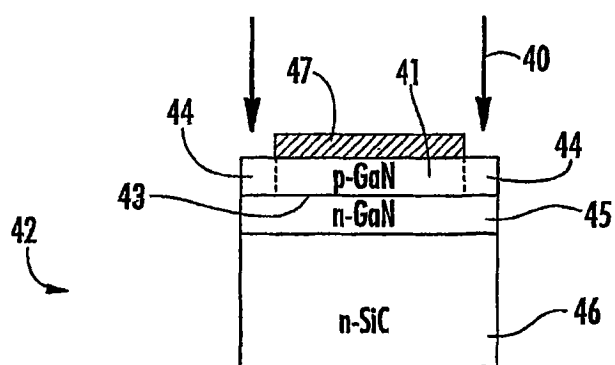


图 3

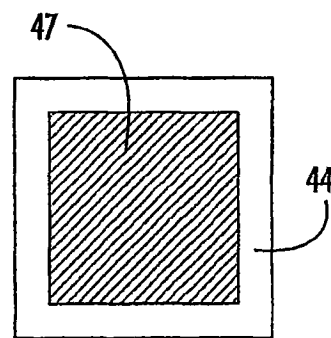


图 3A

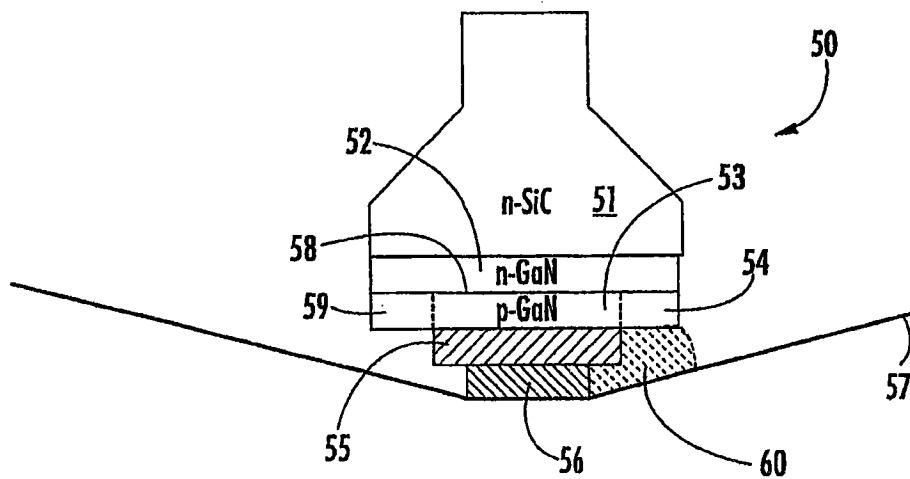


图 4

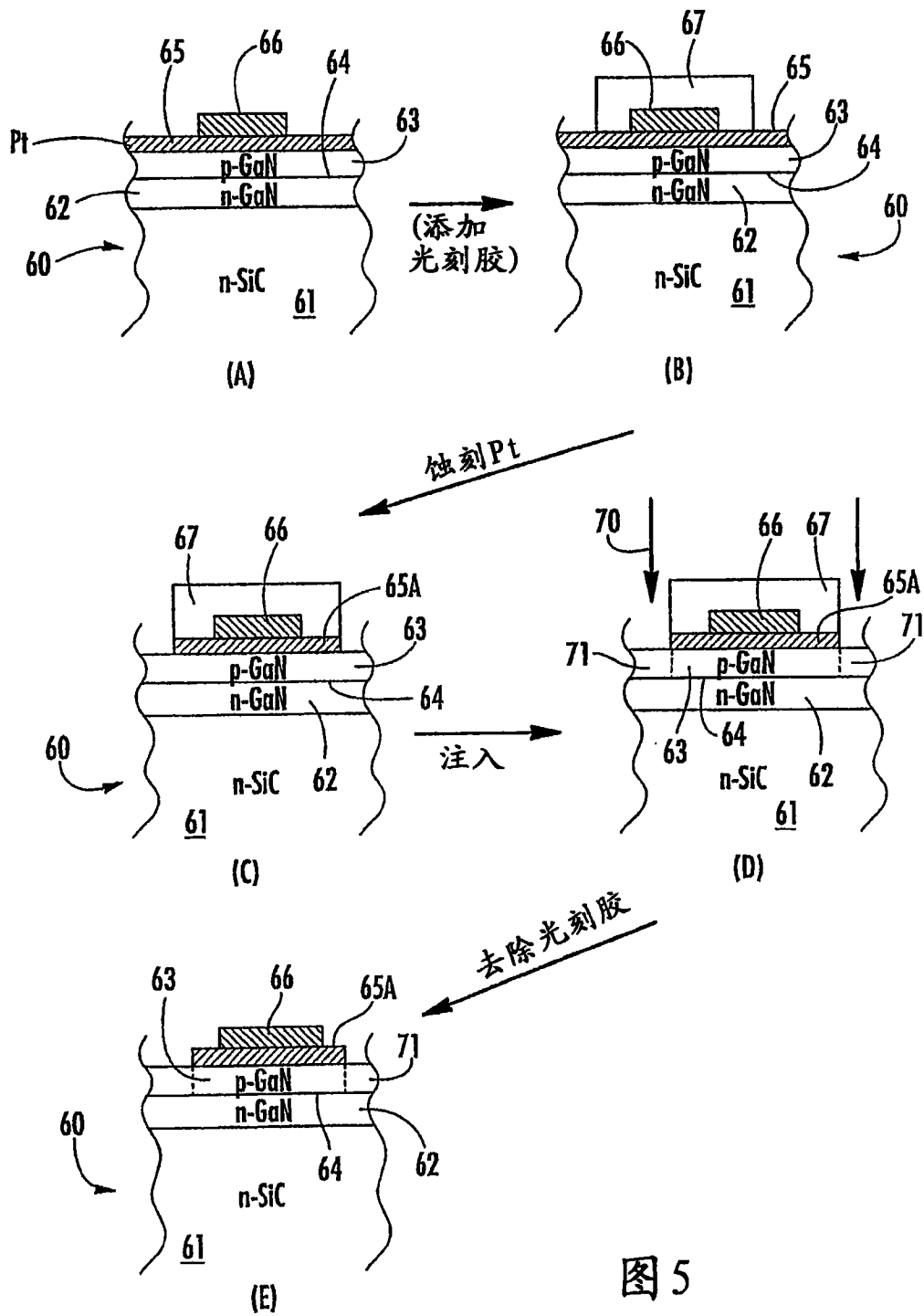


图 5

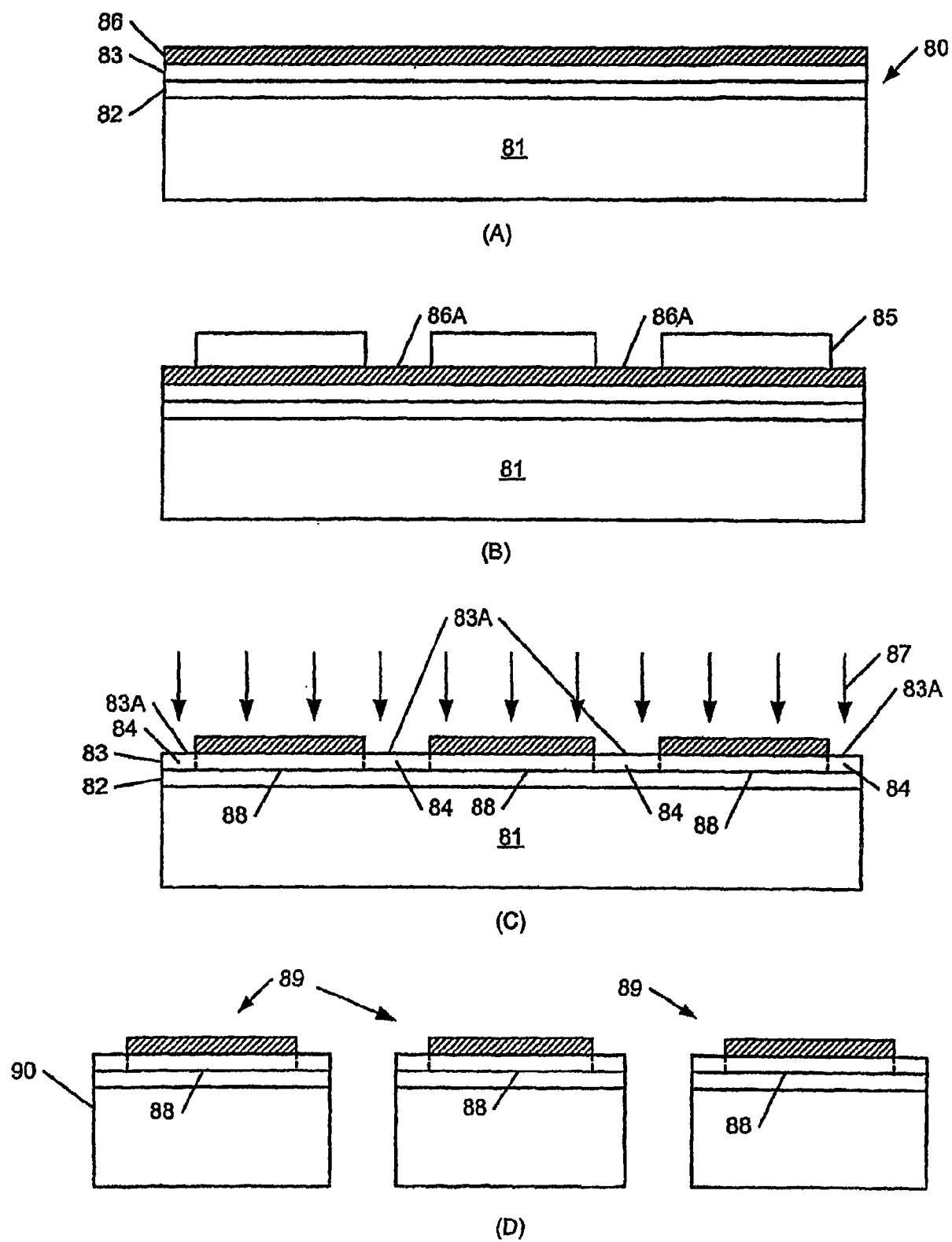


图 6

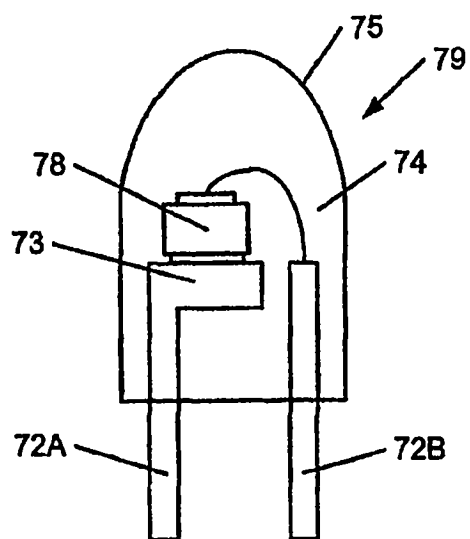


图 7