

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-45391

(P2010-45391A)

(43) 公開日 平成22年2月25日(2010.2.25)

(51) Int.Cl.
H01L 31/04 (2006.01)F I
H01L 31/04テーマコード (参考)
5F051

審査請求 有 請求項の数 28 O L (全 32 頁)

(21) 出願番号 特願2009-258859 (P2009-258859)
 (22) 出願日 平成21年11月12日 (2009.11.12)
 (62) 分割の表示 特願平11-506319の分割
 原出願日 平成10年6月30日 (1998.6.30)
 (31) 優先権主張番号 19727791.8
 (32) 優先日 平成9年6月30日 (1997.6.30)
 (33) 優先権主張国 ドイツ (DE)
 (31) 優先権主張番号 19730975.5
 (32) 優先日 平成9年7月18日 (1997.7.18)
 (33) 優先権主張国 ドイツ (DE)
 (31) 優先権主張番号 19758300.8
 (32) 優先日 平成9年12月31日 (1997.12.31)
 (33) 優先権主張国 ドイツ (DE)

(71) 出願人 509313304
 マクス・プランク・ゲゼルシャフト ツル
 フォルデルング デル ヴァイセンシャ
 フト エー ファウ
 ドイツ連邦共和国 デー-80539 ミ
 ュンヘン コエールギンシュトラッセ 1
 9
 (74) 代理人 100082669
 弁理士 福田 賢三
 (74) 代理人 100095337
 弁理士 福田 伸一
 (74) 代理人 100061642
 弁理士 福田 武通

最終頁に続く

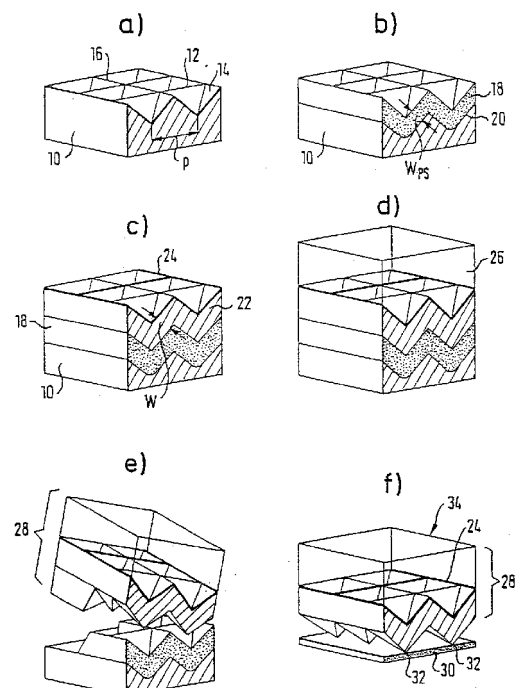
(54) 【発明の名称】 層状構造体製造方法、半導体基板、素子回路製造方法、及び太陽電池素子の直列接続回路

(57) 【要約】

【課題】半導体基板の表面構造を使用して複数の同一構造の層状構造体を製造することができ、作業スピードを上げ、材料の使用量低減および半導体基板の再使用等により、低コストで素子を製造することができるようにする。

【解決手段】本発明は、半導体材料からなる層状構造体(28)を製造する層状構造体製造方法において、半導体基板(10)上に多孔性層(18)が形成され、多孔性層上に層状構造体(28)が設けられ、層状構造体は、多孔性層を目的の分離位置として利用して半導体基板から分離され、半導体基板の表面が多孔性層の生成前に構造化されるか、あるいは上記多孔性層の表面が構造化され、層状構造体が少なくとも部分的にエピタキシャル成長により多孔性表面上に設けられ、層状構造体に属する少なくとも1つの半導体層がエピタキシャル成長によって多孔性層の表面上に設けられる、ことを特徴としている。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

半導体材料からなる層状構造体（２８）を製造する層状構造体製造方法において、
半導体基板（１０）上に多孔性層（１８）が形成され、
上記多孔性層上に層状構造体（２８）が設けられ、
上記層状構造体は、多孔性層を目的の分離位置として利用して半導体基板から分離され

、
上記半導体基板の表面が多孔性層の生成前に構造化されるか、あるいは上記多孔性層の表面が構造化され、

上記層状構造体が少なくとも部分的にエピタキシャル成長により多孔性表面上に設けられ、層状構造体に属する少なくとも１つの半導体層がエピタキシャル成長によって多孔性層の表面上に設けられる、

ことを特徴とする層状構造体製造方法。

【請求項 2】

上記半導体基板の表面が、

- a) 光食刻法
- b) 食刻処理
- c) 化学的方法
- d) 機械的フライス削り
- e) レーザー処理

の内１つまたは複数の方法によって構造化される、ことを特徴とする請求項 1 に記載の層状構造体製造方法。

【請求項 3】

上記多孔性層の表面が、

- a) 光食刻法
- b) 食刻処理
- c) 化学的方法
- d) 機械的フライス削り
- e) レーザー処理
- f) 機械的コイニング

の内１つまたは複数の方法によって構造化される、ことを特徴とする請求項 1 に記載の層状構造体製造方法。

【請求項 4】

上記層状構造体が金属層（３０）の付着によって少なくとも部分的に形成され、金属層は加熱及び表面拡散によって層状構造体の隣接物質に施行される、ことを特徴とする請求項 1 から 3 の何れか 1 項に記載の層状構造体製造方法。

【請求項 5】

上記層状構造体の形成過程は、透明または光透過ウィンドウ層（２６）の形成において、誘電体を設ける過程を含む、ことを特徴とする請求項 1 から 4 の何れか 1 項に記載の層状構造体製造方法。

【請求項 6】

接着結合、ウエハー結合、または拡散蠕着法によって層状構造体に結合するか、あるいは層状構造体の一部として形成されるキャリア層を設ける、ことを特徴とする請求項 1 から 5 の何れか 1 項に記載の層状構造体製造方法。

【請求項 7】

上記半導体基板から層状構造体を分離した後、目的の破砕位置を形成する層状構造体の、任意で構造化した表面に別の層状構造体を設ける、ことを特徴とする請求項 1 から 6 の何れか 1 項に記載の層状構造体製造方法。

【請求項 8】

上記別の層状構造体を設ける前に、層状構造体の表面を、洗浄及び／または部分的除去

10

20

30

40

50

及び／または新規構造化または多孔化する、ことを特徴とする請求項 7 に記載の層状構造体製造方法。

【請求項 9】

目的の破碎位置で半導体基板から層状構造体を分離した後、多孔性層の残留物を除去してからあるいは除去しないまま、半導体基板を層状構造体を設けるための半導体基板として再び使用する、ことを特徴とする請求項 1 から 8 の何れか 1 項に記載の層状構造体製造方法。

【請求項 10】

構造化多孔性層、すなわち非平坦平行板形状の多孔性層を有する半導体基板を新たに使用する場合、最後に使用した半導体基板にエッチングまたは超音波洗浄処理によって行われる洗浄処理を施す、ことを特徴とする請求項 9 に記載の層状構造体製造方法。

10

【請求項 11】

上記半導体基板から層状構造体を分離する前または後で、半導体基板から離れた層状構造体の表面に別の多孔性層を生成し、さらにその上に別の層状構造体を形成する、ことを特徴とする請求項 1 から 10 の何れか 1 項に記載の層状構造体製造方法。

【請求項 12】

各別の層状構造体は、エピタキシャル成長によって、半導体基板の方を向くように形成された層状構造体の表面で成長する、ことを特徴とする請求項 11 に記載の層状構造体製造方法。

【請求項 13】

上記半導体基板は、単結晶 p タイプ Si または単結晶 n タイプ Si から成る、ことを特徴とする請求項 1 から 12 の何れか 1 項に記載の層状構造体製造方法。

20

【請求項 14】

上記層状構造体またはその一部は、多孔性層内または多孔性層との界面での機械的応力の生成中に半導体基板から分離される、ことを特徴とする請求項 1 から 13 の何れか 1 項に記載の層状構造体製造方法。

【請求項 15】

上記多孔性層内で作用し、半導体基板から層状構造体またはその一部を分離させる機械的応力の生成は、

- a) 半導体基板からの層状半導体基板の剥離
 - b) 超音波処理
 - c) 強熱勾配の生成
 - d) 多孔性層の孔に充填された流体（気体または液体）または溶剤の、膨張または状態変化（液相から気相、液相から固相への変化）
- の何れかの方法によって行われる、ことを特徴とする請求項 1 から 14 の何れか 1 項に記載の層状構造体製造方法。

30

【請求項 16】

半導体材料からなる層状構造体（28）を製造する層状構造体製造方法において、半導体基板（10）上に多孔性層（18）が形成され、上記多孔性層上に層状構造体（28）が設けられ、上記層状構造体は、多孔性層を目的の分離位置として利用して半導体基板から分離され、

40

上記半導体基板の表面が多孔性層の生成前に構造化されるか、あるいは上記多孔性層の表面が構造化され、

上記層状構造体が少なくとも部分的にエピタキシャル成長により多孔性表面上に設けられ、層状構造体に属する少なくとも 1 つの半導体層がエピタキシャル成長によって多孔性層の表面上に設けられ、

上記半導体基板から層状構造体を分離する前または後で、半導体基板から離れた層状構造体の表面に別の多孔性層を生成し、さらにその上に別の層状構造体を形成し、この形成処理を複数回繰り返し、目的の破碎位置を形成する多孔性層によって隣接する層状構造体

50

から互いに分離している構造化された層状構造体が互いに重なり合って生成され、この多重の層状構造体を生成した後、各多孔性層内で機械的歪みを発生させることによりまたは各多孔性層との境界面での陽極化処理によりそれぞれの層状構造体を互いに分離する、ことを特徴とする層状構造体製造方法。

【請求項 17】

それぞれの層状構造体の分離後、各層状構造体の一方及び／または他方の自由表面に別の層状構造体を生成する、ことを特徴とする請求項 16 に記載の層状構造体製造方法。

【請求項 18】

上記多重の層状構造体から各層状構造体を分離する前は、各層状構造体はそれぞれキャリア層（404）を備えているかあるいはキャリア層（404）に固定されている、ことを特徴とする請求項 16 に記載の層状構造体製造方法。

10

【請求項 19】

表面上に多孔性層（18）を有する半導体基板（10）であって、上記多孔性層（18）の自由表面が構造化されている、ことを特徴とする半導体基板（10）。

【請求項 20】

上記半導体基板は単結晶から成る、ことを特徴とする請求項 19 に記載の半導体基板。

【請求項 21】

エピタキシャル成長によって多孔性層の表面上で成長する、半導体材料から成る層状構造体（28）と結合する、ことを特徴とする請求項 19 に記載の半導体基板。

20

【請求項 22】

上記多孔性層の構造化された表面に付着した第 2 基板と結合する、ことを特徴とする請求項 19 に記載の半導体基板。

【請求項 23】

上記第 2 基板と多孔性層との結合は、接着剤、結合処理、拡散蟻着処理、またはエピタキシャル処理によって実現される、ことを特徴とする請求項 22 に記載の半導体基板。

【請求項 24】

上記層状構造体は単結晶半導体材料から成り、半導体基板から離れた層状構造体の表面は半導体基板の多孔性層の自由表面と同じ表面構造を有し、またこの表面構造を削除して平面にすることが可能であり、更に該表面を同様にこの構造化された層上に配置した別の層状構造体を有する多孔性層として実現する、ことを特徴とする請求項 21 に記載の半導体基板。

30

【請求項 25】

請求項 19 から 24 の何れか 1 項に記載の半導体基板（10，18）を使用するとともに、異なる導電率、及び／または異なる伝導型タイプの複数の層（300，304，306）を各々含む太陽電池素子の直列接続回路を製造する素子回路製造方法において、上記半導体基板の多孔性層上への各層（300，304，306）の沈着時に、シャドーマスク（301）が、半導体基板の前に配置され、沈着される原子の移動方向に交差し、層の選択的な成長の制御に使用される、ことを特徴とする素子回路製造方法。

【請求項 26】

層の成長中または各層（300，304，306）の成長の合間に、シャドーマスク（301）と半導体基板（10）は互いに平行に配置され、シャドーマスクの第 1 位置で第 1 伝導型タイプの層（300）の層領域間でトレンチ（302）を生成し、またシャドーマスクの別の位置で第 2 伝導型タイプの層（306）の端部領域と、該トレンチ（302）に隣接する第 1 伝導型タイプの層（300）の露出端部領域との間に重なり部分を生成し、これによって 2 つの端部領域間、すなわち該トレンチの両側の層によって形成される 2 つの半導体素子間が直列接続される、ことを特徴とする請求項 25 に記載の素子回路製造方法。

40

【請求項 27】

上記シャドウマスクは、所望の断面形状のワイヤーから形成される、ことを特徴とする

50

請求項 25 または 26 に記載の素子回路製造方法。

【請求項 28】

請求項 25 から 27 の何れか 1 項に記載の方法によって製造される太陽電池素子の直列接続回路において、

トレンチ (302) によって互いに分離される第 1 伝導型タイプの層 (300) の第 1 及び第 2 領域と、

第 2 伝導型タイプの層 (306) であり、第 1 伝導型タイプの層の真上に沈着されるかあるいは他の層によって第 1 伝導型タイプの層から分離される当該第 2 伝導型タイプの層 (306) の第 1 及び第 2 領域と、

トレンチ (302) を覆って横断するとともに、第 1 伝導型タイプの層 (300) の第 2 領域の端部領域に直接重なる第 2 伝導型タイプ (306) の第 1 領域の端部領域と、
を有することを特徴とする太陽電池素子の直列接続回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、多孔性物質層 (中空キャビティを有する物質層を含む) が例えば単結晶 p タイプまたは n タイプ Si から成る基板上に生成され、更に層状構造体あるいはその一部が多孔性物質層 (多孔性層) に順次設けられ、また例えば多孔性層内、または多孔性層と層状構造体との境界面で、機械的歪みが生成されている間に目的の破碎位置として多孔性層を使用する、基板から順次分離される層状構造体の製造方法、また半導体基板、素子回路製造方法、さらに太陽電池素子の直列接続回路に関する。

【背景技術】

【0002】

最初に挙げた種類の方法は、複数の文書により公知である。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】欧州特許公開番号 0528229 A 1 号明細書

【特許文献 2】欧州特許公開番号 0536788 A 1 号明細書

【特許文献 3】欧州特許公開番号 0449589 A 1 号明細書

【特許文献 4】欧州特許公開公報 0767486 号明細書

【非特許文献】

【0004】

【非特許文献 1】1997 年 1 月 20 日 Appl. Phys. Lett. 70 (3), 390, における Rolf Brendel, Ralf B. Bergmann, Peter Ltgen, Michael Wolf 及び J rgen H. Werner による論文「ガラス基板上的極薄結晶シリコン太陽電池素子」

【非特許文献 2】S. Oelting, Dr. Martini 及び D. Bonnet による出版物「イオン援用沈着による結晶薄膜シリコン太陽電池素子」(この出版物は、太陽エネルギーコンファランス(「第 12 回ヨーロッパ光起電力太陽エネルギーコンファランス(1994 年 4 月 11 日~15 日、アムステルダムにて開催)」)での議事録の 1815 頁~1818 頁にも記載されている。)

【0005】

半導体本体の製造方法は、特許文献 1 に例を挙げて説明されており、その中ではシリコン基板は多孔性に生成され、非多孔性の単結晶シリコン層は第 1 温度で多孔性シリコン基板上に形成され、また非多孔性単結晶シリコン層はその表面に絶縁体を有する第 2 基板に接合される。その後、多孔性シリコン層は化学エッチング処理で除去され、また別の単結晶シリコン層は第 2 温度でエピタキシャル処理によって最初に挙げた非多孔性単結晶シリコン層上で成長する。

【0006】

10

20

30

40

50

この方法の意義は、所望の基板上で単結晶シリコンが成長可能であることにある。しかしながら、多孔性シリコン層をエッチングで除去しなければならないため、この方法は比較的複雑である。同様の方法は、特許文献 2 及び特許文献 3 から明らかである。

【 0 0 0 7 】

特許文献 4 において、最初に挙げたような方法が記載されており、その方法では多孔性層はより多くの孔が作られている部分を有しており、この孔の多い部分で機械的な分離を行うことにより層状構造体は基板から分離される。孔の多い領域は、多孔性層の製造中に鉄移植あるいは変化した電流密度によって生成される。分離方法がこれによって向上しても、方法は更に複雑になり、層状構造体の製造前または製造中に望ましくない分離が行われる危険が高まってしまう。正直なところ最初の基板を複数回使用することもできるが、複数回使用すると比較的無駄が多い状態で単結晶基板が高価なものになってしまう。

10

【 0 0 0 8 】

同様の提案は非先行公開の欧州特許公開公報 7 9 7 2 5 8 号にも開示されている。

【 0 0 0 9 】

あまり高くない費用でシリコン太陽電池素子を製造する場合、可能な限り高品質なシリコン、高光電圧用単結晶シリコン、物質保存用薄型 Si 層が必要になるが、それでもやはり適切な吸収、省エネルギーのための低製造温度、また例えば機械的安定性を得るためのガラスのような安価な異物質も必要となる。

【 0 0 1 0 】

分かっている限り、これらの基準全てを満たす方法は無い。例えば、上記の幾つかの欧州特許出願の中では、多孔性シリコン上で 8 0 0 以上の温度で C V D エピタキシーを行い、このように形成されたエピタキシャル層をガラス基板に移す方法が述べられている。シリコン層は構造化されない。分離を行う場合、湿化学処理または基板ウエハーを破壊する方法が使用される。光起電分野への応用については述べられていない。

20

【 0 0 1 1 】

非特許文献 1 は、光電セルとしての使用に適している構造化多結晶シリコン層の製造の可能性について述べている。しかしながら、この論文は単結晶物質には関連しておらず、光電セルを実現するにはガラス基板の複雑な構造化と p 及び n 層の複雑な接触が必要になる。

【 0 0 1 2 】

更に、別の目的で多孔性シリコンに関する文書としては、Research Centre J l i c h からの出版物があり、多孔性シリコン及び多孔性シリコンの干渉フィルターに基づく側方回折格子の製造について述べている。

30

【 0 0 1 3 】

結晶シリコンの基板表面にテクスチャ処理を施す方法が、J P - A - 0 3 0 8 3 3 3 9 により公知であり、この方法では、先ず多孔性層が形成され、次にエッチングされる。多孔性層の孔はエッチング処理の始点として使用され、この方法で極めて均一なテクスチャが得られる。

【 0 0 1 4 】

薄層シリコン太陽電池素子は、非特許文献 2 に記載されているものである。

40

【発明の概要】

【発明が解決しようとする課題】

【 0 0 1 5 】

本発明の目的は、上記の問題点を解消し、部品、特に安価なシリコン太陽電池素子だけでなく、高品質シリコン、可能な限り高光電圧用の単結晶シリコン、及び物質を無駄にしない薄型シリコン層の製造が可能で、同時に光吸収を向上させながら低製造温度と廉価な異物質を使用する上記に挙げた種類の方法を提案することにある。特に、方法は使用する基板の再使用を可能にしたり、あるいは複数の同様の構造体を安価に製造可能とすることを目的としている。

【 0 0 1 6 】

50

また本発明の目的は、エピタキシャル層によって複数の構造体を製造するための開始点となる異なる新規の構造体を製造する方法を提案することにある。更に本発明の目的は、廉価な製造が可能で優れた技術特性を有する本発明の方法によって、光電セル及び他の半導体部品を提供することにある。

【課題を解決するための手段】

【0017】

この目的の方法を達成するために、本発明によれば、多孔性層を生成する前に基板の表面を構造化するか、あるいは多孔性層の表面を構造化する。なお、ここで表面の構造化とは、層表面に中空キャビティや窪みを形成することをいう。

【0018】

多孔性層を構造化するので、2種類の孔を有する多孔性層を精製する必要なく、層状構造体との境界面で機械的分離が明らかに改善されて行われる。しかし、機械的分離が問題になるだけでなく、後に詳述する他の方法についても説明する。

【0019】

特に重要なことは時間の節約、尽力、物質であり、これらは特に最終製品において構造化を行うときに構造化層を使用することで達せられる。多孔性層は対応する表面が構造化されるので、層状構造体は同一の構造を有することができる。

【0020】

構造化表面を有する薄型部品の製造では、薄型層状構造体のみの製造が必要となる。しかしながら、平坦面を対象とする従来例に基づいて操作を行う場合、物質を除去して複雑な方法で構造化しなければならない厚みのある層をまず製造しなければならない。

【0021】

つまり、本発明の方法を使用すると、特に一度製造した基板の表面構造を使用して複数の同一構造の層状構造体を製造することができるので、多孔性層を比較的薄く、より好ましくは約100nmから10μmの範囲で生成でき、物質をそれほど損失させずに作業スピードを上げることが可能になる。

【0022】

機械的応力を用いて基板から層状構造体を分離させる場合、本発明の方法により多孔性層のみ損傷するが、基板や層状構造体を損傷させることなく構造化表面でこの分離は行われる。多くの場合、基板から離れた多孔性層の上方境界面で分離を行うことが可能なので、多孔性層は保護された状態を保つ。従って、基板を簡単に再使用することができる。そのため、通常多孔性層は損傷するので、多孔性層を最初に取り除く。多孔性層の残りから分離した後、基板上で新たな多孔性層を生成するので、基板を再使用することができる。

【0023】

エッチングや機械的除去によって多孔性層を層状構造体から取り除く場合、このような再使用は従来例では不可能である。

【0024】

ちなみにこの点に関しては、多孔性層の代わりに中空キャビティを有する層によって目的の破碎位置や目的の破碎面を得ることができ、これによって、また例えば光食刻法で中空キャビティを生成し、また中空キャビティを基板の自由表面に開口させることが可能になる。本出願においては、多孔性層についてのみ簡単に説明する。しかしながら、中空キャビティを有し所望の破碎位置を形成する層も、このような多孔性層に含まれることが明らかになるであろう。

【0025】

多孔性層の表面を平坦化した場合、基板から層状構造体を上記のように分離させることができる。これは特に光電セルや様々な他の部品を製造する場合に好ましく、基板から離れている多孔性層の表面を構造化する場合、多孔性層上で層状構造体の成長が進んでいるために、層状構造体は多孔性層の構造化を反映し、例えば太陽電池素子の場合、実質的に高能率でライトトラップが行われる。

【0026】

基板の構造化表面は保護されていて、再使用が可能であるため、任意の清浄過程後や構造化のリフレッシュを行った後に、一つの基板から複数の同一の層状構造体を製造することができ、特に毎回基板を新たに構造化する必要がないので方法を実質的に一層廉価にすることができる。

【 0 0 2 7 】

原則的には、多孔性層の構造化表面の製造は2つの方法で行われる。まず一つの方法においては、単結晶基板の表面を構造化し、その後それを既知の方法で多孔化する。多孔性層の製造過程により、構造化基板自体と同一の構造を有する多孔性層が、薄層と共に、基板から離れた上方境界表面と基板に臨む下方（補完的）境界表面に自動的に生成される。もう一つの方法では、単結晶半導体基板の平坦面を多孔化し、次に多孔性層の表面を構造化する。この構造化を行う様々な可能な方法は請求項2及び3に述べられている。

10

【 0 0 2 8 】

基板は必ずしも単結晶である必要はなく、多結晶であってもよい。この場合、単結晶物質の粒径は、構造化の幅及び厚さ寸法、また多孔性層の厚さよりも大きく、例えば100 μm ~ センチメートルの粒径とする。

【 0 0 2 9 】

太陽電池素子で考慮される代表的構造の厚さ及び幅の差は、それぞれ0.5 μm から00 μm の範囲である。約100 nm から10 μm の範囲で薄型多孔性層を使用していると、同一の基板を複数回使用しても、つまり同じ一つの基板で複数の多孔性層を生成しても、多孔性層の多孔性表面の形状は基板の構造化形状に忠実であり続ける。

20

【 0 0 3 0 】

層状構造はエピタキシャル法で少なくともその一部が多孔性表面に押し当てられる。すなわち、多孔性層は元の基板と同じ結晶構造を有し、またエピタキシャル法によって層状構造の成長に適切なものとなり、また成長した層状構造体は同じ結晶構造を有ようになる。つまり、層状構造体も単結晶となる。

【 0 0 3 1 】

エピタキシャル法は、同質エピタキシャル法あるいは異質エピタキシャル法として実行することができる。異質エピタキシャル法では、多孔性層が多少生成されるので好ましく、境界表面領域における顕著な歪みを心配する必要はない。

【 0 0 3 2 】

エピタキシャル法では、層状構造体に属する少なくとも一つの半導体層を多孔性層の表面に圧着させる。層状構造体の目的によっても異なるが、次に他の層を生成された半導体層に圧着することができるが、これらの複数の層も同様に単結晶構造を有する必要はない。しかし、層状構造体が複数の単結晶半導体層で構成される構造は数多くあり、例えばp - n 接合を形成する2つの層がある。

30

【 0 0 3 3 】

しかし、本発明の請求項4及び5によれば、層状構造体に金属層を付着させて、及び/または例えばソル - ゲル処理または接着剤によって例えば透明または透過窓層である誘電体を圧着させることができる。

【 0 0 3 4 】

このことは、例えば接着、ウエハー接着または拡散半田処理（拡散蝕着法）によって層状構造体に接触し、あるいは例えばエピタキシャル処理を継続して行うことにより層状構造体の一部として形成されるキャリア層を設ける場合、特に好ましい。接着、ウエハー接着、または拡散処理でキャリア層を層状構造体の表面に圧着させる場合、キャリア層は例えばガラスやアルミニウムで構成することができる。キャリアのキャリア層は通常は廉価で安定した物質、例えばガラスで構成される。基板からの層状構造体の機械的分離は、例えばキャリア層上またはキャリア上で剥離させることで可能となるので、層状構造体を有するキャリア層またはキャリアは基板から分離する。そして、キャリア層またはキャリアは、層状構造体が設けられる別の基板を形成する。これで、層状構造体の自由表面で次の処理を行うことができる。例えば、層状構造体が加工半導体素子である場合、皮膜や表面

40

50

コンタクトで簡単に被覆したり、設けたりすることができる。本発明によれば、技術的な製造観点及び製造された半導体部品の物理的特徴の両者に対して様々な利点をもたらすコンタクト、ゲートあるいは電極を層状構造体の両面に作成することができるので、このことは非常に重要である。

【 0 0 3 5 】

層状構造体をまだ加工していない場合には、層状構造体の自由表面にエピタキシャル法で別の半導体層を生成し、また必要である限り光食刻法やその他の方法で別の構造化を任意で行うことができる。層状構造体の単結晶は、エピタキシャル法の過程で保持される。

【 0 0 3 6 】

最初に述べたように、目的の破砕位置で基板から層状構造体を分離した後、別の層状構造体に圧着させる基板として、残りの多孔性層を有する基板を新たに使用することが可能である。

【 0 0 3 7 】

この方法は請求項 1 1 によって特に好適に展開されている。つまり、基板から層状構造体を分離する前または後で、基板から離れた層状構造体の表面に別の多孔性層を生成し、別の層状構造体をその多孔性層上に設ける。この方法を任意で複数回繰り返すことにより、複数の層状構造体、特に構造化層状構造体が互いに重なり合い、これらは目的の破砕位置を形成する多孔性層によって隣接する層状構造体からそれぞれ分離され、このような複数構造を製造した後に、各層状構造体を各多孔性層の境界表面内または境界表面での機械的応力の生成によって互いに分離させることが可能になる。

【 0 0 3 8 】

上記の多重構造体を生成している間、非常に合理的に各層状構造体を製造することができ、その後この層状構造体は多重構造体から一つずつ分離させることができる。つまり、正確には単一の層状構造体が基板上に形成される場合と同様に、各層状構造体を多重構造体から分離させる前は、各層状構造体はキャリア層を備えているかあるいはキャリアに固定されており、これについては上記に詳述しているとおりである。

【 0 0 3 9 】

本発明の方法のこの変形例においては、別の構造体もこのように形成された層状構造体上にエピタキシャル法によって任意に成長させることができる。

【 0 0 4 0 】

本発明の別の変形例は、第 1 基板の外あるいは上に多孔性物質層を生成または圧着し、また層は任意で構造化自由表面、例えば互いに平行になるよう配列されている溝を有することを特徴としており、更に第 2 基板を多孔性物質層の任意で構造化した自由表面に圧着し、次に多孔性物質層のある層またはセクションが残存あるいは第 2 基板に付着した状態を保つような機械的歪みの生成により目的の破砕位置として多孔性層を使って第 1 基板から第 2 基板を順次分離させ、これにより第 2 基板をエピタキシャル法で使用可能となることを特徴とする。

【 0 0 4 1 】

第 1 基板から第 2 基板を分離させた後、残留する多孔性層を第 1 基板から除去する場合、基板上に新たに多孔性層を生成し、この過程を繰り返すのは特に好ましく、また第 1 基板を基にして複数の第 2 基板を製造するためにこの過程を任意で複数回繰り返すことが可能である。

【 0 0 4 2 】

多孔性層のセクションは各第 2 基板に結合したままであるので、所望の層状構造体をエピタキシャル法によってこれらの基板上で成長させることができる。多孔性物質層の各セクションにおける結晶構造体の配列は同一なので、エピタキシャル法によって第 2 基板上で成長した構造体は同様に単結晶構造を有し、そのため高価な基板を基にして、エピタキシャル法で使用する基板を安価に複数製造することが可能である。

【 0 0 4 3 】

第 1 基板上に第 2 基板を圧着させる様々な方法が存在する。ある方法では接着剤を使用

10

20

30

40

50

し、また別の方法では第 1 基板の多孔性表面に金属層を付着させ、この金属層を別な方法でキャリア物質に結合する。キャリア物質も、拡散蟬着処理によって第 1 基板の多孔性層に結合させることが可能である。第 2 基板を分離した後、第 1 基板の多孔性物質のセクションが第 2 基板の表面に分散して存在していることが非常に重要である。

【 0 0 4 4 】

層状構造体全体あるいはその一部を基板から分離させる機械的応力を多孔性層内で生成する方法は多数存在する。これらの方法は、請求項 1 5 に記載されている。

【 0 0 4 5 】

本発明の方法で製造された基板は中間製品であり、それ自身価値のあるものであり、またこれについては請求項 1 9 ~ 2 4 に正確に記載されている。

10

【 0 0 4 6 】

本発明の主旨の好適な実施例は従属クレームに述べられている。

【発明の効果】

【 0 0 4 7 】

本発明によると、一度製造した半導体基板の表面構造を使用して複数の同一構造の層状構造体を製造することができるので、多孔性層を比較的薄く、より好ましくは約 1 0 0 n m から 1 0 μ m の範囲で生成でき、材料をそれほど損失させずに作業スピードを上げることが可能になる。また、材料の使用量低減および半導体基板の再使用等により、低コストで素子を製造することができる。

【図面の簡単な説明】

20

【 0 0 4 8 】

【図 1】本発明の製造方法の第 1 変形例を示す一連の概略図である。

【図 2】図 1 B に対応し、キャリア層のない層状構造体の電子顕微鏡による記録である。

【図 3】図 2 の層状構造体の除去後かつ清浄過程実行前の基板の上側の電子顕微鏡による記録である。

【図 4】層状構造体の下側の品質を証明するために異なる角度から見た図 1 の層状構造体の電子顕微鏡による記録である。

【図 5】本発明の方法によって製造される可能な多重構造体の概略図である。

【図 6】本発明の方法の変形例を示す概略図である。

【図 7】本発明の方法の別の変形例である。

30

【図 8】本発明の方法によって製造された太陽電池素子の略断面図である。

【図 9】I X - I X 面を通る図 8 の構造体の平面図である。

【図 1 0】放射線検出器の略断面図である。

【図 1 1】自由方向 X I から見た図 1 0 の検出器を示す図である。

【図 1 2】修正を加えた図 6 と同様な概略図である。

【図 1 3】所定領域において単結晶でありまた他の領域で非晶質となる半導体層の製造を示す概略図である。

【図 1 4】図 2 のシリコン「ワッフル」及び単結晶基板の X 線回折スペクトルである。

【図 1 5】2 0 n s レーザーパルスで光学励振を行った後の図 2 の W f = 5 . 8 μ m 厚さの S i 「ワッフル」の一時的マイクロ波反射力 Δ R である。

40

【図 1 6】封入ワッフル構造体の測定半球反射力である。

【図 1 7】図 2 のワッフル構造体を有する太陽電池素子の理論上のエネルギー変換効率（実線）及び理想的な素子厚さ（破線）である。

【図 1 8】図 8 及び 9 と同様であるが、変形実施例を示す概略図である。

【図 1 9】図 8 及び 9 と同様であるが、変形実施例を示す概略図である。

【図 2 0】モジュール内の太陽電池素子の直列接続である。

【図 2 1】ψ 加工において、シャドウマスクまたはサンプルを水平方向に移動させながら、位置 1 より位置 3 へ移動するシャドウマスクを使用した統合接続の概略図である。

【図 2 2】多孔性層に対する境界表面領域において基板から層状構造体を分離させる本発明による方法を説明する概略図である。

50

【図 2 3】多孔性層に対する境界表面領域において基板から層状構造体を分離させる本発明による方法を説明する概略図である。

【発明を実施するための形態】

【0049】

以下に本発明を実施例及び図面を参照して詳細に説明する。

【0050】

図 1 A は例えば p - S i のシリコン基板（半導体基板）10 を示しており、また n - S i 基板も同様に説明する。S i 基板 10 はその 1 つの表面に、ピラミッド型窪 14 のマトリックスと考えられる構造体 12 と、互いに直接平行して設置される基面とを有しており、そのため表面の上方境界は四角格子に非常に類似している。

10

【0051】

次に、多孔性シリコン層 18（図 1 B）を生成するために、基板 10 は既知の方法で処理される。多孔性シリコン層 18 の上側は S i 基板 10 の構造化表面と同じ形状である。多孔性シリコン層 18 と基板の間の境界面は同一の形状を有している。

【0052】

次に、基板 10 をエピタキシャル法によって被覆する。このように、エピタキシャルシリコンの層 22 が多孔性層 18 の表面に生成される。原理的には、何れかの既知のエピタキシャル法、特に気相エピタキシー（CVD）、イオン援用エピタキシー、プラズマ援用エピタキシー、液相エピタキシー及び分子ビームエピタキシーを用いてこの層 22 を形成することが可能である。

20

【0053】

図 1 C から明らかなように、層 22 の自由表面も同様に図 1 A のシリコン基板及び図 1 B の多孔性シリコン層の構造化表面 12 と同じ形状を有している。層 22 と多孔性層 18 の間の境界面も同様に同一形状である。これは、特に多孔性層 18 が薄い場合に適用される。この図において、層の厚みは「w」で示してある。

【0054】

更に、層 22 の結晶の向きは、基板 10 及び基板 10 から形成された多孔性層 18 のものと同一である。また、層 22 は単結晶シリコンで構成されている。

【0055】

特に図示していないが、次の段階において、格子電極 24 を、格子電極 24 が格子 16 を形成する線の一部にのみ沿って延びるように層 22 に当てる。その後層 22 によって層構造体が形成され、また格子 24 はガラス層 26 を備える。このガラス層 26 は所謂ソル - ゲル処理で生成することができ、これは例えば R . Brendel , A . Gier , M . Mennig , H . Schmidt , J . H . Werner による出版物「結晶薄膜シリコン太陽電池素子におけるライトトラップのためのソル - ゲル被覆」(Journal of non-crystalline solids, 218(1997), 391-394) に説明されている。これによると、図 1 E に示すように、例えば基板 10 からガラスカバー円板 26 を「剥離」するような機械的応力が多孔性層に生じる。このように、多孔性層 18 から層状構造体の分離が行われ、またこの例では層状構造体はエピタキシャルシリコン層 22、格子電極 24 及びガラスカバー 26 で構成されている。この点に関して、多孔性層 18 とエピタキシャル層 22 の間の境界面

30

40

【0056】

ちなみに、格子 24 は金銀線細工であるので、入射光 34 の反射によって著しく光を損失することはない。

【0057】

50

このような光電セルの構造を、図 8 及び 9 を参照して更に詳細に説明する。

【 0 0 5 8 】

本発明の方法の品質を保証するものとして、まず図 2、3、4 を参照する。各図は電子顕微鏡の記録を示しており、また図 2 は図 1 のエピタキシャル Si 層 22 の上面を、また図 3 はエピタキシャル Si 層 22 を除去した後に形成される多孔性層の自由表面を示している。また図 4 はエピタキシャル層 22 の別の記録であるが、別の視点から示しており、これにより多孔性層 18 の境界面に問題がないことが分かる。

【 0 0 5 9 】

図 3 の記録はエピタキシャル層 22 の分離後かつ多孔性層 18 の残留物を自由表面から取り除く洗浄前の基板 10 の表面を示している。エッチング及び / または超音波処理による洗浄後、多孔性層 18 の生成及びエピタキシャルシリコン層 22 の成長のときと同じ汚れない基板 10 の自由表面が現れる。従って、図 1 C の層 22 と全く同様に、基板 10 に新たな多孔性層 18 を設け、別の層状構造体または半導体層の成長に再使用することができる。

【 0 0 6 0 】

従ってこれは基板 10 を複数回使用することが可能な第 1 の方法である。

【 0 0 6 1 】

図 5 の例では、p - または p - Si 状の基板 10 を同様に用意し、また構造化多孔性層 18 もその上に設置する。多孔性層 18 の最初の自由面の構造は、例えば図 1 に示す実施例の該当する境界面の断面形に正確に当てはまる。すなわち、19 は多孔性層 18 の最上境界面を表している（つまり基板 10 から離れた多孔性層 18 の境界面）。

【 0 0 6 2 】

n - Si 及び p - Si の 2 つの連続する層、すなわち、層 22 A 及び 22 B はエピタキシャル法によって基板 10、すなわち多孔性層 18 の構造化表面上で成長する。2 つの層 22 A 及び 22 B を生成した後、p - Si 層 22 B の自由表面はまず高さ 40 まで伸び、境界面 19 と同一の断面形を有することになる。その後、上方領域の別の多孔性層 18 A 内に形成するために層 22 B を処理するが、これは例えば図 1 の多孔性層 18 の形状に対応するものである。次にこの過程を複数回繰り返すと、これにより他の層 22 A'、22 B'、22 A''、22 B''、22 A'''、22 B''' 等が生成され、また多孔性 Si 層 18 A'、18 A''、18 A''' を生成するために上層 22 B (B'、B''、B''' 等) の自由表面の処理が毎回行われる。

【 0 0 6 3 】

次に、図 5 の多重構造体は、各層状構造体 22 A 及び 22 B (22 A''''、22 B''''、(22 A''''、22 B'''))、... (22 A、22 B の順序) を多重構造体から分離させるように分割させる。それぞれ n - 層及び p - 層、すなわち 22 A、22 B、層 22 A'、22 B'、22 A''、22 B''、22 A'''、22 B''' からなる各構造体への図 5 の層束の分割も、層束を比較的長時間、例えば数時間から数日間エッチング槽に入れておくことで可能となる。多孔性物質のエッチングは実質的にはもっと迅速に行われるが、有用な層 22 A、22 B 及び層 22 A'、22 B' 等の表面もエッチングされてしまうという問題がある。

【 0 0 6 4 】

別の分離方法では、それぞれの場合のキャリアを次に分離する一組の層の自由表面に結合させることが可能であり、また例えば温度が変化している間に分離を行うことが可能である。洗浄後、所望であれば一組の層に電極を設けることができる。

【 0 0 6 5 】

図 5 に関連する例で説明した数組の層 22 A、22 B 等が n - / p - 接合を形成するのははっきりと理解される。必要な電極を加えた後、数組の層の一方の表面を、例えば図 1 に示すようなガラス層を備えるキャリア物質に結合させることが可能である。次に、このような処理を施した数組の層を裏返し、エピタキシャル法によって別の構造体を各下方層 22 A (22 A'、22 A'' 等) の自由表面に押し当てることのできる。場合によって

は、構造化多孔性層 18 を有する基板 10 を再使用することが可能である。

【0066】

この点については、多孔性 Si 層は上記のピラミッド形状に限定されるものではないことを強調しておく。実際には、必要に応じて多種多様な構造を選択できる。

【0067】

このことも、例えば図 6 の実施例で明らかになる。つまり、図 6 A も多孔性 Si 層 18 を有する Si 基板 10 を示している。この場合、多孔性 Si 層 18 は、互いに平行して配列され、多孔性シリコン物質のウェブ 54 でそれぞれ互いに分離している縦溝 52 で構成される溝状断面 50 を有している。これらの溝 52、または対応するウェブは、例えば機械的平削り、または鑄造工具やならい削りロールを使用して多孔性層 18 を局所的に粉砕するという所望の方法で形成される。

10

【0068】

次に接着剤 56 の多孔性層表面への塗布方法の概略を、図 6 A に示す。この接着剤 56 は、所望の材料からなる第 2 基板 58 を第 1 基板 10 に接着させるもので、図 6 B に示す仕上げ構造体を得られる。次に機械的分離処理を行う場合、図 6 C に示すように第 2 基板 58 が接着層 56 及びウェブ 54 の部分（セクション）54 A と共に、第 1 基板 10 及びウェブ残留物 54 B から分離される。

【0069】

製造方法の結果、多孔性層 18 の結晶の向きが基板 10 と同一になり、またこの結晶の向きはウェブ 54 にも含まれることになる。更に、この結晶の向きは全てのウェブ 54 において同一であり、第 2 基板 58 に固定されているセクション 54 A にも適合する。次に、セクション 54 A を有する基板 58 を使用し、エピタキシャル法によってセクション 54 A を有する自由面上で別の構造体を成長させることができる。このように、単結晶半導体物質が基板 58、すなわちウェブ 54 A 上の単結晶シリコン上で生成される。

20

【0070】

次に、第 1 基板 10 を再使用して、多孔性層 18 の残留物を完全に取り除き、図 6 の方法を再び実行する。この方法の繰り返しは複数回行うことが可能である。

【0071】

図 6 A ~ 6 C の実施例において、ならし削りまたは構造化した表面を用いてこの構造体を好適に実現しても、図 22、図 23 で説明する方法により多孔性基板に対する境界面で分離を行う場合、特にこれのみというわけではないが本発明により非構造化多孔性層を使って作業を行うこともできる。

30

【0072】

図 7 は本発明による方法の別の実施例を示す概略図である。

【0073】

ここでは、単結晶シリコンの円筒部分を連続的に処理して、多孔性シリコン表面を生成する。このため、円筒棒 60 の下部を HF 槽に軽く浸し、格子電極 62 と円筒棒 60 の間に電圧を発生させる。この電圧と HF 槽の使用により、電流が発生し、多孔性 Si 層が生成される。

【0074】

40

円筒棒 60 を回転させている間、柔軟な基板物質を多孔性 Si 層の露出面に押し当て、その後例えば硬化剤を吹き付け、更にこれを用いて多孔性 Si 層を円筒棒 60 の表面から剥離する。多孔性 Si 層 18 は元々は湾曲していたが、基板 10 による剥離で直線状に伸びているので、所定の部品の製造に利用できる永久応力を有している。この変形例には、帯状構造体、すなわち多数の様々な目的に使用できる帯状多孔性層 18 を有する帯状基板 10 を生成できるという利点がある。

【0075】

例えば、多孔性層 18 を構造化し、これを用いて上記の何れかの方法を実行することができる。すなわち、まずエピタキシャル法で多孔性 Si 層 18 の自由面に半導体層を生成し、これを任意で構造化した後、単結晶物質から成る対応する単一または複数の半導体層

50

を順次生成する。

【0076】

後に柔軟基板を管状に形成し、エピタキシーを行う場合、単結晶Si管が生成する。これは、シリコン管は機械的に非常に安定しており、異質の原子を含んでいないため、エピタキシャル反応装置のシラン供給ラインとして重要となる。また、柔軟性があるため、例えば太陽エネルギーで動作する車両の任意に湾曲したガラス面上に広げられるフォイルの製造にも使用できる。

【0077】

次に、別の使用方法を詳細に説明する。

【0078】

A．逆ピラミッドを有する基板の構造化方法：

a) (100)方向付け及び研磨を行ったSiウエハーの1000 での45分間の酸化(1%トランスLC)。100nm厚さのSiO₂層が生成される。

b) 網状マスクを使用して、回転させて光食刻法で露出したフォトレジスト。マスクの構成によって、約2μm幅のウェブ上での現像後フォトレジストのみが残り、11×11μm²の自由面がウェブに形成される。

c) 約2分間で緩衝HFで酸化物を除去する。フォトレジストが除去される。

d) RCA1及びRCA2洗浄はHFに浸すことで終了する。

e) 逆ピラミッド部分を80 の温度で10分間8%のKOH溶液でエッチングする。エッチング処理の後、サンプルを高純度水で濯いで乾燥させる。酸化ウェブを目に見える程度まで除去する。この異方性エッチング手法により、配向の結晶表面(111)が生じる。面(111)の自由結合部分に安定して水素を染み込ませることができるので、表面でのSiO₂の生成を確実に防ぐことができる。従って、次のエピタキシャル過程でも、方法と反応体は酸化物の熱伝導を生じさせないものとして考慮される。

f) 他の方法：

f1) KOHでの異方性エッチングにより不規則に配列されたピラミッド(光食刻法ではない)

f2) 特殊形状の鋸歯(代表的構造のサイズは100μm)での機械的研削

f3) 深くならい削りされた多孔性シリコンを、不均一照明(n-タイプSi)で生成し、後に再び除去する

f4) 開始ウエハーは、例えばブロック鑄造材料などの単結晶Siでよい。

【0079】

B．構造化ウエハーの表面に多孔性層を生成する方法：

【0080】

a) ウエハーは $50 \times 10^{18} \text{ cm}^{-3} \sim 2 \times 10^{19} \text{ cm}^{-3}$ の間の受容体濃度でBドーブされる。RCA1及びRCA2。HFによる残留酸化物の除去。

b) エッチング装置はEP-A-0536788の図2bに開示されているものに相当する。HFとH₂Oとエタノールでの陽極腐食法で多孔性シリコンを生成する。なお、HF:H₂O:エタノール=1:1:2(室温で)。基板の構造化側は陰極を向いている。層の多孔性は電流濃度によって調整され、また代表的な電流濃度は1~100mA/cm²である。

c) 低多孔性(約35%)の約150nm厚さの第1多孔性層を生成し、次ぎに高多孔性(50%)の約10μm厚さの第2多孔性層を生成する。

d) 構造化多孔性面を有するシリコン円板を乾燥したO₂雰囲気の中で30分間400酸化させ、エピタキシーの前に不活性気体(N₂)で保存する。

【0081】

C．イオン援用沈着のエピタキシャル法：

この処理はS. Oelting, D. Martini, D. Bonnetによる論文「イオン援用沈着による結晶薄膜シリコン太陽電池素子」に詳細に説明されている。図2~4に示すようにSEMが記録されているサンプルを以下のようにエピタキシー処理する。

a) HF に浸して RCA 1 及び RCA 2 洗浄を行う (5% の HF で 30 秒、その後脱イオン水で濯ぐ)。

b) 反応装置に送り込み、400 ~ 500 で気体除去する。

c) 残留酸化物を除去するために、10 分間 850 に加熱する。

d) $5 \times 10^{17} \text{ cm}^{-3}$ の Ga ドープで、(基板ウエハーの巨視的表面垂直線に平行に測定した) $10 \mu\text{m}$ 厚さのシリコン層が成長した。Ga だまりの温度は 670 であり、また基板温度は 700 である。沈着速度は $4 \mu\text{m/h}$ である。高真空 ($< 10^{-5} \text{ Pa}$) で被覆を行う。連続してドーピングした層、特にエピタキシーの間に生成された p-n 接合部分は同様に問題なく分離した。

e) 他のエピタキシー法

e1) 液相エピタキシー (LPE)。LPE は 850 未満の温度で可能であるため興味深い。

e2) 非晶質 Si (a-Si) の固相結晶化 (SPC)。大領域の a-Si 沈着を行う沈着プラントは先行技術であるため興味深い。SPC の速度が遅いのが欠点である (再結晶化に 5 ~ 10 時間)。

e3) Canon による特許に開示されている気相エピタキシー (CVD)。CVD では 900 を超える沈着温度が必要となり、多孔性物質が焼結してしまうのが欠点である。機械的分離は困難または不可能である。

e4) プラズマ援用気相エピタキシー (LP-CVD)。低温で可能であるため興味深い。

e5) 低温 (< 600) で高沈着速度 ($> 1 \text{ nm/s}$) が可能であるため、熱線エピタキシー。

e6) 迅速であり、また基板及び多孔性 Si の低温積載のみ行われるため、非晶質 Si のレーザー結晶化。

【0082】

E. 分離処理

a) 基板ウエハーの多孔性層上の $10 \mu\text{m}$ 厚さのエピタキシャル層を 125° の温度で加熱板上に置く。エピタキシャル層が上になるようにする。

b) 加熱したエピタキシャル層の上にグリコールフタル酸塩を載せ、更にその上に $2 \text{ cm} \times 2 \text{ cm} = 4 \text{ cm}^2$ のサイズのカバーガラスを置く。この透明高分子は軟化し、ガラス板の重みを受けて流れ、10 分後にエピタキシャル層とガラスの間の部分の空気を完全に除去する。冷却後、ガラスは構造化エピタキシャル層に結合される。

b1) グリコールフタル酸塩とは異なる接着剤、例えば光起電性分野で通例となっているプラスチックを使用。

b2) ガラス以外の機械的キャリア、例えばプラスチックフォイルの使用。このような柔軟キャリアは、薄い構造化エピタキシャル層も非常に柔軟であると (弾性太陽電池素子) いうことを利用している。

b3) エピタキシャル層上に...に記載されている。」を「b3) エピタキシャル層上に成形して硬化させることが可能なソル-ゲルガラスの使用。ソル-ゲル手法の詳細については、論文「結晶薄膜においてライトトラップを行うためのソル-ゲル被覆」(R. Brendel et al., Journal of non-crystalline solids, 218(1997), 391-394) の「実験」セクションに記載されている。

b4) ガラスへの構造化エピタキシャル層の陽極結合または Si へのエピタキシャル層の「直接ウエハー結合」。

c) ガラスはエピタキシャル層と共に簡単に分離される。多孔性層は中央部分で一部破損しており、一部は基板に残留しまた別の一部はエピタキシャル層に固着する。2 分間の超音波処理により、全ての多孔性 Si の残留物は除去される。エピタキシャル層はガラスにしっかりと結合する。剥離の前に超音波処理を実行する場合、ガラスをエピタキシャル層と共に基板から剥離するのに弱い機械的な力が必要である。

【0083】

機械的分離を行うための別の方法

c 1) 軽い振動でエピタキシャル層を(例えば)衝撃的に加熱すると、多孔性層に大きな温度勾配が生じ、これによって多孔性層が破砕する。

c 2) 多孔性層の中空キャビティに液体または気体を充填する。液体または気体は膨張して、エピタキシャル層を破壊する。

c 3) エピタキシャル層に大きな機械的圧力を加える。

c 4) 多孔性層への共振放射結合は導波管として機能するので、多孔性物質に放射が集中する。

【0084】

次に、本発明によって実現される半導体部品を説明する。

10

【0085】

まず、図8及び9は、ここでは太陽電池素子である光電セルを示しており、nタイプSi層から成り図1の層22と同じ形状を有する層状構造体22をコア内に備えている。

【0086】

アルミニウム板またはフォイル30は層状構造体22の下側に配置され、層状構造体22のピラミッド型先端32に接している。熱処理により、70に示すようにアルミニウム原子は層状構造体22の先端に拡散され、nタイプSiではなくpタイプSiが生成される。つまり、このように光電セルに必要なpn結合が得られる。

【0087】

上記の代わりに、層状構造体22を例えば図5に示すように、nタイプSiの第1層22A及びpタイプSiの第2層22Bで構成してもよく、これを破線部分の境界面22Cで示す。電極としても機能する下部反射体の構造は上記と同一である。

20

【0088】

層状構造体22の上には、この例では図9に示すように指状の格子電極24が設けられている。

【0089】

実際的な実施例では、領域は図9に示すものと幾分異なっている。格子電極の各指25は約20μの幅、すなわち層状構造体22の各ピラミッドの幅寸法の約2倍の幅を有している。更に、図に示すように格子指25は5番目の格子ライン毎に設けられているわけではなく、各指間に設けられている露出格子セルの数は非常に多く、その数は例えば1000である。

30

【0090】

また、例えばインジウム酸化錫などの透明物質から格子電極25を製造することも可能である。格子電極25を、板26の下部の全領域または層状構造体22の上面に設けることもできる。

【0091】

以下に説明するように、ガラス板の設置を開始する。

【0092】

太陽電池などの場合、この方法でしか大量の太陽光線を薄層に吸収させることができないので、Si層の構造は非常に重要である。既知の方法(平坦または型押しガラスへの直接シリコン沈着)とは対照的に、前側及び後側はここで説明するように自由に手で触れることができる。

40

【0093】

(例えば1997年1月20日、Appl. Phys. Letters 第70巻No. 3の390~392頁に記載されているような)複雑な接触組織は必要ない。エピタキシーで、つまり層22A及び22Bでpnトランジションを生成してあり、例えばガラスなどのキャリア物質上の金属鏡面(例えば上記のアルミニウムシート30)と透明導体(例えばインジウム酸化錫または酸化亜鉛)との間に層状構造体、すなわちワッフルを簡単に固定してあるのであれば、太陽電池素子の製造は非常に単純になる。そのため、触指の蒸着は不要になる。機械的な押圧で十分である。

50

【0094】

太陽電池素子の応用では、構造化基板ウエハーの再使用は重要な特徴である。

【0095】

多孔性層18の厚さを、前回使用した実験値10 μm から1 μm 未満に減少させることが可能である。多孔性層が小さくなると、基板ウエハーの再使用の頻度を上げることができる。

【0096】

図18及び19は図8及び9と同様の概略図であるが、変形例を示している。

【0097】

ここでは、層状構造体の構造は幾分異なる効力を発揮するので、上方層22Aの所定のピラミッド先端22Dが上方を向く。すなわちこの先端は他のピラミッド先端よりも高くなる。この実施例は、基板構造を精巧に選択することによって、層状構造体への接触頻度を格子周期Pから独立して制御する方法を示している。

10

【0098】

図20は、例えば図8及び9に示す様々な太陽電池素子を直列に接続してモジュールを形成する方法を示している。ここに示すように、上側及び下側電極または導体を互いに電氣的に接続するために、パネ80が使用されている。太陽電池素子の三重電圧は、A点とB点との間から得ることができる。

【0099】

図10及び11は、放射線検出器の考えられうる実施例を示す概略図である。

20

【0100】

ガラス基板に結合されている構造化Siエピタキシャル層22により、閉塞して所定量の気体が充填されている多数の室72が形成される。このように形成されている室は上側ガラス板26によって閉塞されている。放射線がガラスを通過して各室72に入ると、ガスが加熱されて膨張し、層状構造体22で形成されている膜を湾曲させる。この膨張は圧電素子74によって検出することが可能である。検出する放射線の異なる波長に対して検出器の異なる領域を使用する場合、例えば検出する各放射線のみを通過させる上側ガラス板26にフィルターを設ける。

【0101】

図10及び11では4つの室72のみ示されている。実際には室の数はこれよりも多い。

30

【0102】

図10及び11の構造を圧力センサーに使用することも可能である。ガラスに結合した構造化Siエピタキシャル層に、所定量の気体が充填されている複数のそれぞれ閉塞した室が示されている。外部圧力が変化すると（空気圧または機械的圧力）、室の壁が屈曲する。このような屈曲は、各室でそれぞれ圧電素子によって検出できる。

【0103】

層状構造体の別の可能な応用例として、層状構造体の反射面の特殊構造化によって作られる特殊鏡（特別な特徴を有するマイクロミラー）の使用がある。

【0104】

図12A～Dは図6と同様の構造体を示しているが、多孔性層の特殊外形形成は行わない。

40

【0105】

具体的には、図12A～Dは、エピタキシーによって単結晶半導体層が圧着される基板の製造方法を示している。

【0106】

第一の段階として、半導体物質の基板10、好ましくはシリコンを処理して、平坦な境界面を有する板状の多孔性層を生成する。

【0107】

次に、可能であればすでにキャリア58を備えている接着剤56を多孔性層に塗布して

50

、少なくとも接着剤の一部が多孔性層 18 に浸透するようにする。その後、基板から接着剤を機械的に分離させる。接着剤が機械的に十分な強度を持つ化合物であれば、キャリアは無くてもよい。つまり、接着剤自身がキャリアを形成する。しかし、接着剤は必要に応じてキャリア 58 で強化させることができる。

【0108】

可能であればキャリアを有する接着剤の基板 10 からの分離は、所望の配向性の多孔性半導体物質が分離によって形成される面に浸透するように行う。多孔性物質の被覆を有し、また可能であればキャリア 58 を多孔性物質から離れた側に有する接着剤は、後にエピタキシャル法を行うための基板を形成する。

【0109】

通常多孔性物質の残留物を有することになる基板 10 を、まず洗浄してこれらの残留物を除去する。これで新たに多孔性層が形成され、基板 10 の再使用が可能になる。

【0110】

図 13A ~ H は、所定の部分が単結晶でその他の部分が非晶質である半導体層の製造方法を示している。

【0111】

図 13A によれば、例えば Si などの単結晶または多結晶半導体物質から成る平坦基板を初めに設ける。

【0112】

図 13B は、溝または穴、あるいは研削またはエッチングによる所望のパターンを設けることで基板の一方の面を構造化し、構造体深さ h を得ることを非常に簡略に示している。

【0113】

図 13C によれば、厚さ WPS の多孔性層を、例えば HF での陽極腐食法などの既知の方法で生成する。

【0114】

その後、例えばソル - ゲルガラスなどの接着剤を構造体の構造化表面に塗布し、その全てまたは一部を多孔性層に浸透させる。これにより、図 13D に示すように接着剤が浸透した多孔性層 18 が形成される。

【0115】

その後、図 13E に示すように基板から接着剤を機械的に分離し、また接着剤 56 が浸透している多孔性層の一部は接着剤に結合する。そして適切な表面処理（多孔性層の残留物の除去及び任意での新たな構造化）の後、基板 10 を使用することが可能になる。

【0116】

（可能であればキャリアを有する）接着剤及び接着剤が浸透した多孔性加工物質から成る第 2 基板に例えば研磨などの処理を施し、図 13F に示すように確定した結晶配向性で一部に多孔性物質を含むが、別の部分では多孔性物質を含まない層状構造体を形成する。

【0117】

その後、図 13G に示すように、13F の段階で表面 78 の全域に非晶質層 76 を沈着させる。

【0118】

その後、図 13H に示すように、例えば熱処理を行って、非晶質物質の固相結晶化が発生し、接着剤内の多孔性物質が確定した配向性の核形成シードが得られる。多孔性層が無い部分では物質は非晶質のままである。図 13B によると、これに対応する位置は基板 10 の構造化を行っている間に窪み 14 が形成された位置である。図 13H に示す構造体は、フラットスクリーンなどの製品を製造する開始点を形成する。つまり、非晶質部分で発光するよう図 13H 製品を構造化しつつ、非晶質部分で発光状態を制御する単結晶部分で制御トランジスタを形成することが可能になる。

【0119】

本発明による別の興味深い可能性は、上記のようにまず表面近くで基板を多孔性にし、

10

20

30

40

50

結晶Si層をエピタキシーによって多孔性層上に設けるのではなく、急速溶解とそれに続く凝固によって多孔性層の一部を上記とは異なる方法で単結晶多孔性層に変換するものである。つまり、まず多孔性層の最上層を少なくとも局所的に融解させ、その後再び凝固させる。

【0120】

このことは多孔性基板のエピタキシーの一種としても理解されうる。しかし、エピタキシーの物質は多孔性層自身から生じている。多孔性層の熔融とその後の凝固によって単結晶非多孔性層を生成した後は、凝固層を一度基板から分離させるか、あるいは凝固層上で層状構造体を成長させてから凝固層を基板から分離させることができる。

【0121】

多孔性層内、またはその多孔性層との境界面に機械的歪みを生成させることにより、あるいは図22、図23を参照して説明した方法を用いて、目的の破碎位置として多孔性層を有する層を使って予め分離を行う。

【0122】

好適には、エキシマーまたは銅蒸気レーザーからのレーザー光パルスを放射して熔融を行う。これは例えば1995年10月26日Electronics Letter第31巻、第22号、1956～1957頁におけるIshihara及びM. Matsumuraによる出版物「ガラス質基板上のSi膜の巨大粒の成長」に記載されている方法に従って行うことができる。

【0123】

この出版物に記載の方法と異なっている点は、多孔性シリコンを単結晶Siに変化させることである。短い光パルスは同様に可能であり、このように表面に近い部分のみ熔融でき、下部に存在する多孔性物質を変化させないので、長時間の放射に比較して有利である。発生する熱勾配により結晶層が裂けてしまうという技術的問題点もある。この問題は、多孔性Siを適切に調整するか、あるいは層の生成と分離を一度に行うことで防ぐことができ、これは本発明によれば可能である。

【0124】

レーザー処理に代わる方法としては、急速加熱の一方法としてゾンドローイングが考えられる。この方法において、多孔性層は直線的に束になった電子ビームまたは光ビームの下にガイドされるので、部分的結晶層が生じる。これに対応する方法は、太陽エネルギー物質及び太陽電池素子41/42(1996), 119～126頁におけるM. Pauli, T. Reindl, W. Krhler, F. Homberg and J. Millerによる「低コスト薄膜太陽電池素子に適したグラファイト基板上の多結晶シリコン層の新規製造方法」という標題の出版物に記載されており、この論文はElsevier Science B.V.によって出版されている。

【0125】

次に、別の観点から本発明を説明する。

【0126】

以下に、効率よくライトトラップを行う極薄シリコン層を生成するための多孔シリコンの加工(Ψ加工)について説明する。このために、構造化単結晶シリコン基板の多孔性面上でシリコン層をエピタキシャルに成長させる。機械的応力により多孔性層が破壊されるので、基板からエピタキシャル層が分離する。X線回折分析により、 $W_f = 5.8 \mu m$ 厚さのシリコン層は単結晶である。ワッフル形状の層であり、これらの層がガラスに固定されている場合、反射率測定値及び光線追跡シミュレーションにより j_{SC^*} の最大短絡電流が $36.5 mA/cm^2$ であると予測される。 $W_f = 2 \sim 3 \mu m$ の膜厚さに対しては、輸送シミュレーションで効率 $\eta = 16 \sim 19\%$ であることが予測される。

【0127】

1. 序論

結晶シリコンの薄層太陽電池素子は、例えば[1]の文献から既知である。この文献及び次に挙げられる文書には角括弧内に記された番号が付され、要約の目的で一覧の説明末

10

20

30

40

50

尾部分に記載されている。結晶シリコンの薄膜太陽電池素子には、本質的に3つの必要事項がある。

【0128】

(i) 廉価な基板上での高品質及び大粒度の結晶シリコン層の成長、(ii) 結晶シリコンでの本質的に弱く略赤外線吸収を補正するためのライトトラップ法の実現、(iii) 粒境界及び表面の効果的な皮膜保護。

【0129】

フロートガラス上の構造化された単結晶シリコン層により、次の3つの必要事項を満たすことができる。(i) 単結晶物質は高容量品質を有し、またフロートガラスは廉価な基板である。(ii) 例えばピラミッド型層構造体[4]などの革新的な層構造体[2~4]により効率よくライトトラップを行うことができる。(iii) 単結晶構造体により粒境界の組み換えを防止でき、また低温度[5]で効果的な表面被膜保護を可能にする。このような薄い構造化単結晶シリコン層の製造は、今までのところ文献に記載されていない。

10

【0130】

以下に、フロートガラス上に構造化単結晶薄層を製造するための多孔シリコンの新規な処理について説明する。この点で、このような層のライトトラップ作用を試験的に調査する。考えられうる新規層構造体の能力を理論的に分析する。

【0131】

2. 多孔シリコンの処理

20

多孔性シリコンのエピタキシーは、絶縁基板[6]上へのこの単結晶シリコン層の生成で詳細に調査した。この処理において、エピタキシャル層は温度 $T > 1000$ でのCVD処理により、多孔性表面を有する平坦な単結晶シリコンウエハー上で成長する。次に、エピタキシャル層は、ウエハー結合により絶縁体上に圧着される。そして機械的研削で、基板ウエハーが除去される。残留する多孔性層のケミカルエッチングで処理は完了する。ライトトラップ特性の欠如、結合処理、基板ウエハーの消耗があるため、コストの面からこの技術を光起電力技術には使用できない。

【0132】

これとは対照的に、以下に挙げる処理はライトトラップを容易にし、結合処理を行わず、また基板ウエハーを消耗させることはないので、光起電力技術に使用できる。図1A~Fは、ガラス上に構造化単結晶シリコン層を生成する処理段階を示している。

30

【0133】

a) 単結晶シリコン基板ウエハーは、何れかの種類のエッチングまたは機械的研削によって表面構造体を受容する。この点で、構造体を、図1Aの周期性pの通常の逆ピラミッドよりも更に複雑にさせることができる。

b) 基板の表面を、厚さWPSの多孔性シリコン層(多孔性Si層、PSL)に変化させる。PSL内のシリコンの配向性は、基板の配向性に関する情報を伝える。

c) シリコンはPSL上に順次エピタキシャルに成長する。PLSの内面でのシリコン原子の表面移動性は850を超える温度[7]での焼結処理に至るので、低温エピタキシャル技術は有益である。

40

この時点では、エピタキシャル層の外面に自由に触れることができる。約850未満の温度で行われる各処理によって、セルのエミッタを形成することができる。エピタキシャルエミッタの他に、逆転層や異質接合エミッタが可能である。表面の被膜保護と格子形成については、例えば[5, 8, 9]に記載されている革新的技術を使用するとよい。

d) 上に重なる基板(例えばガラス)は、透明な接着剤で前面に固定される。上に重なる基板及び接着剤の温度安定性によって、その後に行われる全ての処理段階の最高処理温度が決まる。

e) 基板からセルを分離させるために、基板シリコンと比較して低いPSLの機械的強度を使用する。複数の様々な処理方法が可能である。例えば、大きな内部応力を生じさせる加熱、膨張する液体または気体の穴の中への充填、圧縮または引っ張り応力によるPS

50

Lの引っ張り、あるいは超音波処理が挙げられる。どの場合も、PSLはシリコンの穿孔(Psi)として機能するので、(と呼ぶ。

f)セルの後側は、表面被覆保護及び反射体の形成のために触れることができる。オフセット反射体も、少数電荷キャリアの低組み換えに耐える点接触を形成することができる。

【0134】

後及び前面の自由可触性は、シリコンを絶縁基板に直接沈着させる処理に勝る処理φに固有の利点である。

【0135】

PSLの形成により、結晶表面が巨視的セル表面に対して角度αを成すよう構造化されている基板ウエハーの厚さ $WPS / \cos(\alpha)$ が消耗してしまう。全ての残留多孔性シリコンを除去した後、 $WPS / p \ll 1$ と仮定すると、基板は基の表面形態(図1A)を保持する。それ以外では、図1Eに示すように端面及び先端を曲率半径 WPS / p で丸める。従って基板は、基板の新たな構造化が必要になるまで、十分に小さな比率 WPS / p で複数回再使用することが可能である。

【0136】

3. 試験的調査

3.1 サンプルの用意

ホウ素で 10^{19} cm^{-3} にドーブし、(100)の方向を配向され、4インチ直径を有するp+タイプの単結晶シリコンウエハーに、光食刻法及びKOHを使った異方性エッチングにより、周期性 $p = 13 \mu\text{m}$ で逆ピラミッド構造を与える。希釈HFでの陽極腐食法によって、約2分で $WPS = 6 \mu\text{m}$ 厚さの多孔性シリコン層が生成される。エピタキシーの前に、サンプルを約10分間850℃に加熱して、PSL表面から自然発生した酸化物を除去する。 $WPS = 5, 8 \mu\text{m}$ 厚さのGaドーピングしたエピタキシャルシリコン層は、700℃でのイオン援用沈着技術(IAD)[10]によって成長する。成長速度は、平面で $4 \mu\text{m/h}$ になる。透明なポリ(エチレン-フタル塩酸)により、 $2 \times 2 \text{ cm}^2$ 寸法のガラス表面がエピタキシャル層に固定される。約2分間の超音波処理はPSL層を不安定にし、化学エッチングを行わなくてもエピタキシャル層の機械的な除去を用意にする。また、超音波処理を実行することなく、エピタキシャル層及び基板を互いに分離させることも可能である。

【0137】

3.2 サンプルの特徴付け

図2及び4は、φ処理で生成された自由定常シリコンワッフル構造体を走査電子顕微鏡で記録したものを示している。超音波処理は別として、走査電子顕微鏡を使った調査の前には洗浄は行わない。図2の透視平面図は、基板ウエハーの元の表面構造のコピーである規則的逆ピラミッドを示している。図4はワッフル構造の断面を斜めに示している。ピラミッドの先端は下側を向いている。亀裂は見られない。ピラミッド型の結晶面に垂直な層厚さは、 $Wf = 5, 8 \mu\text{m}$ である。上面側には図2及び4の目に見えない窪みがあり、その窪みの深さ及び直径はそれぞれ $0.1 \mu\text{m}$ 未満である、これは一種の極小粗さを表している。これらの窪みは、非構造化基板シリコン上で成長する平坦なエピタキシャル層でも生じるので、IAD技術に対応する。

【0138】

高抵抗率の非構造化単結晶基板に沈着した層の穴を測定すると、 $2 \times 10^{17} \text{ cm}^{-3}$ の電氣的に活性化している微量の添加物物質Gaの濃度と $186 \text{ cm}^2 / \text{Vs}$ の穴の移動性が分かる。

【0139】

図14は、単結晶シリコン基板のスペクトルと比較したガラス上のシリコンワッフルのCuKαX線回折スペクトルを示している。強度は対数尺で示している。ピークは全て同じ角度で生じる。従って、シリコンワッフル構造体は単結晶であり、基板ウエハーと同じ配向性を有している。大きな(400)ピークのみシリコンに基づいている。その他のピ

ークは全て２段階以上小さく、X線装置で生じたものである。エピタキシャル層のバッタグラウンド強度は、非晶質ガラス基板によって生じる。その結果、IAD技術[10]により、多孔性基板上でのエピタキシャルな成長が可能となる。

【0140】

基板少数電荷キャリアの寿命は、太陽電池素子の何れかの臨界物質パラメータである。基板の寿命を評価するために、表面に十分に皮膜保護を施さなければならない。従って、自由定常シリコンワッフルは、1000の温度で両面で酸化される。表面の組み換え中心から少数電荷キャリアを忌避するために、コロナ放電室[11]によって表面を帯電させる。

【0141】

10

図15は、20nsの光パルスで励振した後のマイクロ波反射率の配置を示している。最適感度[12]を得るために、サンプルは4分の1マイクロ波波長によって金属反射体よりも上に配置されている。急激な下降は厳密には単指数ではない。しかし、これにより寿命が $\tau = 0.27 \mu s \pm 0.08 \mu s$ で推定される。時間 $t > 0.6 \mu s$ に対する緩慢な下降は、平坦レベルでの電荷キャリアの軟化（解放）によって生じる。電子の移動性は測定されなかった。しかし、測定した穴の移動性 $\mu = 186 \text{ cm}^2 / \text{Vs}$ を考慮すると、少数電荷キャリア拡散長さ $L > 11 \mu m$ が電子の移動性の下限として求められ、またこれは膜厚さ $W_f = 5.8 \mu m$ よりも大きい。

【0142】

20

薄膜セルの場合、ライトトラップは重要である。残念ながら、図1Fの概略図に示すようにサンプルの後ろにアルミニウム鏡を備える粘着結合したワッフル構造体の理想的な作用は、サンプルに接触しないで測定することはできない。従って、サンプルの短電流電位を、測定した半球反射率との比較とプログラムSUNRAYS[13]による光線追跡シミュレーションとから推定した。オフセット反射体はA1で光損失が実質的に減少することが分かった。

【0143】

30

図16は測定（連続線）及び算出（円）した半球反射率を示す。光線追跡シミュレーションによって、光学パラメータを適合させずに測定値をほぼ再生することができる。測定値とシミュレーションとの間の小さな偏差は、シミュレーション[2]には考慮しなかったピラミッド型結晶面の微少粗さによって質的に説明される。SUNRAYSは、1000 W/m²のAM1.5Gスペクトルを有する放射線の構造周期 $p = 13 \mu m$ を有する $W_f = 5.8 \mu m$ 厚さワッフルの疑似吸収（三角）から、最大短絡電流 $j_{SC*} = 36.5 \text{ mA} / \text{cm}^2 \pm 0.5 \text{ mA} / \text{cm}^2$ を計算する。モンテカルロシミュレーションの統計の結果、誤差帯が生じる。

【0144】

4. 考えられる効率

40

図2及び4に示す形状を有する結晶シリコン層の考えられる効率を、理論モデリングで調査する。光学モデルでは、蒸気のSUNRAYSによる光線追跡を実行する。少数電荷キャリアの生成速度をシリコン層において空間的に均一になるようにし、またこれを j_{SC*} 及びセル容積から計算する。光学モデルに加えて、電子伝達のモデルも必要である。シリコンワッフルにおける複雑な三次元電荷キャリア拡散を、ピラミッド型結晶面に垂直な純一次元伝達で概算する。セルの効率は、少数電荷キャリア拡散長さ L 及び（鏡面組み換え速度 SRV ） S によって異なる。固定の L 及び S [14]の考えられうる効率を正しく推定するために、セル厚さ W_f を最適化することは非常に重要である。従って、シミュレーションによって、理想的なセル効率の膜厚さ W が変化する。シリコンセルは 10^{19} cm^{-3} 及び $0.5 \mu m$ 厚さにpドープしたエミッタを備え、 10^{18} cm^{-3} にBドープした基部を有する。 $W < 1 \mu m$ 厚さの場合、基部及びエミッタの厚さは同一である。自由パラメータの数を減らすために、拡散長さ L 及び表面組み換え速度 S は基部及びエミッタに対して同等と見なされる。空間電荷ゾーンにおける組み換えを[15]で説明する。 c シリコンのバンドギャップ縮小の移動性値及びパラメータは、文書[14]から引用する。

50

【 0 1 4 5 】

図 1 7 は、広範囲のパラメータ S 及び L に対する最適セル厚さ（破線）の効率（連続線）を表している。拡散長さ $L = 11 \mu m$ のとき、 $16 \sim 19\%$ のエネルギー変換効率が $2 \sim 3 \mu m$ （点）の理想的セル厚さの表面組み換え速度 S に基づいて求められる。ガラス上の $2 \mu m$ 厚さ結晶シリコン太陽電池素子に対しては、 $SRVS = 104 cm/s$ に相当する 16% の効率で充分である。 $Wf = 2 \mu m$ 薄層の沈着には、現在使用されている IAD 技術で 50 分を要する。

【 0 1 4 6 】

穿孔シリコンの新たな処理（ ϕ 処理）を説明した。構造化単結晶シリコン基板上でエピタキシーを行い、基板からエピタキシャル層を機械的に分離させると、何れかの種類のガラス上に極薄単結晶構造化シリコン層が形成される。反射能力の測定値により、最大短絡電流 $j_{SC} = 36.5 mA/cm^2$ に対応する光学吸収が明らかになった。理論的には物質の品質は、 $Wf = 2 \sim 3 \mu m$ の範囲の理想的セル厚さでの $16 \sim 19\%$ 効率に対しては充分である。

【 0 1 4 7 】

他の実現可能な ϕ 処理としては、物質の消耗を減らすために多孔性層の厚さを $WPS < 1 \mu m$ にし、基板ウエハーの度重なる再使用を可能にすることが挙げられる。沈着速度の上昇も同様に可能である。 $100 cm^2$ 寸法の極薄層は問題なく生成できる。

【 0 1 4 8 】

また、本発明の特に好適な実施例を以下に説明するが、これは太陽電池素子の製造に関連している。ここに説明する方法は光電セルに限定されるものではないが、一般的な製造過程として理解されるべきである。本実施例の動機付けは、太陽電池素子の直列接続により、高電圧及び小電流で太陽電池素子モデルから電力を得ることが可能ということにある。電流が小さいとオーム損失が減少する。太陽電池素子の前及び後側の触指も、オーム損失を減らすようになっている。従って、適切な統合直列接続により、接触跡を消すことができる。

【 0 1 4 9 】

このような直列接続は、シャドーマスクを使用することで実現される。ここでは、太陽電池素子の直列接続はすでに層の製造の中で、つまり（所定の位置のみで）層が選択的に成長している際に行われている。層の成長の位置はシャドーマスクで制御される。シャドーマスクは引っ張られた状態のワイヤーで好適に実現される。

【 0 1 5 0 】

ϕ 処理を使用した直列接続の例を、図 2 1 を参照して以下に説明する。多孔性物質の層沈着の 1 つの可能な方法として、イオン援用沈着技術（IAD）がある。IAD 技術では、シリコン原子の伝達蒸着技術と同様に非常に方向性を持っている。本発明ではこれを利用して、シャドーマスクを使って層を製造する間に統合直列接続を実現する。

【 0 1 5 1 】

図 2 1 は簡単な過程シーケンスを示す概略図である。上記のように製造される型押多孔性基板 18、すなわち構造化基板は便宜上型押構成なしで説明する。シャドーマスク 301 が位置 1 に設置されている場合、溝 302 で互いに分離されている $p + Si$ 層の各領域 300 が成長する。その後、同一のマスキングは所定距離だけ水平方向に移動し、 $p Si$ 層 304 の各領域が成長する。第 3 の位置では、 $n + Si$ 層 306 の各領域が最終的に生成され、最初の $p + si$ 層の露出領域を重ね合わせることで直列回路が完成する。各層の 300、304、306 の溝、例えば溝 302 に対し横方向の方向の各層の表面領域は、移動する必要はないが任意で移動させることの可能な別のシャドーマスクによって定めることができる。

【 0 1 5 2 】

この種類の直列接続の利点は以下のとおりである。

- ・金属接点を使用せずに済む。溝のエッチングを行わなくてよい。これらにより処理コストを節約できる。

10

20

30

40

50

- ・必要なマスクは1つのみであり、その形状の精度は重要ではない。
 - ・ワイヤー格子を使用しなくてよい。
 - ・ワイヤーが反応装置の加熱領域外に固定されている場合、加熱中にワイヤー間隔が変わることはない。これにより、大きなマスクの熱膨張に伴う未知の問題が回避される。
 - ・シャドーマスクは沈着中に被覆され、時が経つにつれて使用できなくなる。
- ワイヤーマスクは、反応装置のワイヤーを再びリールに巻くことで簡単に再生できる。

【0153】

例えば次のような非常に異なる変形例が可能である。

1. ドープの順序を変えることができる。例えば、 $n+$ を最下部に、 $p+$ を最上部にする。
 2. 例えば金属層や、導電及び非導電層の半透明金属酸化物または層系をエミッタ上に設けて、エミッタの相互導電性を高める。これらの層は全てシャドウマスクで設けることができる。
 3. ワイヤー直径及びワイヤー間隔を層毎に変えることができる。
 4. ワイヤーマスク及びサンプルまたは基板の相対位置を、層の沈着中に連続的に変えることができる。
 5. シャドーマスクはワイヤーだけでなく金属片で構成される。
 6. シャドーマスクの原理を用いて、所望の外形の半導体層を生成することもできる。
- 例えば、円形開口部を有するマスクを多孔性Si層の前に保持する場合、腕時計の太陽電池素子として使用できる円形単結晶半導体層が生成される。その後、半導体層を所望の形状に切り出す必要はない。

【0154】

序論から明細書にわたって説明したように、多孔性層を使用する電子部品の大量生産においては、実験室で行うのと同じようにきれいに機械的分離を行うのは困難である。これは多孔性シリコンが2つの機能を有しているからである。一方の機能は、エピタキシャル、すなわち非多孔性層の十分な配向性を持った成長を可能にする。多孔性が低くなると、この第1の機能は十分に発揮される。他方、シリコンは機械的分離の目的の破砕位置として機能する。多孔性が高くなると、この第2の機能は十分に発揮される。従って、高品質で同時に剥離可能なエピタキシャル層は、高多孔性と低多孔性のバランスを取らなければならない。実験により、このバランスの調整はその実現がたびたび困難であることが分かった。従って、その後のエピタキシャル過程において望ましくなくまた制御されないエピタキシャル層の分離が頻繁に観察された。EP-A-0 767 486の方法論では、特定レベルで、あるいは多孔性層製造の陽極酸化中に電流濃度を変えて多孔性層にイオンを注入することでこの問題を解決しようと試みている。どちらの場合も、高多孔性の多孔性層領域が発生し、ここで機械的分離が好適に行われる。しかしながら、これらの方法の変形例は比較的複雑で不便である。

【0155】

イオンインプランテーションは別の処理段階である。本発明の両変形例で多孔性が高まると、望ましくないとき、例えばその後のエピタキシャル処理中に、基板の破砕や分離が行われてしまう。

【0156】

図22(A)から図23(E)に関連して以下に説明する本発明の方法の変形例は補助的役割を果たす。

【0157】

1) 再使用可能シリコン基板ウエハーを全体的にまたは表面に近い多孔性にする。 n タイプウエハーを使用する場合、陽極腐食法で多孔性を得る際に別の照度が必要となる。以下において、基板ウエハーを完全に多孔性にしたものと仮定する。基板ウエハーに高機械的安定性を与えるには、多孔性を低くする(0%を超えるが50%未満、好適には10~20%)。

【0158】

2) 図22Aの機械的に安定した低多孔性基板ウエハー18を、便宜上平坦面で図示するが、例えば図1に示す構造化表面が好適である。この基板ウエハー18の型押または平坦表面(例えば図22Bではその上にnタイプSi層400が形成されている)上でエピタキシーを行う。多孔性基板により、薄型エピタキシャル層に機械的安定性が生じ、これにより望まない分離が発生することなく太陽電池素子処理を行うことができる。太陽電池素子も、例えば図22Cに示すように、nタイプエピタキシャル層400にpタイプエピタキシャル層402を沈着させることができる。

【0159】

3) 太陽電池素子は、図23Dに示すように、できれば透明のキャリア404に接着結合される。しっかりと互いに結合された多孔性基板及びエピタキシャル層または太陽電池素子は、次にキャリアに結合される。多孔性が低いため、多孔性基板及びエピタキシャル層からの機械的分離は不可能である。

10

【0160】

4) エピタキシャル層及びキャリアから多孔性基板を分離させるために、構造体全体をHFを含むエッチング溶液にもう一度浸す。溶液は腐食させずに多孔性基板に浸透する。これで、照明手段によって、あるいは適切な大きさの電圧を電解液とエピタキシャル層の間から多孔性基板とエピタキシャル層との境界面に印可することによって、穴が透明キャリアを通るようになる。穴の集中化が十分に大きければ、請求項1によると更に穿孔を生成することによって境界領域は機械的に不安定になり、続いてキャリアと共にエピタキシャル層が機械的負荷によって基板から分離され、あるいはシリコンが特に高い穴の集中度によって完全に溶解(電解研磨)するのでエピタキシャル層400、402及びキャリアは多孔性基板18から分離する(図23E)。好適に図8または図18または図20または図21による構造を有する2つのエピタキシャル層を備えるキャリア404を反応装置を通して太陽電池素子に組み入れるか、あるいは他の部品を製造するために別の処理を施すことが可能である。

20

【0161】

多孔性基板ウエハーの高ドーピング、例えば $10^{18} \sim 10^{19} \text{ cm}^{-3}$ の範囲ドーピング濃度、及び多孔性Siにおける大きな表面組み換えにより、 $0.1 \sim 10 \mu\text{m}$ の多孔性基板深さでの組み替えで穴の集中度が減少するので、多孔性基板の大部分が保存されて再使用可能となる。pタイプ多孔性基板上でpタイプエピタキシャル層を使用する場合、ここに説明した分離技術は、陽極腐食法の間に選択された現在の濃度が新たに境界面に生成される多孔性物質の多孔性に影響を与えるという既知の研究結果を利用するものである。 100% に近い多孔性を選択すると、エピタキシャル層が分離し、また多孔性基板の大部分が残って再使用できる。

30

【0162】

文献リスト

(1) J. H. ヴェルナー、R. ベルクマン及びR. プレンデル共著

「固体問題ノソリッドステート(固体)物理学の進歩」第34巻。R. ヘルビヒ社発行(1994年、ブラウンシュバイク市ファイヴエック)、第15項。

2) R. プレンデル著、「第13回ヨーロッパ光電池太陽エネルギー会議議事録」発行者、W. フライエスレーベン、W. パルツ、H. A. オセンブリック及びP. ヘルム(1995年ヘドフォード市フテフェンス)、第436項。

40

(3) D. ソルブ、P. カムベル及びS. R. ヴェンハム共著「光電池の進歩4」205(1995年)

(4) R. プレンデル、R. B. ベルクマン、P. リョルゲン、M. ヴォルフ及びJ. H. ヴェルナー共著「応用物理学、レター70」390(1997年)

(5) T. ラウインジャ、J. シュミット、A. G. アベリー及びR. ヘッセル共著「応用物理学、レター68」1232(1995年)

(6) N. 佐藤、K. 坂口、K. 山形、Y. 藤山及びT. 米沢共著、「日本電気化学協会、142」3116(1995年)

50

- (7) C . オウレス、A . ハリマウイ、J . L . リゴリニイ、R . ヘリノ、A . ペリオ、D . ベンサヘル及び G . ボムチル共著、「材料サイエンス及びエンジニアリング B 4」, 4 3 5 (1 9 8 9 年)
- (8) R . ヘッエル著、「第 2 4 回電気・電子技術者協会、光電池専門家会議、議事録」(ニューヨーク市、電気・電子技術者協会、1 9 9 5 年) 第 1 4 6 6 項。
- (9) G . ヴィルケ及び P . ファース共著「応用物理学、レター 6 4」1 2 7 4 (1 9 9 4 年)
- (1 0) S , オールディング、D . マルティニイ及び D . ボネット共著「第 1 2 回ヨーロッパ光電池太陽エネルギー会議、議事録」、発行者、R . ヒル、W . ペルツ及び P . ヘルム (ベドフォード市、H . S . ステフェンス)、第 1 8 1 5 項。 10
- (1 1) M . ショフサーラー及び R . ブレンデル共著、「第一回世界会議、光電池エネルギー変換」(ニューヨーク市、電気・電子技術者協会、1 9 9 4 年) 第 1 5 0 9 項
- (1 2) M . ショフサーラー及び R . ブレンデル共著、「応用物理学 7 7」3 1 6 2 (1 9 9 5 年)
- (1 3) R . ブレンデル著、「光電池の進歩 3」2 5 (1 9 9 5 年)
- (1 4) M . J . ストックス、A . クーバス及び A . W . ブラッカー共著「光電池の進歩 4」3 5 (1 9 9 5)。
- (1 5) S . C . チョー著「ソリッドステート エレクトロン 3 9」3 0 8 (1 9 9 6)、E g 3

【符号の説明】

20

【 0 1 6 3 】

- 1 0 基板
- 1 2 構造体
- 1 4 ピラミッド型窪
- 1 6 格子
- 1 8 多孔性基板、多孔性層
- 1 8 A 多孔性層
- 1 9 境界面
- 2 2 エピタキシャルシリコン層
- 2 2 層状構造体
- 2 2 D ピラミッド先端
- 2 4 格子電極
- 2 5 格子電極
- 2 6 ガラス層
- 2 8 層状構造体
- 3 0 アルミニウムシート
- 3 0 金属板
- 3 2 ピラミッド型先端
- 5 0 溝状断面
- 5 2 縦溝
- 5 4 ウェブ
- 5 4 A ウェブ
- 5 4 A セクション
- 5 4 B ウェブ残留物
- 5 6 接着層
- 5 8 キャリア
- 5 8 第 2 基板
- 6 0 円筒棒
- 6 2 格子電極
- 7 2 室

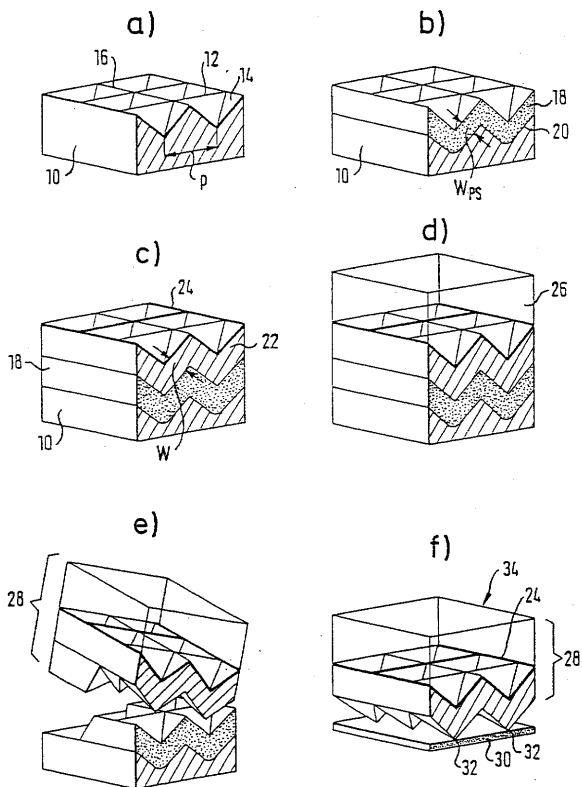
30

40

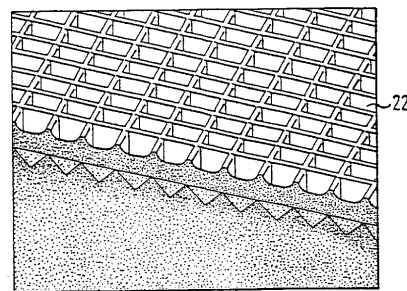
50

- 7 4 圧電素子
- 7 6 非晶質層
- 7 8 表面
- 8 0 パネ
- 3 0 0 領域
- 3 0 1 シャドーマスク
- 3 0 2 溝
- 3 0 4 層
- 3 0 6 $n + Si$ 層
- 4 0 0 n タイプエピタキシャル層
- 4 0 2 p タイプエピタキシャル層
- 4 0 4 キャリア

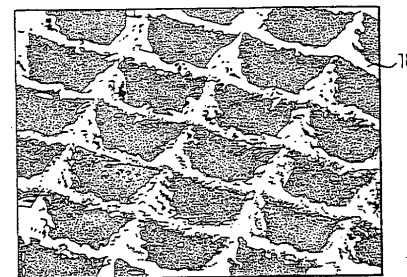
【 図 1 】



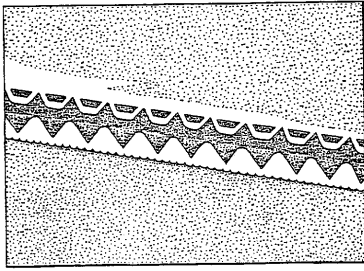
【 図 2 】



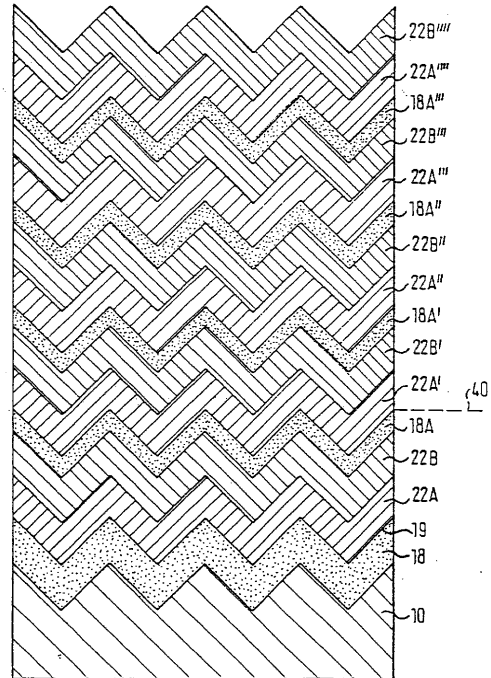
【 図 3 】



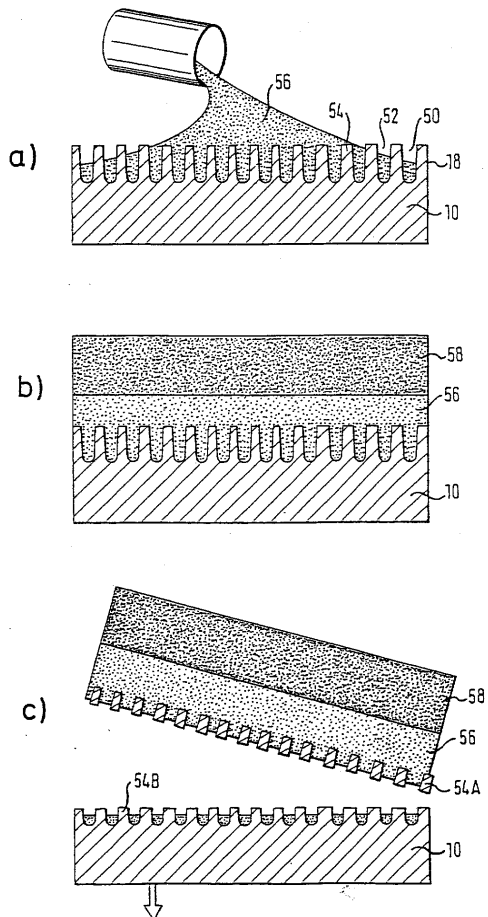
【 図 4 】



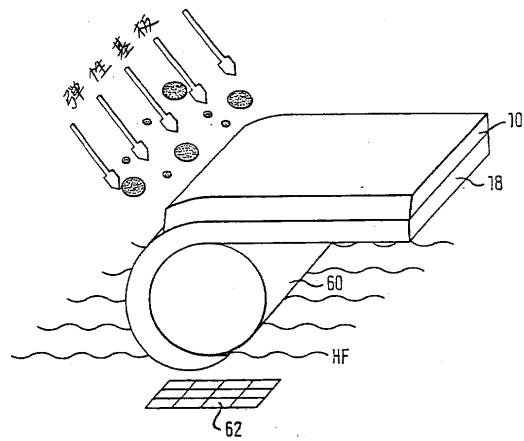
【 図 5 】



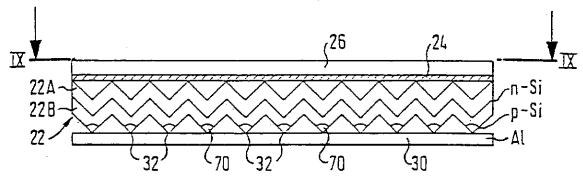
【 図 6 】



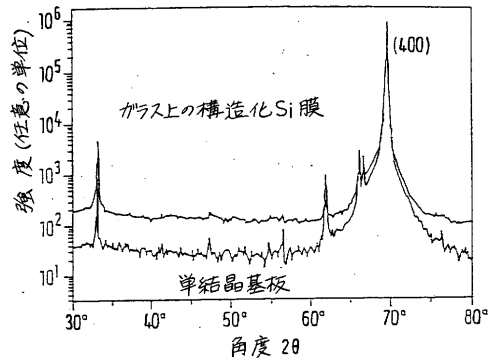
【 図 7 】



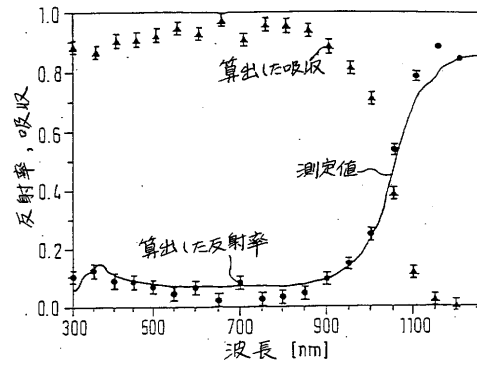
【 図 8 】



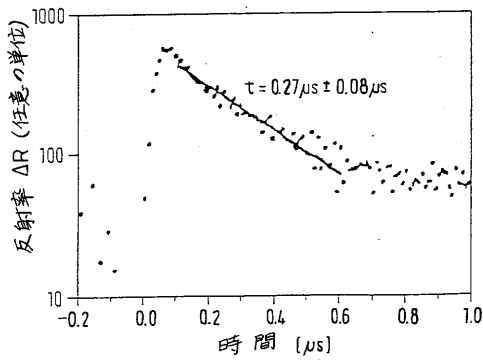
【図 14】



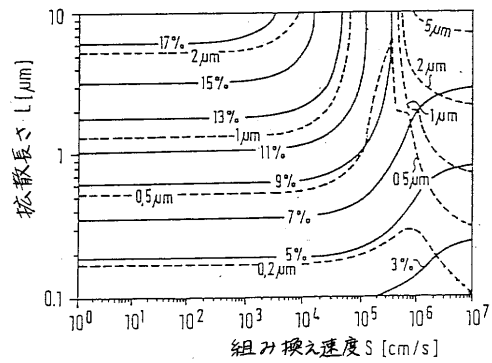
【図 16】



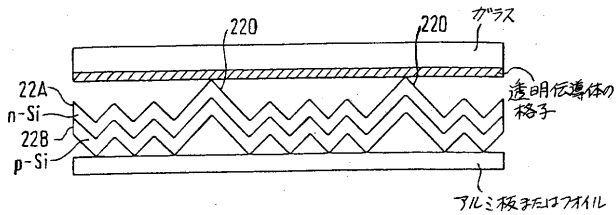
【図 15】



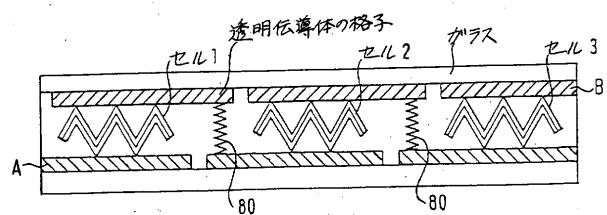
【図 17】



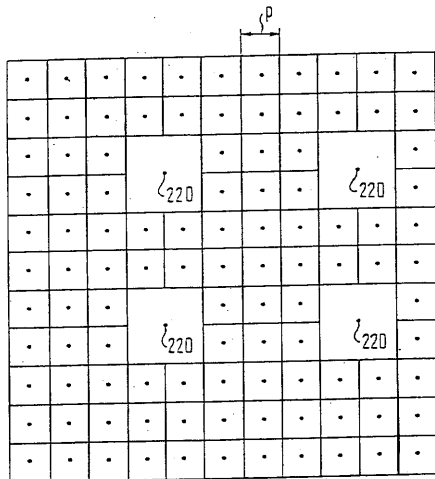
【図 18】



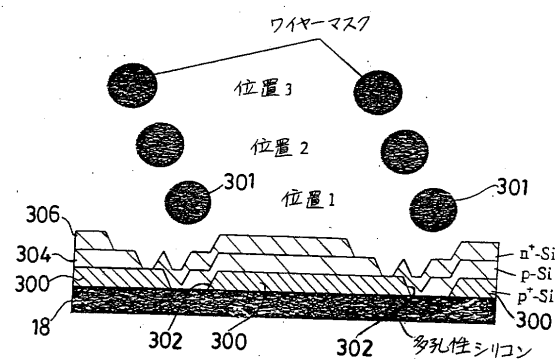
【図 20】



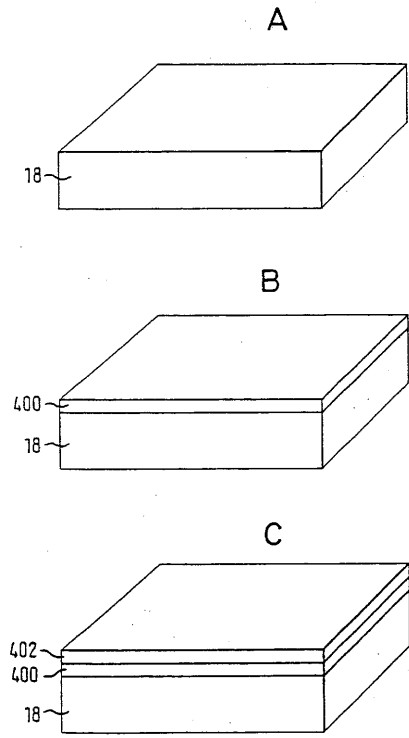
【図 19】



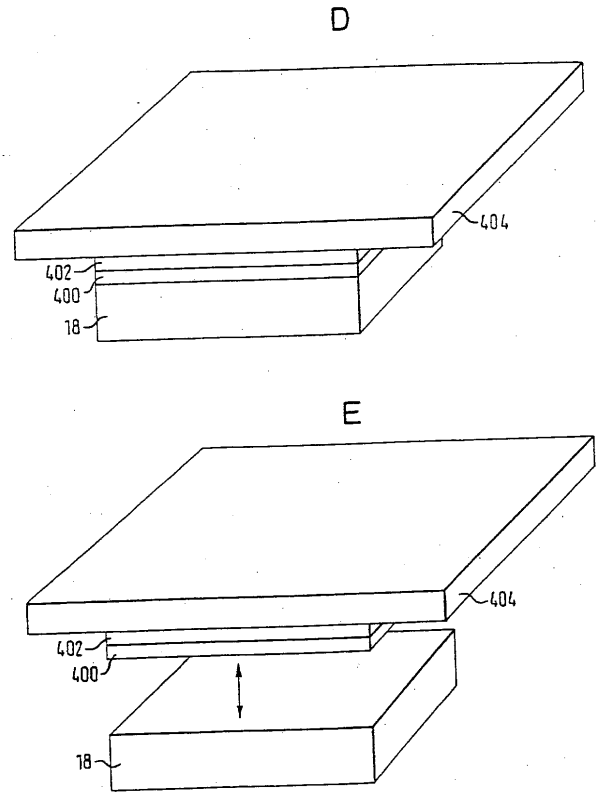
【図 21】



【図 2 2】



【図 2 3】



フロントページの続き

(72)発明者 ブレンデル, ロルフ

ドイツ連邦共和国 デー - 9 1 0 5 8 エルランゲン アムヴァイクゼルガルテン 7 バイエル
イエヘスヒエス ツェントルム フェール アンゲバンド エネルギーフォルシュング エー フ
ァウ

F ターム(参考) 5F051 AA02 AA03 CB12 CB21 CB30 GA03 GA04