

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국



(43) 국제공개일
2011년 1월 20일 (20.01.2011)

PCT

(10) 국제공개번호
WO 2011/008038 A2

- (51) 국제특허분류:
H01L 33/38 (2010.01) H01L 33/02 (2010.01)
- (21) 국제출원번호: PCT/KR2010/004628
- (22) 국제출원일: 2010년 7월 15일 (15.07.2010)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2009-0064320 2009년 7월 15일 (15.07.2009) KR
- (71) 출원인 (US 을(를) 제외한 모든 지정국에 대하여): 주식회사 에피밸리 (EPIVALLEY CO., LTD) [KR/KR]; 경상북도 구미시 공단동 321번지, 730-030 Gyeongsangbuk-do (KR).
- (72) 발명자: 김
- (75) 발명자/출원인 (US 에 한하여): 김창태 (KIM, Chang-Tae) [KR/KR]; 경기도 성남시 분당구 수내동 양지마을 금호 1차아파트 114동 1501호, 463-919 Gyeonggi-do (KR). 남기연 (NAM, Ki-Hyun) [KR/KR]; 경상북도 구미시 공단동 321번지, 730-030 Gyeongsangbuk-do (KR).
- (74) 대리인: 한유신 (HAN, Yu-Shin); 서울시 강남구 역삼동 828-5 청원빌딩 2층 서영국제특허법률사무소, 135-082 Seoul (KR).

- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

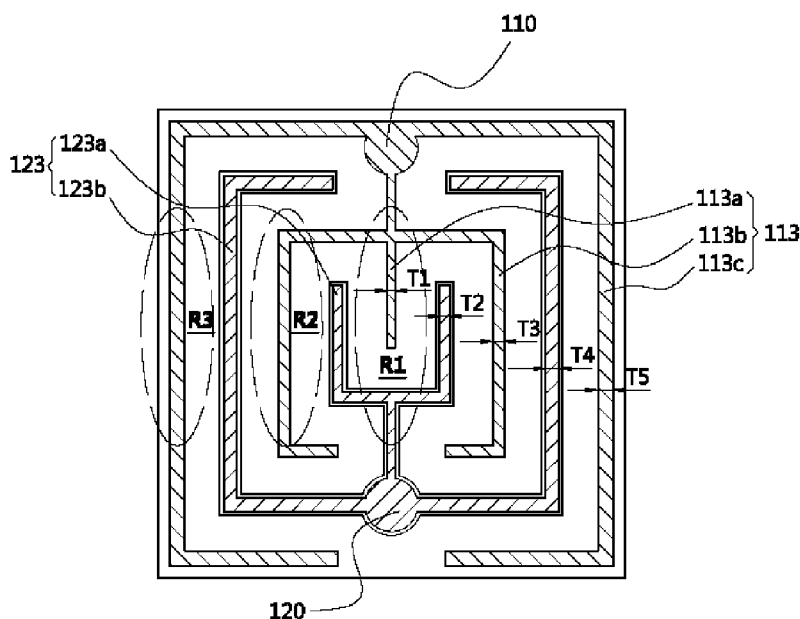
공개:

- 국제조사보고서 없이 공개하며 보고서 접수 후 이를 별도 공개함 (규칙 48.2(g))

(54) Title: GROUP III NITRIDE SEMICONDUCTOR LIGHT-EMITTING DEVICE

(54) 발명의 명칭 : 3족 질화물 반도체 발광소자

[Fig. 4]



(57) Abstract: The present disclosure relates to a group III nitride semiconductor light-emitting device, and more particularly, to a group III nitride semiconductor light-emitting device which emits light through electron-hole recombination, and which comprises: a first electrode and a second electrode for supplying a current for the electron-hole recombination; a first branch electrode branched from the first electrode; and a second branch electrode branched from the second electrode, wherein the second branch electrode has a thickness at least a portion of which is different from the thickness of the first branch electrode.

(57) 요약서: 본 개시는 3족 질화물 반도체 발광소자에 관한 것으로, 보다 상세하게는 전자와 정공의 재결합을 통해 빛을 생성하는 3족 질화물 반도체 발광소자에 있어서, 전자와 정공의 재결합을 위한 전류를 공급하는 제 1 전극 및 제 2 전극; 제 1 전극에서 뻗어 나온 제 1 가지 전극; 및 제 2 전극에서 뻗어 나온 가지 전극으로서, 그 두께

의 적어도 일부가 제 1 가지 전극의 두께와 다른 제 2 가지 전극;을 포함하는 3족 질화물 반도체 발광소자에 관한 것이다.

명세서

발명의 명칭: 3족 질화물 반도체 발광소자

기술분야

- [1] 본 개시(Disclosure)는 전체적으로 3족 질화물 반도체 발광소자에 관한 것으로, 특히 전류확산을 위한 전극구조를 지니는 3족 질화물 반도체 발광소자에 관한 것이다.
- [2] 여기서, 3족 질화물 반도체 발광소자는 전자와 정공의 재결합을 통해 빛을 생성하는 반도체 광소자를 의미하며, 3족 질화물 반도체 발광소자를 예로 들 수 있다. 3족 질화물 반도체는 $\text{Al}(x)\text{Ga}(y)\text{In}(1-x-y)\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)로 된 화합물로 이루어진다. 이외에도 적색 발광에 사용되는 GaAs계 3족 질화물 반도체 발광소자 등을 예로 들 수 있다.

배경기술

- [3] 여기서는, 본 개시에 관한 배경기술이 제공되며, 이들이 반드시 공지기술을 의미하는 것은 아니다(This section provides background information related to the present disclosure which is not necessarily prior art).
- [4] 도 1은 종래의 3족 질화물 반도체 발광소자의 일 예를 나타내는 도면으로서, 3족 질화물 반도체 발광소자는 기판(10), 기판(10) 위에 성장되는 버퍼층(20), 버퍼층(20) 위에 성장되는 n형 3족 질화물 반도체층(30), n형 3족 질화물 반도체층(30) 위에 성장되는 활성층(40), 활성층(40) 위에 성장되는 p형 3족 질화물 반도체층(50), p형 3족 질화물 반도체층(50) 위에 형성되는 p측 전극(60), p측 전극(60) 위에 형성되는 p측 분당 패드(70), p형 3족 질화물 반도체층(50)과 활성층(40)이 메사 식각되어 노출된 n형 3족 질화물 반도체층(30) 위에 형성되는 n측 전극(80), 그리고 보호막(90)을 포함한다.
- [5] 기판(10)은 동종기판으로 GaN계 기판이 이용되며, 이종기판으로 사파이어 기판, SiC 기판 또는 Si 기판 등이 이용되지만, 3족 질화물 반도체층이 성장될 수 있는 기판이라면 어떠한 형태이어도 좋다. SiC 기판이 사용될 경우에 n측 전극(80)은 SiC 기판 측에 형성될 수 있다.
- [6] 기판(10) 위에 성장되는 3족 질화물 반도체층들은 주로 MOCVD(유기금속기상성장법)에 의해 성장된다.
- [7] 버퍼층(20)은 이종기판(100)과 3족 질화물 반도체 사이의 격자상수 및 열팽창계수의 차이를 극복하기 위한 것이며, 미국특허 제5,122,845호에는 사파이어 기판 위에 380°C에서 800°C의 온도에서 100Å에서 500Å의 두께를 가지는 AlN 버퍼층을 성장시키는 기술이 기재되어 있으며, 미국특허 제5,290,393호에는 사파이어 기판 위에 200°C에서 900°C의 온도에서 10Å에서 5000Å의 두께를 가지는 $\text{Al}(x)\text{Ga}(1-x)\text{N}$ ($0 \leq x < 1$) 버퍼층을 성장시키는 기술이 기재되어 있고, 미국공개특허공보 제2006/154454호에는 600°C에서 990°C의

온도에서 SiC 버퍼층(씨앗층)을 성장시킨 다음 그 위에 $\text{In}(x)\text{Ga}(1-x)\text{N}$ ($0 < x \leq 1$) 층을 성장시키는 기술이 기재되어 있다. 바람직하게는 n형 3족 질화물 반도체층(300)의 성장에 앞서 도핑되지 않는 GaN층이 성장되며, 이는 버퍼층(20)의 일부로 보아도 좋고, n형 3족 질화물 반도체층(30)의 일부로 보아도 좋다.

- [8] n형 3족 질화물 반도체층(30)은 적어도 n측 전극(80)이 형성된 영역(n형 컨택층)이 불순물로 도핑되며, n형 컨택층은 바람직하게는 GaN로 이루어지고, Si로 도핑된다. 미국특허 제5,733,796호에는 Si과 다른 소스 물질의 혼합비를 조절함으로써 원하는 도핑농도로 n형 컨택층을 도핑하는 기술이 기재되어 있다.
- [9] 활성층(40)은 전자와 정공의 재결합을 통해 광자(빛)를 생성하는 층으로서, 주로 $\text{In}(x)\text{Ga}(1-x)\text{N}$ ($0 < x \leq 1$)로 이루어지고, 하나의 양자우물층(single quantum well)이나 복수개의 양자우물층들(multi quantum wells)로 구성된다.
- [10] p형 3족 질화물 반도체층(50)은 Mg과 같은 적절한 불순물을 이용해 도핑되며, 활성화(activation) 공정을 거쳐 p형 전도성을 가진다. 미국특허 제5,247,533호에는 전자빔 조사에 의해 p형 3족 질화물 반도체층을 활성화시키는 기술이 기재되어 있으며, 미국특허 제5,306,662호에는 400°C 이상의 온도에서 열처리(annealing)함으로써 p형 3족 질화물 반도체층을 활성화시키는 기술이 기재되어 있고, 미국공개특허공보 제2006/157714호에는 p형 3족 질화물 반도체층 성장의 질소전구체로서 암모니아와 하이드라진계 소스 물질을 함께 사용함으로써 활성화 공정없이 p형 3족 질화물 반도체층이 p형 전도성을 가지게 하는 기술이 기재되어 있다.
- [11] p측 전극(60)은 p형 3족 질화물 반도체층(500) 전체로 전류가 잘 공급되도록 하기 위해 구비되는 것이며, 미국특허 제5,563,422호에는 p형 3족 질화물 반도체층의 거의 전면에 걸쳐서 형성되며 p형 3족 질화물 반도체층(500)과 오믹접촉하고 Ni과 Au로 이루어진 투광성 전극(light-transmitting electrode)에 관한 기술이 기재되어 있으며, 미국특허 제6,515,306호에는 p형 3족 질화물 반도체층 위에 n형 초격자층을 형성한 다음 그 위에 ITO(Indium Tin Oxide)로 이루어진 투광성 전극을 형성한 기술이 기재되어 있다.
- [12] 한편, p측 전극(60)이 빛을 투과시키지 못하도록, 즉 빛을 기판 측으로 반사하도록 두꺼운 두께를 가지게 형성할 수 있는데, 이러한 기술을 플립칩(flip chip) 기술이라 한다. 미국특허 제6,194,743호에는 20nm 이상의 두께를 가지는 Ag 층, Ag 층을 덮는 확산 방지층, 그리고 확산 방지층을 덮는 Au와 Al으로 이루어진 본딩 층을 포함하는 전극 구조에 관한 기술이 기재되어 있다.
- [13] p측 본딩 패드(70)와 n측 전극(80)은 전류의 공급과 외부로의 와이어 본딩을 위한 것이며, 미국특허 제5,563,422호에는 n측 전극을 Ti과 Al으로 구성한 기술이 기재되어 있다.
- [14] 보호막(90)은 이산화규소와 같은 물질로 형성되며, 생략될 수도 있다.
- [15] 한편, n형 3족 질화물 반도체층(30)이나 p형 3족 질화물 반도체층(50)은 단일의

층이나 복수개의 층으로 구성될 수 있으며, 최근에는 레이저 또는 습식 식각을 통해 기판(10)을 3족 질화물 반도체층들로부터 분리하여 수직형 발광소자를 제조하는 기술이 도입되고 있다.

[16] 도 2는 미국특허 제5,563,422호에 기재된 전극 구조의 일 예를 나타내는 도면으로서, p층 본딩 패드(70)와 n층 전극(80)이 발광소자의 대각 코너에 위치하여 전류 확산을 개선하는 기술이 기재되어 있다.

[17] 도 3은 미국특허 제6,307,218호에 기재된 전극 구조의 일 예를 나타내는 도면으로서, 발광소자가 대면적화됨에 따라 p층 본딩 패드들(71,71)과 n층 전극들(81,81) 사이에 등간격을 가지는 가지 전극들(91,91)을 구비하여 전류 확산을 개선하는 기술이 기재되어 있다.

[18] 그러나, 이러한 전극 구조를 지니는 발광소자는 p층 본딩 패드들(71,71) 또는 n층 전극들(81,81)과 거리가 가까운 영역(R)으로 전류가 집중될 수 있는 문제가 있다.

발명의 상세한 설명

기술적 과제

[19] 이에 대하여 '발명의 실시를 위한 구체적인 내용'의 후단에 기술한다.

과제 해결 수단

[20] 여기서는, 본 개시의 전체적인 요약(Summary)이 제공되며, 이것이 본 개시의 외연을 제한하는 것으로 이해되어서는 아니된다(This section provides a general summary of the disclosure and is not a comprehensive disclosure of its full scope or all of its features).

[21] 본 개시에 따른 일 태양에 의하면(According to one aspect of the present disclosure), 전자와 정공의 재결합을 통해 빛을 생성하는 3족 질화물 반도체 발광소자에 있어서, 전자와 정공의 재결합을 위한 전류를 공급하는 제1 전극 및 제2 전극; 제1 전극에서 뺀어 나온 제1 가지 전극; 및 제2 전극에서 뺀어 나온 제2 가지 전극으로서, 제2 가지 전극의 적어도 일부가 제1 가지 전극과 다른 두께를 가지는 제2 가지 전극;을 포함하는 3족 질화물 반도체 발광소자가 제공된다.

발명의 효과

[22] 이에 대하여 '발명의 실시를 위한 형태'의 후단에 기술한다.

도면의 간단한 설명

[23] 도 1은 종래의 3족 질화물 반도체 발광소자의 일 예를 나타내는 도면,

[24] 도 2는 미국특허 제5,563,422호에 기재된 전극 구조의 일 예를 나타내는 도면,

[25] 도 3은 미국특허 제6,307,218호에 기재된 전극 구조의 일 예를 나타내는 도면,

[26] 도 4는 본 개시에 따른 3족 질화물 반도체 발광소자가 지니는 전극 구조의 일 예를 나타내는 도면,

[27] 도 5는 본 개시에 따른 3족 질화물 반도체 발광소자가 지니는 전극 구조의 다른 일 예를 나타내는 도면,

- [28] 도 6은 본 개시에 따른 3족 질화물 반도체 발광소자가 지니는 전극 구조의 또 다른 일 예를 나타내는 도면,
 [29] 도 7은 본 개시에 따른 3족 질화물 반도체 발광소자가 지니는 전극 구조의 또 다른 일 예를 나타내는 도면,
 [30] 도 8 내지 도 10은 도 7에서 A, B, C부분을 각각 확대하여 보인 도면.

발명의 실시를 위한 형태

- [31] 이하, 본 개시를 첨부된 도면을 참고로 하여 자세하게 설명한다(The present disclosure will now be described in detail with reference to the accompanying drawing(s)).
- [32] 다만, 이를 설명함에 있어서, 상술한 본 개시의 배경기술에 기재된 것과 중복되는 구성에 대한 설명은 그에 같음하고 이하에서는 생략하기로 한다.
- [33] 도 4는 본 개시에 따른 3족 질화물 반도체 발광소자가 지니는 전극 구조의 일 예를 나타내는 도면으로서, 본 개시에 따른 3족 질화물 반도체 발광소자의 전극 구조는, 전극들(110,120)과 각 전극에서 뺀어 나온 가지 전극들(113,123)을 포함한다.
- [34] 전극들(110,120)은, 3족 질화물 반도체 발광소자에 있어서, n형 3족 질화물 반도체층과 p형 3족 질화물 반도체층 중 어느 하나에 전기적으로 연결된 제1 전극(110)과, 나머지 하나에 전기적으로 연결된 제2 전극(120)으로 구성된다.
- [35] 본 예에서, 제1 전극(110)와 제2 전극(120)은 각각 하나의 p측 본딩 패드 또는 하나의 n측 전극으로 구비될 수 있다.
- [36] 가지 전극들(113,123)은 각각 하나의 가지 전극으로 구비되어도 무방하나, 여기서는 복수 개의 가지 전극들(113a,113b,113c,123a,123b)이 구비되는 경우를 상정하여 설명한다.
- [37] 즉, 가지 전극(113,123)은, 제1 전극(110)에서 뺀어 나온 복수 개의 제1 가지 전극들(113a,113b,113c)과 제2 전극(120)에서 뺀어 나온 복수 개의 제2 가지 전극들(123a,123b)로 구비된다.
- [38] 그리고, 본 예에 있어서, 가지 전극들(113,123) 중 적어도 두 개의 가지 전극들(113,123)은 두께가 서로 다르게 구비된다.
- [39] 이는 각 가지 전극들(113,123)로 흐르는 전류의 크기를 서로 다르게 하기 위함이다.
- [40] 이에 의해, 제1 전극(110)과 제2 전극(120) 사이에 전류가 고르게 확산 되지 못하고 임의의 영역으로 몰리는 현상, 즉 전류 밀도가 불균일하게 되는 문제를 방지하게 된다.
- [41] 보다 구체적으로 설명하면 다음과 같다.
- [42] 본 예에서, 제1 전극(110)과 제2 전극(120)은 발광소자의 중심부에 대해 서로 대칭되게 마련되며, 발광소자의 외곽부에 구비된다.
- [43] 제1 전극(110)에서 뺀어 나온 제1 가지 전극들(113a,113b,113c) 중 제1 가지

- 전극(113a)은 제1 영역(R1)에 위치되며, 제1 가지 전극(113b)은 제2 영역(R2)에 위치되고, 제1 가지 전극(113b)은 제3 영역(R3)에 위치된다.
- [44] 제2 전극(120)에서 뺀어 나온 제2 가지 전극들(123a,123b) 중 제2 가지 전극(123a)은 제1 가지 전극(113a)과 제1 가지 전극(113b)의 사이에 위치된다. 그리고, 제2 가지 전극(123b)은 제1 가지 전극(113b)과 제1 가지 전극(113c)의 사이에 위치된다.
- [45] 이 경우, 제1 전극(110)과 제2 전극(120)의 배치와 가지 전극들(112,113)의 배치를 고려할 때, 제1 전극(110)과 제2 전극(120)을 연결한 가상의 직선에 위치하는 제1 영역(R1)으로 제2 영역(R2)과 제3 영역(R3)에 비해 전류가 물리게 되며, 제2 영역(R2)에는 제3 영역(R3)에 비해 전류가 물리게 된다.
- [46] 이를 방지하기 위해, 본 예에서, 제2 가지 전극(123a)의 두께(T2)는 제1 가지 전극(113a)의 두께(T1)보다 두껍게 구비되며, 또 하나의 제1 가지 전극(113b)의 두께(T3)는 제2 가지 전극(123a)의 두께(T2)보다 두껍게 구비된다.
- [47] 또한, 발광소자의 중심으로부터 멀리 떨어진 가지 전극일수록 그 두께는 더 두껍게 구비된다. 즉, 도 4에서 가지 전극의 두께는 $T1 < T2 < T3 < T4 < T5$ 순으로 구비된다.
- [48] 따라서, 상대적으로 전류가 덜 물리는 영역에 위치되는 가지 전극에 흐르는 전류의 크기가, 상대적으로 전류가 물리는 영역에 위치되는 가지 전극에 흐르는 전류의 크기보다 상대적으로 크게 되므로 전류가 물리는 문제를 완화 또는 해소할 수 있게 된다.
- [49] 한편, 본 예에 있어서, 전류의 흐름이 제1 가지 전극들(113a,113b,113c)과 제2 가지 전극들(123a,123b) 사이에서 발생하게 되므로, 전류 밀도가 보다 균일하게 분포되도록, 제1 가지 전극들(113a,113b,113c)과 제2 가지 전극들(123a,123b)은 발광소자의 중심에서 외곽방향으로 하나씩 교대로 위치되는 것이 바람직하다.
- [50] 또한, 본 예에 있어서, 제1 전극(110)과 제2 전극(120)을 연결한 가상의 직선이 발광소자의 중앙부를 지나도록 제1 전극(110)과 제2 전극(120)을 위치시킴으로써, 가상의 직선을 기준으로 대칭되는 곳에 위치되는 제1 가지 전극들(113a,113b,113c) 및 제2 가지 전극들(123a,123b)의 두께가 같게 마련될 수 있게 되므로, 제1 및 제2 가지 전극들의 두께 설계가 보다 간편 해지게 된다.
- [51] 또한, 본 예에 있어서, 제1 전극(110)과 제2 전극(120)의 형상은 도 4에 도시된 원형에 한정되지 않으며, 타원형, 다각형 등으로 마련될 수 있다.
- [52] 본 예에 있어서, 가지 전극들의 두께(T1,T2,T3)는 발광소자의 크기, 형상, 가지 전극들의 분포 모양, 전극의 위치, 형상에 따라 실험을 통해 결정될 수 있는 값이다.
- [53] 즉, 실험을 통해 전류의 밀도가 높아지는 영역을 지나는 가지 전극의 두께를 얇게 조절함으로써 본 개시의 목적은 달성될 수 있다.
- [54] 한편, 본 예에 있어서, 가지 전극들 사이의 간격은 균일하게 마련 되도 무관하나, 전류 밀도가 상대적으로 큰 제1 영역(R1)에서의 간격이 전류 밀도가

- 상대적으로 작은 제2 영역(R2)에서의 간격보다 크게 마련되는 것이 바람직하다.
- [55] 도 5는 본 개시에 따른 3족 질화물 반도체 발광소자가 지니는 전극 구조의 다른 일 예를 나타내는 도면으로, 본 예에 따른 전극구조는, 앞서 설명한 전극 구조의 일 예와 유사하나, 제1 전극(210)과 제2 전극(220) 중 적어도 하나는 전류가 분할되어 공급되는 두 개 이상의 분할 전극들(211,212)이 접합 되어 마련되는 점에서 차이가 있다.
- [56] 각 분할 전극(211,212)에는 전류가 공급되는 본딩 와이어가 결합된다.
- [57] 이에 의해 하나의 본딩 와이어를 통해 공급되는 전류가 복수의 본딩 와이어를 통해 분할 공급되므로 안정적인 전류 공급이 가능해지게 된다.
- [58] 특히, 발광소자의 면적이 커질수록 발광소자의 구동을 위한 전류의 크기가 커지는데, 분할 전극은 이 경우에 유용하다.
- [59] 또한, 본 예에 있어서, 가지 전극들(213,223)의 두께는 앞서 설명한 예와 같은 원리로 전류밀도가 상대적으로 높은 영역에 위치되는 가지 전극의 두께가 전류밀도가 상대적으로 낮은 영역에 위치되는 가지 전극의 두께보다 얇게 구비된다.
- [60] 또한, 본 예에 있어서, 제1 전극(210)과 제2 전극(220)를 연결한 가상의 직선이 발광소자의 중앙부를 지나게 위치되는 것이 바람직하다.
- [61] 도 6은 본 개시에 따른 3족 질화물 반도체 발광소자가 지니는 전극 구조의 또 다른 일 예를 나타내는 도면으로, 본 예에 따른 전극구조는, 앞서 설명한 전극 구조의 일 예와 유사하나, 제1 전극(310)과 제2 전극(320) 중 적어도 하나는 전류가 분할되어 공급되는 두 개 이상의 분할 전극들(311,312)이 서로 이격 되어 구비되는 점에서 차이가 있다.
- [62] 앞서 설명한 예와 같이 발광소자의 면적이 커짐에 따라 증가하는 발광소자의 구동 전류를 분할하여 공급함으로써 안정적인 전류공급을 도모하기 위함이다.
- [63] 또한, 각 분할 전극들(311,312)을 서로 이격시켜 위치시킴으로써, 전류 밀도의 균일화를 도모할 수 있게 된다.
- [64] 또한, 본 예에 있어서, 가지 전극들(313,323)의 두께는 앞서 설명한 예와 같은 원리로 전류밀도가 상대적으로 높은 영역에 위치되는 가지 전극의 두께가 전류밀도가 상대적으로 낮은 영역에 위치되는 가지 전극의 두께보다 얇게 구비된다.
- [65] 도 7은 본 개시에 따른 3족 질화물 반도체 발광소자가 지니는 전극 구조의 또 다른 일 예를 나타내는 도면으로, 본 예에 따른 전극 구조는, 앞서 설명한 전극 구조의 일 예와 유사하나, 제1 가지 전극들(413a,413b,413c)과 제2 가지 전극들(423a,423b)을 이루는 가지 전극들 중 적어도 하나의 가지 전극이 그 길이 방향을 따라 두께가 변화되는 점에서 차이가 있다.
- [66] 이는 하나의 가지 전극의 각 부분이 위치되는 영역마다 전류 밀도의 차이가 생기는 점을 고려할 때, 각 부분의 두께를 달리함으로써, 전류 밀도의 차이를 완화 또는 해소하기 위함이다.

- [67] 즉, 하나의 가지 전극을 이루는 각 부분 중 전류 밀도가 상대적으로 높은 영역에 위치되는 부분의 두께가 전류 밀도가 상대적으로 낮은 영역에 위치되는 부분의 두께보다 얇게 마련된다.
- [68] 도 8 내지 도 10을 참조하면, 제1 전극(410) 또는 제2 전극(420)의 주변에 제2 가지 전극의 일부분 또는 제1 가지 전극의 일부분이 위치되는 경우, 제1 전극(410)와 제2 가지 전극(423b)의 일부분 사이, 또는 제2 전극(420)와 제1 가지 전극(413b, 413c)의 일부분 사이에 상대적으로 높은 전류 밀도가 형성되며, 이를 해소 또는 완화하기 위해 제1 가지 전극 또는 제2 가지 전극의 일부분의 두께(a1, b1, c1)가 나머지 부분의 두께(a2, b2, c2)에 비해 얇게 마련된다.
- [69] 이하에서, 본 개시의 다양한 실시 형태에 대하여 기술한다.
- [70] (1) 서로 다른 두께를 가진 복수 개의 가지 전극을 구비하는 3족 질화물 반도체 발광소자. 이에 의해, 전류가 집중되는 것을 개선할 수 있다.
- [71] (2) 길이 방향으로 두께가 변화된 가지 전극을 구비하는 3족 질화물 반도체 발광소자. 이에 의해 전류의 집중을 완화 또는 해소할 수 있다.
- [72] (3) (1) 또는 (2)의 실시 형태와 함께 복수개의 와이어가 본딩 가능하도록 복수 개의 분할 전극이 접합된 전극을 구비하는 3족 질화물 반도체 발광소자. 이에 의해, 분할 전극 중 어느 하나에 와이어가 본딩 불량되어도 전류가 집중되는 것을 개선할 수 있다.
- [73] (4) (1) 또는 (2)의 실시 형태와 함께 복수 개의 분할 전극이 서로 이격되게 위치되는 전극을 구비하는 3족 질화물 반도체 발광소자. 이에 의해, 대면적 발광소자의 전류 밀도를 균일하게 개선할 수 있다.
- [74] 본 개시에 따른 3족 질화물 반도체 발광소자에 의하면, 서로 다른 가지 전극들 사이의 전류 밀도를 균일하게 하여, 발광소자 전체의 전류 밀도를 균일하게 개선할 수 있다.
- [75] 본 개시에 따른 3족 질화물 반도체 발광소자에 의하면, 하나의 가지 전극 주변에 형성되는 전류 밀도를 균일하게 하여, 발광소자 전체의 전류 밀도를 균일하게 개선할 수 있다.
- [76] 본 개시에 따른 3족 질화물 반도체 발광소자에 의하면, 분할 전극 중 어느 하나에 와이어가 본딩 불량되어도 전류가 집중되는 것을 개선할 수 있다.
- [77] 본 개시에 따른 3족 질화물 반도체 발광소자에 의하면, 대면적 발광소자의 큰 구동 전류에 의한 전류 밀도 불균형을 개선할 수 있다.

청구범위

- [청구항 1] 전자와 정공의 재결합을 통해 빛을 생성하는 3족 질화물 반도체 발광소자에 있어서,
전자와 정공의 재결합을 위한 전류를 공급하는 제1 전극 및 제2 전극;
제1 전극에서 뺀어 나온 제1 가지 전극; 및
제2 전극에서 뺀어 나온 제2 가지 전극으로서, 제2 가지 전극의 적어도 일부가 제1 가지 전극과 다른 두께를 가지는 제2 가지 전극;을 포함하는 3족 질화물 반도체 발광소자.
- [청구항 2] 청구항 1에 있어서,
제2 가지 전극의 두께는 그 길이 방향으로 동일한 두께를 가지며,
제1 가지 전극의 두께와 다른 것을 특징으로 하는 3족 질화물 반도체 발광소자.
- [청구항 3] 청구항 2에 있어서,
제1 전극과 제2 전극을 통해 발광소자에 형성되는 전류 밀도가 상대적으로 큰 제1 영역에 위치되는 가지 전극의 두께보다 전류 밀도가 상대적으로 작은 제2 영역에 위치되는 가지 전극의 두께가 더 두꺼운 것을 특징으로 하는 3족 질화물 반도체 발광소자.
- [청구항 4] 청구항 2에 있어서,
제1 가지 전극들과 제2 가지 전극들은 발광소자의 중심에서 외곽방향으로 하나씩 교대로 위치되는 것을 특징으로 하는 3족 질화물 반도체 발광소자.
- [청구항 5] 청구항 3에 있어서,
제1 전극과 제2 전극은 각각 하나의 전극으로 마련되며, 제1 전극과 제2 전극을 연결한 가상의 직선이 발광소자의 중앙부를 지나게 위치되는 것을 특징으로 하는 3족 질화물 반도체 발광소자.
- [청구항 6] 청구항 3에 있어서,
제1 전극과 제2 전극 중 적어도 하나의 전극은, 전류가 분할되어 공급되는 두 개 이상의 분할 전극들이 접합 되어 마련되며, 제1 전극과 제2 전극을 연결한 가상의 직선이 발광소자의 중앙부를 지나게 위치되는 것을 특징으로 하는 3족 질화물 반도체 발광소자.
- [청구항 7] 청구항 3에 있어서,
제1 전극과 제2 전극 중 적어도 하나의 전극은, 소정의 거리만큼 떨어져 위치되며 제1 가지 전극 또는 제2 가지 전극에 의해 연결되는 적어도 둘 이상의 분할 전극으로 마련되는 것을 특징으로 하는 3족 질화물 반도체 발광소자.
- [청구항 8] 청구항 1에 있어서,

제2 가지 전극의 두께는 그 길이 방향으로 변화되는 것을 특징으로 하는 3족 질화물 반도체 발광소자.

[청구항 9]

청구항 8에 있어서,

제1 전극에 인접하게 위치되는 제2 가지 전극의 일부분, 또는 제2 전극에 인접하게 위치되는 제1 가지 전극의 일부분은 그 가지 전극의 나머지 부분에 비해 두께가 얇게 마련되는 것을 특징으로 하는 3족 질화물 반도체 발광소자.

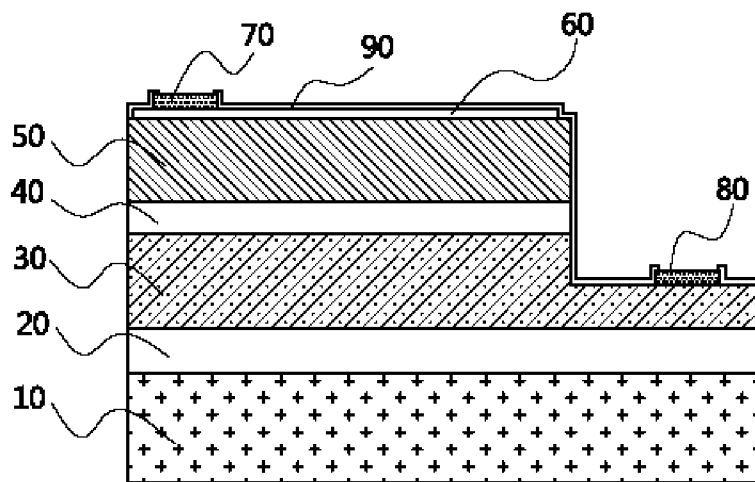
[청구항 10]

청구항 8에 있어서,

제1 전극과 제2 전극 중 적어도 하나의 전극은, 서로 이격 되어 위치되는 적어도 둘 이상의 분할 전극으로 구비되며, 각 분할 전극에 인접하게 위치되는 가지 전극의 일부분은 그 가지 전극의 나머지 부분에 비해 두께가 얇게 마련되는 것을 특징으로 하는 3족 질화물 반도체 발광소자.

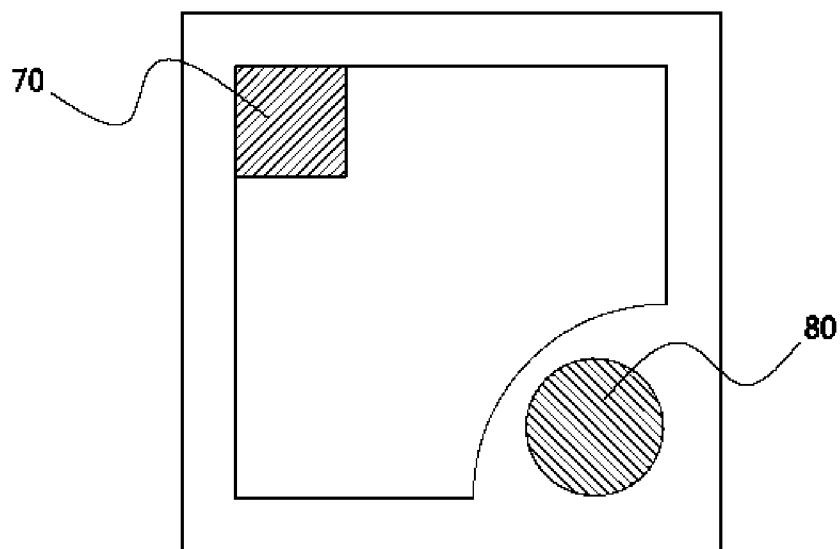
[Fig. 1]

Prior Art

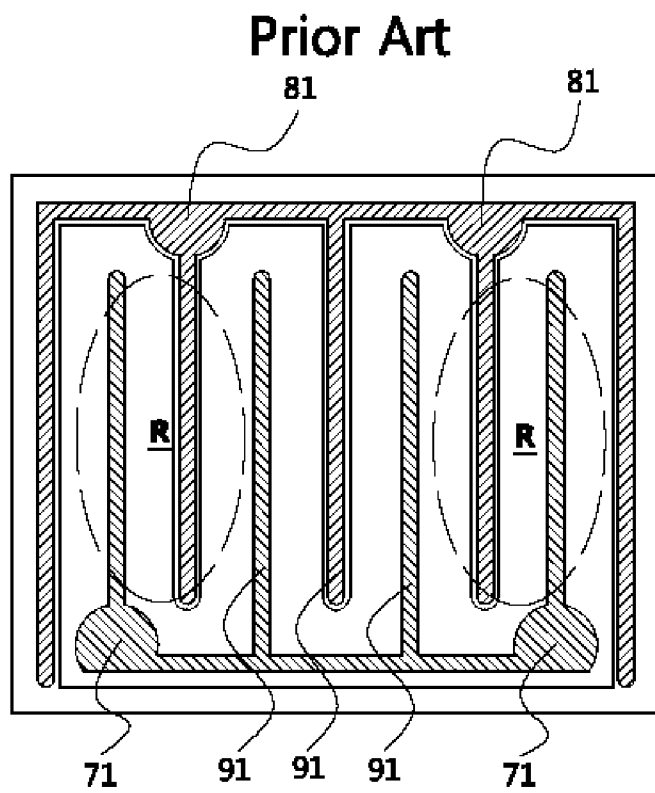


[Fig. 2]

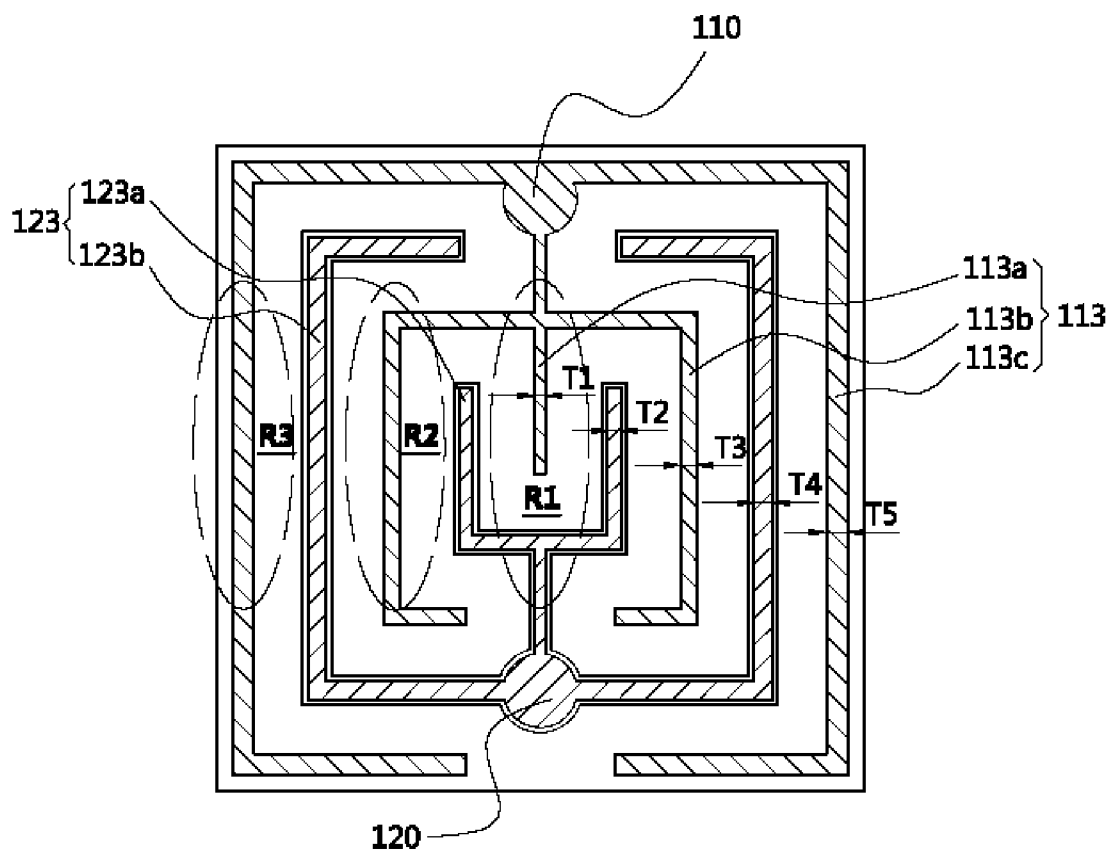
Prior Art



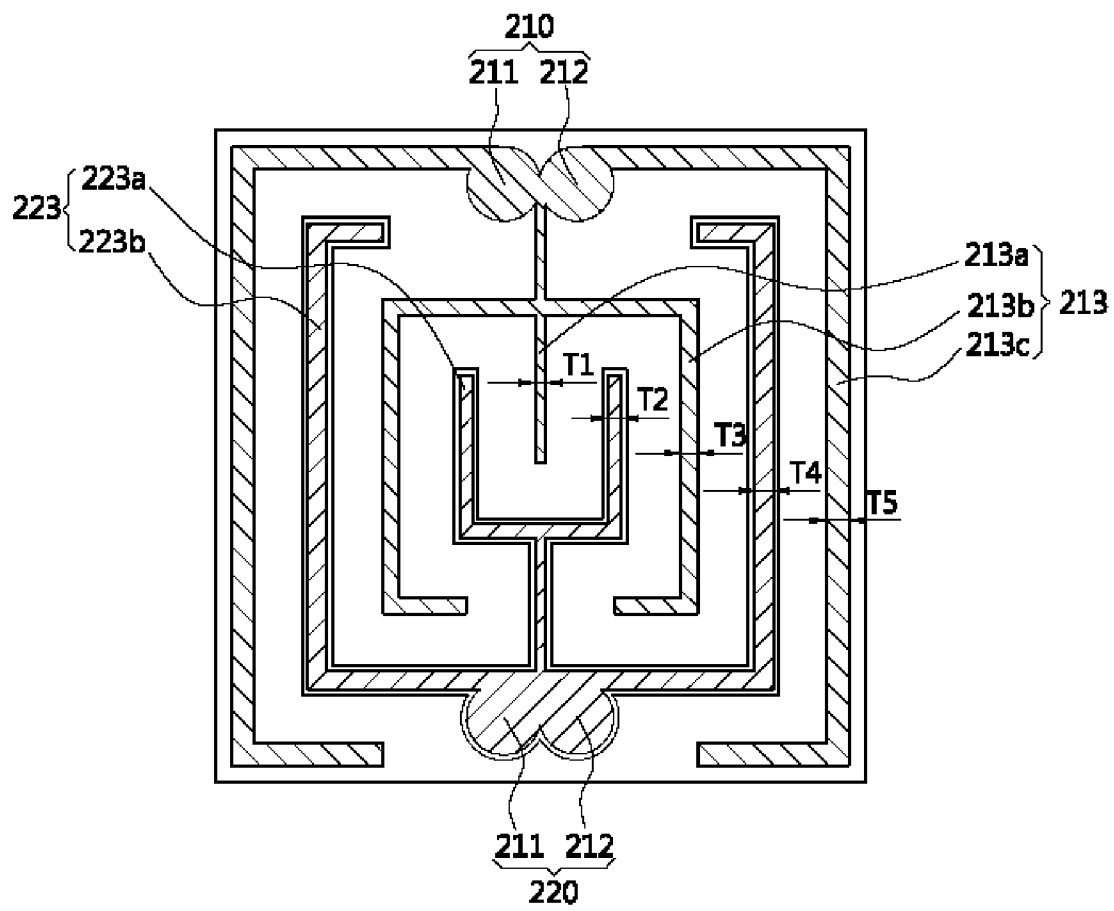
[Fig. 3]



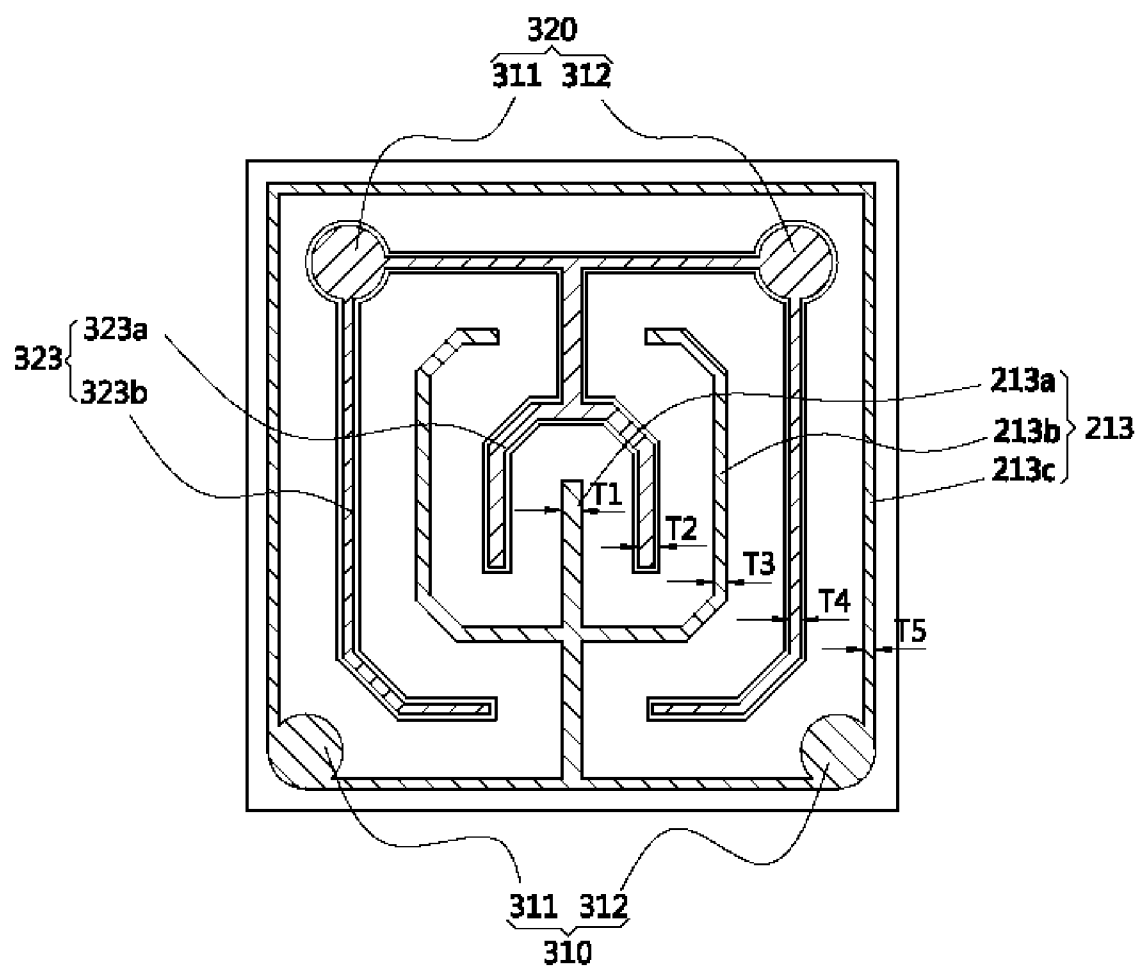
[Fig. 4]



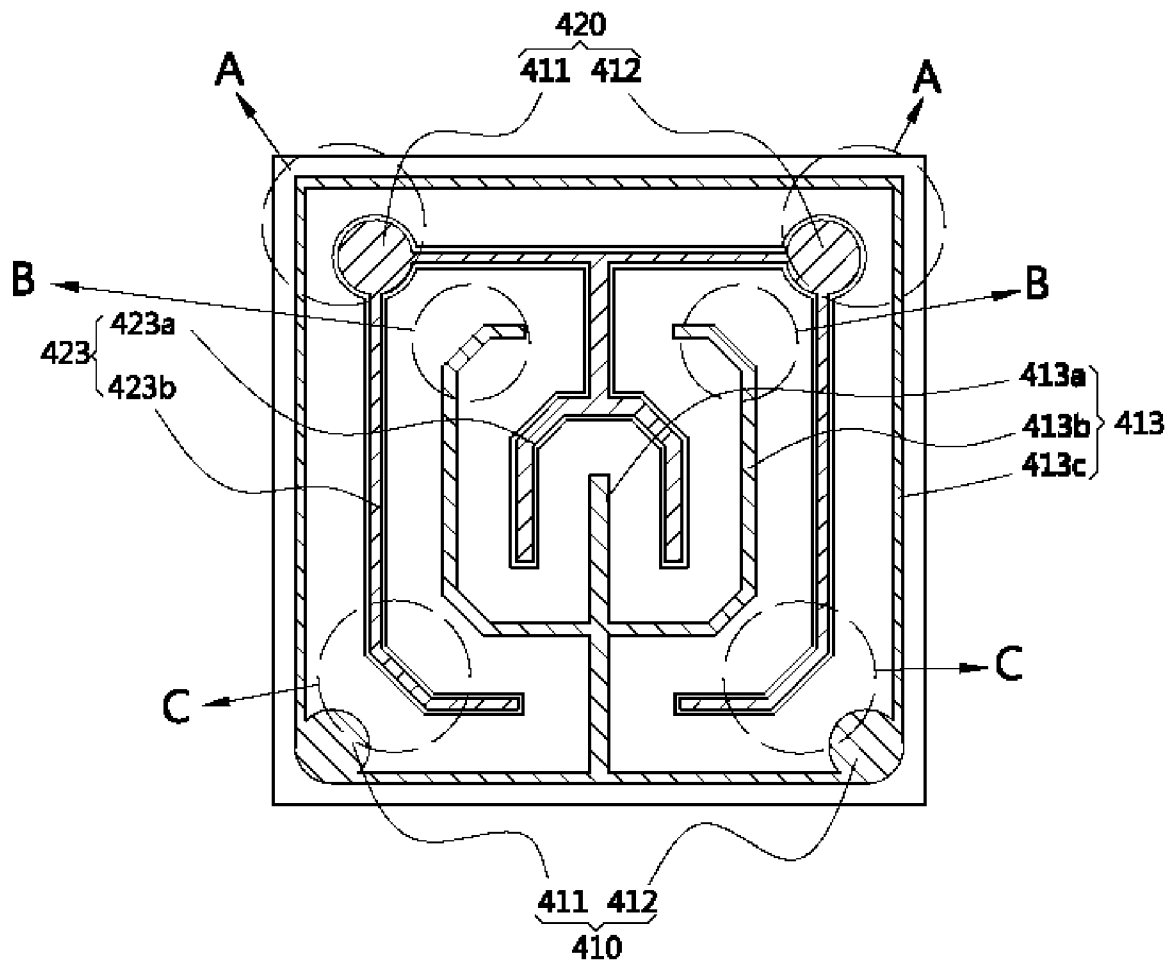
[Fig. 5]



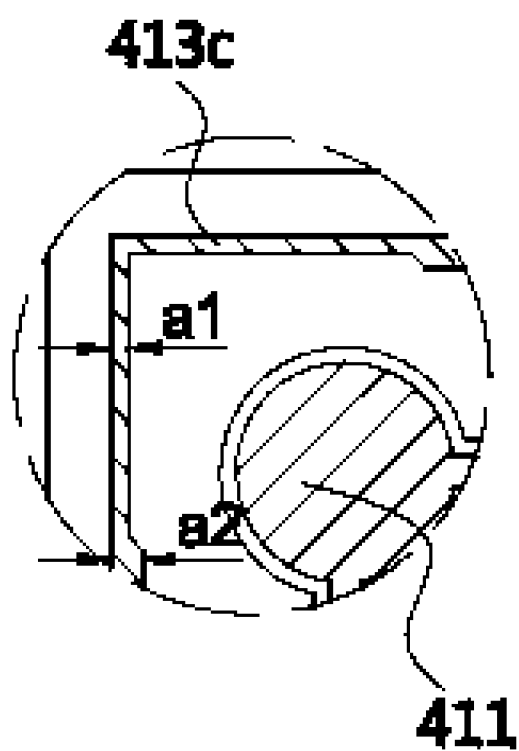
[Fig. 6]



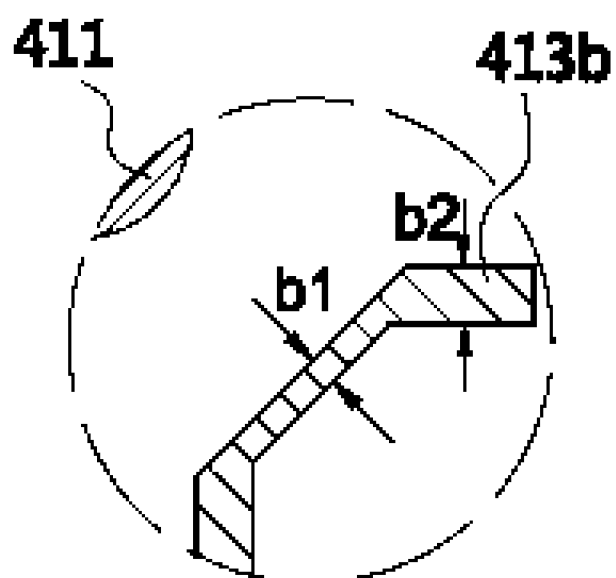
[Fig. 7]



[Fig. 8]



[Fig. 9]



[Fig. 10]

