



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3600095/24-24

(22) 03.06.83

(46) 07.09.84. Бюл. №33

(72) М.Г.Кулаков

(53) 681.325(088.8)

(56) 1. Каган Б.М. Электронные вычислительные машины и системы. М., "Энергия", 1979, с.296, рис.8-15.

2. Там же, с.298, рис.8-16 (прототип).

(54)(57) УСТРОЙСТВО ФОРМИРОВАНИЯ СИГНАЛА ПРЕРЫВАНИЯ, содержащее элемент НЕ, первый элемент И, двоичный счетчик, первый дешифратор, группу элементов И, элемент ИЛИ, причем первый вход первого элемента И соединен с тактовым входом устройства, второй вход первого элемента И - с выходом элемента НЕ, выход первого элемента И - с счетным входом двоичного счетчика, первый выход двоичного счетчика - с входом дешифратора и адресным выходом устройства, каждый выход дешифратора - с первым входом одноименного элемента И группы, вторые входы элементов И группы - с одноименными запросными входами устройства, выходы элементов И группы - с входами элемента ИЛИ, отличающееся тем, что, с целью расширения функциональных возможностей устройства путем обеспечения возможности формирования общего сигнала прерывания по появлению запроса прерывания и по его снятию, а также улучшения помехозащищенности устройства, в него дополнительно введены генератор импульсов, второй, третий и четвертый элементы И, первый триггер, первый блок памяти, два регистра сдвига, элемент И-НЕ, мультиплексор, вто-

рой блок памяти, второй дешифратор, мажоритарный элемент, элемент сложения по модулю два, второй триггер, причем второй выход двоичного счетчика соединен с первым входом второго элемента И, с первым входом адреса первого блока памяти, с первым входом мультиплексора, с первым входом третьего элемента И, третий выход двоичного счетчика соединен с входом запуска генератора импульсов, первый выход двоичного счетчика - с вторым входом адреса первого блока памяти, с первым входом адреса второго блока памяти, с тактовым входом первого регистра сдвига, первый выход генератора импульсов соединен с вторым входом второго элемента И, второй выход генератора импульсов - с тактовым входом первого блока памяти, третий выход - с тактовым входом второго регистра сдвига, четвертый выход генератора импульсов соединен с вторым входом третьего элемента И, выход элемента ИЛИ - с информационным входом первого триггера, выход второго элемента И - с тактовым входом первого триггера, выход первого триггера - с информационным входом первого блока памяти, вторым входом адреса второго блока памяти, с первым входом элемента сложения по модулю два, выход первого блока памяти соединен с первым управляющим входом второго регистра сдвига, выходы первого регистра сдвига - с входами элемента И-НЕ и вторым входом мультиплексора, выход элемента И-НЕ - с управляющим входом первого регистра сдвига и третьим входом мультиплексора, выход мультиплексора соединен с уп-

правляющим входом первого блока памяти и вторым управляющим входом второго регистра сдвига, выход второго регистра сдвига соединен с входом второго дешифратора и входом мажоритарного элемента, выход мажоритарного элемента соединен с вторым входом элемента сложения по модулю два, выход второго блока памяти соединен с первым входом четвертого элемента И, выход второго дешифратора - с вторым входом четвертого элемента И,

выход элемента сложения по модулю два - с третьим входом четвертого элемента И, выход которого соединен с информационным входом второго триггера, выход третьего элемента И соединен с тактовым входом второго триггера, вход сброса второго триггера - с входом сброса устройства, нулевой вход второго триггера соединен с сигнальным входом устройства, выход второго триггера - с входом элемента НЕ и является выходом прерывания устройства.

1

Изобретение относится к цифровой вычислительной технике и может быть использовано в системах прерывания вычислительных систем, в том числе в управляющих вычислительных машинах и комплексах.

Известна многоуровневая система прерывания, содержащая регистр, группу элементов ИЛИ, схему распознавания уровня прерывания и элемент ИЛИ, выход которого является выходом прерывания устройства [1].

Недостатком этой системы является слабая помехозащищенность

Наиболее близким по технической сущности к предлагаемому является устройство формирования сигнала прерывания и системы, содержащее инвертор, первый элемент И, двоичный счетчик, дешифратор, группу элементов И, элемент ИЛИ, причем первый вход первого элемента И соединен с тактовым входом устройства, второй вход первого элемента И соединен с входом двоичного счетчика, выход двоичного счетчика соединен с входом дешифратора и с выходом устройства, выходы дешифратора соединены с первыми входами элементов И, группы, вторые входы элементов И группы соединены с запросными входами устройства, выходы элементов И группы соединены с входами элемента ИЛИ, выход которого является выходом прерывания устройства [2].

Устройство позволяет сформировать сигнал прерывания только по появлению (переднему фронту) запроса.

2

Недостатком устройства является то, что оно не позволяет формировать по появлению (переднему фронту) запроса и по его снятию (заднему фронту), что вытекает из необходимости удаления запроса, по появлению которого уже сформирован сигнал прерывания. Задача формирования двух сигналов прерывания по одному запросу, т.е. по появлению и по снятию запроса, возникает, например, в случаях формирования сигналов прерывания в узлах сопряжения пультов с вычислительными машинами. Пульты содержат кнопки и переключатели, переключение и нажатие которых и является запросом. Причем запрос на любом из уровней прерывания может находиться неограниченно долго и его снятие диктуется внешними условиями.

Запрос, поступающий с кнопки и переключателя, характеризуется наличием помех (дребезга) при появлении (переднему фронту) и при снятии (заднему фронту). Известное устройство весьма чувствительно к помехам, сопровождающим его работу, они приводят к разрывам сигнала прерывания, неустойчивой временной диаграмме его формирования.

Таким образом, недостатком известного устройства является также то, что оно не имеет защиты от помех, и, как следствие этого, невозможность в ряде задач непосредственного подключения УФСР к ИЗП.

Цель изобретения - расширение функциональных возможностей устройства

путем обеспечения возможности формирования общего сигнала прерывания по появлению запроса прерывания и по его снятию, а также улучшение помехозащищенности устройства.

Поставленная цель достигается тем, что в устройство формирования сигнала прерывания, содержащее элемент НЕ, первый элемент И, двоичный счетчик, первый дешифратор, группу элементов И, элемент ИЛИ, причем первый вход первого элемента И соединен с тактовым входом устройства, второй вход первого элемента И - с выходом элемента НЕ, выход первого элемента - с счетным входом двоичного счетчика, первый выход двоичного счетчика - с входом дешифратора и с адресным выходом устройства, каждый выход дешифратора - с первым входом одноименного элемента И группы, вторые входы элементов И группы с одноименными запросными входами устройства, выходы элементов И группы - с входами элемента ИЛИ, введены генератор импульсов, второй, третий и четвертый элементы И, первый триггер, первый блок памяти, первый и второй регистры сдвига, элемент И-НЕ, мультиплексор, второй блок памяти, второй дешифратор, мажоритарный элемент, элемент сложения по модулю два, второй триггер, причем второй выход двоичного счетчика соединен с первым входом второго элемента И, с первым входом адреса первого блока памяти, с первым входом мультиплексора, с первым входом третьего элемента И, третий выход двоичного счетчика соединен с входом запуска генератора импульсов, первый выход двоичного счетчика - с вторым входом адреса первого блока памяти, с первым входом адреса второго блока памяти, с тактовым входом первого регистра сдвига, первый выход генератора импульсов соединен с вторым входом второго элемента И, второй выход генератора импульсов - с тактовым входом первого блока памяти, третий выход генератора импульсов - с тактовым входом второго регистра сдвига, четвертый выход генератора импульсов соединен с вторым входом третьего элемента И, выход элемента ИЛИ - с информационным входом первого триггера, выход второго элемента И - с тактовым входом первого

триггера, выход первого триггера - с информационным входом первого блока памяти, с вторым адресным входом второго блока памяти, с первым входом элемента сложения по модулю два, выход первого блока памяти соединен с первым управляющим входом второго регистра сдвига, выходы первого регистра сдвига - с входами элемента И-НЕ, и вторым входом мультиплексора, выход элемента И-НЕ - с управляющим входом первого регистра сдвига и третьим входом мультиплексора, выход мультиплексора соединен с управляющим входом первого блока памяти и вторым управляющим входом второго регистра сдвига, выход второго регистра сдвига соединен с входом второго дешифратора и входом мажоритарного элемента, выход мажоритарного элемента соединен с вторым входом элемента сложения по модулю два, выход второго блока памяти соединен с первым входом четвертого элемента И, выход второго дешифратора - с вторым входом четвертого элемента И, выход элемента сложения по модулю два - с третьим входом четвертого элемента И, выход которого соединен с информационным входом второго триггера, выход третьего элемента И соединен с тактовым входом второго триггера, вход сброса второго триггера - с входом сброса устройства, нулевой вход второго триггера соединен с сигнальным входом устройства, выход второго триггера - с входом элемента НЕ и является выходом прерывания устройства.

На чертеже приведена структурная схема устройства.

Устройство содержит тактовый вход 1 устройства, группу 2 запросных входов устройства, элемент НЕ 3, элемент И 4, двоичный счетчик 5, дешифратор 6, группу элементов И 7-9, элемент ИЛИ 10, генератор 11 импульсов, элемент И 12, триггер 13, блок 14 памяти, регистры 15 и 16 сдвига, элемент И-НЕ 17, мультиплексор 18, блок 19 памяти, дешифратор 20, мажоритарный элемент 21, элемент 22 сложения по модулю два, элемент И 23, триггер 24, элемент И 25, адресный выход 26 устройства, выход 27 прерывания устройства, сигнальный вход 28 устройства, вход 29 сброса устройства.

Устройство работает следующим образом.

Счетчик 5, на который с некоторой частотой поступают импульсы с входа 1 при помощи дешифратора 6 и элементов И 7-9, в каждом такте проверки и наличия запроса на входах 2 проверяется уровень прерывания, номер которого совпадает с содержимым старших разрядов счетчика 5, поступающим в дешифратор 6 с первого выхода двоичного счетчика 5. Эта проверка уровня прерывания заключается в сравнении значения запросов за три предыдущих периода проверки, хранящихся в блоке 14 с текущим значением запроса (проверка пояснена ниже) и определении факта изменения значения запроса. Если в данном уровне прерывания запрос не изменил значения, то через некоторое время произойдет изменение на единицу старших разрядов счетчика 5 и проверяется следующий по порядку уровень прерывания. Если имеется изменение значения запроса, просмотр прекращается, устанавливается триггер 24, с выхода которого на выход 27 подается сигнал прерывания, а содержимое двоичного счетчика 5 используется для формирования начального адреса прерывающей программы. Сигнал с выхода 27 поступает также на элемент НЕ 3 и запрещает прохождение импульсов с входа 1 через элемент И 4 на счетный вход двоичного счетчика 5, фиксируя его состояние. После передачи управления прерывающей программе объекта управления из него по входу 28 поступает сигнал, сбрасывающий триггер 24, и процедура поиска запросов возобновляется. Через некоторое время произойдет изменение на единицу старших разрядов счетчика 5 и проверяется следующий по порядку уровень прерывания.

Проверка уровней прерывания для формирования сигнала прерывания заключается в сравнении значения сигнала запроса за три предыдущих периода проверки, хранящихся в блоке 14, с текущим значением запроса и определении факта изменения значения запроса.

Работа блока 14 в составе устройства происходит следующим образом.

В блоке 14 каждому уровню прерывания отведена зона из четырех одно-разрядных слов, идущих подряд одно за другим. Зона блока 14 определяется

старшими разрядами счетчика 5, ее номер совпадает с номером уровня прерывания.

В течение периода поиска по всем уровням проверка значения запроса будет выполняться в стандартном такте проверки. В этот такт проверки выполняется одна операция, записи информации в блок 14 и три операции считывания информации из блока 14. Обращение к четырем словам зоны блока 14 выполняется с помощью двух средних размеров двоичного счетчика 5, находящихся на его втором выходе. Это обращение к словам блока 14 выполняется по очереди, т.е. к первому слову зоны, далее к второму, третьему и затем четвертому. Для какого слова будет выполняться операция записи информации, определяет управляющая информация, поступающая из мультиплексора 18 на управляющий вход блока 14.

Для данного периода поиска по всем уровням прерывания номер слова в зоне блока 14, в которое выполняется запись информации, один и тот же. В конце периода поиска этот номер изменяется циклически, т.е. если в данный период поиска запись выполняется в слово зон блока 14 номер четыре, то в следующий период запись информации выполняется в слово зон номер один, а по прошествии еще двух периодов поиска - снова в слово номер четыре и т.д.

Номер слова зон блока 14, в которое выполняется запись информации, формируется совместной работой регистра сдвига 16, элемента И-НЕ 17 мультиплексора 18. На тактовый вход регистра 16 сдвига поступает самый старший разряд двоичного счетчика 5, по заднему фронту этого разряда выполняется операция записи информации в регистр 16 сдвига. Все выходы второго регистра сдвига 16 соединяются между собой через элемент И-НЕ 17, выход которого подключен к управляющему входу регистра 16 сдвига. Поэтому до тех пор, пока на одном из выходов второго регистра 16 сдвига имеется логический ноль, в него будут записываться сигналы логической единицы. После трех периодов поиска по всем уровням прерывания элемент И-НЕ 17 переключается, после чего в течение периода поиска на управляющем входе

регистра 16 сдвига будет логический ноль. Благодаря этому логический ноль будет только на одном выходе регистра 16 сдвига или на выходе элемента И-НЕ 17. Выходу элемента И-НЕ 17 поставлены в соответствие все первые слова зон блока 14. Трём выходам регистра 16 сдвига поставлены в соответствие все вторые, третьи и четвертые слова зон блока 14 соответственно. Опрос значений выходов регистра 16 сдвига и выхода элемента И-НЕ 17 выполняет мультиплексор 18, на управляющий вход которого поступают два средних разряда двоичного счетчика 5. На выходе мультиплексора 18 появляется признак, обозначающий выполнять блоку 14 операцию записи или операцию считывания данного слова.

Адрес обращения к слову в блоке 14 образуется объединением старших и средних разрядов двоичного счетчика 5, присутствующих на его первом и втором выходах.

Такт проверки изменения значения запроса в данном уровне прерывания одинаков для всех зон блока 14. Он состоит из подачи кода уровня прерывания на дешифратор 6 и второй адресный вход блока 14, операции записи текущего значения запроса с выхода элемента ИЛИ 10 в триггер 13, четырех операций обращения к блоку 14, трех операций записи значения за- 35 проса за три предыдущих периода проверки и операции записи сигнала прерывания с выхода элемента И 25 в триггер 24. Строб записи информации в триггер 13 формируется элементом И 12 по совпадению двух инверсных значений средних разрядов двоичного счетчика 5 и строба, присутствующего на первом выходе генератора 11. При этом триггер 13 фиксирует значение запроса на весь такт поиска, это обеспечивает возможность асинхронной работы источника запросов по отношению к устройству. Значение запроса с выхода триггера 13 поступит на 50 информационный вход блока 14. Эта информация будет записана в блок 14 тогда, когда с выхода мультиплексора 18 поступит признак записи. После записи значения запроса в триггер 13 55 выполняются четыре операции обращения к блоку 14, каждая из которых сопровождается признаком записи

или считывания, поступающим из мультиплексора 18. Этот же признак поступает и на управляющий вход регистра 15 сдвига, который во время операции записи в блок 14 пропустит такт записи информации. Операции записи значения запроса с выхода блока 14 в регистр 15 сдвига выполняются во время трех операций считывания информации из блока 14. Синхронизацию работы блока 14 и триггера 13 выполняет генератор 11. В блоке 14 значение запроса запишется с выхода триггера 13, что обеспечит использование значения запроса в следующие периоды проверки. После четырех операций обращения к блоку 14 в регистре 15 сдвига имеем трехразрядное слово, содержащее значение за три 20 предыдущих периода проверки. Информация с выхода регистра 15 сдвига параллельным трехразрядным кодом поступает на дешифратор 20 и мажоритарный элемент 21.

С выхода мажоритарного элемента 21 сигнал поступает на второй вход элемента 22.

Элемент 22 сравнивает состояние триггера 13, равное текущему значению запроса, с сигналом с выхода элемента 21 и формирует на выходе сигнал разрешения (логическая единица) в случае несовпадения сигналов на его входах и сигнал запрета (логический ноль) в случае совпадения.

Блок 19 содержит признаки разрешения формирования прерывания по появлению и по снятию запроса.

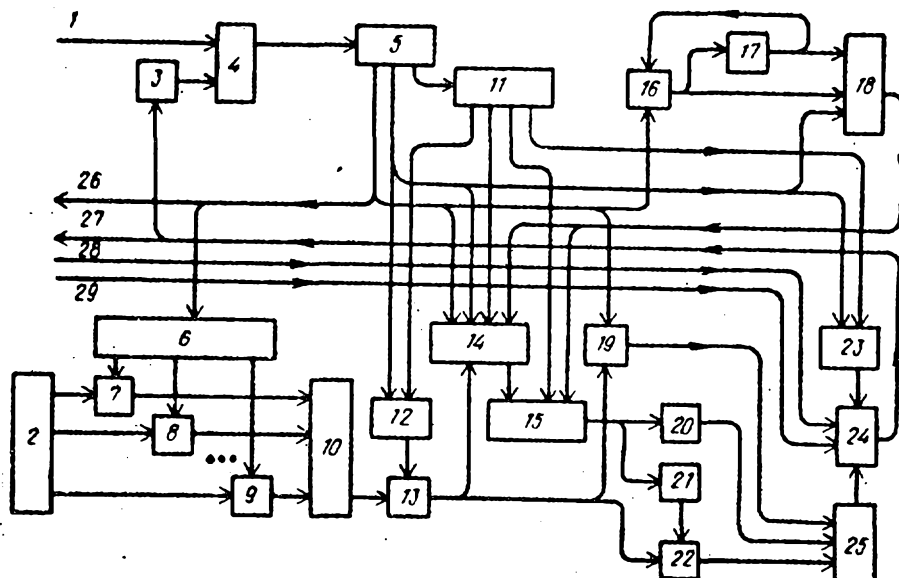
Адрес обращения к слову блока 19 образуется слиянием старших разрядов счетчика 5 и информации на выходе триггера 13. В блоке 19 в слове, соответствующем данной зоне блока 14 и значению запроса, поступающему из триггера 13, хранится информация разрешено (логическая единица) если разрешено формирование сигнала прерывания по снятию запроса и запрет (логический ноль) в противном случае.

Элемент И 25 формирует значение сигнала прерывания логическая единица при появлении трех сигналов разрешено на выходах блока 19 дешифратора 20 и элемента 22 и значение логический ноль в противном случае.

Строб записи информации в триггер 24 формируется элементом И 23

по совпадению двух прямых значений средних разрядов двоичного счетчика 5 и stroba, присутствующего на четвертом выходе генератора 11.

Применение изобретения позволяет расширить функциональные возможности и улучшить помехозащищенность устройства.



Составитель М. Кудряшев

Редактор Е. Папп Техред А.Ач

Корректор О. Тигор

Заказ 6460/34 Тираж 698

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4